

**サーバー用 1.1kW ITTF
(Interleaved Two Transistor Forward)方式
AC-DC コンバーター
デザインガイド**

RD226-DGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
2. 主な使用部品	4
2.1. SiC MOSFET TW107Z65C	4
2.2. パワーMOSFET TK024N60Z1.....	5
2.3. パワーMOSFET TK165V60Z1	6
2.4. パワーMOSFET TPH1R204PL.....	7
2.5. パワーMOSFET TPH1R306PL.....	8
2.6. パワーMOSFET TPHR6503PL.....	9
2.7. デジタルアイソレーター DCL541A01	10
3. トーテムポール PFC 回路、ITTF 方式 DC-DC コンバーター概要	11
3.1. トーテムポール PFC 回路.....	11
3.2. ITTF 方式 DC-DC コンバーター	14
3.2.1. TTF(Two Transistor Forward) 方式 DC-DC コンバーター	14
3.2.2. ITTF 回路.....	18
3.3. ORing 回路	19
4. サーバー用 1.1kW ITTF 方式 AC-DC コンバーター	20
4.1. 仕様.....	21
4.2. トーテムポール PFC 回路.....	22
4.3. ITTF 回路	23
4.4. ORing 回路	25

1. はじめに

本デザインガイドでは、サーバー用 1.1kW ITTF (Interleaved Two Transistor Forward) 方式 AC-DC コンバーター（以下、本デザイン）の各部回路の設計概要について解説します。

本デザインは、入力 AC 90～264V から DC 12V を生成し、最大 1.1kW を出力するサーバー向けの AC-DC コンバーターです。出力 ORing 回路を搭載しており冗長運転が可能です。基板実装時の高さを考慮した部品を選定しており、1U サイズ電源に応用可能です。電源効率向上を目指し、ダイオードブリッジを使用しないトータムポール PFC 回路、ITTF 方式 DC-DC コンバーターのトポロジーを採用し、230V 入力条件で 80 PLUS[※]の Platinum 規格を上回る効率を実現しました。

本デザインではトータムポール PFC 回路の高周波数動作スイッチング素子に SiC MOSFET [TW107Z65C](#)、低周波数動作スイッチング素子にパワー-MOSFET [TK024N60Z1](#) を使用しています。ITTF 方式 DC-DC コンバーター回路では 1 次側にパワー-MOSFET [TK165V60Z1](#)、2 次側にパワー-MOSFET [TPH1R204PL](#) と [TPH1R306PL](#) を、1 次側のコントローラーからの絶縁ゲート信号伝送にはデジタルアイソレーター [DCL541A01](#) を使用しています。また出力 Oring 回路にパワー-MOSFET [TPHR6503PL](#) を使用しています。これら最新デバイスは、損失低減、高効率動作に貢献しています。

※80 PLUS：サーバーなどコンピューター用電源ユニットの効率規格

2. 主な使用部品

この章では本デザインに使用している主な部品について説明します。

2.1. SiC MOSFET TW107Z65C

トータムポール PFC 回路の高周波数動作スイッチング素子に 650V 耐圧 SiC MOSFET [TW107Z65C](#) を使用しています。TW107Z65C の主な特長は以下のとおりです。

- 第3世代チップデザイン (SiC ショットキーバリアダイオード内蔵)
- 順方向電圧 (ダイオード) が低い: $V_{DSF} = -1.35V$ (標準)
- 高耐圧: $V_{DSS} = 650V$
- オン抵抗が低い: $R_{DS(ON)} = 107m\Omega$ (標準)
- しきい値が高く誤動作しにくい: $V_{th} = 3.0 \sim 5.0V$ ($V_{DS} = 10V$, $I_D = 1.2mA$)
- 推奨駆動電圧: $V_{GS_{on}} = 18V$, $V_{GS_{off}} = 0V$
- 取り扱いが簡単なエンハンスメントタイプ

外観と端子配置

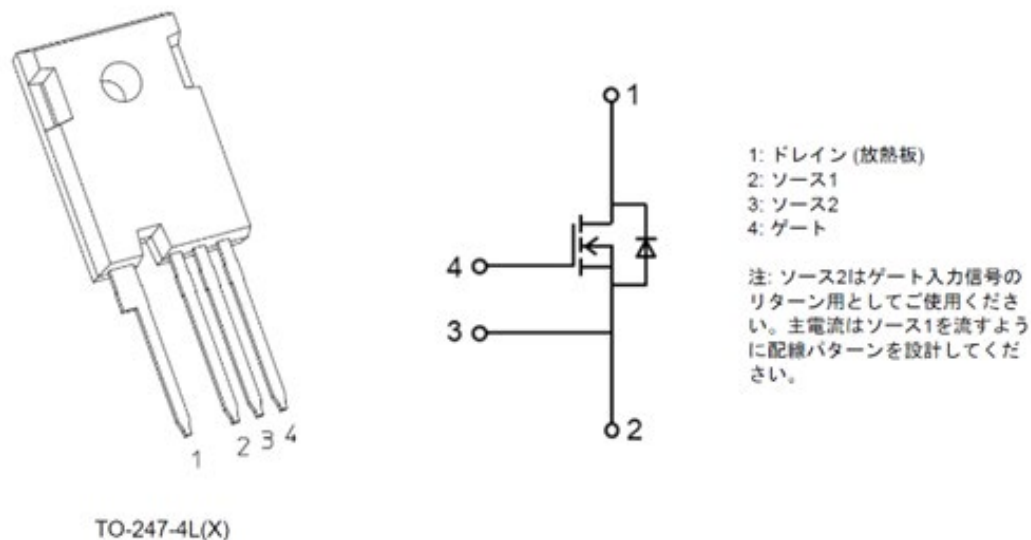


図 2.1 TW107Z65C の外観と端子配置図

2.2. パワーMOSFET TK024N60Z1

トータムポール PFC 回路の低周波数動作スイッチング素子に 600V 耐圧 N チャネル MOSFET [TK024N60Z1](#) を使用しています。TK024N60Z1 の主な特長は以下のとおりです。

- 高耐圧: $V_{DS} = 600V$
- オン抵抗が低い: $R_{DS(ON)} = 0.02\Omega$ (標準)
- 低容量によるスイッチングスピードの高速化
- 取り扱いが簡単なエンハンスメントタイプ

外観と端子配置

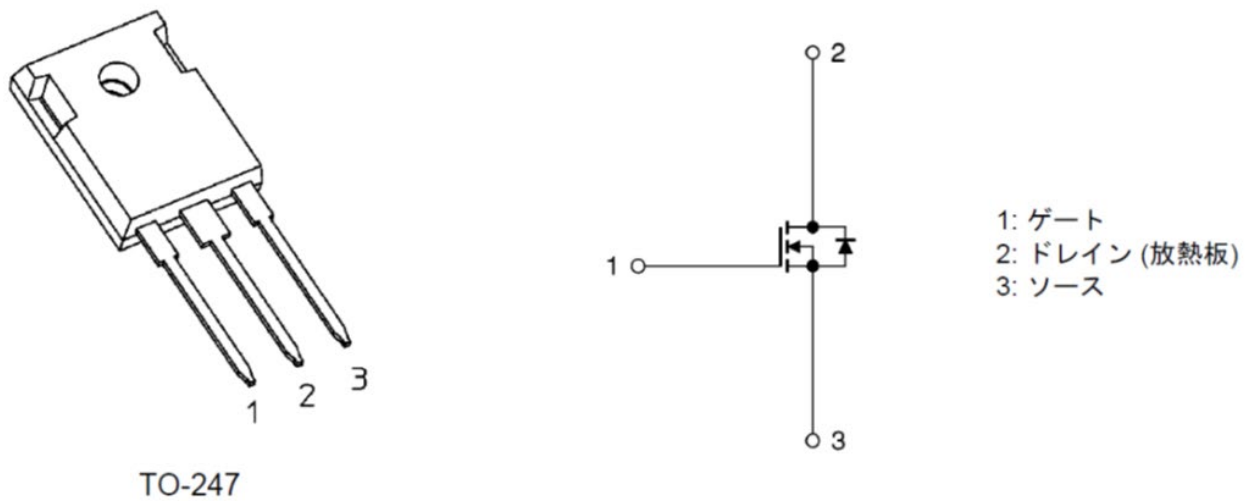


図 2.2 TK024N60Z1 の外観と端子配置図

2.3. パワーMOSFET TK165V60Z1

ITTF 方式 DC-DC コンバーター回路の 1 次側スイッチング素子に 600V 耐圧 N チャンネル MOSFET [TK165V60Z1](#) を使用しています。TK165V60Z1 の主な特長は以下のとおりです。

- オン抵抗が低い: $R_{DS(ON)} = 0.138\Omega$ (標準)
- 低容量によるスイッチングスピードの高速化
- 取り扱いが簡単なエンハンスメントタイプ

外観と端子配置

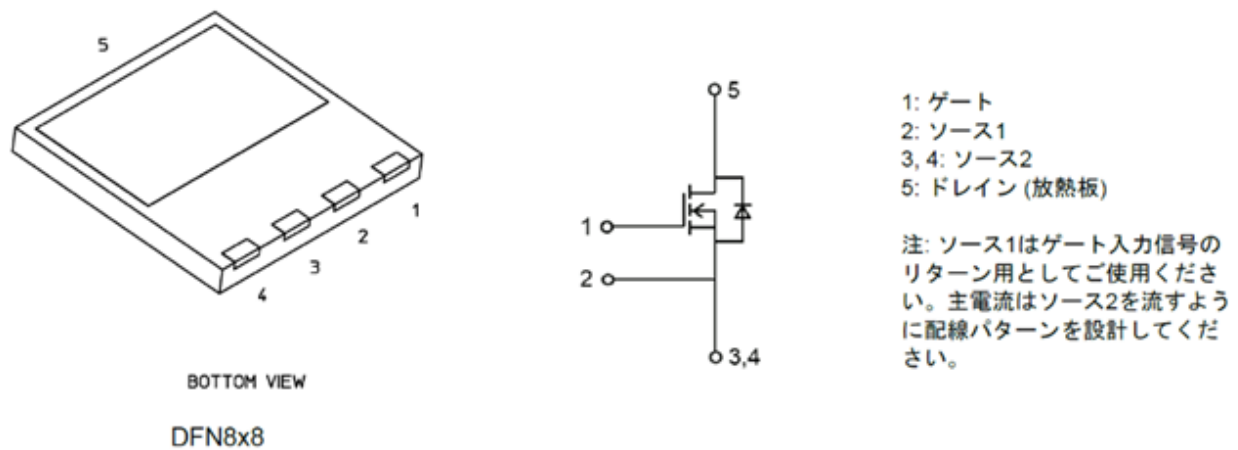


図 2.3 TK165V60Z1 の外観と端子配置図

2.4. パワーMOSFET TPH1R204PL

ITTF 方式 DC-DC コンバーター回路の 2 次側スイッチング素子 (キャッチ側) に 40V 耐圧 N チャンネル MOSFET [TPH1R204PL](#) を使用しています。TPH1R204PL の主な特長は以下のとおりです。

- スwitchングスピードが速い
- ゲート入力電荷量小さい: $Q_{SW} = 17\text{nC}$ (標準)
- 出力電荷量小さい: $Q_{OSS} = 56\text{nC}$ (標準)
- オン抵抗が低い: $R_{DS(ON)} = 1.0\text{m}\Omega$ (標準) ($V_{GS} = 10\text{V}$)
- 漏れ電流が低い: $I_{DSS} = 10\mu\text{A}$ (最大) ($V_{DS} = 40\text{V}$)
- 取り扱いが簡単なエンハンスメントタイプ: $V_{th} = 1.4 \sim 2.4\text{V}$ ($V_{DS} = 10\text{V}$, $I_D = 0.5\text{mA}$)

外観と端子配置

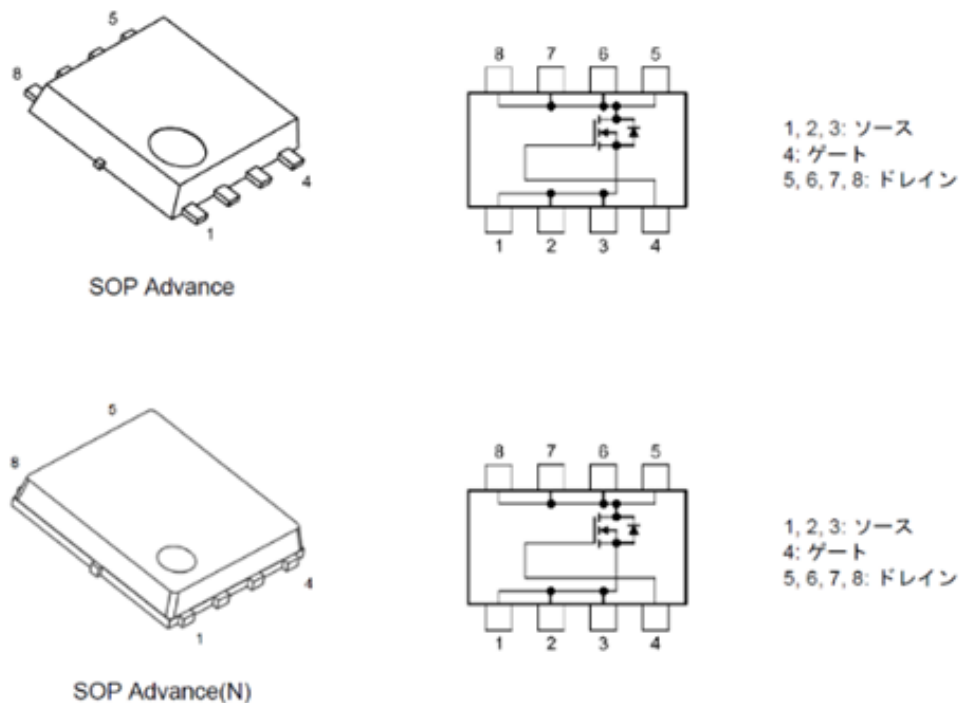


図 2.4 TPH1R204PL の外観と端子配置図

2.5. パワーMOSFET TPH1R306PL

ITTF 方式 DC-DC コンバーター回路の 2 次側スイッチング素子 (フォワード側) に 60V 耐圧 N チャンネル MOSFET [TPH1R306PL](#) を使用しています。TPH1R306PL の主な特長は以下のとおりです。

- スwitchングスピードが速い
- ゲート入力電荷量小さい: $Q_{SW} = 22\text{nC}$ (標準)
- 出力電荷量小さい: $Q_{OSS} = 77.5\text{nC}$ (標準)
- オン抵抗が低い: $R_{DS(ON)} = 1.0\text{m}\Omega$ (標準) ($V_{GS} = 10\text{V}$)
- 漏れ電流が低い: $I_{DSS} = 10\mu\text{A}$ (最大) ($V_{DS} = 60\text{V}$)
- 取り扱いが簡単なエンハンスメントタイプ: $V_{th} = 1.5 \sim 2.5\text{V}$ ($V_{DS} = 10\text{V}$, $I_D = 1.0\text{mA}$)

外観と端子配置

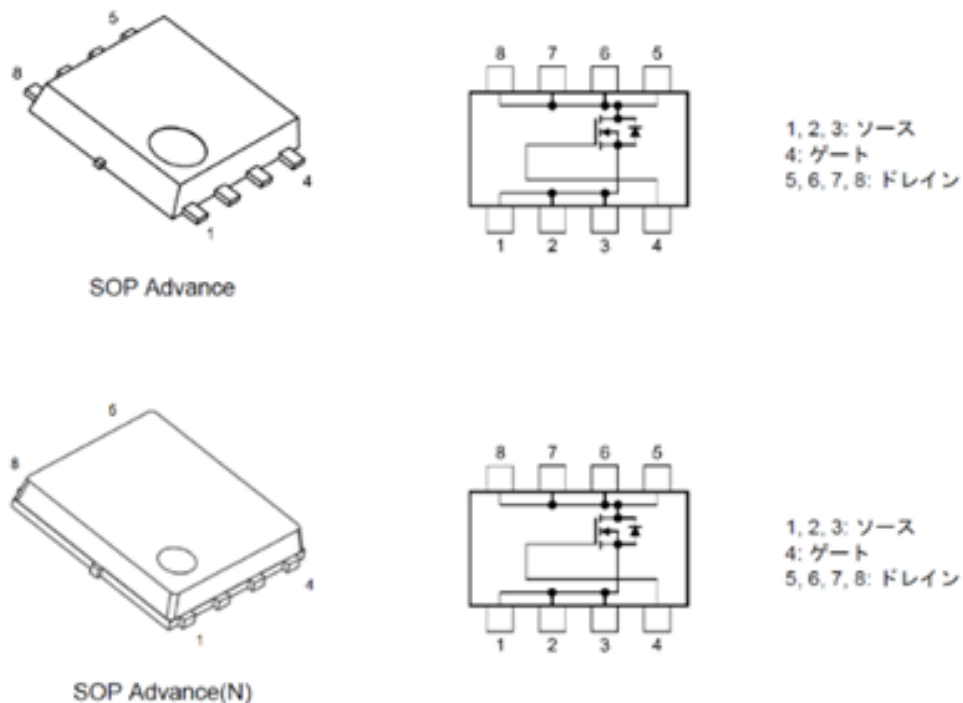


図 2.5 TPH1R306PL の外観と内部回路構成図

2.6. パワーMOSFET TPHR6503PL

ITTF 方式 DC-DC コンバーター回路の出力 ORing 回路のスイッチング素子に 30V 耐圧 N チャンネル MOSFET [TPHR6503PL](#) を使用しています。TPHR6503PL の主な特長は以下のとおりです。

- スwitchングスピードが速い
- ゲート入力電荷量小さい: $Q_{SW} = 30\text{nC}$ (標準)
- 出力電荷量小さい: $Q_{OSS} = 81.3\text{nC}$ (標準)
- オン抵抗が低い: $R_{DS(ON)} = 0.41\text{m}\Omega$ (標準) ($V_{GS} = 10\text{V}$)
- 漏れ電流が低い: $I_{DSS} = 10\mu\text{A}$ (最大) ($V_{DS} = 30\text{V}$)
- 取り扱いが簡単なエンハンスメントタイプです。: $V_{th} = 1.1\sim 2.1\text{V}$ ($V_{DS} = 10\text{V}$, $I_D = 1.0\text{mA}$)

外観と端子配置

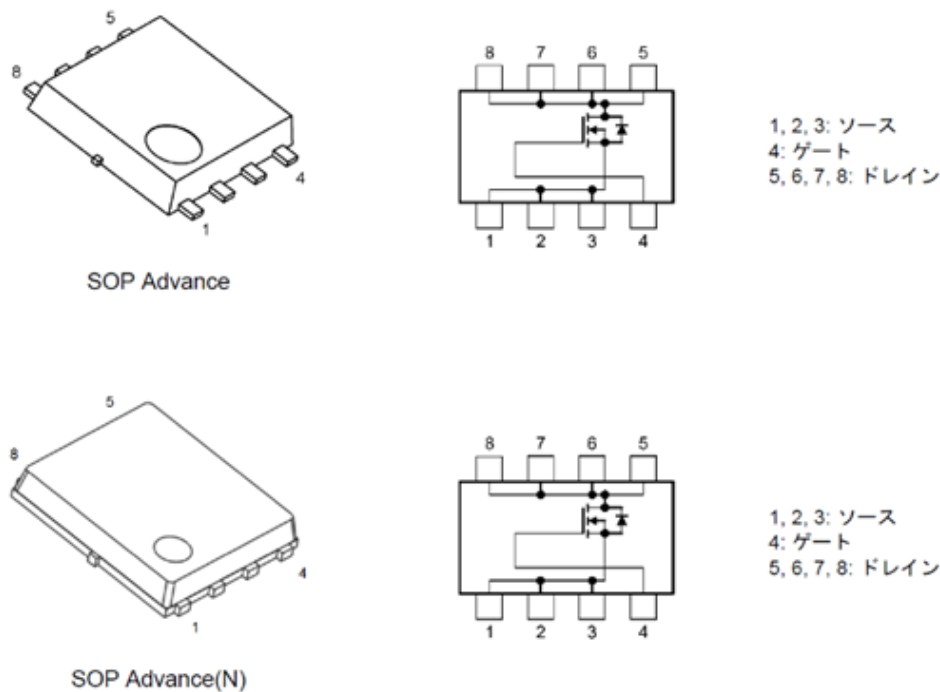


図 2.5 TPHR6503PL の外観と端子配置図

2.7. デジタルアイソレーター DCL541A01

1 次側に配置したコントローラーから 2 次側へのゲート駆動信号伝達にデジタルアイソレーター [DCL541A01](#) を使用しています。DCL541A01 の主な特長は以下の通りです。

- 高速データ伝送: 150Mbps (最大)
- CMTI (min): $\pm 100\text{kV}/\mu\text{s}$
- 絶縁耐圧: 5kVrms
- 安全規格:
 - UL: UL1577, File No. E519997
 - cUL: CSA Component Acceptance Service Notice No. 5A, File No. E519997
 - VDE: DIN VDE V 0884-11(VDE V 0884-11) Certificate No. 40055132
 - CQC: GB 4943.1-2022 Certificate No. CQC22001345018

外観と端子配置

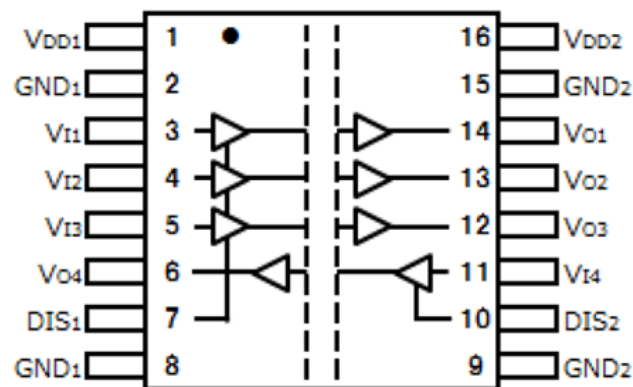


図 2.6 DCL541A01 の外観と端子配置図

3. トーテムポール PFC 回路、ITTF 方式 DC-DC コンバーター概要

この章では、本デザインで採用している、トーテムポール PFC 回路、ITTF 方式 DC-DC コンバーターの基本概念について説明します。

3.1. トーテムポール PFC 回路

図 3.1 に、トーテムポール PFC 回路の基本構成を示します。Q_c および Q_d は、AC 入力電圧の半波に応じて交互にオン/オフ動作を行い、Q_a および Q_b は、高速スイッチングによる PWM 制御を行い、AC 入力電圧の位相に同期した入力電流を生成します。

また、PFC 回路は AC 入力を整流・昇圧することで DC 出力電圧を得ています。

動作イメージとしては、AC 入力の上側半波および下側半波それぞれに対して昇圧チョッパ動作を行っている形になります。以降では、各動作について詳しく説明します。

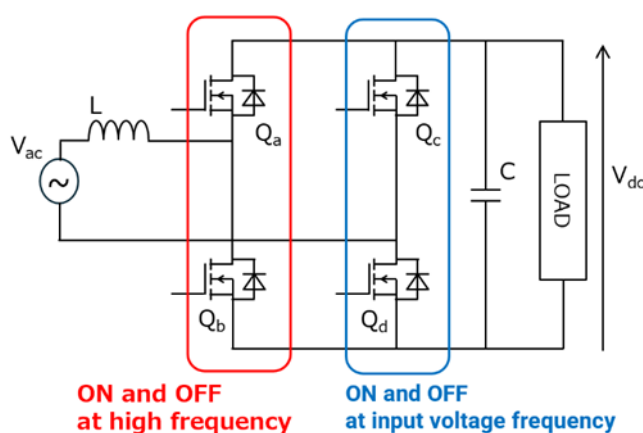


図 3.1 トーテムポール PFC 回路

図 3.2 に示すように、トーテムポール PFC の動作は 4 つのモード（モード 1～4）に分類されます。AC 入力の上側半波では、Q_c が常にオフ、Q_d が常にオンの状態となり、Q_a と Q_b が交互にオン/オフ動作を繰り返します（モード 1、2）、一方、下側半波では、Q_c が常にオン、Q_d が常にオフとなり、同様に Q_a と Q_b が交互にオン/オフ動作を行います（モード 3、4）。

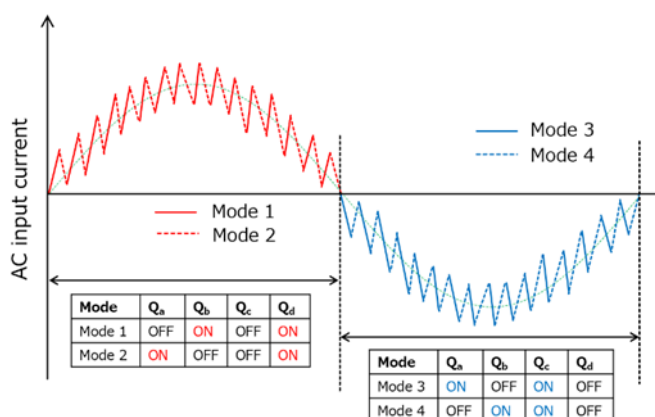


図 3.2 トーテムポール PFC 電流波形

【モード 1】

電源電圧の正側半波が印加されているときの動作になります。Q_b、Q_d がオンしており、Q_a、Q_c はオフで電流経路は図 3.3 のとおりです。インダクターに電源電圧 V_{ac} が印加され、エネルギーをチャージします。インダクター電流 I_L は以下の式に示すように V_{ac}/L の傾きで増加していきます。図 3.2 の電流波形を参照ください。

$$I_L = \frac{V_{ac}}{L} \times t$$

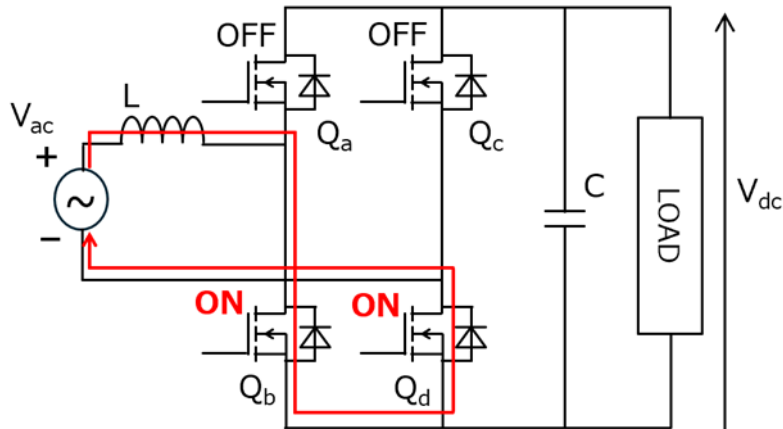


図 3.3 モード 1 電流経路

【モード 2】

AC 入力電圧の正側半波が継続して印加されている状態です。

Q_a および Q_d がオン、Q_b および Q_c がオフとなり、電流経路は図 3.4 に示すとおりです。インダクターには $(V_{ac} - V_{dc})$ の電圧が印加されます。 $V_{dc} > V_{ac}$ の場合、印加電圧は負となりますが、インダクターは電流の方向を急には変えられないため、電流は $(V_{ac} - V_{dc})/L$ の傾きで減少しながら出力側へ流れます。

$$I_L = \frac{(V_{ac} - V_{dc})}{L} \times t$$

電源電圧が正側半波の期間中、モード 1 とモード 2 の動作が高速で繰り返されます。電流波形については図 3.2 を参照してください。

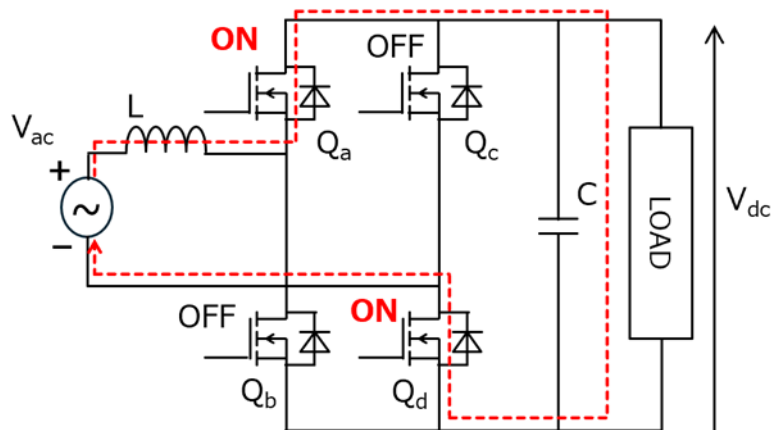


図 3.4 モード 2 電流経路

【モード3】

モード1の動作が、AC入力電圧の負側半波で行われる場合です。 Q_a および Q_c がオン、 Q_b および Q_d がオフとなり、電流経路は図3.5に示すとおりです。

インダクターには、モード1とは逆方向に電源電圧 V_{ac} が印加され、逆方向にエネルギーが蓄積されます。電流波形については図3.2を参照してください。

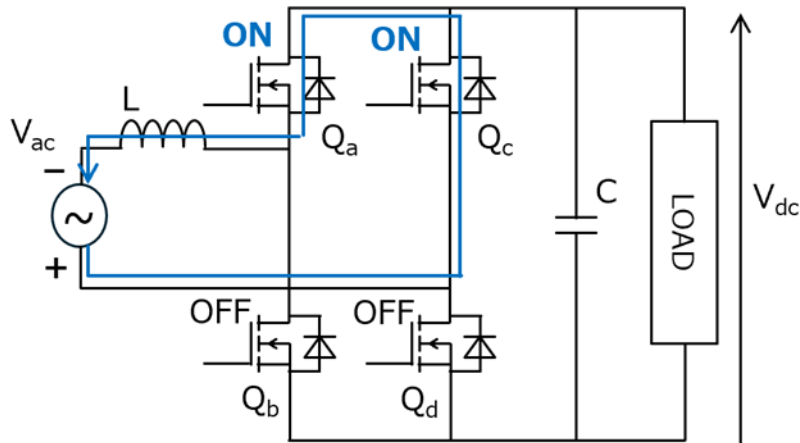


図 3.5 モード3 電流経路

【モード4】

モード2の動作が、AC入力電圧の負側半波で行われる場合です。 Q_b および Q_c がオン、 Q_a および Q_d がオフとなり、電流経路は図3.6に示すとおりです。

インダクターには、 $Q_c \rightarrow V_{dc} \rightarrow Q_b$ 経路で $(V_{ac} - V_{dc})$ の電圧が印加されます。インダクターは電流を継続して流そうとする特性があるため、出力側へ電力を供給します。電流波形については図3.2を参照してください。

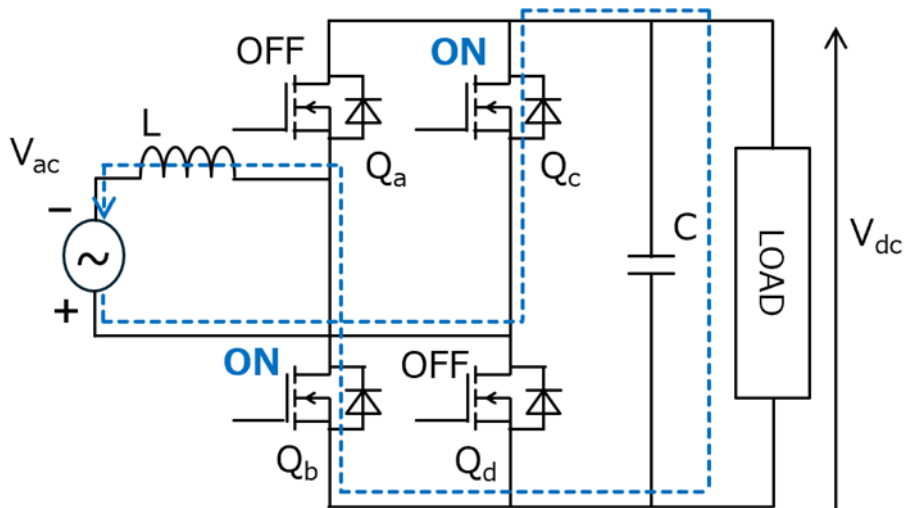


図 3.6 モード4 電流経路

3.2. ITTF 方式 DC-DC コンバーター

3.2.1. TTF(Two Transistor Forward) 方式 DC-DC コンバーター

図 3.7 に、TTF 方式 DC-DC コンバーターの回路構成を示します。

本回路では、2 次側の整流回路に同期整流方式を採用しています。1 次側の 2 つのトランジスター（MOSFET）が同時にオン／オフ動作を行い、電力がトランスを介して出力コンデンサーおよび負荷へ供給されます。

トランジスターが一つのフォワードコンバーターでは、トランジスターに変圧器の漏れインダクタンスに起因する大きなサージ電圧が発生する傾向があります。これに対し、TTF 方式では、漏れインダクタンスによって発生するサージ電圧をダイオードによって電源電圧にクランプし、蓄積されたエネルギーを効率よく電源側へ回生することが可能です。

この特性により、トランジスターが一つの方式と比較して、TTF 方式は数 kW クラスの大容量 DC-DC コンバーターの構成に適しています。

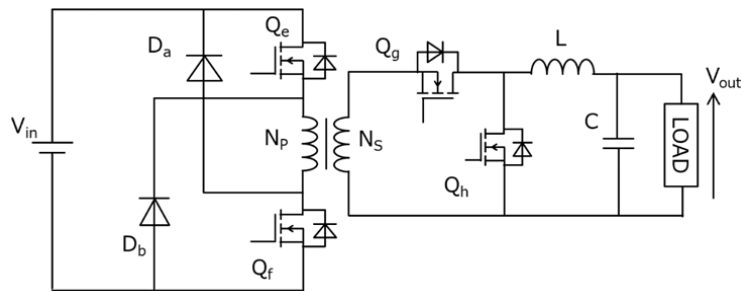


図 3.7 TTF 回路

【モード 1】

Q_e および Q_f がオンしており、 N_P 巻線には入力電圧 V_{in} が印加され、2 次側へ電力が伝達されます。励磁電流 i_m は、 Q_e および Q_f のオン期間 T_1 ($= T_{on}$) に Δi_m だけ増加します。励磁インダクタンスを L_m とすると、励磁電流の増加 Δi_m は以下の式で表されます。

$$\Delta i_m = \frac{1}{L_m} \times V_{in} \times T_{on}$$

2 次巻線 N_S には、 $V_{in} \times N_S/N_P$ の電圧が誘起され、 Q_a の内部ダイオード D_g が導通し、2 次側へ電力が供給されます。平滑インダクター L の電流 i_L の変化 Δi_L は次の式で表されます。

$$\Delta i_L = \frac{1}{L} \times V_L \times T_{on} = \frac{1}{L} \times \left(V_{in} \times \frac{N_S}{N_P} - V_{out} \right) \times T_{on}$$

また、1 次側の Q_e 、 Q_f 、 N_P に流れる電流 (i_{Qe} 、 i_{Qf} 、 i_{NP}) は、励磁電流と負荷電流の和として以下の式で表されます。

$$i_{Q1} = i_{Q2} = i_{NP} = \frac{N_S}{N_P} \times i_L + i_m$$

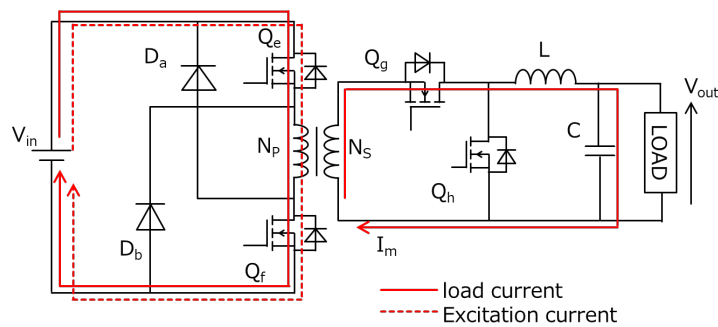


図 3.8 モード 1 動作

【モード2】

Q_e および Q_f がオフします。その際に励磁電流は流れ続けようとするため、図 3.9 に示すように D_a および D_b が導通し、電源側に回生されます。 N_p 巻線には入力電圧 V_{in} が逆方向に印加されるので励磁電流は減少し、やがて時間 T_2 で 0A となります。励磁電流の減少 Δi_m は次の式で表されます。

$$\Delta i_m = \frac{1}{L_m} \times V_{NP} \times T_2 = \frac{1}{L_m} \times (-V_{in}) \times T_2$$

2 次側の平滑インダクター L の電流は Q_h の内部ダイオード D_h を通じて還流します。このとき L には出力電圧 V_{out} が逆方向に印加されるため、 i_L の変化 Δi_L は次の式で表されます。

$$\Delta i_L = \frac{1}{L} \times V_L \times T_2 = \frac{1}{L} \times (-V_{out}) \times T_2$$

また、以下の式も成立します。

$$\begin{aligned} i_{Da} &= i_{Db} = i_{NP} = i_m \\ i_{Dh} &= i_L \end{aligned}$$

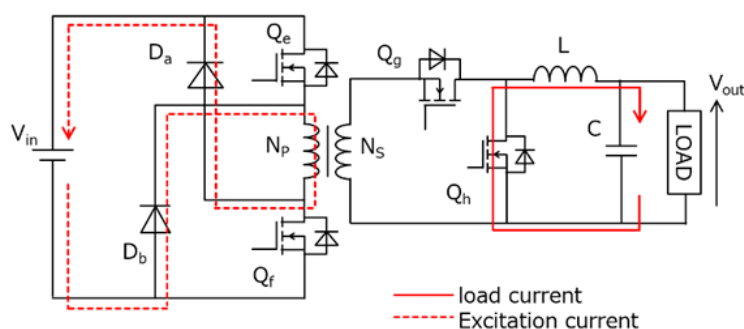


図 3.9 モード2 動作

【モード3】

モード2 で励磁電流が流れている期間、 Q_e 、 Q_f のドレイン・ソース間には V_{in} が印加されており、 Q_e 、 Q_f の寄生容量がそれぞれ V_{in} で充電されます。モード3 では充電された寄生容量の電圧 ($2V_{in}$) が入力電圧 V_{in} と逆方向に N_p 巻き線と直列に接続されます。その結果 N_p 巻線には $-V_{in}$ が印加され、図 3.10 に示すように励磁電流が負方向に流れ、徐々に増加します。 Q_e と Q_f の寄生容量電圧がそれぞれ $V_{in}/2$ まで放電すると N_p 巻線の印加電圧は正方向に転じます。

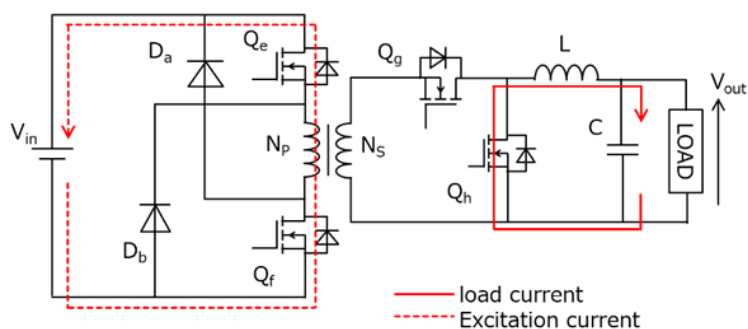


図 3.10 モード3 動作

【モード 4】

N_P 巻線の印加電圧が正方向に転じると 2 次側の同期整流素子 Q_g が順バイアスされて導通し、励磁電流は N_S 巻線に転流します。

Q_e 、 Q_f の寄生容量の放電はモード 3 で完了しているため、モード 4 では Q_e 、 Q_f の電圧は一定です。 Q_g と Q_h が共に導通しているため、 $V_{NS} = V_{NP} = 0$ であり、励磁電流は変化しません。 N_S 巻線に流れる励磁電流を I_{m4} 、モード終了時の N_P 巻線に流れる励磁電流を $i_m(T_3)$ とすると、以下の式が成り立ちます。

$$I_{m4} = i_m(T_3) \times \frac{N_P}{N_S}$$

その後、 Q_e 、 Q_f がターンオンし、モード 1 へ移行します。

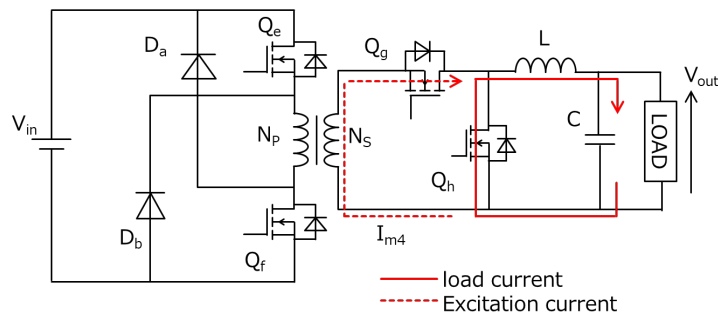


図 3.11 モード 4 動作

励磁電流 i_m は負荷電流 i_L と比較して小さいため、図 3.12 の動作波形では i_m を拡大して表示しています。

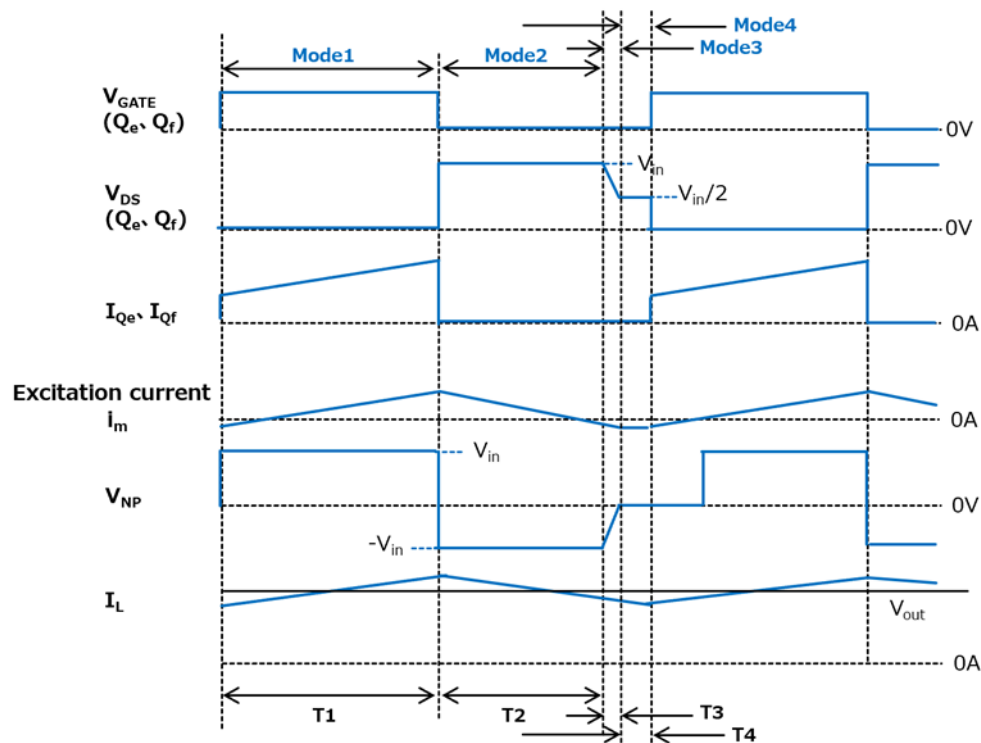


図 3.12 TTF 動作波形

3.2.2. ITTF 回路

インターリーブ（interleave）回路は平滑コンデンサーなど、一部の部品を共有する 2 つ以上の回路の位相をずらし、同期運転させる回路です。

図 3.13 に ITTF 回路を示します。2 つの回路 (Circuit 1, Circuit 2) は位相を 180° ずらして駆動します。これにより、各回路の出力波形がオーバーラップし、リップル電流が低減され、実効的な周波数は倍になります。スイッチング素子の損失は分散し、1 個のスイッチング素子の負荷が軽減されることで熱設計が容易になります。また、リップル電流が小さく、実効周波数が高くなることから平滑コンデンサーの小型化ができます。

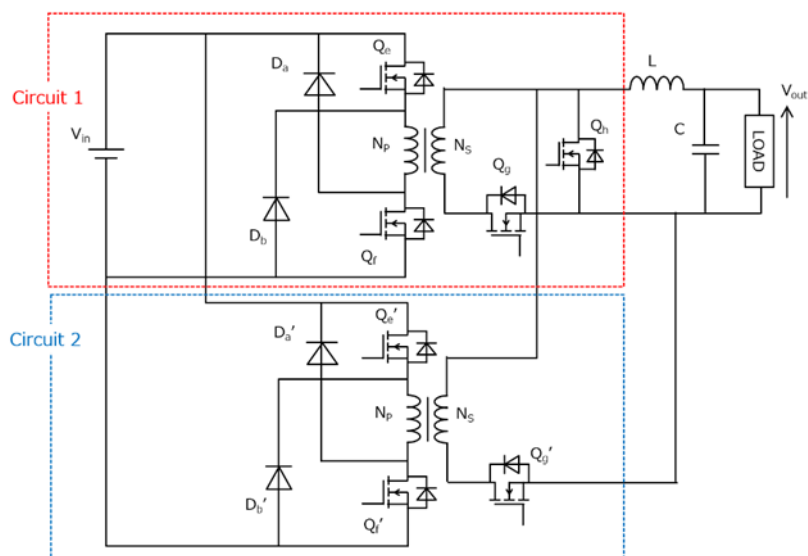


図 3.13 ITTF 回路

図 3.14 に ITTF 回路におけるスイッチング素子のターンオンタイミングと出力電流波形のイメージを示します。 I_{L1} は図 3.13 の回路 1 からの出力電流、 I_{L2} は図 3.13 の回路 2 からの出力電流のイメージを示します。インターリーブ回路の出力電流は $I_{L1} + I_{L2}$ となり図 3.14 の I_L になります。

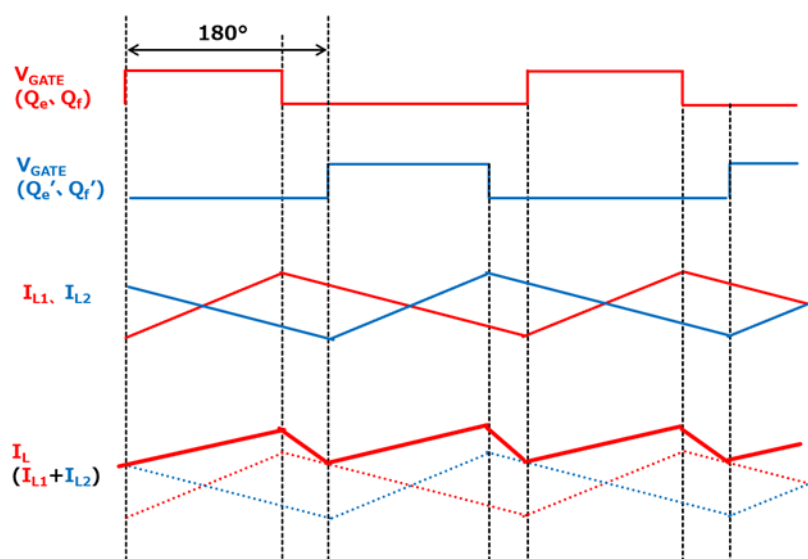


図 3.14 ITTF 動作波形

3.3. ORing 回路

図 3.15 に ORing の回路構成を示します。

ORing 回路は、複数の電源を並列接続することで、電源ユニットのいずれかが故障しても、他のユニットが電力を供給し続けることで、システム全体の継続的な稼働が可能とします。そのため、出力容量の増加や冗長性の確保を目的に使用されます。

複数の電源ユニットからの出力を 1 つのバスにまとめる際、故障したユニットが他のユニットに影響を与えないようにする必要があり、各電源ユニットの出力部にはパワー MOSFET を用いて、逆流防止と電源間の電气的分離を実現しています。

MOSFET は、スイッチとして機能していますが、サーバーなどの常時稼働が求められる装置では、限られた状況でしかオフにならないため、ほぼ常にオン状態で動作しており、通常の運用時には導通状態の単なる導体として機能します。このため、ORing 回路に使用される MOSFET には、導通損失の少ない特性が求められます。低オン抵抗かつ高速スイッチングが可能な MOSFET を選定することで、システムの効率と信頼性を高めることができます。

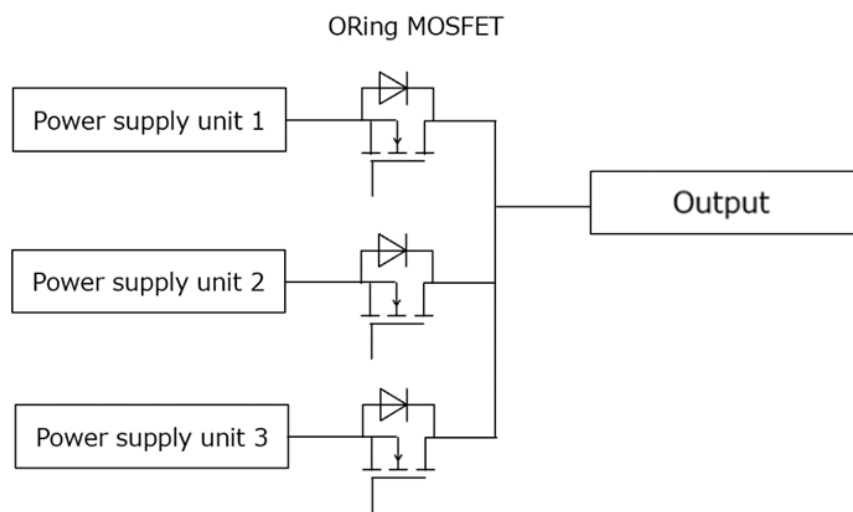


図 3.15 ORing 回路

4. サーバー用 1.1kW ITTF 方式 AC-DC コンバーター

この章では、本デザインの構成、各部の回路設計の概要を説明します。図 4.1 に本デザインの回路ブロック図を示します。

トータムポール PFC および ITTF は、1 次側に配置された MCU によって制御します。ITTF の 2 次側の各 MOSFET は、デジタルアイソレーター (DCL541A01) を介して駆動しています。

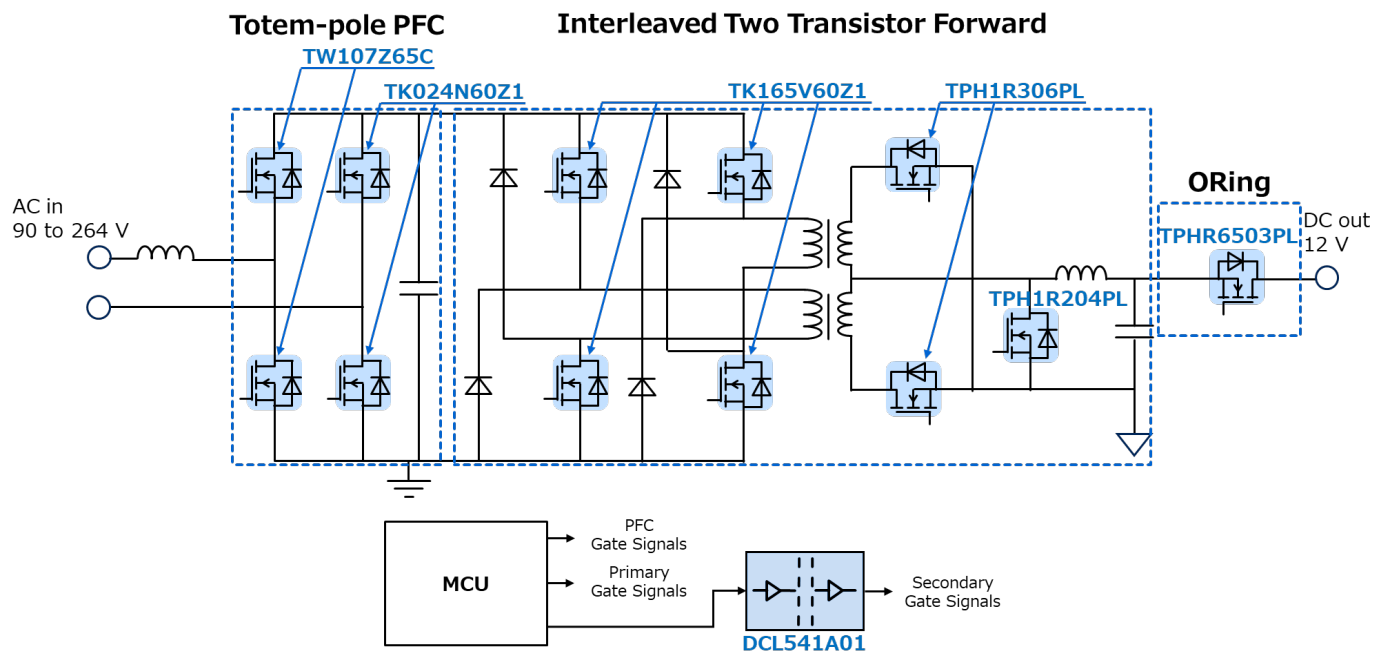


図 4.1 回路ブロック図

4.1. 仕様

表 4.1 に本デザインの主な仕様を示します。

表 4.1 本デザインの仕様

項目	条件	Min.	Typ.	Max.	単位
入力特性					
AC 入力電圧 (rms)		90		264	V
AC 入力電流 (rms)	$V_{in} = AC\ 90V, I_{out} = 92A$			14	A
入力周波数		47		63	Hz
内部特性 (トータムポール PFC 回路)					
出力電圧			385		V
最大出力電力	$V_{in} = AC\ 230V$			1.2	kW
スイッチング周波数			65		kHz
出力特性 (ITTF 方式 DC-DC コンバーター回路)					
出力電圧		11.4	12	12.6	V
出力電流				96.5	A
最大出力電力				1.1	kW
スイッチング周波数			80		kHz
出力リップル電圧	$T_a = 25^{\circ}C$			240	mV
その他					
保護機能	出力過電圧保護、出力過電流保護、出力短絡保護				
基板層構成	メイン基板：FR-4 4 層構成、銅箔厚 105μm 制御基板：FR-4 4 層構成、銅箔厚 35μm				

4.2. トーテムポール PFC 回路

図 4.2 に本デザインの回路を示します。PWM 動作のスイッチング素子 (Q3、Q4) には TW107Z65C、入力電圧の半波ごとの切り替え素子 (Q1、Q2) には TK024N60Z1 を使用しています。図 4.2 の回路で、PFC の出力電圧および入力電流を検出する設計となっており、特に入力電流については、アイソレーション型電流センサーを用いた回路により検出を行っています。

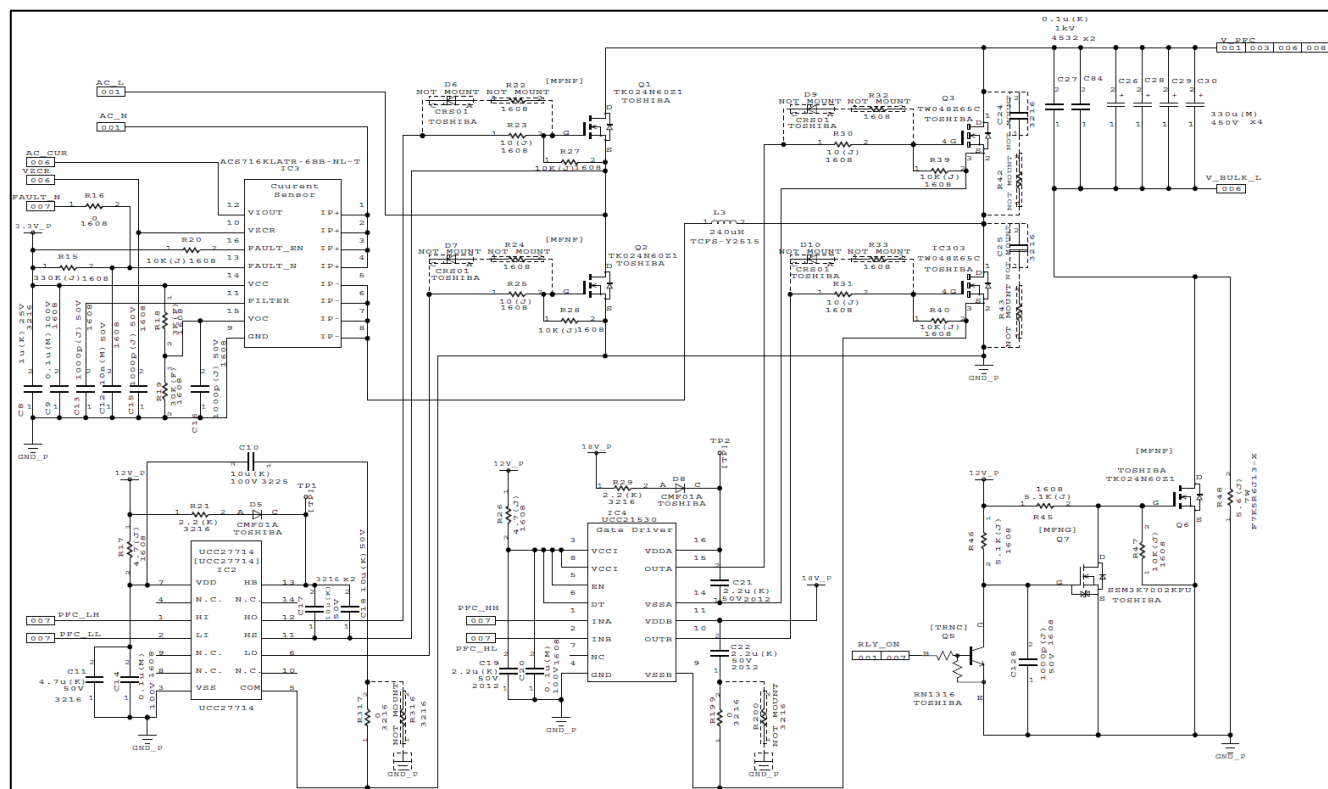


図 4.2 本デザイントーテムポール PFC 回路

4.3. ITTF 回路

ITTF の 1 次側の回路を図 4.3 に、2 次側の回路を図 4.4 に示します。図 4.5 は図 4.4 の回路構成が分かりやすいように簡略化した図になります。

図 4.3 に示す 1 次側の ITTF 回路の制御用 MOSFET には TK165V60Z1 が使用され、MCU からの信号を介してハイサイド/ローサイド・ゲートドライバ IC で制御されています。また、回路の電流はセンス抵抗で検出され、差動増幅回路を通じて MCU に送られます。

図 4.4 に示す 2 次側の整流回路では、制御用 MOSFET として TPH1R204PL を 2 並列で使用しています。制御信号は MCU からデジタルアイソレータ (IC11 DCL541A01) を経由してローサイド・ゲートドライバ IC に入力されます。また、フォワードコンバータ出力からの過電圧検出信号もデジタルアイソレータを経由して MCU へ送られます。フォワードコンバータの出力電圧情報はアイソレーションアンプ TLP7820 を経由して 1 次側に転送され差動増幅回路で検出されます。

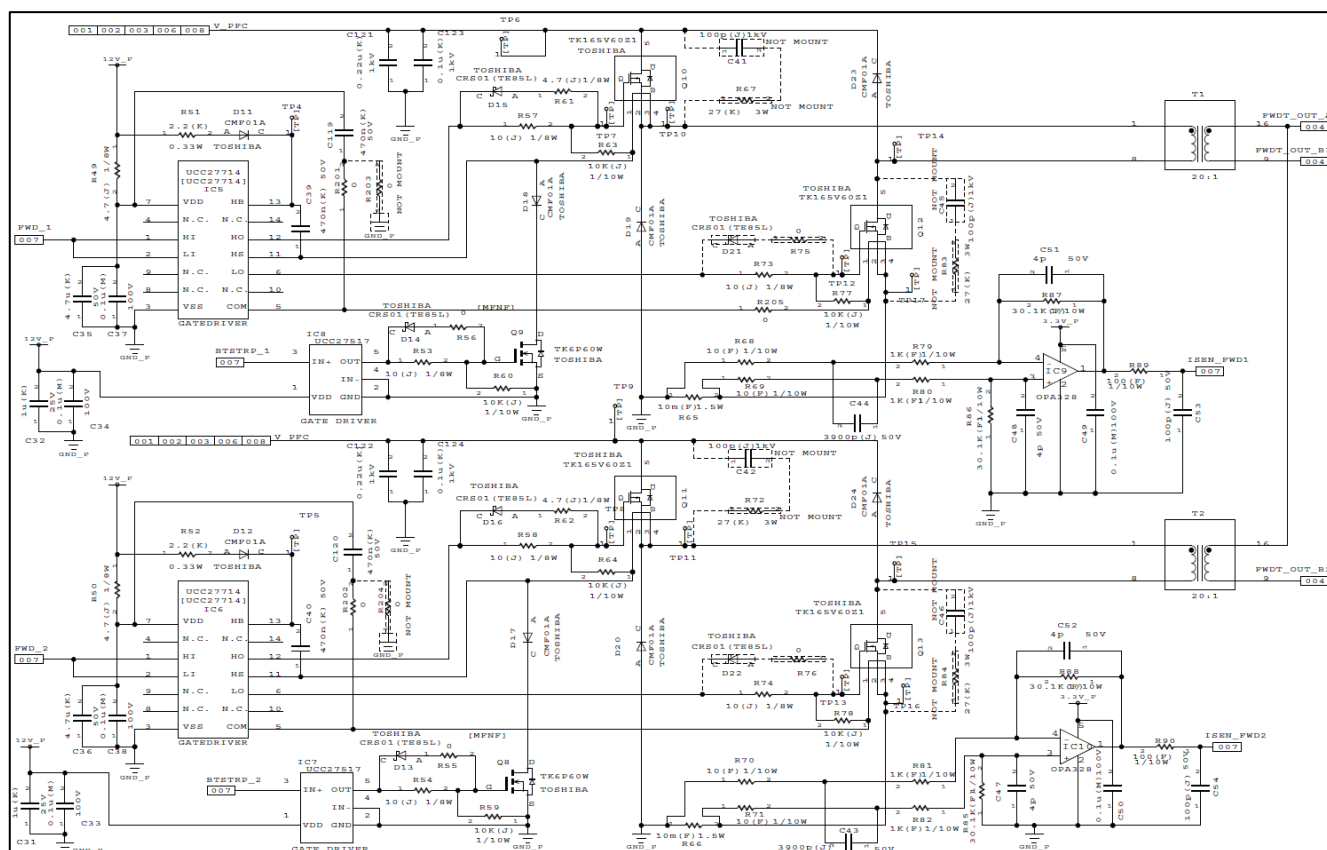


図 4.3 本デザイン ITTF 回路 (1 次側回路)



4.4. ORing 回路

図 4.6 に本デザインの回路を示します。電源は直接バスに接続されるのではなく、ORing 回路を介して接続されることで、ホットプラグ時の逆電流やショート時の出力分離が可能となります。

本デザインでは、ORing 用 MOSFET として TPHP6503PL を 3 並列で出力ラインに接続され、これらの MOSFET は、ホットスワップ電圧コントローラー IC (IC15 TPS2419D) によって制御されます。

電圧コントローラー IC は、MOSFET のソース・ドレイン間電圧 $V(A-C)$ を監視し、条件に応じてゲートを制御します。 $V(A-C) > 65\text{ mV}$ の場合、ゲートがハイに駆動され、MOSFET がオン状態になります。 $V(A-C)$ が RSET 端子に接続された抵抗で設定されたターンオフしきい値を下回ると、ゲートはロー (GND) に引き下げられます。ゲートドライブ電圧は $V(A)$ を基準としており、 $V(A) > V(C)$ の場合にのみゲートがハイに駆動されます。

また、バス電圧がフォワードコンバーターの出力電圧より高い場合には、MOSFET をオフにして逆流を防止します。さらに、電圧コントローラー IC の EN 端子が 1.3 V 以上でゲート制御が有効となり、EN が低い場合はゲートがローに保持されます。

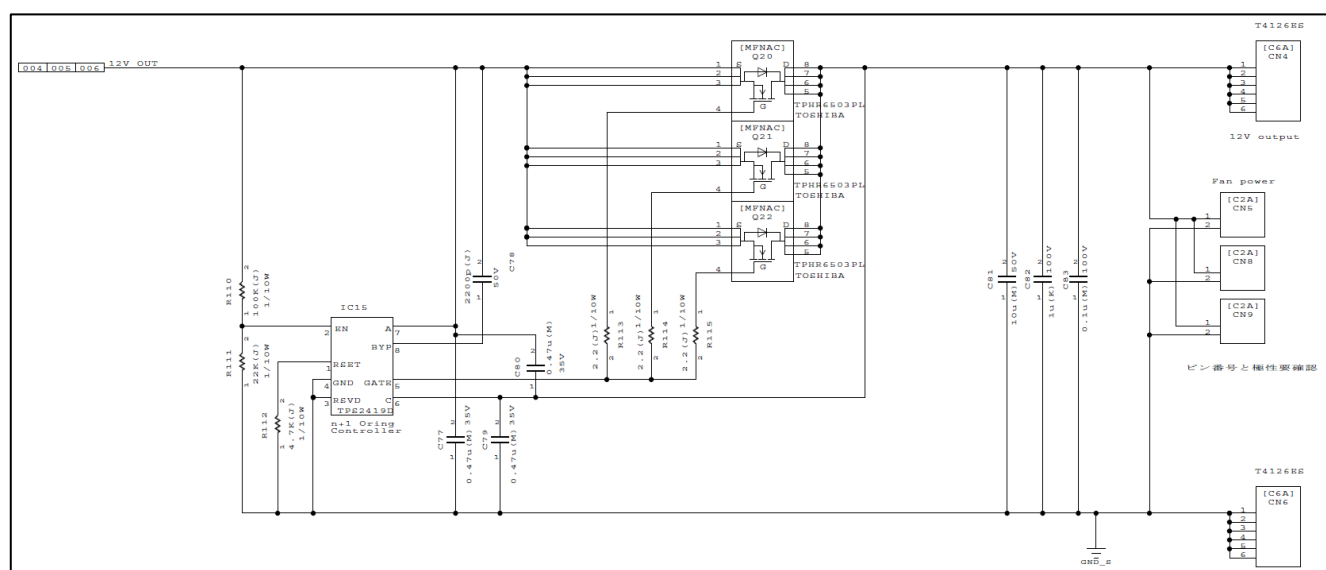


図 4.6 本デザイン ORing 回路

ご利用規約

本規約は、お客様と東芝デバイス＆ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第5条 準拠法

本規約の準拠法は日本法とします。

第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。