

32 ビット RISC マイクロコントローラー

リファレンスマニュアル

12 ビットアナログデジタルコンバーター

(ADC-I)

Revision 1.3

2025-12

東芝デバイス&ストレージ株式会社

目次

序章	5
関連するドキュメント	5
表記規約	6
用語・略語	8
1. 概要	9
2. 構成	11
3. 機能説明・動作説明	12
3.1. クロック供給	12
3.2. 汎用起動要因による変換動作	13
3.2.1. 動作概要	13
3.2.2. 制御レジスター	14
3.3. PMD トリガーによる変換動作	16
3.3.1. 動作概要	16
3.3.2. 制御レジスター	17
3.4. 変換の停止	18
3.5. 起動要因の優先度	19
3.6. AD 監視機能	20
3.7. アナログ基準電圧	22
3.8. 変換時間	23
3.8.1. 変換タイミング	23
3.8.2. サンプリング時間	23
3.8.2.1. サンプリング時間の選択	24
3.8.3. 変換時間の設定	25
4. 等価回路	26
5. レジスター説明	27
5.1. レジスター一覧	27
5.2. レジスター詳細	29
5.2.1. [ADxCRO] (制御レジスター0)	29
5.2.2. [ADxCR1] (制御レジスター1)	29
5.2.3. [ADxST] (ステータスレジスター)	30
5.2.4. [ADxCLK] (変換クロック設定レジスター)	31
5.2.5. [ADxMOD0] (モード設定レジスター0)	32
5.2.6. [ADxMOD1] (モード設定レジスター1)	32
5.2.7. [ADxMOD2] (モード設定レジスター2)	32
5.2.8. [ADxCMPEN] (監視機能許可レジスター)	33
5.2.9. [ADxCMPCR0] (監視機能設定レジスター0)	33
5.2.10. [ADxCMPCR1] (監視機能設定レジスター1)	34
5.2.11. [ADxCMP0] (変換結果比較レジスター0)	34

5.2.12. [ADxCMP1] (変換結果比較レジスター1)	35
5.2.13. [ADxEXAZSEL] (AIN サンプリング時間選択レジスター)	35
5.2.14. PMD トリガー用制御レジスター	36
5.2.14.1. [ADxPSEL0] (PMD トリガー用プログラム番号選択レジスター0)	36
5.2.14.2. [ADxPINTS0] (PMD トリガー用割り込み選択レジスター0)	36
5.2.14.3. [ADxPREGS] (PMD トリガー用格納選択レジスター)	37
5.2.14.4. [ADxPSET0] (PMD トリガー用プログラムレジスター0)	38
5.2.15. [ADxTSET0] (汎用起動要因用プログラムレジスター0)	40
5.2.16. [ADxREG0] (変換結果格納レジスター0)	41
6. 使用方法の例	42
6.1. 単独変換	42
6.2. PMD トリガー変換	43
6.2.1. PMD (3 シャント)、ADC × 1	43
6.2.2. PMD (1 シャント)、ADC × 1	44
7. 使用上のご注意およびお願い事項	45
8. 改訂履歴	46
製品取り扱い上のお願い	47

図目次

図 1.1	ADC と周辺機能の関連図	10
図 2.1	ADC ブロック図	11
図 3.1	汎用起動要因と動作の関連	13
図 3.2	PMD 起動要因と関連レジスター	16
図 3.3	AD 監視機能(判定カウント連続方式)	21
図 3.4	AD 監視機能(判定カウント累積方式)	21
図 3.5	アナログ基準電圧回路構成	22
図 3.6	変換タイミング例	23
図 4.1	アナログ入力等価回路	26
図 6.1	3 シャントの例	43
図 6.2	1 シャントの例	44

表目次

表 2.1	信号一覧表	11
表 3.1	汎用起動要因と割り込み/DMA 要求	14
表 3.2	実行中に新たに起動要因発生時の動作	19
表 3.3	監視機能と割り込み	20
表 3.4	サンプリング時間と設定の例(1)	23
表 3.5	サンプリング時間と設定の例(2)	24
表 3.6	変換時間と設定の例(1)	25
表 3.7	変換時間と設定の例(2)	25
表 6.1	3 シャントでの ADC 設定	43
表 6.2	1 シャントでの ADC 設定	44
表 8.1	改訂履歴	46

序章

関連するドキュメント

文書名
入出力ポート
例外
クロック制御と動作モード
製品個別情報
プログラマブルモーター制御回路プラス
アドバンストプログラマブルモーター制御回路
アドバンストベクトルエンジン
アドバンストベクトルエンジンプラス
オペアンプ

表記規約

- 数値表記は以下の規則に従います。
16進数表記: 0xABCD
10進数表記: 123 または 0d123 (10進表記であることを示す必要のある場合だけ使用)
2進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート(assert)」アクティブでないレベルに移ることを「デアサート(deassert)」と呼びます。
- 複数の信号名は[m:n]とまとめて表記する場合があります。
例: S[3:0]はS3、S2、S1、S0の4つの信号名をまとめて表記しています。
- 本文中[I]で囲まれたものはレジスターを定義しています。
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1]、[XYZ2]、[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスターネームでユニットまたはチャネルは「x」で一括表記しています。
ユニットの場合、「x」はA、B、C、...を表します。
例: [ADACR0]、[ADBCR0]、[ADCCR0] → [ADxCR0]
チャネルの場合、「x」は0、1、2、...を表します。
例: [T32A0RUNA]、[T32A1RUNA]、[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は[m:n]と表記します。
例: [3:0]はビット3から0の範囲を表します。
- レジスターの設定値は16進数または2進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16進数)、[XYZn]<VW> = 1 (2進数)
- ワード、バイトは以下のビット長を表します。
バイト: 8ビット
ハーフワード: 16ビット
ワード: 32ビット
ダブルワード: 64ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。
R: リードオンリー
W: ライトオンリー
R/W: リード/ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。
また、読み出した値を使用しないでください。
- Default値が「-」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドにはDefault値を書き込んでください。
Default値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターのReservedビットフィールドにはDefault値を書き込んでください。
Default値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

ADC	Analog to Digital Converter
A-PMD	Advanced Programmable Motor Control Circuit
A-VE	Advanced Vector Engine
A-VE+	Advanced Vector Engine Plus
PMD+	Programmable Motor Control Circuit Plus
TRGSEL	Trigger Selection Circuit

1. 概要

12 ビットアナログデジタルコンバーター(ADC)は、1 ユニット単位で複数チャネルのアナログ入力(AINx00～AINx23)(注 1)を AD 変換することができます。以下に、機能の一覧を示します。

機能分類	機能	動作説明
AD 変換	変換分解能	12 ビット
	変換時間(注 1)	4.5≤AVDD5≤5.5 [V] 0.96[μs] @SCLK=40[MHz] 0.91[μs] @SCLK=30[MHz] 1.09[μs] @SCLK=20[MHz]
	サンプリング時間	2 種類のサンプリング時間設定があり、AIN チャネルごとに選択可能
	変換結果の保存	最大 24 本の変換結果格納レジスターがあります。(注 1)
変換開始	汎用起動要因による起動	ソフトウェア起動(連続変換、単独変換)と汎用トリガー入力を選択可能 汎用起動要因で最大 24 回(注1)変換できる変換プログラム(注 2)があります。
	PMD トリガーによる起動	12 本の PMD トリガーごとに 8 本の変換プログラム(注 2)から 1 本を選択して起動可能 1 本の変換プログラムごとに最大 4 回の変換設定可能
変換状態	ステータスフラグ	<ul style="list-style-type: none"> ・AD 変換中フラグ ・トリガー別のプログラム実行中フラグ ・変換結果格納レジスターごとの変換結果格納フラグ ・変換結果格納レジスターごとの変換結果オーバーランフラグ
割り込み	-	<ul style="list-style-type: none"> ・PMD トリガープログラム AD 変換終了(2 本) ・汎用トリガープログラム AD 変換終了 ・ソフトウェア単独変換プログラム AD 変換終了 ・ソフトウェア連続変換プログラム AD 変換終了 ・監視機能割り込み(2 本)
DMA 要求	-	<ul style="list-style-type: none"> ・汎用起動要因による一連の変換終了時に DMA の起動が可能(要因ごと)
変換結果の監視	AD 監視機能	<ul style="list-style-type: none"> ・2 チャネルの AD 監視機能がユニットごとに設定可能 ・監視対象(変換結果格納レジスター)を選択可能 ・監視方法を比較レジスターより大きいか小さいかを選択可能 ・検出回数の選択可能 ・連続方式と累積方式を選択可能

注 1) 製品およびユニットによって対応が異なりますので、リファレンスマニュアルの「製品個別情報」を参照してください。

注 2) 変換プログラムとは、変換チャネル、割り込み発生の有無を指定することができる機能。複数のプログラムがあり、それぞれ起動要因/トリガーで起動することができます。

ADC と連携している周辺機能との関係を図 1.1 に示します。

「プログラマブルモーター制御回路プラス」または「アドバンストプログラマブルモーター制御回路」(以降、PMD)のモーター駆動タイミングと同期したトリガー(PMD トリガー)や汎用タイマートリガーなどから AD 変換を開始することができます。AD 監視機能により PMD の OVV 保護やタイマーの起動を行うことができます。「アドバンストベクトルエンジン」または「アドバンストベクトルエンジンプラス」(以降、VE)は ADC の変換終了割り込みで変換結果を取り込むことができます。

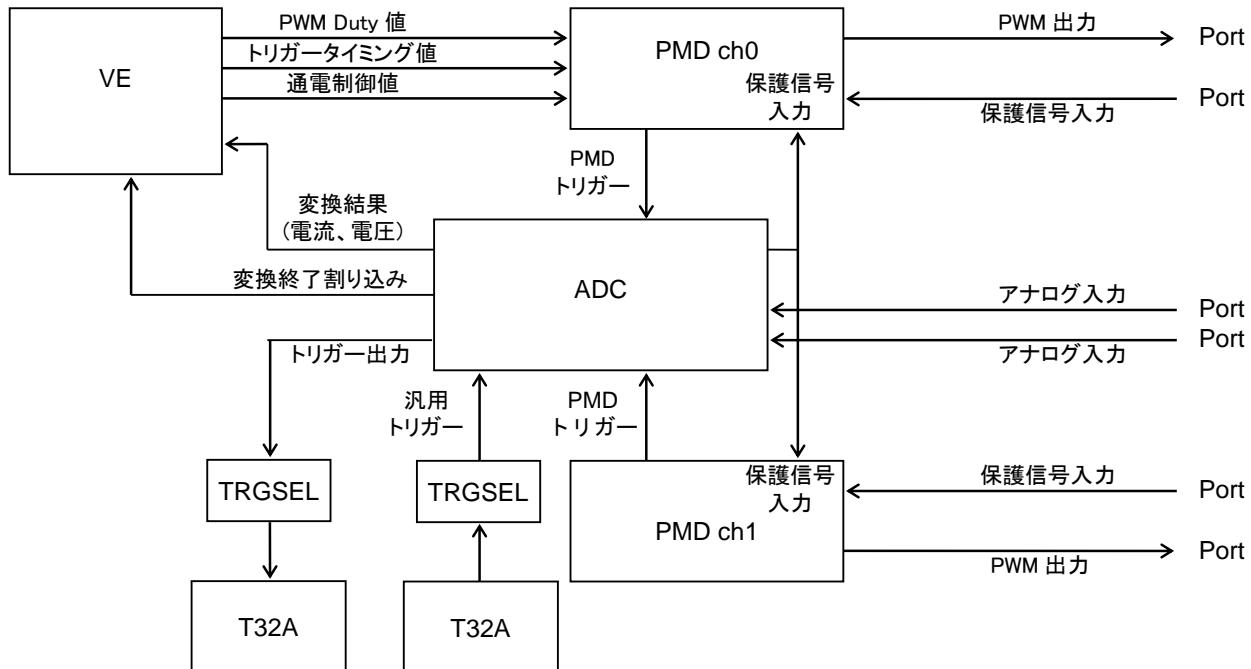


図 1.1 ADC と周辺機能の関連図

2. 構成

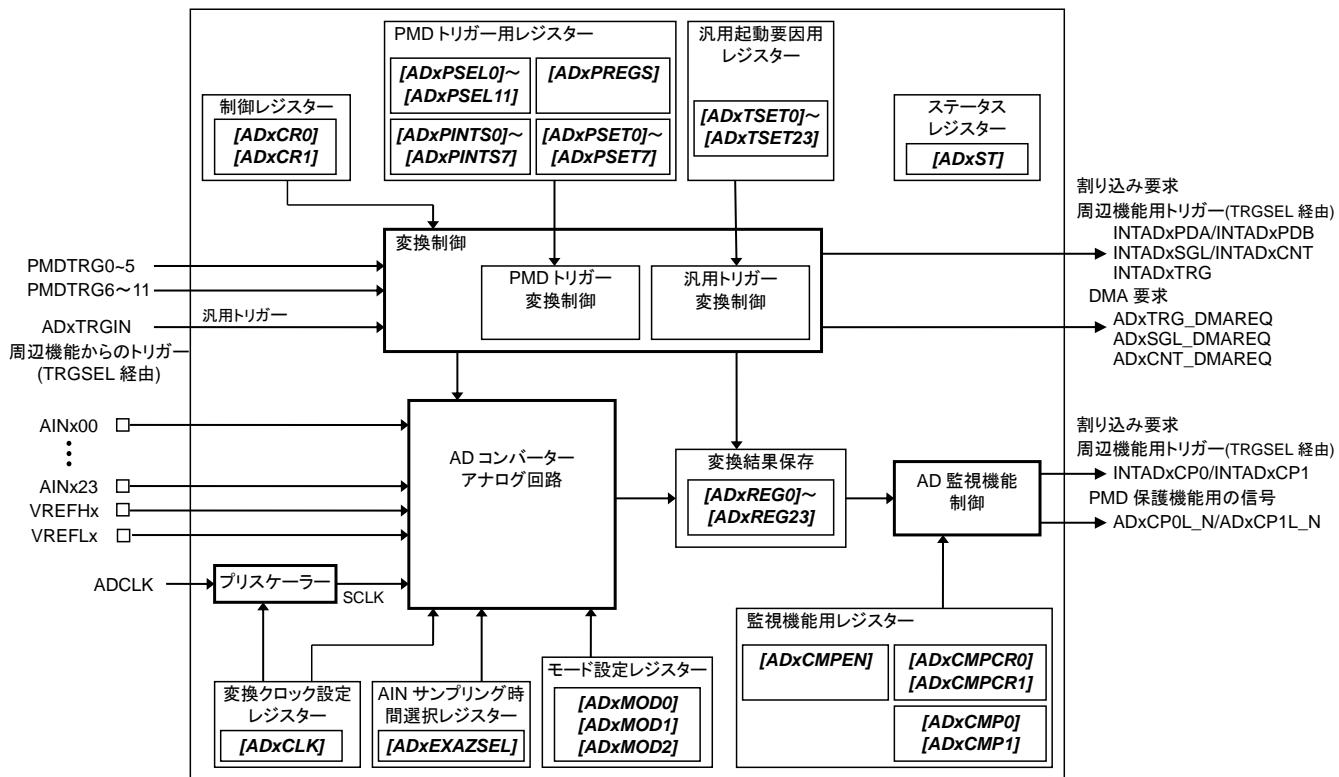


図 2.1 ADC ブロック図

表 2.1 信号一覧表

No	信号名	信号名称	I/O	参照リファレンスマニュアル
1	ADCLK	ADC 用変換クロック	入力	クロック制御と動作モード
2	AINx00~AINx23	アナログ入力端子	入力	製品個別情報、入出力ポート
3	VREFHx	アナログ基準電源端子	入力	製品個別情報
4	VREFLx	アナログ基準 GND 端子	入力	製品個別情報
5	PMDTRG0~5	PMDm PMD トリガー0~5	入力	製品個別情報
6	PMDTRG6~11	PMDn PMD トリガー0~5	入力	製品個別情報
7	ADxTRGIN	汎用トリガー	入力	製品個別情報
8	ADxCP0L_N	PMD 保護用の監視機能 0 出力	出力	製品個別情報
9	ADxCP1L_N	PMD 保護用の監視機能 1 出力	出力	製品個別情報
10	INTADxPDA	PMD トリガー割り込み A	出力	例外
11	INTADxPDB	PMD トリガー割り込み B	出力	例外
12	INTADxTRG	汎用トリガー割り込み	出力	例外、製品個別情報
13	INTADxSGL	単独変換割り込み	出力	例外、製品個別情報
14	INTADxCNT	連続変換割り込み	出力	例外、製品個別情報
15	INTADxCP0	監視機能 0 割り込み	出力	例外、製品個別情報
16	INTADxCP1	監視機能 1 割り込み	出力	例外、製品個別情報
17	ADxTRG_DMAREQ	汎用トリガー-DMA 要求	出力	製品個別情報
18	ADxSGL_DMAREQ	単独変換 DMA 要求	出力	製品個別情報
19	ADxCNT_DMAREQ	連続変換 DMA 要求	出力	製品個別情報

3. 機能説明・動作説明

ADC はソフトウェアによる起動(ソフトウェアトリガー)または PMD/タイマーなどからのトリガー信号により任意の AD 変換を開始します。

3.1. クロック供給

ADC を使用する場合は、fsys 供給停止レジスターA (*[CGFSYSENA]*, *[CGFSYSMENA]*)、fsys 供給停止レジスターB (*[CGFSYSENB]*, *[CGFSYSMENB]*)、fsys 供給停止レジスターC (*[CGFSYSMENC]*)、fc 供給停止レジスター(*[CGFCEN]*)で該当するクロックイネーブルビットを"1" (クロック供給)に設定してください。また、ADC, デバッグ回路用クロック供給停止レジスター(*[CGSPCLKEN]*)で ADC 用変換クロックイネーブルビットを"1"にしてください。

該当レジスター、ビット位置は製品によって異なります。そのため製品によって、レジスターが存在しない場合があります。詳細はリファレンスマニュアルの「クロック制御と動作モード」を参照してください。

クロックの供給を停止する場合、AD 変換が停止していることを確認してください。また、動作モードを STOP1/STOP2 モードに変更する場合も、AD 変換が停止していることを確認してください。

3.2. 汎用起動要因による変換動作

汎用起動要因として汎用トリガー入力、ソフトウェアによる起動が可能です。
また、ソフトウェア起動では、単独変換または連続変換が選択可能となっています。

3.2.1. 動作概要

汎用起動要因による変換動作は、変換結果格納レジスターごとに準備されている汎用起動要因用プログラムレジスターの設定に従って動作します。

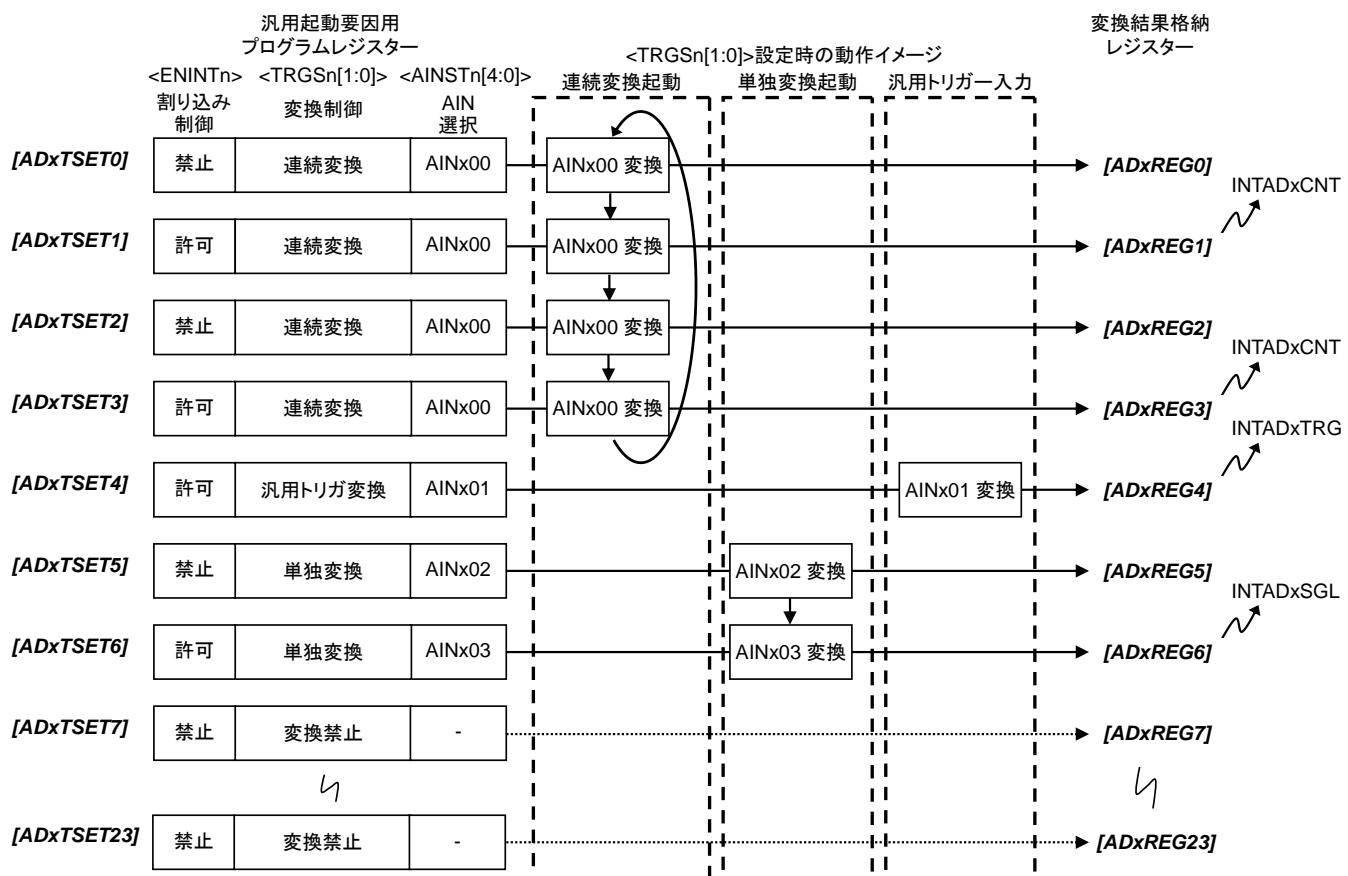


図 3.1 汎用起動要因と動作の関連

汎用起動要因用プログラムレジスター(**[ADxTSETn]**)に起動要因選択(変換制御)<TRGSn[1:0]>、AIN選択<AINSTn[4:0]>、割り込み発生の有無(割り込み制御)<ENINTn>をプログラムします。起動要因が発生すると、指定された変換を若い番号の汎用起動要因用プログラムレジスターから実行します。

連続変換は、連続変換に指定された変換を繰り返し実行します。単独変換は、単独変換に指定された変換を各1回実行します。汎用トリガーによる変換は、汎用トリガーが入力されると汎用トリガー変換に指定された変換を各1回実行します。

汎用起動要因では、**[ADxTSETn]**<ENINTn>で割り込み発生を指定された変換が終了すると、起動要因(汎用トリガー入力、単独変換、連続変換)ごとに異なる割り込み(INTADxTRG, INTADxSGL, INTADxCNT)が発生します。

また、汎用起動要因ごとに一連の変換終了時に DMA 要求を発生させることができます。DMA 要求を有効にするには、**[ADxCRI]<CNTDMEN><SGLDMEN><TRGDMEN>**を"1"に設定します。汎用トリガー入力および単独変換では、一連の変換の最後の変換で割り込みが指定されている場合、割り込みと同時に DMA 要求を出力します。連続変換では、**[ADxCR0]<CNT>**に"0"(停止)を設定したときに実行中の変換が最後の変換となります。最後の変換で割り込みが指定されている場合、割り込みと同時に DMA 要求を出力します。

表 3.1 汎用起動要因と割り込み/DMA要求

汎用起動要因	割り込み	DMA 要求
汎用トリガー入力	汎用トリガー割り込み(INTADxTRG)	汎用トリガー DMA 要求 (ADxTRG_DMAREQ)
単独変換	単独変換割り込み(INTADxSGL)	単独変換 DMA 要求 (ADxSGL_DMAREQ)
連続変換	連続変換割り込み(INTADxCNT)	連続変換 DMA 要求 (ADxCNT_DMAREQ)

3.2.2. 制御レジスター

- 汎用起動要因用プログラムレジスター(**[ADxTSET0]～[ADxTSET23]**)
 - 変換結果格納レジスターごとに汎用起動要因用プログラムレジスターが存在します。
[ADxTSETn]の、AIN選択<AINSTn[4:0]>、変換制御<TRGSn[1:0]>、割り込み制御<ENINTn>を設定します。
- モード設定レジスター0 (**[ADxMOD0]**)
 - ADC を使用するには、まず**[ADxMOD0]<DACON>**に"1"を設定します。安定時間に 3[μs] 必要です。
- 制御レジスター0 (**[ADxCR0]**)
 - 各種設定後変換動作を可能にするには、**[ADxCR0]<ADEN>**に"1"を設定します。
 - ソフトウェアにより単独変換または連続変換を開始する場合、**[ADxCR0]<SGL>**または<CNT>に"1"を書き込みます。連続変換を停止する場合は<CNT>に"0"を書き込みます。
- 制御レジスター1 (**[ADxCR1]**)
 - 汎用トリガーによるプログラムの起動を許可するには、**[ADxCR1]<TRGEN>**でトリガーを許可します。
 - この状態で、トリガーが入力されると変換を開始します。
 - DMA 要求の発生を許可する場合、**[ADxCR1]<SGLDMEN><CNTDMEN><TRGDMEN>**に"1"を設定します。

注) **[ADxCR1]**レジスターの設定は**[ADxCR0]<ADEN>=0**の状態で行ってください。

変換動作を開始にするには、以下の手順でレジスターを設定してください。

- 単独変換

- (1) INTADxSGL を使えるように割り込み設定をします。
- (2) **[ADxMOD0]<DACON>**を"1"、**[ADxMOD0]<RCUT>**を"0"(複数ユニット使用時)に設定します。
- (3) 3[μs]以上待ちます。
- (4) **[ADxTSETn]**の AIN 選択<AINSTn[4:0]>=任意、変換制御<TRGSn[1:0]>=10、割り込み制御<ENINTn>=1 を設定します。
- (5) 複数チャネルの単独変換を行う場合は、AIN 選択を変えて(4)を再度設定します。
- (6) **[ADxCR0]<ADEN>**に"1"を設定します。
- (7) **[ADxCR0]<SGL>**に"1"を設定すると、変換を開始します。
- (8) 変換が終了したら、INTADxSGL が発生します。割り込みサービスルーチンで**[ADxREGn]**をリードします。
- (9) 以降(7)～(8)を繰り返します。

- 連続変換

- (1) INTADxCNT を使えるように割り込み設定をします。
- (2) **[ADxMOD0]<DACON>**を"1"、**[ADxMOD0]<RCUT>**を"0"(複数ユニット使用時)に設定します。
- (3) 3[μs]以上待ちます。
- (4) **[ADxTSETn]**の AIN 選択<AINSTn[4:0]>=任意、変換制御<TRGSn[1:0]>=01、割り込み制御<ENINTn>=1 を設定します。
- (5) 複数チャネルの連続変換を行う場合は、AIN 選択を変えて(4)を再度設定します。
- (6) **[ADxCR0]<ADEN>**に"1"を設定します。
- (7) **[ADxCR0]<CNT>**に"1"を設定すると、変換を開始します。
- (8) 変換が終了したら、INTADxCNT が発生します。割り込みサービスルーチンで**[ADxREGn]**をリードします。
- (9) 以降(8)を繰り返します。

- 汎用トリガー変換

- (1) INTADxTRG を使えるように割り込み設定をします。
- (2) **[ADxMOD0]<DACON>**を"1"、**[ADxMOD0]<RCUT>**を"0"(複数ユニット使用時)に設定します。
- (3) 3[μs]以上待ちます。
- (4) **[ADxCRI]<TRGEN>**に"1"を設定する。
- (5) 汎用トリガー(ADxTRGIN)に何を使用するか設定します。(注)
- (6) **[ADxTSETn]**の AIN 選択<AINSTn[4:0]>=任意、変換制御<TRGSn[1:0]>=11、割り込み制御<ENINTn>=1 を設定します。
- (7) 複数チャネルの汎用トリガー変換を行う場合は、AIN 選択を変えて(6)を再度設定します。
- (8) **[ADxCR0]<ADEN>**に"1"を設定します。
- (9) トリガーを入力すると変換を開始します。
- (10) 変換が終了したら、INTADxTRG が発生します。割り込みサービスルーチンで**[ADxREGn]**をリードします。
- (11) 以降(9)～(10)を繰り返します。

注) 汎用トリガー(ADxTRGIN)に接続されている信号の詳細はリファレンスマニュアル「製品個別情報」を参照してください。

3.3. PMD トリガーによる変換動作

3.3.1. 動作概要

PMDTRGn (n=0~11)によって変換動作を起動する方法です。PMDTRGn は PMD からのトリガーです。

(注 1)(注 2)

PMDTRGn による変換動作では、プログラムされた変換動作を実行します。プログラムは 8 種類あり、PMDTRGn ごとに起動するプログラムを選択します。

ひとつのプログラムで最大 4 回の変換を実行することができます。変換結果の格納先は 4 つの格納レジスターの組で選択が可能です。

プログラム終了時に 2 種の割り込み(INTADxPDA, INTADxPDB)のどちらかを発生させることができます。

注 1) PMD の詳細はリファレンスマニュアルの「プログラマブルモーター制御回路プラス」または「アドバンストプログラマブルモーター制御回路」を参照してください。

注 2) 製品によって接続先が異なりますので、リファレンスマニュアルの「製品個別情報」を参照してください。

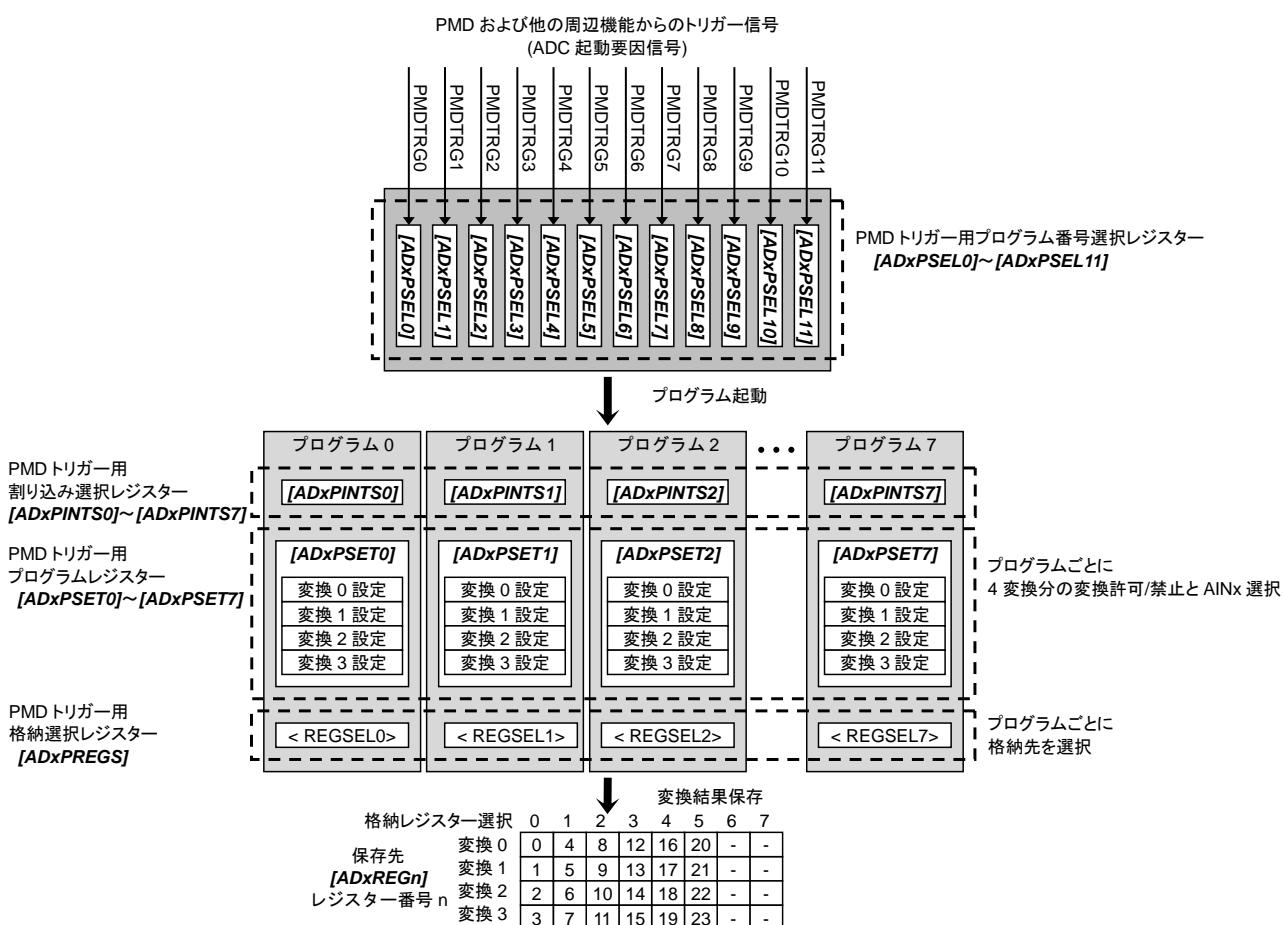


図 3.2 PMD起動要因と関連レジスター

3.3.2. 制御レジスター

PMD トリガーによる変換動作は、以下のレジスターで設定します。

- モード設定レジスター0 (**[ADxMOD0]**)
ADC を使用するには、まず **[ADxMOD0]<DACON>** に "1" を設定します。安定時間に 3[μs] 必要です。
- PMD トリガー用プログラム番号選択レジスター (**[ADxPSEL0]～[ADxPSEL11]**)
12 本の PMD トリガー信号に対して、トリガーの有効/無効とそれぞれ起動するプログラム番号 (0～7) を選択するレジスターです。
PMD トリガー (PMDTRG0～PMDTRG11) それぞれに対応した、**[ADxPSEL0]～[ADxPSEL11]** の 12 本のレジスターがあります。
- PMD トリガー用プログラムレジスター (**[ADxPSET0]～[ADxPSET7]**)
プログラムごとに、変換の有効/無効、変換するアナログ入力チャネルおよび VE への通知用に U/V/W の相を設定します。プログラム 1 つに対して 4 回までの変換設定ができます。
- PMD トリガー用割り込み選択レジスター (**[ADxPINTS0]～[ADxPINTS7]**)
各プログラム終了時に、割り込みを発生させることができます。PMD トリガー用割り込み選択レジスターで、割り込みの種類 (INTADxPDA, INTADxPDB) と有無を選択します。
プログラムごとに、**[ADxPINTS0]～[ADxPINTS7]** の 8 本のレジスターがあります。
- PMD トリガー用格納選択レジスター (**[ADxPREGS]**)
各プログラムの変換結果の格納先を選択することができます。格納先は、変換結果格納レジスターの 0～3, 4～7, 8～11, 12～15, 16～19, 20～23 のいずれかより選択します。
注) VE を使用する場合、必ず 0～3 の変換結果格納レジスターを使用してください。VE の詳細はリファレンスマニュアルの「アドバンストベクトルエンジン」または「アドバンストベクトルエンジンプラス」を参照してください。
- 制御レジスター0 (**[ADxCR0]**)
変換動作を可能にするには、**[ADxCR0]<ADEN>** に "1" を設定します。

PMD トリガーによる変換動作を開始にするには、以下の手順でレジスターを設定してください。

- INTADxPDA または INTADxPDB を使えるように割り込み設定をします。
- [ADxMOD0]<DACON>** を "1"、**[ADxMOD0]<RCUT>** を "0" (複数ユニット使用時) に設定します。
- 3[μs] 以上待ちます。
- [ADxPSELm]** のトリガー制御 **<PENS_m>=1**、プログラム番号 **<PMDS_m[2:0]>=任意** を設定します。
- [ADxPSETn]** のAIN選択 **<AINSP_n[4:0]>=任意の AIN**、相選択 (VE 通知用) **<UVWIS_n[1:0]>=任意の相**、変換制御 **<ENSP_n>=1** を設定します。
- [ADxPINTS_n]** の割り込み選択 **<INTSEL_n[1:0]>=INTADxPDA または INTADxPDB** を設定します。
- [ADxPREGS]** のレジスター選択 **<REGSEL_n[2:0]>=任意** を設定します。
- [ADxCR0]<ADEN>** に "1" を設定します。
- PMD が発生するトリガー (PMDTRG_m) によって変換を開始します。

- (10) 変換プログラムの終了時に割り込み(INTADxPDA または INTADxPDB)が発生します。割り込みサービスルーチンで[ADxREGi]～[ADxREGi+3]をリードします。
- (11) 以降(9)～(10)を繰り返します。

3.4. 変換の停止

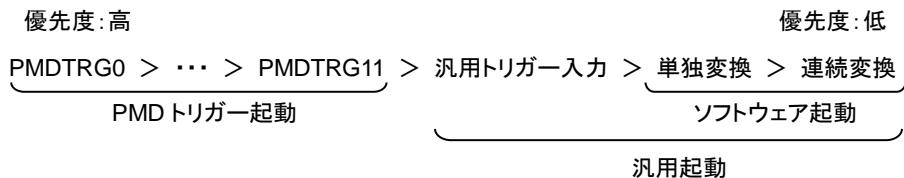
[ADxCR0]<ADEN>に"0"を書き込むと直ちに変換を停止します。連続変換を許可している場合は[ADxCR0]<CNT>も"0"を書き込んでください。

"0"書き込み後、変換が完全に停止すると[ADxST]の全てのビットが"0"になります。[ADxST]以外のレジスターと変換結果レジスターの値は保持されます。次に変換を許可する前に、変換結果レジスターの値を読み出してフラグをクリアしてください。

ADCLK を停止する場合、変換停止処理を実施後、[ADxST]<CNTF><SNGF><TRGF><PMDF>が全て"0"であることを確認してから停止してください。

3.5. 起動要因の優先度

起動要因には、以下のとおり優先度があります。



複数の起動要因が同時発生する場合、最も優先度の高い起動要因の変換プログラムが実行され、他の起動要因は保留されます。

PMD トリガーの変換プログラムは一度開始したら中断されることはありません。優先度の高い PMD トリガーが発生しても、実行中の変換プログラム終了まで保留されます。

汎用トリガー、単独変換、連続変換の変換プログラムは、実行中に優先度の高い起動要因が発生した場合中断し優先度の高い起動要因の変換プログラムを実行します。優先度の低い起動要因が発生した場合は保留されます。

中断された汎用トリガー、単独変換、連続変換の変換プログラムは、実行可能になると中断した変換から再開します。

変換プログラム実行中に、その変換プログラムを起動した起動要因が再度発生した場合は無視されます。

変換プログラムの実行状態は、**[ADxST]<CNTF><SNGF><TRGF><PMDF>**で確認することができます。ソフトウェアで起動する要因では、フラグが"0"であることを確認することで確実に起動することができます。

表 3.2 実行中に新たに起動要因発生時の動作

		新規発生する起動要因			
		PMDTRGn (注 1)	汎用トリガー	ソフトウェア 単独変換	ソフトウェア 連続変換
実行中の 起動要因	PMDTRGm (注 1)	実行中要因継続 (注 2)	実行中要因継続 (注 3)	実行中要因継続 (注 3)	実行中要因継続 (注 3)
	汎用トリガー	新規要因開始 (注 5)	実行中要因継続 (注 4)	実行中要因継続 (注 3)	実行中要因継続 (注 3)
	ソフトウェア 単独変換	新規要因開始 (注 5)	新規要因開始 (注 5)	実行中要因継続 (注 4)	実行中要因継続 (注 3)
	ソフトウェア 連続変換	新規要因開始 (注 5)	新規要因開始 (注 5)	新規要因開始 (注 5)	実行中要因継続 (注 4)

注 1) $m, n = 0 \sim 11$

注 2) $m=n$ の場合、新規起動要因は無視されます。

$m \neq n$ の場合、新規起動要因は保留されて実行中の要因終了後に実行されます。

注 3) 新規起動要因は保留されて実行中の要因終了後に実行されます。

注 4) 新規起動要因は無視されます。

注 5) 実行中の起動要因は中断され、新規起動要因が実行されます。中断された起動要因は、新規起動要因終了後に再開されます。

3.6. AD 監視機能

AD 監視機能は、AD 変換結果が設定した値より大きい場合、または、小さい場合に割り込みを発生します。本機能を 2 チャンネル同時に使用することで、AD 変換結果が 2 つの設定値の範囲内に入っているかの検出、範囲外となっているかの検出が可能となります。

[ADxCMPPEN]<CMP0EN>、<CMP1EN>に"1"をセットすると対応する AD 監視機能が有効になります。2 つの監視機能を同時に有効にすることも可能です。

[ADxCMPCR0]を例に説明します([ADxCMPCR1]も同様です)。

[ADxCMPCR0]<REGS0[4:0]>で比較対象の変換結果格納レジスター、<ADBIG0>で大・小判定、<CMPCND0>で判定カウントの条件、<CMPCNT0[3:0]>で判定カウント数を設定します。

対象の変換結果格納レジスターに結果が格納されるごとに大・小比較判定を行い、判定結果が<ADBIG0>の設定にあてはまれば判定カウンターをプラスします。

判定カウントの条件には、連続方式と累積方式があります。

連続方式は、<ADBIG0>に設定した状態が連続して<CMPCNT0[3:0]>に設定したカウント回数に達すると AD 監視機能割り込み(INTADxCP0)および PMD への保護信号が発生します。その後、設定したカウント数を超えて継続した場合は何も発生しません。<ADBIG0>に設定した状態と異なる場合にカウンター値をクリアします。

累積方式は、<ADBIG0>に設定した状態が累積して<CMPCNT0[3:0]>に設定したカウント回数に達すると AD 監視機能割り込み(INTADxCP0)および PMD への保護信号が発生し、カウンターをクリアします。<ADBIG0>に設定した状態と異なる場合でもカウンター値を保持します。なお[ADxCMPCR0]レジスターで指定された変換結果格納レジスターの内容が変換結果比較レジスターの値と同じ場合は、カウントをプラスせず、AD 監視機能割り込み(INTADxCP0)およびトリガーは発生しません。

表 3.3 監視機能と割り込み

監視機能	割り込み
監視機能設定レジスター0 ([ADxCMPCR0])	監視機能 0 割り込み(INTADxCP0)
監視機能設定レジスター1 ([ADxCMPCR1])	監視機能 1 割り込み(INTADxCP1)

AD 監視機能を使用する際、格納レジスターは通常ではソフトウェアで読み出しを行いませんので、オーバーランフラグ[ADxREGn]<ADOVRFn>は常にセットされていることになり、変換結果格納フラグ[ADxREGn]<ADRFn>もまたセットされている事になります。したがって、AD 監視機能を使用する場合は当該変換結果格納レジスターのフラグを使用しないでください。

注) 監視機能のレジスター設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

(1) 連続方式による判定

- 監視機能設定レジスター0 ($[ADxCMPCR0] = 0x00000200$)

比較する変換結果格納レジスター: $[ADxREG0]$

大小判定: $[ADxREG0]<ADR0[11:0]> > [ADxCMP0]<AD0CMP0[11:0]>$ (比較レジスターより大)

判定カウント条件: 連続方式

大小判定カウント数: 3回カウント

- AD 変換結果比較レジスター0 ($[ADxCMP0]<AD0CMP0[11:0]> = 0x888$)

- 監視機能許可レジスター ($[ADxCMPEN] = 0x00000001$)

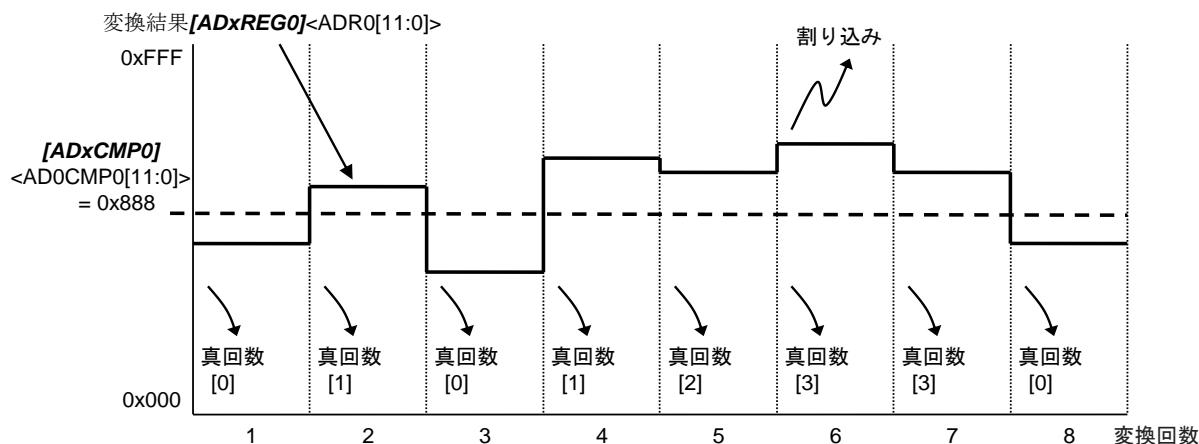


図 3.3 AD監視機能(判定カウント連続方式)

(2) 累積方式による判定

- 監視機能設定レジスター0 ($[ADxCMPCR0] = 0x00000240$)

比較する変換結果格納レジスター: $[ADxREG0]$

大小判定: $[ADxREG0]<ADR0[11:0]> > [ADxCMP0]<AD0CMP0[11:0]>$ (比較レジスターより大)

判定カウント条件: 累積方式

大小判定カウント数: 3回カウント

- AD 変換結果比較レジスター0 ($[ADxCMP0]<AD0CMP0[11:0]> = 0x888$)

- 監視機能許可レジスター ($[ADxCMPEN] = 0x00000001$)

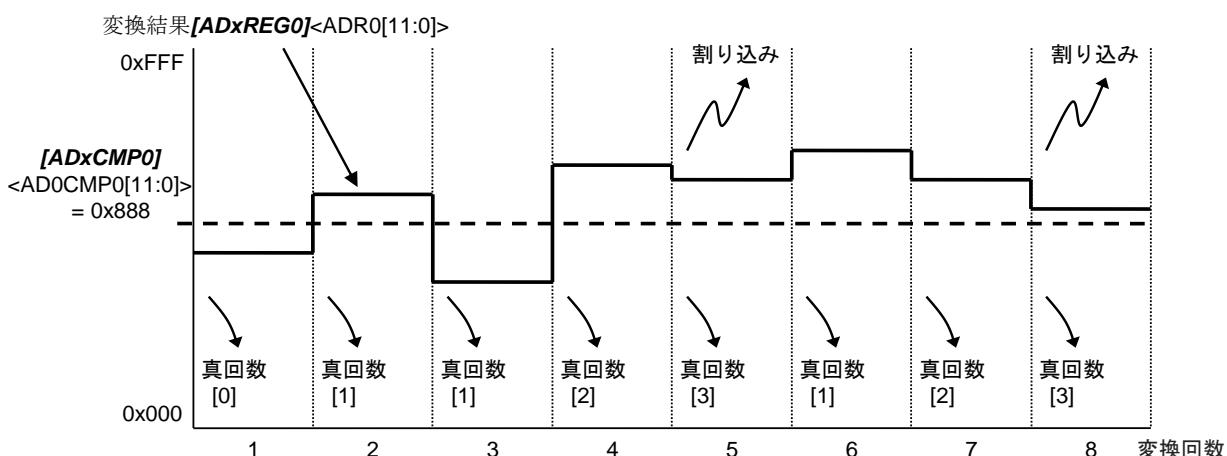


図 3.4 AD監視機能(判定カウント累積方式)

3.7. アナログ基準電圧

アナログ基準電圧はADCユニットのVREFHx, VREFLx端子にHigh, Lowのレベルを入力します。低消費電力モード選択レジスター $[ADxMOD0]<RCUT>$ に"1"を設定することでVREFHxとVREFLx間のスイッチを変換中のみオン状態に切り換えて、VREFHxとVREFLxの間に流れる電流を削減することができます。

注) 複数のADCユニットを使用する場合、低消費電力動作にしないでください。
($[ADxMOD0]<RCUT>=0$ で使用してください。)

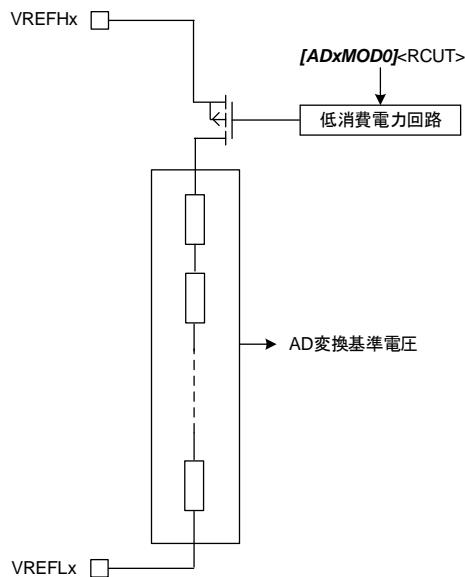


図 3.5 アナログ基準電圧回路構成

3.8. 変換時間

3.8.1. 変換タイミング

変換のタイミングを図 3.6 に示します。

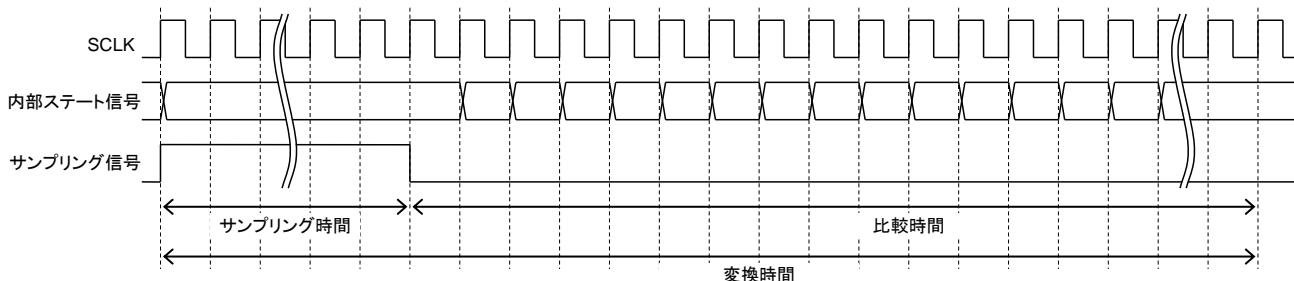


図 3.6 変換タイミング例

3.8.2. サンプリング時間

サンプリング時間は $[ADxCLK]<EXAZ0[3:0]>$ または $<EXAZ1[3:0]>$ と $<VADCLK[2:0]>$ および $[ADxMOD1]<MOD1[31:0]>$ で設定します。また、2 種類の AIN サンプリング時間設定($<EXAZ0[3:0]>$, $<EXAZ1[3:0]>$)は、AIN チャネルごとに選択することができます。

$$\text{サンプリング時間} = \text{SCLK 周期} \times m \times n$$

(m: $<EXAZ0[3:0]>$ 設定または $<EXAZ1[3:0]>$ 設定、 n: $<MOD1[31:0]>$ 設定)

"m"の値は「5.2.4. $[ADxCLK]$ (変換クロック設定レジスター)」参照してください。

"n"の値は「5.2.6. $[ADxMOD1]$ (モード設定レジスター1)」を参照してください。

表 3.4 にサンプリング時間の設定例を示します。

表 3.4 サンプリング時間と設定の例(1)

クロック		レジスター設定				サンプリング時間 [μs]
ADCLK [MHz]	SCLK [MHz]	$[ADxCLK]$ $<VADCLK[2:0]>$	$[ADxCLK]$ $<EXAZ0[3:0]>$ $<EXAZ1[3:0]>$	$[ADxMOD1]$	$[ADxMOD2]$	
160	40	000	0001	0x00306122	0x00000000	0.25
120	30	000	0000	0x00308012	0x00000000	0.20
160	20	001	0000	0x00104011	0x00000000	0.20

表 3.5 に内蔵オペアンプの出力を 2 ユニットの ADC で同時サンプリングする場合のサンプリング時間と設定例を示します。内蔵オペアンプの詳細はリファレンスマニュアルの「オペアンプ」を参照してください。

表 3.5 サンプリング時間と設定の例(2)

クロック		レジスター設定				サンプリング時間 [μs]
ADCLK [MHz]	SCLK [MHz]	[ADxCLK] <VADCLK[2:0]>	[ADxCLK] <EXAZ0[3:0]> <EXAZ1[3:0]>	[ADxMOD1]	[ADxMOD2]	
160	40	000	0011	0x00306122	0x00000000	0.50
120	30	000	0001	0x00308012	0x00000000	0.40
160	20	001	0001	0x00104011	0x00000000	0.40

3.8.2.1. サンプリング時間の選択

AIN チャネルごとに [ADxCLK]<EXAZ0[3:0]> と [ADxCLK]<EXAZ1[3:0]> のどちらかのサンプリング時間設定を AIN サンプリング時間選択レジスター ([ADxEXAZSEL]) で選択します。

3.8.3. 変換時間の設定

変換時間は以下の式で求められます。

$$\text{変換時間} = \text{サンプリング時間} + \text{比較時間}$$

表 3.6 に変換時間の設定例を示します。

表 3.6 変換時間と設定の例(1)

クロック		レジスター設定				比較時間 [μs]	変換時間 [μs]
ADCLK [MHz]	SCLK [MHz]	[ADxCLK] <VADCLK[2:0]>	[ADxCLK] <EXAZ0[3:0]> <EXAZ1[3:0]>	[ADxMOD1]	[ADxMOD2]		
160	40	000	0001	0x00306122	0x00000000	0.71	0.96
120	30	000	0000	0x00308012	0x00000000	0.71	0.91
160	20	001	0000	0x00104011	0x00000000	0.89	1.09

表 3.7 に内蔵オペアンプの出力を 2 ユニットの ADC で同時サンプリングする場合の変換時間と設定例を示します。内蔵オペアンプの詳細はリファレンスマニュアルの「オペアンプ」を参照してください。

表 3.7 変換時間と設定の例(2)

クロック		レジスター設定				比較時間 [μs]	変換時間 [μs]
ADCLK [MHz]	SCLK [MHz]	[ADxCLK] <VADCLK[2:0]>	[ADxCLK] <EXAZ0[3:0]> <EXAZ1[3:0]>	[ADxMOD1]	[ADxMOD2]		
160	40	000	0011	0x00306122	0x00000000	0.71	1.21
120	30	000	0001	0x00308012	0x00000000	0.71	1.11
160	20	001	0001	0x00104011	0x00000000	0.89	1.29

4. 等価回路

アナログ入力端子の等価回路を図 4.1 に示します。各定数は参考値です。

1. 条件

- $AVDD5 = 4.5 \sim 5.5V$
- アナログ入力端子負荷抵抗 $\leq 600\Omega$
- アナログ入力端子負荷容量 $\geq 0.1\mu F$
- 変換時間 $\geq 0.91\mu s$

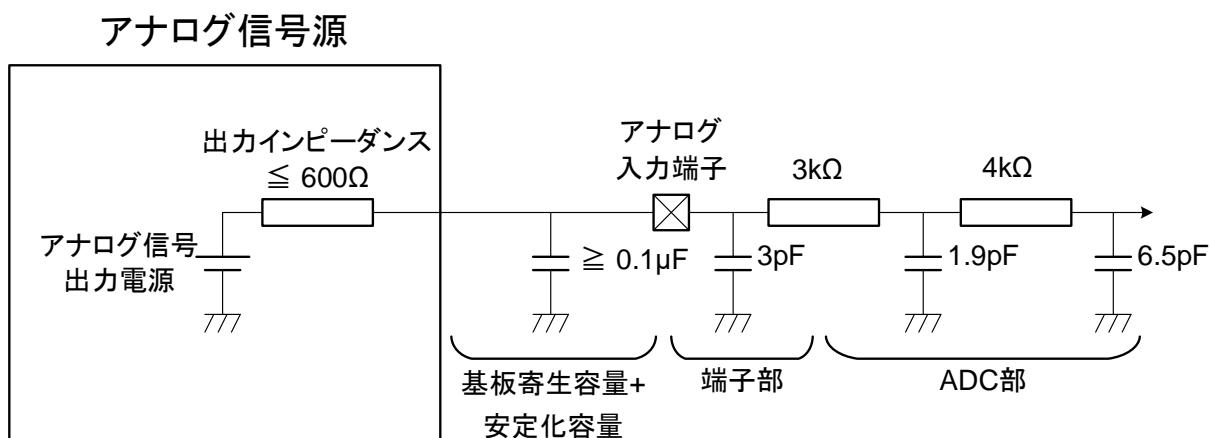


図 4.1 アナログ入力等価回路

5. レジスター説明

5.1. レジスター一覧

制御レジスターとアドレスは以下のとおりです。

周辺機能	チャネル/ユニット	ベースアドレス		
		TYPE1	TYPE2	TYPE3
12ビットアナログデジタルコンバーター	ADC	ユニット A	0x400B8800	0x400BA000
		ユニット B	0x400B8C00	0x400BA400
		ユニット C	-	0x400BA800
		ユニット D	-	0x400BAC00
				0x4005AC00

注) 製品によって使用されるチャネル/ユニットおよびベースアドレスタイプは異なります。詳細はリファレンスマニュアルの「製品個別情報」を参照してください。

レジスター名	アドレス(Base+)
制御レジスター0	[ADxCR0]
制御レジスター1	[ADxCR1]
ステータスレジスター	[ADxST]
変換クロック設定レジスター	[ADxCLK]
モード設定レジスター0	[ADxMOD0]
モード設定レジスター1	[ADxMOD1]
モード設定レジスター2	[ADxMOD2]
監視機能許可レジスター	[ADxCMPPEN]
監視機能設定レジスター0	[ADxCMPCR0]
監視機能設定レジスター1	[ADxCMPCR1]
変換結果比較レジスター0	[ADxCMPO]
変換結果比較レジスター1	[ADxCMP1]
PMDトリガー用プログラム番号選択レジスター0	[ADxPSEL0]
PMDトリガー用プログラム番号選択レジスター1	[ADxPSEL1]
PMDトリガー用プログラム番号選択レジスター2	[ADxPSEL2]
PMDトリガー用プログラム番号選択レジスター3	[ADxPSEL3]
PMDトリガー用プログラム番号選択レジスター4	[ADxPSEL4]
PMDトリガー用プログラム番号選択レジスター5	[ADxPSEL5]
PMDトリガー用プログラム番号選択レジスター6	[ADxPSEL6]
PMDトリガー用プログラム番号選択レジスター7	[ADxPSEL7]
PMDトリガー用プログラム番号選択レジスター8	[ADxPSEL8]
PMDトリガー用プログラム番号選択レジスター9	[ADxPSEL9]
PMDトリガー用プログラム番号選択レジスター10	[ADxPSEL10]
PMDトリガー用プログラム番号選択レジスター11	[ADxPSEL11]
PMDトリガー用割り込み選択レジスター0	[ADxPINTS0]
PMDトリガー用割り込み選択レジスター1	[ADxPINTS1]
PMDトリガー用割り込み選択レジスター2	[ADxPINTS2]
PMDトリガー用割り込み選択レジスター3	[ADxPINTS3]
PMDトリガー用割り込み選択レジスター4	[ADxPINTS4]
PMDトリガー用割り込み選択レジスター5	[ADxPINTS5]
PMDトリガー用割り込み選択レジスター6	[ADxPINTS6]
PMDトリガー用割り込み選択レジスター7	[ADxPINTS7]
PMDトリガー用格納選択レジスター	[ADxPREGS]
AINサンプリング時間選択レジスター	[ADxEXAZSEL]
PMDトリガー用プログラムレジスター0	[ADxPSET0]
PMDトリガー用プログラムレジスター1	[ADxPSET1]
PMDトリガー用プログラムレジスター2	[ADxPSET2]

レジスター名	アドレス(Base+)
PMDトリガー用プログラムレジスター3	[ADxPSET3]
PMDトリガー用プログラムレジスター4	[ADxPSET4]
PMDトリガー用プログラムレジスター5	[ADxPSET5]
PMDトリガー用プログラムレジスター6	[ADxPSET6]
PMDトリガー用プログラムレジスター7	[ADxPSET7]
汎用起動要因用プログラムレジスター0	[ADxTSET0]
汎用起動要因用プログラムレジスター1	[ADxTSET1]
汎用起動要因用プログラムレジスター2	[ADxTSET2]
汎用起動要因用プログラムレジスター3	[ADxTSET3]
汎用起動要因用プログラムレジスター4	[ADxTSET4]
汎用起動要因用プログラムレジスター5	[ADxTSET5]
汎用起動要因用プログラムレジスター6	[ADxTSET6]
汎用起動要因用プログラムレジスター7	[ADxTSET7]
汎用起動要因用プログラムレジスター8	[ADxTSET8]
汎用起動要因用プログラムレジスター9	[ADxTSET9]
汎用起動要因用プログラムレジスター10	[ADxTSET10]
汎用起動要因用プログラムレジスター11	[ADxTSET11]
汎用起動要因用プログラムレジスター12	[ADxTSET12]
汎用起動要因用プログラムレジスター13	[ADxTSET13]
汎用起動要因用プログラムレジスター14	[ADxTSET14]
汎用起動要因用プログラムレジスター15	[ADxTSET15]
汎用起動要因用プログラムレジスター16	[ADxTSET16]
汎用起動要因用プログラムレジスター17	[ADxTSET17]
汎用起動要因用プログラムレジスター18	[ADxTSET18]
汎用起動要因用プログラムレジスター19	[ADxTSET19]
汎用起動要因用プログラムレジスター20	[ADxTSET20]
汎用起動要因用プログラムレジスター21	[ADxTSET21]
汎用起動要因用プログラムレジスター22	[ADxTSET22]
汎用起動要因用プログラムレジスター23	[ADxTSET23]
変換結果格納レジスター0	[ADxREG0]
変換結果格納レジスター1	[ADxREG1]
変換結果格納レジスター2	[ADxREG2]
変換結果格納レジスター3	[ADxREG3]
変換結果格納レジスター4	[ADxREG4]
変換結果格納レジスター5	[ADxREG5]
変換結果格納レジスター6	[ADxREG6]
変換結果格納レジスター7	[ADxREG7]
変換結果格納レジスター8	[ADxREG8]
変換結果格納レジスター9	[ADxREG9]
変換結果格納レジスター10	[ADxREG10]
変換結果格納レジスター11	[ADxREG11]
変換結果格納レジスター12	[ADxREG12]
変換結果格納レジスター13	[ADxREG13]
変換結果格納レジスター14	[ADxREG14]
変換結果格納レジスター15	[ADxREG15]
変換結果格納レジスター16	[ADxREG16]
変換結果格納レジスター17	[ADxREG17]
変換結果格納レジスター18	[ADxREG18]
変換結果格納レジスター19	[ADxREG19]
変換結果格納レジスター20	[ADxREG20]
変換結果格納レジスター21	[ADxREG21]
変換結果格納レジスター22	[ADxREG22]
変換結果格納レジスター23	[ADxREG23]

注) 製品でアサインされていないレジスターはアクセスしないでください(リファレンスマニュアルの「製品個別情報」を参照してください)。

5.2. レジスター詳細

5.2.1. [ADxCR0] (制御レジスター0)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読みます。
7	ADEN	0	R/W	ADC動作 0: 禁止 1: 許可 "1"を書き込むと変換が可能になります。"0"を書き込むと、変換を終了します。
6:2	-	0	R	リードすると"0"が読みます。
1	SGL	0	W	単独変換動作 0: Don't care 1: 変換開始 "1"を書き込むと単独変換プログラムの実行を開始します。 読み出しど"0"が読みます。
0	CNT	0	R/W	連続変換動作 0: 停止 1: 変換実行 "1"に設定中、連続変換プログラムを繰り返し実行します。 [ADxST]<CNTF>が"0"(連続変換プログラムを実行していない)の状態で"1"を設定してください。

5.2.2. [ADxCR1] (制御レジスター1)

Bit	Bit symbol	リセット後	Type	機能
31:7	-	0	R	リードすると"0"が読みます。
6	CNTDMEN	0	R/W	連続変換 DMA 要求制御 0: 禁止 1: 許可
5	SGLDMEN	0	R/W	単独変換 DMA 要求制御 0: 禁止 1: 許可
4	TRGDMEN	0	R/W	汎用トリガーDMA 要求制御 0: 禁止 1: 許可
3:1	-	0	R	リードすると"0"が読みます。
0	TRGEN	0	R/W	汎用トリガー起動制御 0: 禁止 1: 許可

注) このレジスターの設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

5.2.3. [ADxST] (ステータスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7	ADBF	0	R	AD動作フラグ 0: 動作していない(ADCLK 停止可能) 1: 動作中(ADCLK 停止不可) ADCLK を停止する場合、このビットが"0"であることを確認してください。
6:4	-	0	R	リードすると"0"が読めます。
3	CNTF	0	R	連続変換プログラム動作状態フラグ 0: 実行していない 1: 実行中 要求が受け付けられると"1"となり、最後の変換結果が格納されると"0"になります。
2	SNGF	0	R	単独変換プログラム動作状態フラグ 0: 実行していない 1: 実行中(注) 要求が受け付けられると"1"となり、最後の変換結果が格納されると"0"になります。
1	TRGF	0	R	汎用トリガープログラム動作状態フラグ 0: 実行していない 1: 実行中 要求が受け付けられると"1"となり、最後の変換結果が格納されると"0"になります。
0	PMDF	0	R	PMDトリガープログラム動作状態フラグ 0: 実行していない 1: 実行中 要求が受け付けられると"1"となり、最後の変換結果が格納されると"0"になります。

注) [ADxCR0]<SGL>=1 としてから SCLK で最大 5 クロック後に変化します。

5.2.4. [ADxCLK] (変換クロック設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:12	-	0	R	リードすると"0"が読めます。
11:8	EXAZ1[3:0]	0000	R/W	<p>AIN サンプリング時間設定 1 (注 2) 0000: SCLK 周期 × n (m=1) 0001: SCLK 周期 × 2n (m=2) 0011: SCLK 周期 × 4n (m=4) 上記以外: Reserved "n"の値は「5.2.6. [ADxMOD1] (モード設定レジスター1)」を参照してください。</p> <p>変換時間 0.96[μs] (SCLK=40[MHz]): "0001"を書いてください。 変換時間 0.91[μs] (SCLK=30[MHz]): "0000"を書いてください。 変換時間 1.09[μs] (SCLK=20[MHz]): "0000"を書いてください。</p> <p>内蔵オペアンプ出力を 2 つの ADC で同時にサンプリングする場合 変換時間 1.21[μs] (SCLK=40[MHz]): "0011"を書いてください。 変換時間 1.11[μs] (SCLK=30[MHz]): "0001"を書いてください。 変換時間 1.29[μs] (SCLK=20[MHz]): "0001"を書いてください。</p>
7	-	0	R	リードすると"0"が読めます。
6:3	EXAZ0[3:0]	0000	R/W	<p>AIN サンプリング時間設定 0 (注 2) 0000: SCLK 周期 × n (m=1) 0001: SCLK 周期 × 2n (m=2) 0011: SCLK 周期 × 4n (m=4) 上記以外: Reserved "n"の値は「5.2.6. [ADxMOD1] (モード設定レジスター1)」を参照してください。</p> <p>変換時間 0.96[μs] (SCLK=40[MHz]): "0001"を書いてください。 変換時間 0.91[μs] (SCLK=30[MHz]): "0000"を書いてください。 変換時間 1.09[μs] (SCLK=20[MHz]): "0000"を書いてください。</p> <p>内蔵オペアンプ出力を 2 つの ADC で同時にサンプリングする場合 変換時間 1.21[μs] (SCLK=40[MHz]): "0011"を書いてください。 変換時間 1.11[μs] (SCLK=30[MHz]): "0001"を書いてください。 変換時間 1.29[μs] (SCLK=20[MHz]): "0001"を書いてください。</p>
2:0	VADCLK[2:0]	000	R/W	<p>AD プリスケーラー出力(SCLK)選択 000: ADCLK/4 001: ADCLK/8 上記以外: Reserved SCLK 周波数が 40[MHz]以下になるように設定してください。</p>

注 1) このレジスターの設定は[ADxCRO]<ADEN>=0 の状態で行ってください。

注 2) AIN サンプリング時間設定は[ADxEXAZSEL]で選択してください。

5.2.5. [ADxMOD0] (モード設定レジスター0)

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読みます。
1	RCUT	1	R/W	低消費電力モード選択 0: 通常動作 1: 低消費電力動作(変換中のみ VREFHx-VREFLx 間通電)(注 2)
0	DACON	0	R/W	DAC 制御(注 3) 0: OFF 1: ON ADC を使用するときには必ず最初に<DACon>を"1"にセットしてください。

注 1) このレジスターの設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

注 2) 複数の ADC ユニットに使用する場合、低消費電力動作にしないでください(<RCUT>=0 で使用してください)。

注 3) <DACon>を"1"に設定した後、3[μs]の安定時間が必要です。

5.2.6. [ADxMOD1] (モード設定レジスター1)

Bit	Bit symbol	リセット後	Type	機能
31:0	MOD1[31:0]	0x00004000	R/W	サンプリング時間の"n"値設定 4.5≤AVDD5≤5.5 [V]: 変換時間 0.96[μs] (SCLK=40[MHz])時: "0x00306122"を書いてください。(n=5) 変換時間 0.91[μs] (SCLK=30[MHz])時: "0x00308012"を書いてください。(n=6) 変換時間 1.09[μs] (SCLK=20[MHz])時: "0x00104011"を書いてください。(n=4)

注) このレジスターの設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

5.2.7. [ADxMOD2] (モード設定レジスター2)

Bit	Bit symbol	リセット後	Type	機能
31:0	MOD2[31:0]	0x00000000	R/W	このレジスターは製品によって設定値が異なります。 設定値はリファレンスマニュアルの「製品個別情報」を参照してください。

注) このレジスターの設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

5.2.8. [ADxCMPEN] (監視機能許可レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1	CMP1EN	0	R/W	AD 監視機能 1 動作 0: 禁止 1: 許可
0	CMP0EN	0	R/W	AD 監視機能 0 動作 0: 禁止 1: 許可

5.2.9. [ADxCMPCR0] (監視機能設定レジスター0)

Bit	Bit symbol	リセット後	Type	機能
31:12	-	0	R	リードすると"0"が読めます。
11:8	CMPCNT0[3:0]	0000	R/W	比較回数 0000: 1 回 1000: 9 回 0001: 2 回 1001: 10 回 0010: 3 回 1010: 11 回 0011: 4 回 1011: 12 回 0100: 5 回 1100: 13 回 0101: 6 回 1101: 14 回 0110: 7 回 1110: 15 回 0111: 8 回 1111: 16 回
7	-	0	R	リードすると"0"が読めます。
6	CMPCND0	0	R/W	判定条件 0: 連続方式 1: 累積方式
5	ADBIG0	0	R/W	大小判定設定 0: <REGS0[4:0]>選択の変換結果 > [ADxCMPO] 1: <REGS0[4:0]>選択の変換結果 < [ADxCMPO]
4:0	REGS0[4:0]	00000	R/W	比較する変換結果格納レジスター(注 2) 00000: ADxREG0 01000: ADxREG8 10000: ADxREG16 00001: ADxREG1 01001: ADxREG9 10001: ADxREG17 00010: ADxREG2 01010: ADxREG10 10010: ADxREG18 00011: ADxREG3 01011: ADxREG11 10011: ADxREG19 00100: ADxREG4 01100: ADxREG12 10100: ADxREG20 00101: ADxREG5 01101: ADxREG13 10101: ADxREG21 00110: ADxREG6 01110: ADxREG14 10110: ADxREG22 00111: ADxREG7 01111: ADxREG15 10111: ADxREG23 11000 以上の値は設定禁止

注 1) このレジスターの設定は[ADxCMPEN]<CMP0EN>=0 の状態で行ってください。

注 2) 製品に無い変換結果格納レジスターは設定禁止です(リファレンスマニュアルの「製品個別情報」を参照してください)。

5.2.10. [ADxCMPCR1] (監視機能設定レジスター1)

Bit	Bit symbol	リセット後	Type	機能
31:12	-	0	R	リードすると"0"が読めます。
11:8	CMPCNT1[3:0]	0000	R/W	比較回数 0000: 1 回 1000: 9 回 0001: 2 回 1001: 10 回 0010: 3 回 1010: 11 回 0011: 4 回 1011: 12 回 0100: 5 回 1100: 13 回 0101: 6 回 1101: 14 回 0110: 7 回 1110: 15 回 0111: 8 回 1111: 16 回
7	-	0	R	リードすると"0"が読めます。
6	CMPCND1	0	R/W	判定条件 0: 連続方式 1: 累積方式
5	ADBIG1	0	R/W	大小判定設定 0: <REGS1[4:0]>選択の変換結果 > [ADxCMP1] 1: <REGS1[4:0]>選択の変換結果 < [ADxCMP1]
4:0	REGS1[4:0]	00000	R/W	比較する変換結果格納レジスター(注 2) 00000: ADxREG0 01000: ADxREG8 10000: ADxREG16 00001: ADxREG1 01001: ADxREG9 10001: ADxREG17 00010: ADxREG2 01010: ADxREG10 10010: ADxREG18 00011: ADxREG3 01011: ADxREG11 10011: ADxREG19 00100: ADxREG4 01100: ADxREG12 10100: ADxREG20 00101: ADxREG5 01101: ADxREG13 10101: ADxREG21 00110: ADxREG6 01110: ADxREG14 10110: ADxREG22 00111: ADxREG7 01111: ADxREG15 10111: ADxREG23 11000 以上の値は設定禁止

注 1) このレジスターの設定は[ADxCMPEN]<CMP1EN>=0 の状態で行ってください。

注 2) 製品に無い変換結果格納レジスターは設定禁止です(リファレンスマニュアルの「製品個別情報」を参照してください)。

5.2.11. [ADxCMP0] (変換結果比較レジスター0)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:4	AD0CMP0[11:0]	0x000	R/W	AD 変換結果比較値格納 AD 変換結果と比較する値を設定します。
3:0	-	0	R	リードすると"0"が読めます。

注) このレジスターの設定は[ADxCMPEN]<CMP0EN>=0 の状態で行ってください。

5.2.12. [ADxCMP1] (変換結果比較レジスター1)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:4	AD0CMP1[11:0]	0x000	R/W	AD 変換結果比較値格納 AD 変換結果と比較する値を設定します。
3:0	-	0	R	リードすると"0"が読めます。

注) このレジスターの設定は[ADxCMPEN]<CMP1EN>=0 の状態で行ってください。

5.2.13. [ADxEXAZSEL] (AIN サンプリング時間選択レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	EXAZSEL[31:0]	0x00000000	R/W	<p>AIN サンプリング時間設定の選択 0: [ADxCLK]<EXAZ0[3:0]>を使用 1: [ADxCLK]<EXAZ1[3:0]>を使用</p> <p>AIN チャネルごとに<EXAZ0[3:0]>と<EXAZ1[3:0]>のどちらを使用するか選択します。 各ビットが各 AIN チャネルに対応します。</p> <p>EXAZSEL[23]: AINx23 の AIN サンプリング時間設定選択 EXAZSEL[22]: AINx22 の AIN サンプリング時間設定選択 - EXAZSEL[0]: AINx00 の AIN サンプリング時間設定選択 上記以外: Reserved</p>

注) このレジスターの設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

5.2.14. PMD トリガー用制御レジスター

5.2.14.1. [ADxPSEL0] (PMD トリガー用プログラム番号選択レジスター0)

[ADxPSEL0]の例です。[ADxPSEL1]～[ADxPSEL11]も同じ構成です。

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読みます。
7	PENS0	0	R/W	PMDTRG0 トリガー制御(注 2) 0: 禁止 1: 許可
6:3	-	0	R	リードすると"0"が読みます。
2:0	PMDS0[2:0]	000	R/W	プログラム番号選択 000: プログラム 0 001: プログラム 1 010: プログラム 2 011: プログラム 3 100: プログラム 4 101: プログラム 5 110: プログラム 6 111: プログラム 7

注 1) このレジスターの設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

注 2) PMD の詳細はリファレンスマニュアルの「プログラマブルモーター制御回路プラス」または「アドバンストプログラマブルモーター制御回路」を参照してください。

5.2.14.2. [ADxPINTS0] (PMD トリガー用割り込み選択レジスター0)

[ADxPINTS0]の例です。[ADxPINTS1]～[ADxPINTS7]も同じ構成です。

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読みます。
1:0	INTSEL0[1:0]	00	R/W	割り込み選択 00: 割り込み出力なし 01: INTADxPDA 10: INTADxPDB 11: Reserved プログラム 0 に対して、起動する割り込みを選択します。

注) このレジスターの設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

5.2.14.3. [ADxPREGS] (PMD トリガー用格納選択レジスター)

Bit	Bit symbol	リセット後	Type	機能
31	-	0	R	リードすると"0"が読みます。
30:28	REGSEL7[2:0]	000	R/W	プログラム 7 変換結果格納レジスター選択(注 2) 000: ADxREG0~3 100: ADxREG16~19 001: ADxREG4~7 101: ADxREG20~23 010: ADxREG8~11 110: 設定禁止 011: ADxREG12~15 111: 設定禁止
27	-	0	R	リードすると"0"が読みます。
26:24	REGSEL6[2:0]	000	R/W	プログラム 6 変換結果格納レジスター選択(注 2) 000: ADxREG0~3 100: ADxREG16~19 001: ADxREG4~7 101: ADxREG20~23 010: ADxREG8~11 110: 設定禁止 011: ADxREG12~15 111: 設定禁止
23	-	0	R	リードすると"0"が読みます。
22:20	REGSEL5[2:0]	000	R/W	プログラム 5 変換結果格納レジスター選択(注 2) 000: ADxREG0~3 100: ADxREG16~19 001: ADxREG4~7 101: ADxREG20~23 010: ADxREG8~11 110: 設定禁止 011: ADxREG12~15 111: 設定禁止
19	-	0	R	リードすると"0"が読みます。
18:16	REGSEL4[2:0]	000	R/W	プログラム 4 変換結果格納レジスター選択(注 2) 000: ADxREG0~3 100: ADxREG16~19 001: ADxREG4~7 101: ADxREG20~23 010: ADxREG8~11 110: 設定禁止 011: ADxREG12~15 111: 設定禁止
15	-	0	R	リードすると"0"が読みます。
14:12	REGSEL3[2:0]	000	R/W	プログラム 3 変換結果格納レジスター選択(注 2) 000: ADxREG0~3 100: ADxREG16~19 001: ADxREG4~7 101: ADxREG20~23 010: ADxREG8~11 110: 設定禁止 011: ADxREG12~15 111: 設定禁止
11	-	0	R	リードすると"0"が読みます。
10:8	REGSEL2[2:0]	000	R/W	プログラム 2 変換結果格納レジスター選択(注 2) 000: ADxREG0~3 100: ADxREG16~19 001: ADxREG4~7 101: ADxREG20~23 010: ADxREG8~11 110: 設定禁止 011: ADxREG12~15 111: 設定禁止
7	-	0	R	リードすると"0"が読みます。
6:4	REGSEL1[2:0]	000	R/W	プログラム 1 変換結果格納レジスター選択(注 2) 000: ADxREG0~3 100: ADxREG16~19 001: ADxREG4~7 101: ADxREG20~23 010: ADxREG8~11 110: 設定禁止 011: ADxREG12~15 111: 設定禁止
3	-	0	R	リードすると"0"が読みます。
2:0	REGSEL0[2:0]	000	R/W	プログラム 0 変換結果格納レジスター選択(注 2) 000: ADxREG0~3 100: ADxREG16~19 001: ADxREG4~7 101: ADxREG20~23 010: ADxREG8~11 110: 設定禁止 011: ADxREG12~15 111: 設定禁止

注 1) このレジスターの設定は[ADxCR0]<ADEN>=0 の状態で行ってください。

注 2) 製品に無い変換結果格納レジスターは設定禁止です(リファレンスマニュアルの「製品個別情報」を参照してください)。

5.2.14.4. [ADxPSET0] (PMD トリガー用プログラムレジスター0)

[ADxPSET0]の例です。[ADxPSET1]～[ADxPSET7]も同じ構成です。

Bit	Bit symbol	リセット後	Type	機能
31	ENSP03	0	R/W	変換 3 設定: 変換制御 0: 禁止 1: 許可
30:29	UVWIS03[1:0]	00	R/W	変換 3 設定: 相選択(VE 通知用) 00: 指定なし 01: U 相 10: V 相 11: W 相
28:24	AINSP03[4:0]	00000	R/W	変換 3 設定: AIN 選択(注 2) 00000: AINx00 01000: AINx08 10000: AINx16 00001: AINx01 01001: AINx09 10001: AINx17 00010: AINx02 01010: AINx10 10010: AINx18 00011: AINx03 01011: AINx11 10011: AINx19 00100: AINx04 01100: AINx12 10100: AINx20 00101: AINx05 01101: AINx13 10101: AINx21 00110: AINx06 01110: AINx14 10110: AINx22 00111: AINx07 01111: AINx15 10111: AINx23 11000 以上の値は設定禁止
23	ENSP02	0	R/W	変換 2 設定: 変換制御 0: 禁止 1: 許可
22:21	UVWIS02[1:0]	00	R/W	変換 2 設定: 相選択(VE 通知用) 00: 指定なし 01: U 相 10: V 相 11: W 相
20:16	AINSP02[4:0]	00000	R/W	変換 2 設定: AIN 選択(注 2) 00000: AINx00 01000: AINx08 10000: AINx16 00001: AINx01 01001: AINx09 10001: AINx17 00010: AINx02 01010: AINx10 10010: AINx18 00011: AINx03 01011: AINx11 10011: AINx19 00100: AINx04 01100: AINx12 10100: AINx20 00101: AINx05 01101: AINx13 10101: AINx21 00110: AINx06 01110: AINx14 10110: AINx22 00111: AINx07 01111: AINx15 10111: AINx23 11000 以上の値は設定禁止
15	ENSP01	0	R/W	変換 1 設定: 変換制御 0: 禁止 1: 許可
14:13	UVWIS01[1:0]	00	R/W	変換 1 設定: 相選択(VE 通知用) 00: 指定なし 01: U 相 10: V 相 11: W 相

Bit	Bit symbol	リセット後	Type	機能
12:8	AINSP01[4:0]	00000	R/W	変換 1 設定: AIN 選択(注 2) 00000: AINx00 01000: AINx08 10000: AINx16 00001: AINx01 01001: AINx09 10001: AINx17 00010: AINx02 01010: AINx10 10010: AINx18 00011: AINx03 01011: AINx11 10011: AINx19 00100: AINx04 01100: AINx12 10100: AINx20 00101: AINx05 01101: AINx13 10101: AINx21 00110: AINx06 01110: AINx14 10110: AINx22 00111: AINx07 01111: AINx15 10111: AINx23 11000 以上の値は設定禁止
7	ENSP00	0	R/W	変換 0 設定: 変換制御 0: 禁止 1: 許可
6:5	UVWIS00[1:0]	00	R/W	変換 0 設定: 相選択(VE 通知用) 00: 指定なし 01: U 相 10: V 相 11: W 相
4:0	AINSP00[4:0]	00000	R/W	変換 0 設定: AIN 選択(注 2) 00000: AINx00 01000: AINx08 10000: AINx16 00001: AINx01 01001: AINx09 10001: AINx17 00010: AINx02 01010: AINx10 10010: AINx18 00011: AINx03 01011: AINx11 10011: AINx19 00100: AINx04 01100: AINx12 10100: AINx20 00101: AINx05 01101: AINx13 10101: AINx21 00110: AINx06 01110: AINx14 10110: AINx22 00111: AINx07 01111: AINx15 10111: AINx23 11000 以上の値は設定禁止

注 1) このレジスターの設定は $[ADxCR0]<ADEN>=0$ の状態で行ってください。

注 2) 製品に無い AIN は設定禁止です(リファレンスマニュアルの「製品個別情報」を参照してください)。

5.2.15. [ADxTSET0] (汎用起動要因用プログラムレジスター0)

[ADxTSET0]の例です。[ADxTSET1]～[ADxTSET23]も同じ構成です。製品およびユニットによって対応レジスターが異なりますので、リファレンスマニュアルの「製品個別情報」を参照してください。

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7	ENINT0	0	R/W	変換結果格納レジスター0 設定: 割り込み制御 0: 禁止 1: 許可
6:5	TRGS0[1:0]	00	R/W	変換結果格納レジスター0 設定: 変換制御 00: 変換禁止 01: 連続変換 10: 単独変換 11: 汎用トリガー変換
4:0	AINST0[4:0]	00000	R/W	変換結果格納レジスター0 設定: AIN 選択(注 2) 00000: AINx00 01000: AINx08 10000: AINx16 00001: AINx01 01001: AINx09 10001: AINx17 00010: AINx02 01010: AINx10 10010: AINx18 00011: AINx03 01011: AINx11 10011: AINx19 00100: AINx04 01100: AINx12 10100: AINx20 00101: AINx05 01101: AINx13 10101: AINx21 00110: AINx06 01110: AINx14 10110: AINx22 00111: AINx07 01111: AINx15 10111: AINx23 11000 以上の値は設定禁止

注 1) このレジスターの設定は[ADxCRO]<ADEN>=0 の状態で行ってください。

注 2) 製品に無い AIN は設定禁止です(リファレンスマニュアルの「製品個別情報」を参照してください)。

5.2.16. [ADxREG0] (変換結果格納レジスター0)

[ADxREG0]の例です。[ADxREG1]～[ADxREG23]も同じ構成です。製品およびユニットによって対応レジスターが異なりますので、リファレンスマニュアルの「製品個別情報」を参照してください。

Bit	Bit symbol	リセット後	Type	機能
31:30	-	0	R	リードすると"0"が読めます。
29	ADOVRF_M0	0	R	オーバーランフラグ<ADOVRF0>のミラービットです。
28	ADRF_M0	0	R	AD 変換結果格納フラグ<ADRF0>のミラービットです。
27:16	ADR_M0[11:0]	0x000	R	AD 変換結果<ADR0[11:0]>のミラーフィールドです。 [ADxREG0]レジスターの上位ハーフワードに下詰 12 ビットで AD 変換結果を読み出せます。
15:4	ADR0[11:0]	0x000	R	AD 変換結果が格納されます。 [ADxREG0]レジスターの下位ハーフワードに上詰 12 ビットで AD 変換結果を読み出せます。
3:2	-	0	R	リードすると"0"が読めます。
1	ADOVRF0	0	R	オーバーランフラグ 0: 発生なし 1: 発生あり [ADxREG0]レジスターを読み出す前に AD 変換結果が上書きされると "1" にセットされます。このフラグは読み出すと "0" にクリアされます。
0	ADRF0	0	R	AD 変換結果格納フラグ 0: 変換結果なし 1: 変換結果あり AD 変換値が格納されると "1" にセットされます。このフラグは読み出すと "0" にクリアされます。

6. 使用方法の例

6.1. 単独変換

単独変換はソフトウェアで変換開始し、複数の変換が可能です。

以下は、単独変換で2つのアナログ入力(AINx02, AINx03)の変換結果を2つの変換結果格納レジスター([ADxREG4], [ADxREG5])に保管し、2つ目の変換終了で単独変換割り込み INTADxSGL を発生する場合の設定例です。

【初期設定】

- **[ADxMOD0]** =0x00000001
DAC オン: <DACON>=1
通常動作: <RCUT>=0
- **[ADxCLK]** =0x00000008
変換時間 0.96[μs] @ ADCLK=160[MHz], SCLK=40[MHz]の変換クロック設定
- **[ADxMOD1]** =0x00306122
変換時間 0.96[μs] @ ADCLK=160[MHz], SCLK=40[MHz]のモード設定 1
- **[ADxMOD2]** =0x00000000

注) 製品によって設定値が異なります。設定値はリファレンスマニュアルの「製品個別情報」を参照してください。

【変換プログラム設定】

- **[ADxTSET4]** =0x00000042
単独変換: <TRGS4[1:0]>=10
AINx02: <AINST4[4:0]>=00010
割り込み禁止: <ENINT4>=0
- **[ADxTSET5]** =0x000000C3
単独変換: <TRGS5[1:0]>=10
AINx03: <AINST5[4:0]>=00011
割り込み許可: <ENINT5>=1

【変換開始設定】

- **[ADxCRI]** =0x00000000
DMA 要求禁止
- **[ADxCR0]** =0x00000082
ADC 許可: <ADEN>=1
連続変換禁止: <CNT>=0
単独変換許可: <SGL>=1 ; 変換開始

6.2. PMD トリガー変換

6.2.1. PMD (3 シャント)、ADC × 1

3 シャントで、PMD チャネル 0 と ADC ユニット A を使用した場合の構成図を以下に示します。

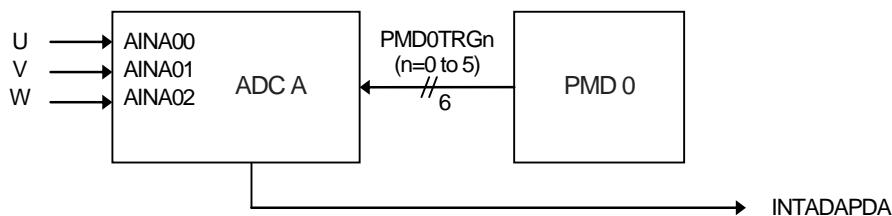


図 6.1 3シャントの例

この場合の ADC の設定例を以下に示します。

表 6.1 3シャントでのADC設定

Program	0	1	2	3	4	5
Reg0	U	V	W	V	W	U
Reg1	V	W	U	U	V	W
INT	INTADAPDA	INTADAPDA	INTADAPDA	INTADAPDA	INTADAPDA	INTADAPDA

6 本のトリガー入力 PMD0TRG0～5 に対し、[ADAPSEL0]～[ADAPSEL5]でそれぞれ 0～5 のプログラム番号を割り付けます。

表中の Reg0, Reg1 は[ADAPSETn][7:0]および[ADAPSETn][15:8]を表します(n: プログラム番号)。表中の「U」、「V」、「W」はモーターの位相を表しており、それぞれの位相が得られる AIN 入力を選択します。

トリガーが入力されると Reg0, Reg1 の順に AD 変換が開始され、それぞれの変換結果が変換結果格納レジスターへ保存され、INTADAPDA 割り込みが出力されます。

6.2.2. PMD (1 シャント)、ADC × 1

1 シャントで、PMD チャネル 0 と ADC ユニット A を使用した場合の構成図を以下に示します。

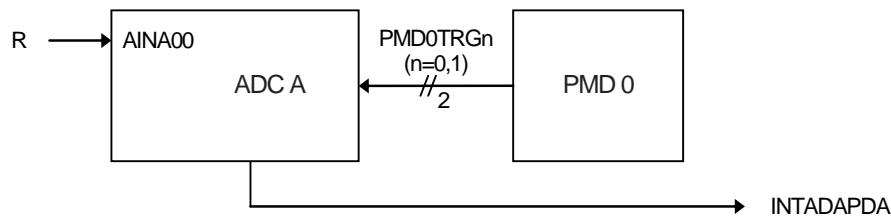


図 6.2 1シャントの例

この場合の ADC の設定例を以下に示します。

表 6.2 1シャントでのADC設定

トリガー	PMD0	PMD0
	0	1
Program	0	1
Reg0	R	-
Reg1	-	R
INT	-	INTADAPDA

PMD0 から出力される 2 本のトリガー信号に対し、それぞれプログラム番号を割り付けています。

表中の Reg0, Reg1 は [ADAPSETn][7:0], [ADAPSETn][15:8] を表します (n: プログラム番号)。表中の「R」は抵抗を表しており、接続されている AIN を設定します。

トリガーが入力されると ADC ユニット A の AD 変換が開始し、変換結果が変換結果格納レジスター 0 と 1 に保存されます。プログラム 0, 1 の順で変換が実行され、終了すると INTADAPDA 割り込みを発生します。

7. 使用上のご注意およびお願い事項

- 電源電圧の変動や周囲のノイズの影響によって AD 変換結果がばらつくことがあります。また、AD 変換中に AD 入力が兼用となっている端子への入力および出力の変化、出力ポートに設定している他の端子の出力が変動すると AD 変換精度が低下することがあります。従って、AD 入力が兼用となっている端子への入力および出力の変化や出力ポートに設定している他の端子の出力の変化をさせないようにしてください。なお、上記のような AD 変換結果のばらつきや AD 変換精度の低下が考えられる場合は、複数回の変換結果の平均値をとるなどの対策を行ってください。
- ADC のアナログ電源端子(AVDD5, AVSS)、基準電圧端子(VREFHx, VREFLx)には、デジタル系のノイズが混入しないような対策を講じてください。
 - AVDD5 と AVSS 端子間、VREFHx と VREFLx 端子間にバイパスコンデンサーを挿入してください。コンデンサーはできる限り端子の近くに配置してください。

8. 改訂履歴

表 8.1 改訂履歴

Revision	日付	内容
1.0	2020-12-14	新規
1.1	2021-03-22	図 4.1 を修正
1.2	2021-04-26	7 章を修正
1.3	2025-12-05	<ul style="list-style-type: none">・体裁の更新・1. 概要表を変更・3.2.1. 動作概要説明文を変更

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下"特定用途"という）に使用されることを意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。