

**32 ビット RISC マイクロコントローラー
リファレンスマニュアル**

**セキュアアクセスメモリー
(SAM-A)**

Revision 1.0

2026-01

東芝デバイス&ストレージ株式会社

目次

序章	4
関連するドキュメント	4
表記規約	5
用語・略語	7
1. 概要	8
2. 機能説明	9
2.1. ステート	9
2.2. 領域の定義	10
2.3. ステートとアクセス可能な領域	11
2.4. 設定方法	12
2.4.1. SAM 許可と CBPEND 設定	12
2.4.2. CBPEND 以外のアドレス設定	12
2.4.3. ステートと設定可能なアドレスレジスター	12
2.4.4. ロック設定	12
2.5. SAM 有効時の制限	13
2.6. 強制 CPROTCON 解除	13
3. レジスター説明	14
3.1. レジスター一覧	14
3.2. レジスター詳細	15
3.2.1. [SAMPROTECT] (SAM プロテクトレジスター)	15
3.2.2. [SAMCBPEND] (CBP 領域最終アドレスレジスター)	15
3.2.3. [SAMCLPEND] (CLP 領域最終アドレスレジスター)	15
3.2.4. [SAMCVPEND] (CVP 領域最終アドレスレジスター)	16
3.2.5. [SAMDBPSTART] (DBP 領域先頭アドレスレジスター)	16
3.2.6. [SAMDBPEND] (DBP 領域最終アドレスレジスター)	16
3.2.7. [SAMDLPEND] (DLP 領域最終アドレスレジスター)	16
3.2.8. [SAMSBPEND] (SBP 領域最終アドレスレジスター)	17
3.2.9. [SAMSLPEND] (SLP 領域最終アドレスレジスター)	17
3.2.10. [SAMJMPLADD] (Lib ステート遷移アドレスレジスター)	17
3.2.11. [SAMSTATE] (SAM ステートレジスター)	18
4. 使用方法の例	19
5. 改訂履歴	21
製品取り扱い上のお願い	22

図目次

図 2.1 ステート遷移 9

図 2.2 領域の定義 10

表目次

表 2.1 アクセス可能な領域(CPU) 11

表 2.2 アクセス可能な領域(DMAC) 11

表 5.1 改訂履歴 21

序章

関連するドキュメント

文書名
クロック制御と動作モード
例外
セキュリティー機能
フラッシュメモリー

表記規約

- 数値表記は以下の規則に従います。
16 進数表記: 0xABC
10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート(assert)」アクティブでないレベルに移ることを「デアサート(deassert)」と呼びます。
- 複数の信号名は[m:n]とまとめて表記する場合があります。
例: S[3:0]は S3、S2、S1、S0 の 4 つの信号名をまとめて表記しています。
- 本文中[]で囲まれたものはレジスターを定義しています。
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1]、[XYZ2]、[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャネルは「x」で一括表記しています。
ユニットの場合、「x」は A、B、C、...を表します。
例: [ADACR0]、[ADBCR0]、[ADCCR0] → [ADxCR0]
チャネルの場合、「x」は 0、1、2、...を表します。
例: [T32A0RUNA]、[T32A1RUNA]、[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は[m:n]と表記します。
例: [3:0]はビット 3 から 0 の範囲を表します。
- レジスターの設定値は 16 進数または 2 進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
バイト: 8 ビット
ハーフワード: 16 ビット
ワード: 32 ビット
ダブルワード: 64 ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。
R: リードオンリー
W: ライトオンリー
R/W: リード/ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。
また、読み出した値を使用しないでください。
- Default 値が「-」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターの Reserved ビットフィールドには Default 値を書き込んでください。
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

MPU Memory Protection Unit
FPB Flash Patch and Breakpoint Unit
DWT Data Watchpoint and Trace Unit

1. 概要

SAM はセキュリティー機能の一つで、バスマネージャーのメモリーアクセスを監視します。
SAM を使用する際はチッププロテクト機能も有効にし、外部からの不正なアクセスを遮断することを推奨します。チッププロテクト機能についてはリファレンスマニュアル「セキュリティー機能」を参照してください。

機能分類	機能	動作説明
メモリーアクセスの監視	監視対象のバスマネージャー	以下のバスマネージャーからのアクセスを監視します。 ・CPU ・DMAC
	アクセス対象のメモリー	以下のメモリーへのアクセスを監視します。 ・フラッシュメモリー ・RAM
	ステートによるアクセス制御	3つのステートを持ち、それぞれのステートに対して定義された領域のみアクセスできます。 ・Boot ステート ・Lib ステート ・App ステート
	リセット発生	定義に違反するアクセスがあった場合は SAM リセットを発生します。
起動モード	起動モードの制限	シングルブートモードでの起動を禁止します。

2. 機能説明

2.1. ステート

SAMには3つのステートがあり、ステートごとにアクセス可能な領域をユーザーが定義します。バスマネージャーが、現在のステートで許可されていない領域にアクセスすると SAM リセットが発生します。

バスマネージャーが CPU の場合、各ステートの定義が適用されます。

バスマネージャーが DMAC の場合、どのステートでも App ステートの定義が適用されます。

- Boot ステート
スタートアッププログラムを実行するステートです。
リセットにより Boot ステートとなります。
Boot ステートで各ステートの領域定義を行います。
Boot ステートではマスク不能割り込み(NMI)は、SAM リセットとして扱われます。
App ステート領域への分岐命令を実行すると App ステートに遷移します。
- App ステート
アプリケーションプログラムを実行するステートです。
Lib ステート領域の特定のアドレス(JMPLADD)への分岐命令を実行すると Lib ステートに遷移します。
- Lib ステート
Lib ステートは App ステートから一時的に分離された状態です。
Lib ステート領域の一部は Boot ステートと共有しています。Lib ステートに遷移することで、アプリケーションプログラムから分離された状態で Boot ステートと共有するデータにアクセスできます。
Lib ステートではマスク不能割り込み(NMI)は、SAM リセットとして扱われます。
App ステート領域への分岐命令を実行すると App ステートに遷移します。

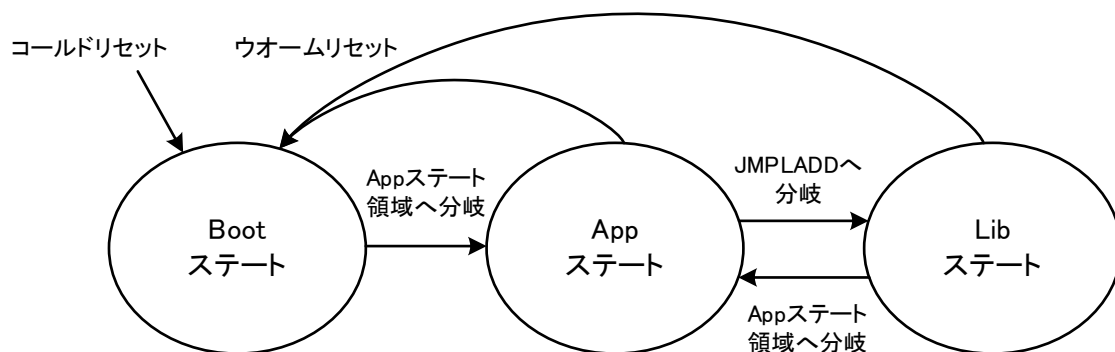


図 2.1 ステート遷移

2.2. 領域の定義

フラッシュメモリー、RAM のそれぞれに、ステートごとのアクセス可能な領域を定義します。フラッシュメモリーは、SAM コードエリアと SAM データエリアに分けて設定ができます。領域の定義のほかに、App ステートから Lib ステートへ遷移する際に分岐するアドレス(JMPLADD)も定義します。

領域は図 2.2 に示した順番で連続して配置されます。このため、領域のサイズは最終アドレスで決まります。

フラッシュメモリーの先頭アドレスは 0x00000000、RAM の先頭アドレスは 0x20000000 です。各メモリーの最終アドレスは、リファレンスマニュアル「クロックとモード制御」の「メモリマップ」を参照してください。

フラッシュメモリーの SAM コードエリアでは、ベクターテーブル領域(CVP)、Boot ステート領域(CBP)、Lib ステート領域(CLP)を定義するために CVP の最終アドレス(CVPEND)、CBP の最終アドレス(CBPEND)、CLP の最終アドレス(CLPEND)を設定します。残りの領域が App ステート領域(CAP)になります。また、App ステートから Lib ステートへ遷移するための JMPLADD を設定します。

フラッシュメモリーの SAM データエリアでは、Boot ステート領域(DBP)、Lib ステート領域(DLP)を定義するために、DBP の先頭アドレス(DBPSTART)と最終アドレス(DBPEND)、DLP の最終アドレス(DLPEND)を設定します。残りの領域が App ステート領域(DAP)になります。

フラッシュメモリーのミラー領域は、先頭アドレスを 0x5E000000 として同じ領域定義になります。

RAM では、Boot ステート領域(SBP)、Lib ステート領域(SLP)を定義するために SBP のエンドアドレス(SBPEND)、SLP のエンドアドレス(SLPEND)を設定します。残りの領域が App ステート領域(SAP)になります。

ビットバンドエイリアスについては、対応するビットバンド領域のアドレスと同じ定義になります。

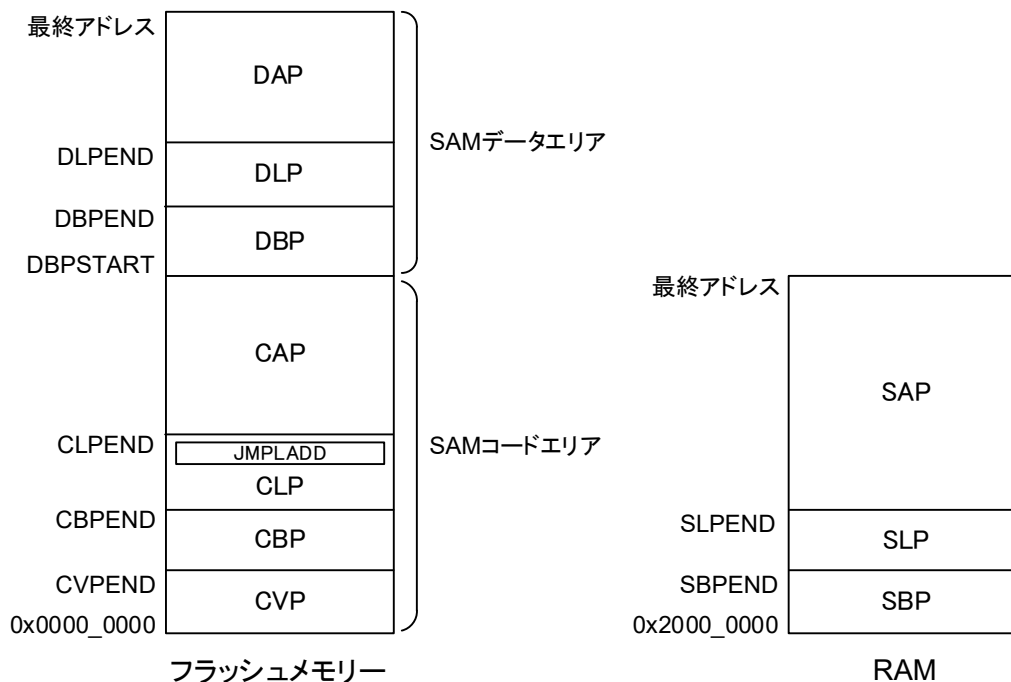


図 2.2 領域の定義

2.3. ステートとアクセス可能な領域

表 2.1、表 2.2 に、SAM が有効な場合の CPU と DMAC からの各領域に対するステートごとのアクセス可否を示します。

表中の表記の意味は以下のとおりです。

R: データリード

W: データライトまたはフラッシュコマンドのバスライトサイクル

E: 命令実行

○: アクセス可能

×: SAM リセット発生

(1): App ステートへ遷移

(2): JMPLADD の実行で Lib ステートへ遷移

それ以外は SAM リセット発生

表 2.1 アクセス可能な領域(CPU)

領域	Boot ステート			App ステート			Lib ステート		
	R	W	E	R	W	E	R	W	E
CAP	○	○	(1)	○	×	○	○	○	(1)
CLP	○	○	○	×	×	(2)	○	○	○
CBP	○	○	○	×	×	×	×	×	×
CVP	○	○	○	○	×	×	○	×	×
DAP	○	○	×	○	×	×	○	○	×
DLP	○	○	×	×	×	×	○	○	×
DBP	○	○	×	×	×	×	×	×	×
SAP	×	×	×	○	○	○	○	○	(1)
SLP	×	×	×	×	×	×	○	○	○
SBP	○	○	○	×	×	×	×	×	×

表 2.2 アクセス可能な領域(DMAC)

領域	Boot ステート		App ステート		Lib ステート	
	R	W	R	W	R	W
CAP	○	×	○	×	○	×
CLP	×	×	×	×	×	×
CBP	×	×	×	×	×	×
CVP	○	×	○	×	○	×
DAP	○	×	○	×	○	×
DLP	×	×	×	×	×	×
DBP	×	×	×	×	×	×
SAP	○	○	○	○	○	○
SLP	×	×	×	×	×	×
SBP	×	×	×	×	×	×

2.4. 設定方法

2.4.1. SAM 許可と CBPEND 設定

SAM の許可と CBPEND は、フラッシュメモリーの不揮発な領域に書き込むため値が保持されます。設定はフラッシュコマンドの自動 SAMNRFP プログラムで、消去は自動 SAMNRFP 解除で行います。フラッシュコマンドについては、リファレンスマニュアル「フラッシュメモリー」を参照してください。コマンドの実行後、リセットの発生により SAM の許可状態と CBPEND が *[SAMPROTECT]*<SAMPROTECT>と *[SAMCBPEND]*<CBPEND>にロードされ、Boot ステートで動作を開始します。その後もリセットの発生ごとに保持された値がロードされます。

2.4.2. CBPEND 以外のアドレス設定

CBP 領域以外のエンドアドレス、SAM データエリアの先頭アドレスと JEMPLADD の設定は以下の手順で行います。

- (a) *[SAMPROTECT]*<SAMREGKEY>に"0x87"を設定する
- (b) 対象のアドレスレジスターに値を設定する。

設定変更する場合、変更により実行中の領域に影響がないようにしてください。また、設定変更の操作直後に変更した領域へアクセスしないでください。

設定後、*[SAMPROTECT]*<SAMREGKEY>を"0x87"以外の値にすることで誤書き込みを防ぐことができます。

CBP 領域以外のエンドアドレス、SAM データエリアの先頭アドレスと JEMPLADD の設定レジスターは、リセットにより初期化されるため、リセットごとに設定します。

2.4.3. ステートと設定可能なアドレスレジスター

Boot ステートではすべてのアドレスレジスターが設定可能です。
Lib ステートでは*[SAMDLPEND]*、*[SAMSLPEND]*の設定のみ可能です。
App ステートではすべてのアドレスレジスターの設定ができません。

2.4.4. ロック設定

自動 SAMNRFP プログラムコマンドのロック設定により自動 SAMNRFP 解除コマンドが無効になります。このため、SAM と解除不能フラッシュプロテクトが無効にすることができなくなります。

解除不能フラッシュプロテクトについてはリファレンスマニュアル「セキュリティー機能」を参照してください。

2.5. SAM 有効時の制限

SAM が有効な場合、以下のように機能が制限されます。

(1) シングルブートモード

SAM が有効な場合、シングルブートモードは動作しません。

さらにチッププロテクトも有効な場合、シングルブートモード起動の操作で強制 CPROTCON 解除が実行されます。

シングルブートモードについてはリファレンスマニュアル「フラッシュメモリー」を、強制 CPROTCON 解除については「2.6 強制 CPROTCON 解除」を参照してください。

(2) フラッシュライターモード

SAM が有効でチッププロテクトも有効な場合、フラッシュライターモードは動作しません。

(3) チッププロテクトマスキレジスタ(*[FCCPROMR]*)

App ステートでは*[FCCPROMR]*にアクセスできないため、チッププロテクトの一時解除ができません。

*[FCCPROMR]*についてはリファレンスマニュアル「フラッシュメモリー」を参照してください。

2.6. 強制 CPROTCON 解除

チッププロテクトおよび SAM が有効で解除不能フラッシュプロテクトが無効の場合、シングルブートモード起動の操作(BOOT_N 入力を"Low"として RESET_N 端子によるリセット)で強制 CPROTCON 解除が実行されます。

強制 CPROTCON 解除は、フラッシュメモリーのすべてのデータを消去、チッププロテクトビットの解除および東芝テストモード制御の解除を行います。消去に必要な時間は「データシート」の「電気的特性」を参照してください。

消去時間経過後は電源を遮断してから次の操作を行ってください。

3. レジスター説明

3.1. レジスター一覧

制御レジスターとアドレスは以下のとおりです。

周辺機能		チャネル/ユニット	ベースアドレス
			TYPE1
セキュアアクセスメモリー	SAM	-	0x40043400

レジスター名		アドレス(Base+)
SAM プロテクトレジスター	[SAMPROTECT]	0x0000
CBP 領域最終アドレスレジスター	[SAMCBPEND]	0x0004
CLP 領域最終アドレスレジスター	[SAMCLPEND]	0x0008
CVP 領域最終アドレスレジスター	[SAMCVPEND]	0x000C
DBP 領域先頭アドレスレジスター	[SAMDBPSTART]	0x0010
DBP 領域最終アドレスレジスター	[SAMDBPEND]	0x0014
DLP 領域最終アドレスレジスター	[SAMDLPEND]	0x0018
SBP 領域最終アドレスレジスター	[SAMSBPEND]	0x001C
SLP 領域最終アドレスレジスター	[SAMSLPEND]	0x0020
Lib ステート遷移アドレスレジスター	[SAMJEMPLADD]	0x0024
SAM ステートレジスター	[SAMSTATE]	0x0028

3.2. レジスター詳細

3.2.1. [SAMPROTECT] (SAM プロテクトレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:8	SAMREGKEY[7:0]	0x00	R/W	レジスター書き込みキーコード 0x87: 対象レジスターの書き換えが可能 0x87 以外: 対象レジスターの書き換え不可 対象レジスターは以下のとおりです。 [SAMCLPEND], [SAMCVPEND], [SAMDBPSTART], [SAMDBPEND], [SAMDLPEND], [SAMSBPEND], [SAMSLPEND], [SAMJEMPLADD]
7:1	-	0	R	リードすると"0"が読めます。
0	SAMPROTECT	(注)	R	SAM のステータス 0: 無効 1: 有効 注) リセットにより SAM 機能のステータスがロードされます。

3.2.2. [SAMCBPEND] (CBP 領域最終アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:18	-	0	R	リードすると"0"が読めます。
17:8	CBPENDU[9:0]	(注)	R	CBP 領域最終アドレス(上位) CBP 領域最終アドレスの上位 10 ビットの値です。 注) リセットにより値がロードされます。
7:0	CBPENDL[7:0]	0xFF	R	CBP 領域最終アドレス(下位) CBP 領域最終アドレスの下位 8 ビットの値で、"0xFF"固定です。

3.2.3. [SAMCLPEND] (CLP 領域最終アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:18	-	0	R	リードすると"0"が読めます。
17:8	CLPENDU[9:0]	0x000	R/W	CLP 領域最終アドレス(上位) CLP 領域最終アドレスの上位 10 ビットの値を設定します。 "0x000"の場合は CLP 領域なしとなります。 Boot ステートにて書き込みが可能です。
7:0	CLPENDL[7:0]	0xFF	R	CLP 領域最終アドレス(下位) CLP 領域最終アドレスの下位 8 ビットの値で、"0xFF"固定です。

3.2.4. [SAMCVPEND] (CVP 領域最終アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:18	-	0	R	リードすると"0"が読めます。
17:8	CVPENDU[9:0]	0x000	R/W	CVP 領域最終アドレス(上位) CVP 領域最終アドレスの上位 10 ビットの値を設定します。 "0x000"の場合は CVP 領域なしとなります。 Boot ステートにて書き込みが可能です。
7:0	CVPENDL[7:0]	0xFF	R	CVP 領域最終アドレス(下位) CVP 領域最終アドレスの下位 8 ビットの値で、"0xFF"固定です。

3.2.5. [SAMDBPSTART] (DBP 領域先頭アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:18	-	0	R	リードすると"0"が読めます。
17:8	DBPSTARTU[9:0]	0x000	R/W	DBP 領域先頭アドレス(上位) DBP 領域先頭アドレスの上位 10 ビットの値を設定します。 "0x000"の場合は SAM データエリアなしとなります。 Boot ステートにて書き込みが可能です。
7:0	DBPSTARTL[7:0]	0x00	R	DBP 領域先頭アドレス(下位) DBP 領域先頭アドレスの下位 8 ビットの値で、"0x00"固定です。

3.2.6. [SAMDBPEND] (DBP 領域最終アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:18	-	0	R	リードすると"0"が読めます。
17:8	DBPENDU[9:0]	0x000	R/W	DBP 領域最終アドレス(上位) DBP 領域の最終アドレスの上位 10 ビットの値を設定します。 "0x000"の場合は DBP 領域なしとなります。 Boot ステートにて書き込みが可能です。
7:0	DBPENDL[7:0]	0xFF	R	DBP 領域最終アドレス(下位) DBP 領域最終アドレスの下位 8 ビットの値で、"0xFF"固定です。

3.2.7. [SAMDLPEND] (DLP 領域最終アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:18	-	0	R	リードすると"0"が読めます。
17:8	DLPENDU[9:0]	0x000	R/W	DLP 領域最終アドレス(上位) DLP 領域最終アドレスの上位 10 ビットの値を設定します。 "0x000"の場合は DLP 領域なしとなります。 Boot ステートおよび Lib ステートにて書き込みが可能です。
7:0	DLPENDL[7:0]	0xFF	R	DLP 領域最終アドレス(下位) DLP 領域最終アドレスの下位 8 ビットの値で、"0xFF"固定です。

3.2.8. [SAMSBPEND] (SBP 領域最終アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:8	SBPENDU[7:0]	0x00	R/W	SBP 領域最終アドレス(上位) SBP 領域最終アドレスの上位 8 ビットを設定します。 "0x00"の場合は SBP 領域なしとなります。 Boot ステートにて書き込みが可能です。
7:0	SBPENDL[7:0]	0xFF	R	SBP 領域最終アドレス(下位) SBP 領域最終アドレスの下位 8 ビットの値で、"0xFF"固定です。

3.2.9. [SAMSLPEND] (SLP 領域最終アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:8	SLPENDU[7:0]	0x00	R/W	SLP 領域最終アドレス(上位) SLP 領域最終アドレスの上位 8 ビットを設定します。 "0x00"の場合は SLP 領域なしとなります。 Boot ステートおよび Lib ステートにて書き込みが可能です。
7:0	SLPENDL[7:0]	0xFF	R	SLP 領域最終アドレス(下位) SLP 領域最終アドレスの下位 8 ビットの値で、"0xFF"固定です。

3.2.10. [SAMJEMPLADD] (Lib ステート遷移アドレスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:18	-	0	R	リードすると"0"が読めます。
17:2	JEMPLADDU[15:0]	0x0000	R/W	Lib ステート遷移アドレス(上位) JEMPLADD の上位 16 ビットを設定します。 CLP 領域内のアドレスを設定します。 "0x0000"の場合は JEMPLADD は無効です。 Boot ステートにて書き込みが可能です。
1:0	JEMPLADDL[1:0]	00	R	Lib ステート遷移アドレス(下位) JEMPLADD の下位 2 ビットの値で、"00"固定です。

3.2.11. [SAMSTATE] (SAM ステートレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2	SAMSTL	0	R	Lib ステートフラグ 0: Lib ステート中ではない 1: Lib ステート中
1	SAMSTA	0	R	App ステートフラグ 0: App ステート中ではない 1: App ステート中
0	SAMSTB	1	R	Boot ステートフラグ 0: Boot ステート中ではない 1: Boot ステート中

4. 使用方法の例

SAM を利用した動作例を示します。

- Boot ステート

リセット解除により、CBPEND が読み込まれ CBP 領域が設定され、Boot ステートのプログラムが起動します。RAM はすべて SAP 領域になっています。

- FPB の禁止

CPU の機能である FPB による不正な動作を防ぐため、RAM がすべて SAP 領域の状態では FPB を無効にすることを推奨します。

- 例外/割り込みの禁止

例外や割り込みが発生すると CPU のレジスターが RAM に退避されます。この内容がセキュリティ上のリスクとなることを防ぐため、例外および割り込みを禁止します。

CPU の機能で例外が発生する可能性のある、MPU、SysTick、DWT の機能は無効にすることを推奨します。

- RAM の初期化

不正な FPB のパッチが置かれている可能性を考慮し、RAM をすべて SBP 領域に設定して初期化します。

初期化後は CPU のレジスターをクリアします。

- フラッシュメモリーデータの確認

フラッシュメモリーの全領域のインテグリティチェックを行います。

- 領域設定

App ステートおよび Lib ステートの領域設定のため、それぞれのアドレスを設定します。

Lib ステートを使用する場合は JMPLADD も設定します。

- Boot プログラム実行

起動に必要な処理を行います。

実行後、必要に応じ使用したデータを消去します。

- App ステート領域へ分岐

App ステート領域への分岐命令を実行することで、App ステートへ遷移します。

- App ステート

- 例外/割り込み許可

ベクターテーブルは CVP 領域を使用可能です。ベクターテーブルオフセットレジスターを書き換えることで CAP 領域へ移動することもできます。

- App プログラム実行

アプリケーションプログラムを実行します。

- Lib ステートへ遷移

JMPLADD へ分岐することで、Lib ステートに遷移します。

- Lib ステート
 - 例外/割り込みの禁止

Boot ステートと同様に例外/割り込みは禁止することを推奨します。
CPU の機能で例外を発生する可能性のある、MPU、SysTick、FPB、DWT の機能は無効にすることを推奨します。
 - 領域設定

必要に応じ、DLP、SLP の変更が可能です。
 - Lib プログラム実行

App ステートから分離された状態で、Boot ステートと共有するデータを扱うことができます。
 - App ステートへリターン

必要に応じ以下の処理を行い、App ステート領域への分岐命令を実行することで App ステートへ遷移します。

 - 使用したデータの消去
 - DLP、SLP 設定の復元

5. 改訂履歴

表 5.1 改訂履歴

Revision	Date	Description
1.0	2026-01-30	・新規作成

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下"特定用途"という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。