

32 ビット RISC マイクロコントローラー

**TXZ+ファミリー
TMPM4L グループ(1)**

**リファレンスマニュアル
製品個別情報
(PINFO-M4L(1))**

Revision 1.0

2026-01

東芝デバイス&ストレージ株式会社

目次

序章	6
関連するドキュメント	6
表記規約	7
用語・略語	9
1. 概要	10
2. レジスターベースアドレス	11
3. トリガーセクター (TRGSEL)	13
3.1. 使用方法と設定	14
3.2. レジスター	15
3.2.1. レジスター一覧	15
3.2.2. レジスター詳細	16
3.2.2.1. <i>[TSELxCRn]</i> (コントロールレジスターn) (n = 0~10)	16
3.3. トリガーセクター一覧	18
4. DMA コントローラー (DMAC)	24
4.1. DMA 要求一覧	24
5. 通信機能	28
5.1. 非同期シリアル通信回路 (UART)	28
5.1.1. ハーフクロックモード対応	28
5.1.2. 内部信号接続仕様	28
5.1.2.1. トリガー転送信号接続仕様	28
5.1.2.2. T32A 接続	30
5.2. シリアルペリフェラルインターフェース (TSPI)	31
5.2.1. 転送モード対応	31
5.2.2. <i>[TSPIxCR2]<RXDLY></i> の設定値	31
5.2.3. 内部信号接続仕様	31
5.2.3.1. トリガー転送信号接続仕様	31
5.2.3.2. T32A 接続	32
5.3. シリアルメモリーインターフェース (SMIF)	33
5.3.1. プライマリー/セカンダリーバッファの容量	33
6. タイマー機能	34
6.1. 32 ビットタイマーイベントカウンタ (T32A)	34
6.1.1. 内部信号接続仕様	34
6.1.1.1. キャプチャトリガー信号接続仕様	34
6.1.1.2. 同期制御接続仕様	38
6.1.2. パルスカウント対応	38
7. モーター制御機能	39
7.1. モーター制御機能接続	39

7.2. アドバンストベクトルエンジン 2 (A-VE2)	40
7.2.1. 内部信号接続仕様	40
7.3. アドバンストプログラマブルモーター制御回路 2 (A-PMD2)	41
7.3.1. 内部信号接続仕様	41
7.4. アドバンストエンコーダー入力回路 2 (A-ENC2)	43
7.4.1. 内部信号接続仕様	43
8. アナログ機能	44
8.1. 12 ビットアナログデジタルコンバーター(ADC)	44
8.1.1. 対応レジスター	44
8.1.2. 機能端子とポート	44
8.1.3. モード設定レジスター2 の設定値	45
8.1.4. トリミング設定レジスターの設定値	45
8.1.5. 内部信号接続仕様	45
8.2. ADC 接続選択回路(ASEL)	48
8.2.1. 概要	48
8.2.2. 構成	49
8.2.3. 機能説明・動作説明	50
8.2.4. レジスター	50
8.2.4.1. [ASELADCS] (ADC 選択レジスター)	51
8.3. コンパレータ (COMP)	52
8.3.1. 内部信号接続仕様	52
8.4. 8 ビットデジタルアナログコンバータ (DAC)	54
8.4.1. 内部信号接続仕様	54
9. システム機能	55
9.1. 電圧検知回路 (LVD)	55
9.1.1. 検知対象電源端子	55
9.1.2. LVD コントロールレジスター[LVDCCR]<LVL[2:0]>の設定	55
9.2. クロック選択式ウォッチドッグタイマー (SIWDT)	56
9.2.1. 制御出力	56
9.3. 周波数検知回路 (OFD)	56
9.3.1. 基準クロック	56
10. メモリー	57
10.1. フラッシュメモリー	57
10.1.1. アクセスコントロールレジスター[FCACCR]の設定	57
10.1.2. ID-Read 時のマクロコード値	57
10.1.3. シングルブートモード時の使用リソース	57
10.2. RAM パリティ (RAMP)	57
10.2.1. エラー判定ブロックエリア	57
11. その他機能	58

11.1. デジタルノイズフィルター回路 (DNF)	58
11.1.1. 外部割り込み端子と設定レジスター	58
12. 改訂履歴	59
製品取り扱い上のお願い	60

図目次

図 3.1 トリガーセクター接続	13
図 7.1 モーター制御機能の接続(概略)	39
図 8.1 ASEL と周辺機能の接続	48
図 8.2 ASEL ブロック図	49

表目次

表 2.1 レジスターベースアドレス	11
表 2.2 レジスターベースアドレスタイプ (2/2)	12
表 3.1 製品別トリガーセクター対応一覧 (1/6)	18
表 3.2 製品別トリガーセクター対応一覧 (2/6)	19
表 3.3 製品別トリガーセクター対応一覧 (3/6)	20
表 3.4 製品別トリガーセクター対応一覧 (4/6)	21
表 3.5 製品別トリガーセクター対応一覧 (5/6)	22
表 3.6 製品別トリガーセクター対応一覧 (6/6)	23
表 4.1 DMA 要求一覧(1/4)	24
表 4.2 DMA 要求一覧(2/4)	25
表 4.3 DMA 要求一覧(3/4)	26
表 4.4 DMA 要求一覧(4/4)	27
表 5.1 UART トリガー転送信号接続仕様(1/2)	28
表 5.2 UART トリガー転送信号接続仕様(2/2)	29
表 5.3 UART 内部接続仕様: 出力	30
表 5.4 $[TSPIxCR2] < RXDLY[2:0] >$ の設定値	31
表 5.5 TSPI トリガー転送信号接続仕様	31
表 5.6 TSPI 内部接続仕様: 出力	32
表 5.7 SMIF バッファ容量	33
表 6.1 T32A キャプチャトリガー信号接続仕様(1/3)	35
表 6.2 T32A キャプチャトリガー信号接続仕様(2/3)	36
表 6.3 T32A キャプチャトリガー信号接続仕様(3/3)	37
表 6.4 T32A 同期制御接続仕様	38
表 7.1 A-VE2 内部接続仕様: 入力	40
表 7.2 A-VE2 内部接続仕様: 出力	40
表 7.3 A-PMD2 内部接続仕様: 入力	41
表 7.4 A-PMD2 内部接続仕様: 出力	42
表 7.5 A-ENC2 内部接続仕様: 入力	43
表 7.6 A-ENC2 内部接続仕様: 出力	43
表 8.1 ADC ユニット別の対応レジスター	44
表 8.2 ADC 機能端子とポート	44
表 8.3 ADC モード設定レジスター2 の設定値	45
表 8.4 トリミング設定レジスターの設定値	45
表 8.5 ADC 起動トリガー接続仕様	46
表 8.6 ADC 内部接続仕様: 出力	47
表 8.7 信号一覧表	49

表 8.8	COMP 内部接続仕様:入力	52
表 8.9	COMP 内部接続仕様:出力	53
表 8.10	DAC 内部接続仕様: 出力.....	54
表 9.1	LVD 検知対象電源端子	55
表 9.2	LVD コントロールレジスター[LVDCCR]<LVL[2:0]>の設定	55
表 9.3	SIWDT 制御出力	56
表 9.4	OFD 基準クロック	56
表 10.1	アクセスコントロールレジスター[FCACCR]の設定	57
表 10.2	ID-Read 時のマクロコード値	57
表 10.3	シングルブートモード時の使用リソース.....	57
表 10.4	RAMP のエラー判定ブロックエリア	57
表 11.1	外部割り込み端子と DNF 設定レジスター.....	58
表 12.1	改訂履歴.....	59

序章

関連するドキュメント

文書名	IP 記号
クロック制御と動作モード	CG-M4L(1)
例外	EXCEPT-M4L(1)
入出力ポート	PORT-M4L(1)
トリミング回路	TRM-C
周波数検知回路	OFD-A
電圧検知回路	LVD-D2
デジタルノイズフィルタ回路	DNF-A
デバッグインターフェース	DEBUG-A
DMA コントローラー	DMAC-B
非同期シリアル通信回路	UART-C
シリアルペリフェラルインターフェース	TSPI-E
シリアルメモリーインターフェース	SMIF-D
I ² C インターフェース バージョン A	EI2C-A2
8 ビットデジタルアナログコンバーター	DAC-B
12 ビットアナログデジタルコンバーター	ADC-F
コンパレーター	COMP-D
アドバンストプログラマブルモーター制御回路 2	A-PMD2-A
アドバンストエンコーダー入力回路 2	A-ENC2-A
アドバンストベクトルエンジン 2	A-VE2-A
32 ビットタイマーイベントカウンタ	T32A-C
クロック選択式ウォッチドッグタイマー	SIWDT-A
フラッシュメモリー	FLASH256F-A
セキュアアクセスメモリー	SAM-A
CRC 計算回路	CRC-A
RAM パリティ	RAMP-B

表記規約

- 数値表記は以下の規則に従います。
16 進数表記: 0xABC
10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は[m: n]とまとめて表記する場合があります。
例: S[3:0]は S3、S2、S1、S0 の 4 つの信号名をまとめて表記しています。
- 本文中[/]で囲まれたものはレジスターを定義しています。
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1]、[XYZ2]、[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャンネルは「x」で一括表記しています。
ユニットの場合、「x」は A、B、C、...を表します。
例: [ADACR0]、[ADBCR0]、[ADCCR0] → [ADxCR0]
チャンネルの場合、「x」は 0、1、2、...を表します。
例: [T32A0RUNA]、[T32A1RUNA]、[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は[m: n]と表記します。
例: [3:0]はビット 3 から 0 の範囲を表します。
- レジスターの設定値は 16 進数または 2 進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
バイト: 8 ビット
ハーフワード: 16 ビット
ワード: 32 ビット
ダブルワード: 64 ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。
R: リードオンリー
W: ライトオンリー
R/W: リード/ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。
また、読み出した値を使用しないでください。
- Default 値が「-」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターの Reserved ビットフィールドには Default 値を書き込んでください。
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください

**Arm,Cortex および Thumb は Arm Limited(またはその子会社)の US またはその他の国における
登録商標です。 All rights reserved.**



本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

ADC	Analog to Digital Converter
A-ENC2	Advanced Encoder input Circuit 2
A-PMD2	Advanced Programmable Motor Control Circuit 2
A-VE2	Advanced Vector Engine 2
COMP	Comparator
CRC	Cyclic Redundancy Check
DAC	Digital to Analog Converter
DMAC	Direct Memory Access Controller
DNF	Digital Noise Filter
EHOSC	External High-speed Oscillator
EI2C	I ² C Interface Version A
IHOSC	Internal High-speed Oscillator
INT	Interrupt
LVD	Voltage Detection Circuit
OFD	Oscillation Frequency Detector
RAMP	RAM Parity
SIWDT	Clock Selective Watchdog Timer
SMIF	Serial Memory Interface
TRGSEL	Trigger Selection Circuit
TRM	Trimming Circuit
TSPI	Serial Peripheral Interface
T32A	32-bit Timer Event Counter
UART	Asynchronous Serial Communication Circuit

1. 概要

周辺機能を使用する際は、本リファレンスマニュアルをご確認ください。

- 周辺機能のベースアドレス
- 周辺機能間の信号接続
- 周辺機能に関する製品特有の仕様
- 周辺機能に関する製品特有の制限事項
- 製品ごとに特定の値を持つレジスター
- 製品ごとに特定の値の設定が必要なレジスター

製品固有の制限事項を守ってご使用ください。

周辺機能間の信号接続がない場合、該当する機能は使用しないでください。

特定の値の設定が必要なレジスターは必ず設定してください。

2. レジスターベースアドレス

下記に各周辺機能で使用するレジスターのベースアドレスを示します。

表 2.1 レジスターベースアドレス

周辺機能			Base address
クロック制御と動作モード	CG	-	0x40083000
割り込み制御 A	IA	-	0x4003E000
低速発振/電源制御/リセット	RLM	-	0x4003E400
割り込み制御 B	IB	-	0x40083200
割り込みモニター	IMN	-	0x40083300
ポート A	PORT A	-	0x40080000
ポート B	PORT B	-	0x40080100
ポート C	PORT C	-	0x40080200
ポート D	PORT D	-	0x40080300
ポート E	PORT E	-	0x40080400
ポート F	PORT F	-	0x40080500
ポート G	PORT G	-	0x40080600
ポート H	PORT H	-	0x40080700
ポート J	PORT J	-	0x40080800
駆動能力制御	DRV	-	0x40090000
トリガーセクター	TRGSEL	-	0x40040400
ADC 接続選択回路	ASEL	-	0x40078000
トリミング回路	TRM	-	0x40083100
周波数検知回路	OFD	-	0x40084000
電圧検出回路	LVD	-	0x4003EC00
デジタルノイズフィルタ回路	DNF	unit A	0x40040200
		unit B	0x40040300
DMA コントローラー	DMAC	unit A	0x40044000
非同期シリアル通信回路	UART	ch0	0x4006E000
		ch1	0x4006E400
		ch2	0x4006E800
		ch3	0x4006EC00
		ch4	0x4006F000
		ch5	0x4006F400

表 2.2 レジスターベースアドレスタイプ (2/2)

周辺機能			Base address
シリアルペリフェラルインターフェース	TSPI	ch0	0x4006A000
		ch1	0x4006A400
		ch2	0x4006A800
シリアルメモリーインターフェース	SMIF	ch0	0x4003C000
I ² C インターフェース バージョン A	EI2C	ch0	0x40071000
		ch1	0x40072000
8 ビットデジタルアナログコンバーター	DAC	ch0	0x4005C800
		ch1	0x4005C900
12 ビットアナログデジタルコンバーター	ADC	unit A	0x4005A000
		unit B	0x4005A400
コンパレーター	COMP	ch0	0x4005D100
		ch1	0x4005D104
		ch2	0x4005D108
		ch3	0x4005D10C
		ch4	0x4005D110
		ch5	0x4005D114
アドバンストプログラマブルモーター制御回路 2	A-PMD2	ch0	0x40068C00
アドバンストエンコーダー入力回路 2	A-ENC2	ch0	0x40068800
アドバンストベクトルエンジン 2	A-VE2	ch0	0x4008B000
32 ビットタイマーイベントカウンター	T32A	ch0	0x40061000
		ch1	0x40061400
		ch2	0x40061800
		ch3	0x40061C00
		ch4	0x40062000
クロック選択式ウォッチドッグタイマー	SIWDT	ch0	0x40040600
フラッシュメモリー	Flash	-	0x5DFF0000
セキュアアクセスメモリー	SAM	-	0x40043400
CRC 計算回路	CRC	-	0x40043100
RAM パリティ	RAMP	ch0	0x40043000

3. トリガーセクター (TRGSEL)

トリガーセクターは、周辺機能、ポートなどから入力された最大 8 本のトリガーから、1 つのトリガーを選択し周辺機能にトリガー信号を出力する回路です。

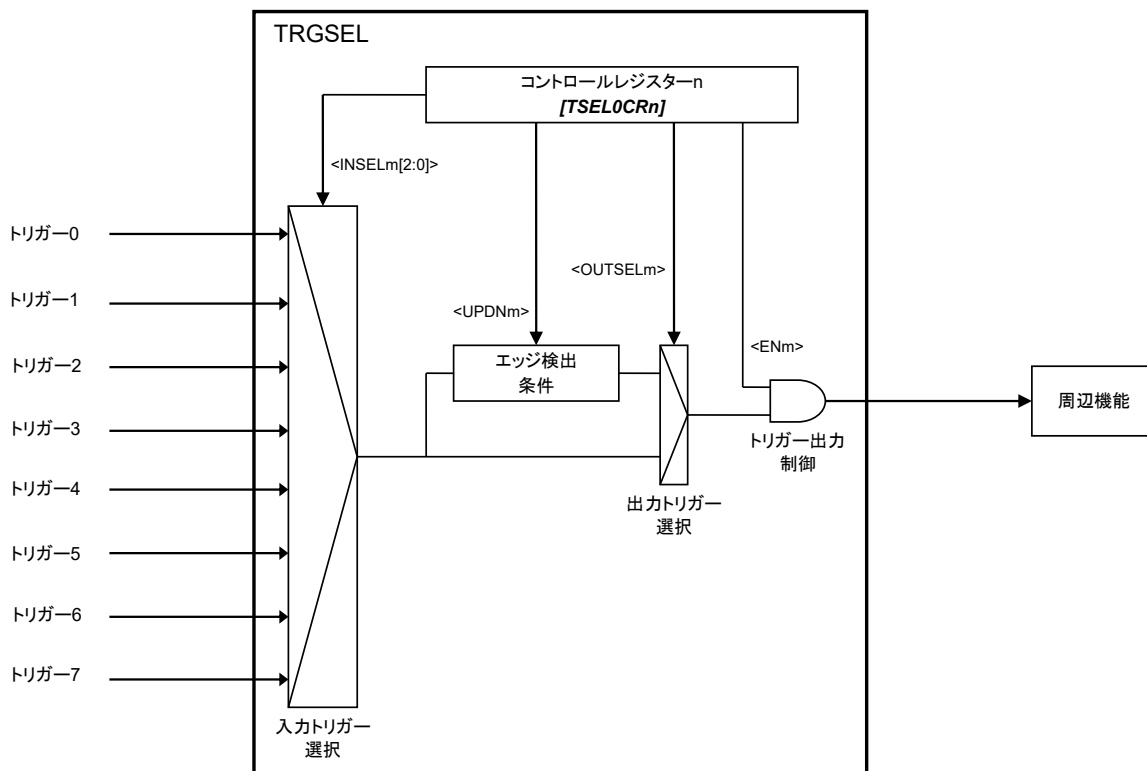


図 3.1 トリガーセクター接続

3.1. 使用方法と設定

TRGSEL を使用する場合は、fsys 供給停止レジスタA(*JCGFSYSENA*)、fsys 供給停止レジスタB(*JCGFSYSENB*)、fc 供給停止レジスタ(*JCGFCEN*)で該当するクロックイネーブルビットを"1"(クロック供給)に設定してください。

該当レジスタ、ビット位置は製品によって異なります。そのため、製品によってレジスタが存在しない場合があります。詳細はリファレンスマニュアルの「クロック制御と動作モード」を参照してください。

トリガーセクターの設定は以下の順序で行ってください。

(1) 入力トリガーの選択(*JTSEL0CRn*<INSELm>)

トリガーセクターの接続先に対し、入力トリガーの選択を行います。

入力トリガーの選択はコントロールレジスタの入力トリガー選択ビット

(*JTSEL0CRn*<INSELm>)で設定してください。(n: レジスタ番号、m: トリガー番号)

(2) エッジ検出条件の選択(*JTSEL0CRn*<UPDNm>)

エッジ検出が必要な入力トリガー信号に対して、立ち上がりエッジまたは立ち下がりエッジ検出の選択を行います。

エッジ検出条件の選択はコントロールレジスタのエッジ検出条件の選択ビット

(*JTSEL0CRn*<UPDNm>)で設定してください。

エッジ検出が必要なトリガー信号は以下となります。

– 外部トリガー入力 (TRGIN0、TRGIN1、TRGIN2)

(3) トリガー出力の選択(*JTSEL0CRn*<OUTSELm>)

出力するトリガー信号に対し、エッジ検出なし出力またはエッジ検出あり出力の選択を行います。

トリガー出力の選択はコントロールレジスタのトリガー出力の選択ビット

(*JTSEL0CRn*<OUTSELm>)で設定してください。

(4) 出力の許可(*JTSEL0CRn*<ENm>)

選択したトリガー信号の出力許可または禁止を選択します。

出力許可または禁止の選択はコントロールレジスタのトリガー出力制御の設定ビット

(*JTSEL0CRn*<ENm>)を設定してください。*JTSEL0CRn*<ENm>を"1"に設定するとトリガー出力が許可になります。

3.2. レジスター

3.2.1. レジスター一覧

制御レジスターとアドレスは以下のとおりです。

周辺機能		チャネル/ユニット	ベースアドレス
トリガーセクター	TRGSEL	ch0	0x40040400

レジスター名		アドレス(Base+)
コントロールレジスター0	[TSELxCR0]	0x0000
コントロールレジスター1	[TSELxCR1]	0x0004
コントロールレジスター2	[TSELxCR2]	0x0008
コントロールレジスター3	[TSELxCR3]	0x000C
コントロールレジスター4	[TSELxCR4]	0x0010
コントロールレジスター5	[TSELxCR5]	0x0014
コントロールレジスター6	[TSELxCR6]	0x0018
コントロールレジスター7	[TSELxCR7]	0x001C
コントロールレジスター8	[TSELxCR8]	0x0020
コントロールレジスター9	[TSELxCR9]	0x0024
コントロールレジスター10	[TSELxCR10]	0x0028

3.2.2. レジスター詳細

レジスターの詳細を示します。

1 個のレジスター(*[TSELxCRn]*)で 4 個のトリガーセクター(INSEL0~3)を制御できます。入力トリガーの割り当ては「3.3. トリガーセクター一覧」を参照してください。入力トリガーの割り当てがない設定は使用できません。

3.2.2.1. *[TSELxCRn]* (コントロールレジスターn) (n = 0~10)

Bit	Bit symbol	リセット後	Type	機能
31	-	0	R	リードすると"0"が読めます。
30:28	INSEL3[2:0]	000	R/W	入力トリガーの選択 000: トリガー30 001: トリガー31 010: トリガー32 011: トリガー33 100: トリガー34 101: トリガー35 110: トリガー36 111: トリガー37
27	-	0	R	リードすると"0"が読めます。
26	UPDN3	0	R/W	エッジ検出条件 0: 立ち上がりエッジを検出 1: 立ち下がりエッジを検出
25	OUTSEL3	0	R/W	出力トリガーの選択 0: エッジ検出なし 1: エッジ検出あり
24	EN3	0	R/W	トリガー出力制御 0: 禁止 1: 許可
23	-	0	R	リードすると"0"が読めます。
22:20	INSEL2[2:0]	000	R/W	入力トリガーの選択 000: トリガー20 001: トリガー21 010: トリガー22 011: トリガー23 100: トリガー24 101: トリガー25 110: トリガー26 111: トリガー27
19	-	0	R	リードすると"0"が読めます。
18	UPDN2	0	R/W	エッジ検出条件 0: 立ち上がりエッジを検出 1: 立ち下がりエッジを検出
17	OUTSEL2	0	R/W	出力トリガーの選択 0: エッジ検出なし 1: エッジ検出あり
16	EN2	0	R/W	トリガー出力制御 0: 禁止 1: 許可
15	-	0	R	リードすると"0"が読めます。

Bit	Bit symbol	リセット後	Type	機能
14:12	INSEL1[2:0]	000	R/W	入力トリガーの選択 000: トリガー10 001: トリガー11 010: トリガー12 011: トリガー13 100: トリガー14 101: トリガー15 110: トリガー16 111: トリガー17
11	-	0	R	リードすると"0"が読めます。
10	UPDN1	0	R/W	エッジ検出条件 0: 立ち上がりエッジを検出 1: 立ち下がりエッジを検出
9	OUTSEL1	0	R/W	出力トリガーの選択 0: エッジ検出なし 1: エッジ検出あり
8	EN1	0	R/W	トリガー出力制御 0: 禁止 1: 許可
7	-	0	R	リードすると"0"が読めます。
6:4	INSEL0[2:0]	000	R/W	入力トリガーの選択 000: トリガー00 001: トリガー01 010: トリガー02 011: トリガー03 100: トリガー04 101: トリガー05 110: トリガー06 111: トリガー07
3	-	0	R	リードすると"0"が読めます。
2	UPDN0	0	R/W	エッジ検出条件 0: 立ち上がりエッジを検出 1: 立ち下がりエッジを検出
1	OUTSEL0	0	R/W	出力トリガーの選択 0: エッジ検出なし 1: エッジ検出あり
0	EN0	0	R/W	トリガー出力制御 0: 禁止 1: 許可

3.3. トリガーセクター一覧

下記の表にコントロールレジスターと接続先および対応製品を示します。

表 3.1 製品別トリガーセクター対応一覧 (1/6)

レジスター	Bit symbol	接続先	トリガーソース		製品対応(O: 対応、-: 非対応)		
					M4L4	M4L2	M4L1
[TSEL0CR0]	INSEL0	DMA ch0	トリガー00	TSPI ch0 受信 DMA 要求	○	-	-
			トリガー01	EI2C ch0 受信 DMA リクエスト	○	○	○
			トリガー02	EI2C ch1 受信 DMA リクエスト	○	-	-
	INSEL1	DMA ch1	トリガー10	TSPI ch0 送信 DMA 要求	○	-	-
			トリガー11	EI2C ch0 送信 DMA リクエスト	○	○	○
			トリガー12	EI2C ch1 送信 DMA リクエスト	○	-	-
	INSEL2	DMA ch8	トリガー20	UART ch1 受信 DMA 要求	○	○	○
			トリガー21	EI2C ch0 受信 DMA リクエスト	○	○	○
			トリガー22	EI2C ch1 受信 DMA リクエスト	○	-	-
	INSEL3	DMA ch9	トリガー30	UART ch1 送信 DMA 要求	○	○	○
			トリガー31	EI2C ch0 送信 DMA リクエスト	○	○	○
			トリガー32	EI2C ch1 送信 DMA リクエスト	○	-	-
[TSEL0CR1]	INSEL0	DMA ch18	トリガー00	ADC unit A 汎用トリガーDMA 要求	○	○	○
			トリガー01	ADC unit A 単独変換 DMA 要求			
			トリガー02	ADC unit A 連続変換 DMA 要求			
	INSEL1	DMA ch19	トリガー10	ADC unit B 汎用トリガーDMA 要求	○	○	○
			トリガー11	ADC unit B 単独変換 DMA 要求			
			トリガー12	ADC unit B 連続変換 DMA 要求			
	INSEL2	DMA ch20	トリガー20	T32A ch0 DMA 要求レジスターA1 一致	○	○	○
			トリガー21	T32A ch0 DMA 要求レジスターC1 一致			
			トリガー22	T32A ch1 DMA 要求レジスターA1 一致			
			トリガー23	T32A ch1 DMA 要求レジスターC1 一致			
	INSEL3	DMA ch21	トリガー24	SMIF 割り込み	○	○	○
			トリガー30	T32A ch2 DMA 要求レジスターA1 一致			
			トリガー31	T32A ch2 DMA 要求レジスターC1 一致			
			トリガー32	T32A ch3 DMA 要求レジスターA1 一致			
			トリガー33	T32A ch3 DMA 要求レジスターC1 一致			
			トリガー34	A-PMD2 ch0 PWM 割り込み			

表 3.2 製品別トリガーセクター対応一覧 (2/6)

レジスター	Bit symbol	接続先	トリガーソース		製品対応(○: 対応、-: 非対応)		
					M4L4	M4L2	M4L1
[TSEL0CR2]	INSEL0	DMA ch22	トリガー00	T32A ch4 DMA 要求レジスターA1 一致	○	○	○
			トリガー01	T32A ch4 DMA 要求レジスターC1 一致			
			トリガー02	T32A ch0 DMA 要求レジスターB1 一致			
			トリガー03	T32A ch1 DMA 要求レジスターB1 一致			
			トリガー04	T32A ch2 DMA 要求レジスターB1 一致			
			トリガー05	T32A ch3 DMA 要求レジスターB1 一致			
			トリガー06	T32A ch4 DMA 要求レジスターB1 一致			
	INSEL1	DMA ch23	トリガー10	T32A ch0 DMA 要求キャプチャーA0	○	○	○
			トリガー11	T32A ch0 DMA 要求キャプチャーA1			
			トリガー12	T32A ch1 DMA 要求キャプチャーA0			
			トリガー13	T32A ch1 DMA 要求キャプチャーA1			
			トリガー14	T32A ch0 DMA 要求キャプチャーC0			
			トリガー15	T32A ch0 DMA 要求キャプチャーC1			
			トリガー16	T32A ch1 DMA 要求キャプチャーC0			
			トリガー17	T32A ch1 DMA 要求キャプチャーC1			
	INSEL2	DMA ch24	トリガー20	T32A ch2 DMA 要求キャプチャーA0	○	○	○
			トリガー21	T32A ch2 DMA 要求キャプチャーA1			
			トリガー22	T32A ch3 DMA 要求キャプチャーA0			
			トリガー23	T32A ch3 DMA 要求キャプチャーA1			
			トリガー24	T32A ch2 DMA 要求キャプチャーC0			
			トリガー25	T32A ch2 DMA 要求キャプチャーC1			
			トリガー26	T32A ch3 DMA 要求キャプチャーC0			
			トリガー27	T32A ch3 DMA 要求キャプチャーC1			
	INSEL3	DMA ch25	トリガー30	T32A ch4 DMA 要求キャプチャーA0	○	○	○
			トリガー31	T32A ch4 DMA 要求キャプチャーA1			
			トリガー32	T32A ch4 DMA 要求キャプチャーC0			
			トリガー33	T32A ch4 DMA 要求キャプチャーC1			
[TSEL0CR3]	INSEL0	DMA ch26	トリガー00	T32A ch0 DMA 要求キャプチャーB0	○	○	○
			トリガー01	T32A ch0 DMA 要求キャプチャーB1			
			トリガー02	T32A ch1 DMA 要求キャプチャーB0			
			トリガー03	T32A ch1 DMA 要求キャプチャーB1			
			トリガー04	T32A ch2 DMA 要求キャプチャーB0			
			トリガー05	T32A ch2 DMA 要求キャプチャーB1			
	INSEL1	DMA ch27	トリガー10	T32A ch3 DMA 要求キャプチャーB0	○	○	○
			トリガー11	T32A ch3 DMA 要求キャプチャーB1			
			トリガー12	T32A ch4 DMA 要求キャプチャーB0			
			トリガー13	T32A ch4 DMA 要求キャプチャーB1			
	INSEL2	DMA ch28	トリガー20	DMAC ch0 転送完了	○	-	-
			トリガー21	DMAC ch1 転送完了			
			トリガー22	DMAC ch8 転送完了			
			トリガー23	DMAC ch9 転送完了		○	○
			トリガー24	DMAC ch16 転送完了			
			トリガー25	DMAC ch17 転送完了			
			トリガー26	DMAC ch22 転送完了		○	○
	INSEL3	DMA ch29	トリガー30	DMAC ch2 転送完了	○	○	○
			トリガー31	DMAC ch3 転送完了			
			トリガー32	DMAC ch10 転送完了			
			トリガー33	DMAC ch11 転送完了			
			トリガー34	DMAC ch18 転送完了			
			トリガー35	DMAC ch19 転送完了			
			トリガー36	DMAC ch23 転送完了			
			トリガー37	PC0 端子(TRGIN0)		○	○

表 3.3 製品別トリガーセクター対応一覧 (3/6)

レジスター	Bit symbol	接続先	トリガースource		製品対応(○: 対応、-: 非対応)		
					M4L4	M4L2	M4L1
[TSEL0CR4]	INSEL0	DMA ch30	トリガー00	DMAC ch4 転送完了	○	○	○
			トリガー01	DMAC ch5 転送完了			
			トリガー02	DMAC ch12 転送完了			
			トリガー03	DMAC ch13 転送完了			
			トリガー04	DMAC ch20 転送完了			
			トリガー05	DMAC ch24 転送完了			
			トリガー06	DMAC ch26 転送完了			
			トリガー07	PA5 端子(TRGIN1)	○	○	○
	INSEL1	DMA ch31	トリガー10	DMAC ch6 転送完了	○	○	○
			トリガー11	DMAC ch7 転送完了	○	○	○
			トリガー12	DMAC ch14 転送完了	○	-	-
			トリガー13	DMAC ch15 転送完了	○	○	○
			トリガー14	DMAC ch21 転送完了			
			トリガー15	DMAC ch25 転送完了			
			トリガー16	DMAC ch27 転送完了			
			トリガー17	PG1 端子(TRGIN2)	○	○	-
	INSEL2	ADC unit A	トリガー20	PC0 端子(TRGIN0)	○	○	○
			トリガー21	PA5 端子(TRGIN1)	○	○	○
			トリガー22	PG1 端子(TRGIN2)	○	○	-
			トリガー23	T32A ch0 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー24	T32A ch0 タイマーレジスターB1 一致トリガー			
			トリガー25	T32A ch0 タイマーレジスターC1 一致トリガー			
			トリガー26	T32A ch3 タイマーレジスターA0 一致トリガー			
			トリガー27	T32A ch4 タイマーレジスターA0 一致トリガー			
	INSEL3	ADC unit B	トリガー30	PC0 端子(TRGIN0)	○	○	○
			トリガー31	PA5 端子(TRGIN1)	○	○	○
			トリガー32	PG1 端子(TRGIN2)	○	○	-
			トリガー33	T32A ch1 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー34	T32A ch1 タイマーレジスターB1 一致トリガー			
			トリガー35	T32A ch1 タイマーレジスターC1 一致トリガー			
			トリガー36	T32A ch3 タイマーレジスターA1 一致トリガー			
			トリガー37	T32A ch4 タイマーレジスターA1 一致トリガー			
[TSEL0CR5]	INSEL0	TSPI ch0	トリガー00	PC0 端子(TRGIN0)	○	○	○
			トリガー01	PA5 端子(TRGIN1)	○	○	○
			トリガー02	PG1 端子(TRGIN2)	○	○	-
			トリガー03	T32A ch3 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー04	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー05	T32A ch3 タイマーレジスターC1 一致トリガー			
	INSEL1	TSPI ch1	トリガー10	PC0 端子(TRGIN0)	○	○	○
			トリガー11	PA5 端子(TRGIN1)	○	○	○
			トリガー12	PG1 端子(TRGIN2)	○	○	-
			トリガー13	T32A ch3 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー14	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー15	T32A ch3 タイマーレジスターC1 一致トリガー			
	INSEL2	TSPI ch2	トリガー20	PC0 端子(TRGIN0)	○	○	○
			トリガー21	PA5 端子(TRGIN1)	○	○	○
			トリガー22	PG1 端子(TRGIN2)	○	○	-
			トリガー23	T32A ch3 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー24	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー25	T32A ch3 タイマーレジスターC1 一致トリガー			
	INSEL3	UART ch0	トリガー30	PC0 端子(TRGIN0)	○	○	○
			トリガー31	PA5 端子(TRGIN1)	○	○	○
			トリガー32	PG1 端子(TRGIN2)	○	○	-
			トリガー33	T32A ch3 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー34	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー35	T32A ch3 タイマーレジスターC1 一致トリガー			

表 3.4 製品別トリガーセレクト対応一覧 (4/6)

レジスター	Bit symbol	接続先	トリガースource		製品対応(○: 対応、-: 非対応)		
					M4L4	M4L2	M4L1
[TSEL0CR6]	INSEL0	UART ch1	トリガー00	PC0 端子(TRGIN0)	○	○	○
			トリガー01	PA5 端子(TRGIN1)	○	○	○
			トリガー02	PG1 端子(TRGIN2)	○	○	-
			トリガー03	T32A ch3 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー04	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー05	T32A ch3 タイマーレジスターC1 一致トリガー			
	INSEL1	UART ch2	トリガー10	PC0 端子(TRGIN0)	○	○	○
			トリガー11	PA5 端子(TRGIN1)	○	○	○
			トリガー12	PG1 端子(TRGIN2)	○	○	-
			トリガー13	T32A ch3 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー14	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー15	T32A ch3 タイマーレジスターC1 一致トリガー			
	INSEL2	UART ch3	トリガー20	PC0 端子(TRGIN0)	○	○	○
			トリガー21	PA5 端子(TRGIN1)	○	○	○
			トリガー22	PG1 端子(TRGIN2)	○	○	-
			トリガー23	T32A ch3 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー24	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー25	T32A ch3 タイマーレジスターC1 一致トリガー			
	INSEL3	UART ch4	トリガー30	PC0 端子(TRGIN0)	○	○	○
			トリガー31	PA5 端子(TRGIN1)	○	○	○
			トリガー32	PG1 端子(TRGIN2)	○	○	-
			トリガー33	T32A ch3 タイマーレジスターA1 一致トリガー	○	-	-
			トリガー34	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー35	T32A ch3 タイマーレジスターC1 一致トリガー			
[TSEL0CR7]	INSEL0	UART ch5	トリガー00	PC0 端子(TRGIN0)	○	○	○
			トリガー01	PA5 端子(TRGIN1)	○	○	○
			トリガー02	PG1 端子(TRGIN2)	○	○	-
			トリガー03	T32A ch3 タイマーレジスターA1 一致トリガー	○	○	-
			トリガー04	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー05	T32A ch3 タイマーレジスターC1 一致トリガー			
	INSEL1	TRGSEL [TSEL0CR8] <INSEL2>入力 [TSEL0CR9] <INSEL2>入力 [TSEL0CR10] <INSEL0>入力 <INSEL2>入力	トリガー10	PC0 端子(TRGIN0)	○	○	○
			トリガー11	PA5 端子(TRGIN1)	○	○	○
			トリガー12	PG1 端子(TRGIN2)	○	○	-
			トリガー13	UART ch4 送信完了トリガー	○	-	-
			トリガー14	UART ch4 受信完了トリガー			
			トリガー15	TSPI ch1 送信完了トリガー	○	○	○
			トリガー16	TSPI ch1 受信完了トリガー			
			トリガー17	EI2C ch0 ステータス割り込み			
	INSEL2	TRGSEL [TSEL0CR8] <INSEL2>入力 [TSEL0CR9] <INSEL0>入力 [TSEL0CR10] <INSEL0>入力 <INSEL2>入力	トリガー20	PC0 端子(TRGIN0)	○	○	○
			トリガー21	PA5 端子(TRGIN1)	○	○	○
			トリガー22	PG1 端子(TRGIN2)	○	○	-
			トリガー23	UART ch1 送信完了トリガー	○	○	○
			トリガー24	UART ch1 受信完了トリガー			
			トリガー25	TSPI ch0 送信完了トリガー	○	-	-
			トリガー26	TSPI ch0 受信完了トリガー			
			トリガー27	EI2C ch1 ステータス割り込み			
	INSEL3	TRGSEL [TSEL0CR8] <INSEL2>入力 [TSEL0CR9] <INSEL0>入力 <INSEL2>入力 [TSEL0CR10] <INSEL2>入力	トリガー30	PC0 端子(TRGIN0)	○	○	○
			トリガー31	PA5 端子(TRGIN1)	○	○	○
			トリガー32	PG1 端子(TRGIN2)	○	○	-
			トリガー33	UART ch2 送信完了トリガー	○	○	○
			トリガー34	UART ch2 受信完了トリガー			
			トリガー35	TSPI ch2 送信完了トリガー			
			トリガー36	TSPI ch2 受信完了トリガー			
			トリガー37	A-ENC2 ch0 分周パルス			

表 3.5 製品別トリガーセクター対応一覧 (5/6)

レジスター	Bit symbol	接続先	トリガーソース		製品対応(○: 対応、-: 非対応)		
					M4L4	M4L2	M4L1
[TSEL0CR8]	INSEL0	TRGSEL [TSEL0CR8] <INSEL2>入力 [TSEL0CR9] <INSEL0>入力 <INSEL2>入力 [TSEL0CR10] <INSEL0>入力	トリガー00	PC0 端子(TRGIN0)	○	○	○
			トリガー01	UART ch3 送信完了トリガー			
			トリガー02	UART ch3 受信完了トリガー			
			トリガー03	ADC unit A 汎用トリガー割り込み			
			トリガー04	ADC unit A 単独変換割り込み	○	○	○
			トリガー05	ADC unit A 連続変換割り込み			
			トリガー06	ADC unit A 監視機能 0 割り込み			
			トリガー07	ADC unit A 監視機能 1 割り込み			
	INSEL1	TRGSEL [TSEL0CR9] <INSEL0>入力 <INSEL2>入力 [TSEL0CR10] <INSEL0>入力 <INSEL2>入力	トリガー10	UART ch0 送信完了トリガー	○	○	○
			トリガー11	UART ch0 受信完了トリガー			
			トリガー12	UART ch5 送信完了トリガー	○	○	-
			トリガー13	UART ch5 受信完了トリガー			
			トリガー14	ADC unit B 汎用トリガー割り込み			
			トリガー15	ADC unit B 単独変換割り込み	○	○	○
			トリガー16	ADC unit B 連続変換割り込み			
			トリガー17	ADC unit B 監視機能 0 割り込み			
	INSEL2	T32A ch0 タイマーA	トリガー20	T32A ch0 タイマーレジスターB0 一致トリガー			
			トリガー21	T32A ch0 タイマーレジスターB1 一致トリガー			
			トリガー22	T32A ch0 タイマーB オーバーフロートリガー			
			トリガー23	T32A ch0 タイマーB アンダーフロートリガー	○	○	○
			トリガー24	[TSEL0CR7]<INSEL1>出力			
			トリガー25	[TSEL0CR7]<INSEL2>出力			
			トリガー26	[TSEL0CR7]<INSEL3>出力			
			トリガー27	[TSEL0CR8]<INSEL0>出力			
	INSEL3	T32A ch0 タイマーB	トリガー30	T32A ch0 タイマーレジスターA0 一致トリガー			
			トリガー31	T32A ch0 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー32	T32A ch0 タイマーA オーバーフロートリガー			
			トリガー33	T32A ch0 タイマーA アンダーフロートリガー			
			トリガー00	T32A ch1 タイマーレジスターB0 一致トリガー			
			トリガー01	T32A ch1 タイマーレジスターB1 一致トリガー			
[TSEL0CR9]	INSEL0	T32A ch1 タイマーA	トリガー02	T32A ch1 タイマーB オーバーフロートリガー			
			トリガー03	T32A ch1 タイマーB アンダーフロートリガー	○	○	○
			トリガー04	[TSEL0CR7]<INSEL2>出力			
			トリガー05	[TSEL0CR7]<INSEL3>出力			
			トリガー06	[TSEL0CR8] INSEL0>出力			
			トリガー07	[TSEL0CR8]<INSEL1>出力			
	INSEL1	T32A ch1 タイマーB	トリガー10	T32A ch1 タイマーレジスターA0 一致トリガー			
			トリガー11	T32A ch1 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー12	T32A ch1 タイマーA オーバーフロートリガー			
			トリガー13	T32A ch1 タイマーA アンダーフロートリガー			
	INSEL2	T32A ch2 タイマーA	トリガー20	T32A ch2 タイマーレジスターB0 一致トリガー			
			トリガー21	T32A ch2 タイマーレジスターB1 一致トリガー			
			トリガー22	T32A ch2 タイマーB オーバーフロートリガー			
			トリガー23	T32A ch2 タイマーB アンダーフロートリガー	○	○	○
			トリガー24	[TSEL0CR7]<INSEL3>出力			
			トリガー25	[TSEL0CR8]<INSEL0>出力			
			トリガー26	[TSEL0CR8]<INSEL1>出力			
			トリガー27	[TSEL0CR7]<INSEL1>出力			
	INSEL3	T32A ch2 タイマーB	トリガー30	T32A ch2 タイマーレジスターA0 一致トリガー			
			トリガー31	T32A ch2 タイマーレジスターA1 一致トリガー	○	○	○
			トリガー32	T32A ch2 タイマーA オーバーフロートリガー			
			トリガー33	T32A ch2 タイマーA アンダーフロートリガー			

表 3.6 製品別トリガーセレクト対応一覧 (6/6)

レジスター	Bit symbol	接続先	トリガースource		製品対応(○: 対応、-: 非対応)		
					M4L4	M4L2	M4L1
[TSEL0CR10]	INSEL0	T32A ch3 タイマーA	トリガー00	T32A ch3 タイマーレジスターB0 一致トリガー	○	○	○
			トリガー01	T32A ch3 タイマーレジスターB1 一致トリガー			
			トリガー02	T32A ch3 タイマーB オーバーフロートリガー			
			トリガー03	T32A ch3 タイマーB アンダーフロートリガー			
			トリガー04	[TSEL0CR8]<INSEL0>出力			
			トリガー05	[TSEL0CR8]<INSEL1>出力			
			トリガー06	[TSEL0CR7]<INSEL1>出力			
			トリガー07	[TSEL0CR7]<INSEL2>出力			
	INSEL1	T32A ch3 タイマーB	トリガー10	T32A ch3 タイマーレジスターA0 一致トリガー	○	○	○
			トリガー11	T32A ch3 タイマーレジスターA1 一致トリガー			
			トリガー12	T32A ch3 タイマーA オーバーフロートリガー			
			トリガー13	T32A ch3 タイマーA アンダーフロートリガー			
	INSEL2	T32A ch4 タイマーA	トリガー20	T32A ch4 タイマーレジスターB0 一致トリガー	○	○	○
			トリガー21	T32A ch4 タイマーレジスターB1 一致トリガー			
			トリガー22	T32A ch4 タイマーB オーバーフロートリガー			
			トリガー23	T32A ch4 タイマーB アンダーフロートリガー			
			トリガー24	[TSEL0CR8]<INSEL1>出力			
			トリガー25	[TSEL0CR7]<INSEL1>出力			
			トリガー26	[TSEL0CR7]<INSEL2>出力			
			トリガー27	[TSEL0CR7]<INSEL3>出力			
	INSEL3	T32A ch4 タイマーB	トリガー30	T32A ch4 タイマーレジスターA0 一致トリガー	○	○	○
			トリガー31	T32A ch4 タイマーレジスターA1 一致トリガー			
			トリガー32	T32A ch4 タイマーA オーバーフロートリガー			
			トリガー33	T32A ch4 タイマーA アンダーフロートリガー			

4. DMA コントローラー (DMAC)

4.1. DMA 要求一覧

下記表に DMA 要求一覧を示します。

表のトリガーセレクト欄にレジスター名のあるチャンネルは、トリガーセレクトで使用する要求を選択してください。

EI2C の DMA リクエストはそれぞれ 2 つのチャンネルに接続していますが、どちらか 1 つのチャンネルを選択して使用してください。

表内の "-" は該当する機能がありません。

表 4.1 DMA 要求一覧(1/4)

チャンネル	シングル転送		トリガーセレクト	バースト転送	
		信号名			信号名
0	TSPI ch0 受信 DMA 要求	TSPI0RX_DMA	[TSEL0CR0] <INSEL0>	TSPI ch0 受信 DMA 要求	TSPI0RX_DMA
				EI2C ch0 受信 DMA リクエスト	I2C0ARXDMAREQ
				EI2C ch1 受信 DMA リクエスト	I2C1ARXDMAREQ
1	TSPI ch0 送信 DMA 要求	TSPI0TX_DMA	[TSEL0CR0] <INSEL1>	TSPI ch0 送信 DMA 要求	TSPI0TX_DMA
				EI2C ch0 送信 DMA リクエスト	I2C0ATXDMAREQ
				EI2C ch1 送信 DMA リクエスト	I2C1ATXDMAREQ
2	TSPI ch1 受信 DMA 要求	TSPI1RX_DMA	-	TSPI ch1 受信 DMA 要求	TSPI1RX_DMA
3	TSPI ch1 送信 DMA 要求	TSPI1TX_DMA	-	TSPI ch1 送信 DMA 要求	TSPI1TX_DMA
4	TSPI ch2 受信 DMA 要求	TSPI2RX_DMA	-	TSPI ch2 受信 DMA 要求	TSPI2RX_DMA
5	TSPI ch2 送信 DMA 要求	TSPI2TX_DMA	-	TSPI ch2 送信 DMA 要求	TSPI2TX_DMA
6	UART ch0 受信 DMA 要求	UART0RX_DMAREQ	-	UART ch0 受信 DMA 要求	UART0RX_DMAREQ
7	UART ch0 送信 DMA 要求	UART0TX_DMAREQ	-	UART ch0 送信 DMA 要求	UART0TX_DMAREQ
8	UART ch1 受信 DMA 要求	UART1RX_DMAREQ	[TSEL0CR0] <INSEL2>	UART ch1 受信 DMA 要求	UART1RX_DMAREQ
				EI2C ch0 受信 DMA リクエスト	I2C0ARXDMAREQ
				EI2C ch1 受信 DMA リクエスト	I2C1ARXDMAREQ
9	UART ch1 送信 DMA 要求	UART1TX_DMAREQ	[TSEL0CR0] <INSEL3>	UART ch1 送信 DMA 要求	UART1TX_DMAREQ
				EI2C ch0 送信 DMA リクエスト	I2C0ATXDMAREQ
				EI2C ch1 送信 DMA リクエスト	I2C1ATXDMAREQ
10	UART ch2 受信 DMA 要求	UART2RX_DMAREQ	-	UART ch2 受信 DMA 要求	UART2RX_DMAREQ
11	UART ch2 送信 DMA 要求	UART2TX_DMAREQ	-	UART ch2 送信 DMA 要求	UART2TX_DMAREQ
12	UART ch3 受信 DMA 要求	UART3RX_DMAREQ	-	UART ch3 受信 DMA 要求	UART3RX_DMAREQ
13	UART ch3 送信 DMA 要求	UART3TX_DMAREQ	-	UART ch3 送信 DMA 要求	UART3TX_DMAREQ
14	UART ch4 受信 DMA 要求	UART4RX_DMAREQ	-	UART ch4 受信 DMA 要求	UART4RX_DMAREQ
15	UART ch4 送信 DMA 要求	UART4TX_DMAREQ	-	UART ch4 送信 DMA 要求	UART4TX_DMAREQ
16	UART ch5 受信 DMA 要求	UART5RX_DMAREQ	-	UART ch5 受信 DMA 要求	UART5RX_DMAREQ
17	UART ch5 送信 DMA 要求	UART5TX_DMAREQ	-	UART ch5 送信 DMA 要求	UART5TX_DMAREQ

注) ch0、1、8、9 はトリガーセレクトで DMA 要求のトリガーソースを選択します。詳細な接続先については、「3 トリガーセレクト (TRGSEL)」を参照してください。

表 4.2 DMA要求一覧(2/4)

チャンネル	シングル転送		バースト転送		
		信号名	トリガー セレクター		信号名
18	-	-	[TSEL0CR1] <INSEL0>	ADC unit A 汎用トリガー	ADATRG_DMAREQ
				ADC unit A 単独変換	ADASGL_DMAREQ
				ADC unit A 連続変換	ADACNT_DMAREQ
19	-	-	[TSEL0CR1] <INSEL1>	ADC unit B 汎用トリガー	ADBTRG_DMAREQ
				ADC unit B 単独変換	ADBSGL_DMAREQ
				ADC unit B 連続変換	ADBCNT_DMAREQ
20	-	-	[TSEL0CR1] <INSEL2>	T32A ch0 DMA 要求レジスタ-A1 一致	T32A00DMAREQCMPA1
				T32A ch0 DMA 要求レジスタ-C1 一致	T32A00DMAREQCMPC1
				T32A ch1 DMA 要求レジスタ-A1 一致	T32A01DMAREQCMPA1
				T32A ch1 DMA 要求レジスタ-C1 一致	T32A01DMAREQCMPC1
				SMIF 割り込み	INTSMIO
21	-	-	[TSEL0CR1] <INSEL3>	T32A ch2 DMA 要求レジスタ-A1 一致	T32A02DMAREQCMPA1
				T32A ch2 DMA 要求レジスタ-C1 一致	T32A02DMAREQCMPC1
				T32A ch3 DMA 要求レジスタ-A1 一致	T32A03DMAREQCMPA1
				T32A ch3 DMA 要求レジスタ-C1 一致	T32A03DMAREQCMPC1
				A-PMD2 ch0 PWM 割り込み	INTPWM0
22	-	-	[TSEL0CR2] <INSEL0>	T32A ch4 DMA 要求レジスタ-A1 一致	T32A04DMAREQCMPA1
				T32A ch4 DMA 要求レジスタ-C1 一致	T32A04DMAREQCMPC1
				T32A ch0 DMA 要求レジスタ-B1 一致	T32A00DMAREQCMPB1
				T32A ch1 DMA 要求レジスタ-B1 一致	T32A01DMAREQCMPB1
				T32A ch2 DMA 要求レジスタ-B1 一致	T32A02DMAREQCMPB1
				T32A ch3 DMA 要求レジスタ-B1 一致	T32A03DMAREQCMPB1
				T32A ch4 DMA 要求レジスタ-B1 一致	T32A04DMAREQCMPB1
23	-	-	[TSEL0CR2] <INSEL1>	T32A ch0 DMA 要求キャプチャーA0	T32A00DMAREQCAPA0
				T32A ch0 DMA 要求キャプチャーA1	T32A00DMAREQCAPA1
				T32A ch1 DMA 要求キャプチャーA0	T32A01DMAREQCAPA0
				T32A ch1 DMA 要求キャプチャーA1	T32A01DMAREQCAPA1
				T32A ch0 DMA 要求キャプチャーC0	T32A00DMAREQCAPC0
				T32A ch0 DMA 要求キャプチャーC1	T32A00DMAREQCAPC1
				T32A ch1 DMA 要求キャプチャーC0	T32A01DMAREQCAPC0
				T32A ch1 DMA 要求キャプチャーC1	T32A01DMAREQCAPC1
24	-	-	[TSEL0CR2] <INSEL2>	T32A ch2 DMA 要求キャプチャーA0	T32A02DMAREQCAPA0
				T32A ch2 DMA 要求キャプチャーA1	T32A02DMAREQCAPA1
				T32A ch3 DMA 要求キャプチャーA0	T32A03DMAREQCAPA0
				T32A ch3 DMA 要求キャプチャーA1	T32A03DMAREQCAPA1
				T32A ch2 DMA 要求キャプチャーC0	T32A02DMAREQCAPC0
				T32A ch2 DMA 要求キャプチャーC1	T32A02DMAREQCAPC1
				T32A ch3 DMA 要求キャプチャーC0	T32A03DMAREQCAPC0
				T32A ch3 DMA 要求キャプチャーC1	T32A03DMAREQCAPC1

注) ch18~24 はトリガーセレクターで DMA 要求のトリガースースを選択します。詳細な接続先については、「3 トリガーセレクター (TRGSEL)」を参照してください。

表 4.3 DMA要求一覧(3/4)

チャンネル	シングル転送		トリガー セレクター	バースト転送	
		信号名			信号名
25	-	-	[TSEL0CR2] <INSEL3>	T32A ch4 DMA 要求キャプチャーA0	T32A04DMAREQCAPA0
				T32A ch4 DMA 要求キャプチャーA1	T32A04DMAREQCAPA1
				T32A ch4 DMA 要求キャプチャーC0	T32A04DMAREQCAPC0
				T32A ch4 DMA 要求キャプチャーC1	T32A04DMAREQCAPC1
26	-	-	[TSEL0CR3] <INSEL0>	T32A ch0 DMA 要求キャプチャーB0	T32A00DMAREQCAPB0
				T32A ch0 DMA 要求キャプチャーB1	T32A00DMAREQCAPB1
				T32A ch1 DMA 要求キャプチャーB0	T32A01DMAREQCAPB0
				T32A ch1 DMA 要求キャプチャーB1	T32A01DMAREQCAPB1
				T32A ch2 DMA 要求キャプチャーB0	T32A02DMAREQCAPB0
27	-	-	[TSEL0CR3] <INSEL1>	T32A ch2 DMA 要求キャプチャーB1	T32A02DMAREQCAPB1
				T32A ch3 DMA 要求キャプチャーB0	T32A03DMAREQCAPB0
				T32A ch3 DMA 要求キャプチャーB1	T32A03DMAREQCAPB1
				T32A ch4 DMA 要求キャプチャーB0	T32A04DMAREQCAPB0
28	-	-	[TSEL0CR3] <INSEL2>	T32A ch4 DMA 要求キャプチャーB1	T32A04DMAREQCAPB1
				DMAC ch0 転送完了	INTDMAATC0
				DMAC ch1 転送完了	INTDMAATC1
				DMAC ch8 転送完了	INTDMAATC8
				DMAC ch9 転送完了	INTDMAATC9
				DMAC ch16 転送完了	INTDMAATC16
				DMAC ch17 転送完了	INTDMAATC17
29	-	-	[TSEL0CR3] <INSEL3>	DMAC ch22 転送完了	INTDMAATC22
				DMAC ch2 転送完了	INTDMAATC2
				DMAC ch3 転送完了	INTDMAATC3
				DMAC ch10 転送完了	INTDMAATC10
				DMAC ch11 転送完了	INTDMAATC11
				DMAC ch18 転送完了	INTDMAATC18
				DMAC ch19 転送完了	INTDMAATC19
				DMAC ch23 転送完了	INTDMAATC23
				TRGIN0(PC0 端子)	TRGIN0

注) ch25～ch29 はトリガーセレクターで DMA 要求のトリガースソースを選択します。詳細な接続先については、「3 トリガーセレクター (TRGSEL)」を参照してください。

表 4.4 DMA要求一覧(4/4)

チャンネル	シングル転送		トリガー セレクター	バースト転送	
		信号名			信号名
30	-	-	[TSEL0CR4] <INSEL0>	DMAC ch4 転送完了	INTDMAATC4
				DMAC ch5 転送完了	INTDMAATC5
				DMAC ch12 転送完了	INTDMAATC12
				DMAC ch13 転送完了	INTDMAATC13
				DMAC ch20 転送完了	INTDMAATC20
				DMAC ch24 転送完了	INTDMAATC24
				DMAC ch26 転送完了	INTDMAATC26
				TRGIN1(PA5 端子)	TRGIN1
31	-	-	[TSEL0CR4] <INSEL1>	DMAC ch6 転送完了	INTDMAATC6
				DMAC ch7 転送完了	INTDMAATC7
				DMAC ch14 転送完了	INTDMAATC14
				DMAC ch15 転送完了	INTDMAATC15
				DMAC ch21 転送完了	INTDMAATC21
				DMAC ch25 転送完了	INTDMAATC25
				DMAC ch27 転送完了	INTDMAATC27
				TRGIN2(PG1 端子)	TRGIN2

注) ch30、31 はトリガーセレクターで DMA 要求のトリガースースを選択します。詳細な接続先については、「3 トリガーセレクター (TRGSEL)」を参照してください。

5. 通信機能

5.1. 非同期シリアル通信回路 (UART)

5.1.1. ハーフクロックモード対応

非同期シリアル通信回路のハーフクロックモードは、一端子モードのみ対応しています

5.1.2. 内部信号接続仕様

5.1.2.1. トリガー転送信号接続仕様

非同期シリアル通信回路には、トリガー信号による送信機能があります。

表のトリガーセクター欄にレジスター名のあるトリガー信号は、トリガーセクターで使用する要求を選択してください。

表 5.1 UARTトリガー転送信号接続仕様(1/2)

チャネル	信号名	トリガーセクター	トリガースource	
			入力トリガー信号	信号名
ch0	UART0TRGIN	[TSEL0CR5] <INSEL3>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1
ch1	UART1TRGIN	[TSEL0CR6] <INSEL0>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1
ch2	UART2TRGIN	[TSEL0CR6] <INSEL1>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1
ch3	UART3TRGIN	[TSEL0CR6] <INSEL2>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1

表 5.2 UARTトリガー転送信号接続仕様(2/2)

チャンネル	信号名	トリガー セレクト	トリガーソース	
			入力トリガー信号	信号名
ch4	UART4TRGIN	[TSEL0CR6] <INSEL3>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1
ch5	UART5TRGIN	[TSEL0CR7] <INSEL0>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1

5.1.2.2. T32A 接続

非同期シリアル通信回路は、その他、下記表のように内部で周辺機能と接続されている信号があります。

表 5.3 UART内部接続仕様: 出力

チャンネル	機能出力	信号名	トリガー セレクター	出力先	信号名
ch0	UART ch0 送信完了トリガー出力	UART0TXTRG	[TSEL0CR8] <INSEL1>	TRGSEL [TSEL0CR9]<INSEL0>入力 [TSEL0CR9]<INSEL2>入力 [TSEL0CR10]<INSEL0>入力 [TSEL0CR10]<INSEL2>入力	-
	UART ch0 受信完了トリガー出力	UART0RXTRG			
ch1	UART ch1 送信完了トリガー出力	UART1TXTRG	[TSEL0CR7] <INSEL2>	TRGSEL [TSEL0CR8]<INSEL2>入力 [TSEL0CR9]<INSEL0>入力 [TSEL0CR10]<INSEL0>入力 [TSEL0CR10]<INSEL2>入力	-
	UART ch1 受信完了トリガー出力	UART1RXTRG			
ch2	UART ch2 送信完了トリガー出力	UART2TXTRG	[TSEL0CR7] <INSEL3>	TRGSEL [TSEL0CR8]<INSEL2>入力 [TSEL0CR9]<INSEL0>入力 [TSEL0CR9]<INSEL2>入力 [TSEL0CR10]<INSEL2>入力	-
	UART ch2 受信完了トリガー出力	UART2RXTRG			
ch3	UART ch3 送信完了トリガー出力	UART3TXTRG	[TSEL0CR8] <INSEL0>	TRGSEL [TSEL0CR8]<INSEL2>入力 [TSEL0CR9]<INSEL0>入力 [TSEL0CR9]<INSEL2>入力 [TSEL0CR10]<INSEL0>入力	-
	UART ch3 受信完了トリガー出力	UART3RXTRG			
ch4	UART ch4 送信完了トリガー出力	UART4TXTRG	[TSEL0CR7] <INSEL1>	TRGSEL [TSEL0CR8]<INSEL2>入力 [TSEL0CR9]<INSEL2>入力 [TSEL0CR10]<INSEL0>入力 [TSEL0CR10]<INSEL2>入力	-
	UART ch4 受信完了トリガー出力	UART4RXTRG			
ch5	UART ch5 送信完了トリガー出力	UART5TXTRG	[TSEL0CR8] <INSEL1>	TRGSEL [TSEL0CR9]<INSEL0>入力 [TSEL0CR9]<INSEL2>入力 [TSEL0CR10]<INSEL0>入力 [TSEL0CR10]<INSEL2>入力	-
	UART ch5 受信完了トリガー出力	UART5RXTRG			

5.2. シリアルペリフェラルインターフェース (TSPI)

5.2.1. 転送モード対応

シリアルペリフェラルインターフェースは、SPI モードおよび SIO モードが使用できます。

5.2.2. [TSPIxCR2]<RXDLY>の設定値

TMPM4L グループ(1)製品は、TSPI 制御レジスタ2([TSPIxCR2]<RXDLY[2:0]>)の設定値は以下のとおりです。

表 5.4 [TSPIxCR2]<RXDLY[2:0]>の設定値

Bit	Bit symbol	リセット後	機能
18:16	<RXDLY[2:0]>	001	000: fsys ≤ 40MHz 001: fsys > 40MHz

5.2.3. 内部信号接続仕様

5.2.3.1. トリガー転送信号接続仕様

シリアルペリフェラルインターフェースには、トリガー信号による転送機能があります。

表のトリガーセクター欄にレジスタ名のあるトリガー入力、トリガーセクターで使用する要求を選択してください。

表 5.5 TSPIトリガー転送信号接続仕様

チャネル	信号名	トリガーセクター	トリガースource	
			入力トリガー信号	信号名
ch0	TSPI0TRG (入力)	[TSEL0CR5] <INSEL0>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1
ch1	TSPI1TRG (入力)	[TSEL0CR5] <INSEL1>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1
ch2	TSPI2TRG (入力)	[TSEL0CR5] <INSEL2>	PC0 端子(TRGIN0)	TRGIN0
			PA5 端子(TRGIN1)	TRGIN1
			PG1 端子(TRGIN2)	TRGIN2
			T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
			T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
			T32A ch3 タイマーレジスターC1 一致トリガー	T32A03TRGOUTCMPC1

5.2.3.2. T32A 接続

シリアルペリフェラルインターフェースは、下記表のように内部で周辺機能と接続されている信号があります。

表 5.6 TSPI内部接続仕様: 出力

チャンネル	機能出力	信号名	トリガー セレクター	出力先	信号名
ch0	TSPI ch0 送信完了信号	TSPI0TXEND	[TSEL0CR7] <INSEL2>	TRGSEL [TSEL0CR8]<INSEL2>入力 [TSEL0CR9]<INSEL0>入力 [TSEL0CR10]<INSEL0>入力 [TSEL0CR10]<INSEL2>入力	-
	TSPI ch0 受信完了信号	TSPI0RXEND			
ch1	TSPI ch1 送信完了信号	TSPI1TXEND	[TSEL0CR7] <INSEL1>	TRGSEL [TSEL0CR8]<INSEL2>入力 [TSEL0CR9]<INSEL2>入力 [TSEL0CR10]<INSEL0>入力 [TSEL0CR10]<INSEL2>入力	-
	TSPI ch1 受信完了信号	TSPI1RXEND			
ch2	TSPI ch2 送信完了信号	TSPI2TXEND	[TSEL0CR7] <INSEL3>	TRGSEL [TSEL0CR8]<INSEL2>入力 [TSEL0CR9]<INSEL0>入力 [TSEL0CR9]<INSEL2>入力 [TSEL0CR10]<INSEL2>入力	-
	TSPI ch2 受信完了信号	TSPI2RXEND			

5.3. シリアルメモリーインターフェース(SMIF)

5.3.1. プライマリー/セカンダリーバッファの容量

TMPM4L グループ(1)製品のプライマリー/セカンダリーバッファの容量を以下の表に示します。

表 5.7 SMIF バッファ容量

チャンネル	プライマリーバッファ	セカンダリーバッファ
ch0	32 バイト	256 バイト

6. タイマー機能

6.1. 32 ビットタイマーイベントカウンタ (T32A)

6.1.1. 内部信号接続仕様

6.1.1.1. キャプチャトリガー信号接続仕様

32ビットタイマーイベントカウンタは、以下の表に示すキャプチャトリガー信号が接続されます。
下記表のトリガーセレクト欄にレジスタ名のある入力トリガー信号は、トリガーセレクトで使用する入力トリガーを選択してください。

表 6.1 T32Aキャプチャトリガー信号接続仕様(1/3)

チャンネル	タイマー	キャプチャトリガー 入力信号名	トリガーソース		
			トリガー セクター	入力トリガー信号	信号名
ch0	タイマーA	T32A00TRGINAPHCK (他タイマー出力)	-	T32A ch0 タイマーB 出力	T32A00OUTB
		T32A00TRGINAPCK (内部トリガー入力)	[TSEL0CR8] <INSEL2>	T32A ch0 タイマーレジスターB0 一致トリガー	T32A00TRGOUTCMPB0
				T32A ch0 タイマーレジスターB1 一致トリガー	T32A00TRGOUTCMPB1
				T32A ch0 タイマーB オーバーフロートリガー	T32A00TRGOUTOFB
				T32A ch0 タイマーB アンダーフロートリガー	T32A00TRGOUTUFB
				[TSEL0CR7]<INSEL1>出力	-
				[TSEL0CR7]<INSEL2>出力	-
				[TSEL0CR7]<INSEL3>出力	-
				[TSEL0CR8]<INSEL0>出力	-
	タイマーB	T32A00TRGINBPHCK (他タイマー出力)	-	T32A ch0 タイマーA 出力	T32A00OUTA
		T32A00TRGINBPCK (他タイマー入力)	[TSEL0CR8] <INSEL3>	T32A ch0 タイマーレジスターA0 一致トリガー	T32A00TRGOUTCMPA0
				T32A ch0 タイマーレジスターA1 一致トリガー	T32A00TRGOUTCMPA1
				T32A ch0 タイマーA オーバーフロートリガー	T32A00TRGOUTOFA
				T32A ch0 タイマーA アンダーフロートリガー	T32A00TRGOUTUFA
	タイマーC	T32A00TRGINCPHCK (他タイマー出力)	-	-	-
		T32A00TRGINCPCK (内部トリガー入力)	-	-	-
ch1	タイマーA	T32A01TRGINAPHCK (他タイマー出力)	-	T32A ch1 タイマーB 出力	T32A01OUTB
		T32A01TRGINAPCK (内部トリガー入力)	[TSEL0CR9] <INSEL0>	T32A ch1 タイマーレジスターB0 一致トリガー	T32A01TRGOUTCMPB0
				T32A ch1 タイマーレジスターB1 一致トリガー	T32A01TRGOUTCMPB1
				T32A ch1 タイマーB オーバーフロートリガー	T32A01TRGOUTOFB
				T32A ch1 タイマーB アンダーフロートリガー	T32A01TRGOUTUFB
				[TSEL0CR7]<INSEL2>出力	-
				[TSEL0CR7]<INSEL3>出力	-
				[TSEL0CR8]<INSEL0>出力	-
				[TSEL0CR8]<INSEL1>出力	-
	タイマーB	T32A01TRGINBPHCK (他タイマー出力)	-	T32A ch1 タイマーA 出力	T32A01OUTA
		T32A01TRGINBPCK (内部トリガー入力)	[TSEL0CR9] <INSEL1>	T32A ch1 タイマーレジスターA0 一致トリガー	T32A01TRGOUTCMPA0
				T32A ch1 タイマーレジスターA1 一致トリガー	T32A01TRGOUTCMPA1
				T32A ch1 タイマーA オーバーフロートリガー	T32A01TRGOUTOFA
				T32A ch1 タイマーA アンダーフロートリガー	T32A01TRGOUTUFA
	タイマーC	T32A01TRGINCPHCK (他タイマー出力)	-	-	-
		T32A00TRGINCPCK (内部トリガー入力)	-	-	-

表 6.2 T32A キャプチャトリガー信号接続仕様(2/3)

チャンネル	タイマー	キャプチャトリガー 入力信号名	トリガーソース		
			トリガー セクター	入力トリガー信号	信号名
ch2	タイマーA	T32A02TRGINAPHCK (他タイマー出力)	-	T32A ch2 タイマーB 出力	T32A02OUTB
		T32A02TRGINAPCK (内部トリガー入力)	[TSEL0CR9] <INSEL2>	T32A ch2 タイマーレジスターB0 一致トリガー	T32A02TRGOUTCMPB0
				T32A ch2 タイマーレジスターB1 一致トリガー	T32A02TRGOUTCMPB1
				T32A ch2 タイマーB オーバーフロートリガー	T32A02TRGOUTOFB
				T32A ch2 タイマーB アンダーフロートリガー	T32A02TRGOUTUFB
				[TSEL0CR7]<INSEL3>出力	-
				[TSEL0CR8]<INSEL0>出力	-
				[TSEL0CR8]<INSEL1>出力	-
				[TSEL0CR7]<INSEL1>出力	-
	タイマーB	T32A02TRGINBPHCK (他タイマー出力)	-	T32A ch2 タイマーA 出力	T32A02OUTA
		T32A02TRGINBPCK (内部トリガー入力)	[TSEL0CR9] <INSEL3>	T32A ch2 タイマーレジスターA0 一致トリガー	T32A02TRGOUTCMPA0
				T32A ch2 タイマーレジスターA1 一致トリガー	T32A02TRGOUTCMPA1
				T32A ch2 タイマーA オーバーフロートリガー	T32A02TRGOUTOFA
				T32A ch2 タイマーA アンダーフロートリガー	T32A02TRGOUTUFA
	タイマーC	T32A02TRGINCPHCK (他タイマー出力)	-	-	-
		T32A02TRGINCPCK (内部トリガー入力)	-	-	-
ch3	タイマーA	T32A03TRGINAPHCK (他タイマー出力)	-	T32A ch3 タイマーB 出力	T32A03OUTB
		T32A03TRGINAPCK (内部トリガー入力)	[TSEL0CR10] <INSEL0>	T32A ch3 タイマーレジスターB0 一致トリガー	T32A03TRGOUTCMPB0
				T32A ch3 タイマーレジスターB1 一致トリガー	T32A03TRGOUTCMPB1
				T32A ch3 タイマーB オーバーフロートリガー	T32A03TRGOUTOFB
				T32A ch3 タイマーB アンダーフロートリガー	T32A03TRGOUTUFB
				[TSEL0CR8]<INSEL0>出力	-
				[TSEL0CR8]<INSEL1>出力	-
				[TSEL0CR7]<INSEL1>出力	-
				[TSEL0CR7]<INSEL2>出力	-
	タイマーB	T32A03TRGINBPHCK (他タイマー出力)	-	T32A ch3 タイマーA 出力	T32A03OUTA
		T32A03TRGINBPCK (内部トリガー入力)	[TSEL0CR10] <INSEL1>	T32A ch3 タイマーレジスターA0 一致トリガー	T32A03TRGOUTCMPA0
				T32A ch3 タイマーレジスターA1 一致トリガー	T32A03TRGOUTCMPA1
				T32A ch3 タイマーA オーバーフロートリガー	T32A03TRGOUTOFA
				T32A ch3 タイマーA アンダーフロートリガー	T32A03TRGOUTUFA
	タイマーC	T32A03TRGINCPHCK (他タイマー出力)	-	-	-
		T32A03TRGINCPCK (内部トリガー入力)	-	-	-

表 6.3 T32A キャプチャトリガー信号接続仕様(3/3)

チャンネル		キャプチャトリガー 入力信号名	トリガーソース		
タイマー	トリガー セレクト		入力トリガー信号	信号名	
ch4	タイマーA	T32A04TRGINAPHCK (他タイマー出力)	-	T32A ch4 タイマーB 出力	T32A04OUTB
		T32A04TRGINAPCK (内部トリガー入力)	[TSEL0CR10] <INSEL2>	T32A ch4 タイマーレジスターB0 一致トリガー	T32A04TRGOUTCMPB0
				T32A ch4 タイマーレジスターB1 一致トリガー	T32A04TRGOUTCMPB1
				T32A ch4 タイマーB オーバーフロートリガー	T32A04TRGOUTOFB
				T32A ch4 タイマーB アンダーフロートリガー	T32A04TRGOUTUFB
				[TSEL0CR8]<INSEL1>出力	-
				[TSEL0CR7]<INSEL1>出力	-
				[TSEL0CR7]<INSEL2>出力	-
		[TSEL0CR7]<INSEL3>出力	-		
	タイマーB	T32A04TRGINBPHCK (他タイマー出力)	-	T32A ch4 タイマーA 出力	T32A04OUTA
		T32A04TRGINBPCK (内部トリガー入力)	[TSEL0CR10] <INSEL3>	T32A ch4 タイマーレジスターA0 一致トリガー	T32A04TRGOUTCMPA0
				T32A ch4 タイマーレジスターA1 一致トリガー	T32A04TRGOUTCMPA1
				T32A ch4 タイマーA オーバーフロートリガー	T32A04TRGOUTOFA
				T32A ch4 タイマーA アンダーフロートリガー	T32A04TRGOUTUFA
	タイマーC	T32A04TRGINCPHCK (他タイマー出力)	-	-	-
		T32A04TRGINCPCK (内部トリガー入力)	-	-	-

6.1.1.2. 同期制御接続仕様

32ビットタイマーイベントカウンタは、以下の表に示すように同じチャンネル内でタイマーが同期接続されています。

表 6.4 T32A同期制御接続仕様

チャンネル	タイマー	出力		タイマー	入力	
		機能	信号名		機能	信号名
ch0	タイマーA	同期スタート出力 A	T32A00SYNCSTARTOUTA	タイマーB	同期スタート B	T32A00SYNCSTARTB
		同期ストップ出力 A	T32A00SYNCSTOPOUTA		同期停止 B	T32A00SYNCSTOPB
		同期リロード出力 A	T32A00SYNCRELOADOUTA		同期リロード B	T32A00SYNCRELOADB
ch1	タイマーA	同期スタート出力 A	T32A01SYNCSTARTOUTA	タイマーB	同期スタート B	T32A01SYNCSTARTB
		同期ストップ出力 A	T32A01SYNCSTOPOUTA		同期停止 B	T32A01SYNCSTOPB
		同期リロード出力 A	T32A01SYNCRELOADOUTA		同期リロード B	T32A01SYNCRELOADB
ch2	タイマーA	同期スタート出力 A	T32A02SYNCSTARTOUTA	タイマーB	同期スタート B	T32A02SYNCSTARTB
		同期ストップ出力 A	T32A02SYNCSTOPOUTA		同期停止 B	T32A02SYNCSTOPB
		同期リロード出力 A	T32A02SYNCRELOADOUTA		同期リロード B	T32A02SYNCRELOADB
ch3	タイマーA	同期スタート出力 A	T32A03SYNCSTARTOUTA	タイマーB	同期スタート B	T32A03SYNCSTARTB
		同期ストップ出力 A	T32A03SYNCSTOPOUTA		同期停止 B	T32A03SYNCSTOPB
		同期リロード出力 A	T32A03SYNCRELOADOUTA		同期リロード B	T32A03SYNCRELOADB
ch4	タイマーA	同期スタート出力 A	T32A04SYNCSTARTOUTA	タイマーB	同期スタート B	T32A04SYNCSTARTB
		同期ストップ出力 A	T32A04SYNCSTOPOUTA		同期停止 B	T32A04SYNCSTOPB
		同期リロード出力 A	T32A04SYNCRELOADOUTA		同期リロード B	T32A04SYNCRELOADB

6.1.2. パルスカウント対応

32ビットタイマーイベントカウンタは、1相パルスカウンタのみとなります。

7. モーター制御機能

7.1. モーター制御機能接続

モーター制御機能は図 7.1 に示すように接続されおり連携してモーターを制御します。

各機能の詳細はリファレンスマニュアルを参照してください。

ASEL は 2 つの ADC の出力を選択する機能です。詳細は「8.2 ADC 接続選択回路(ASEL)」を参照してください。

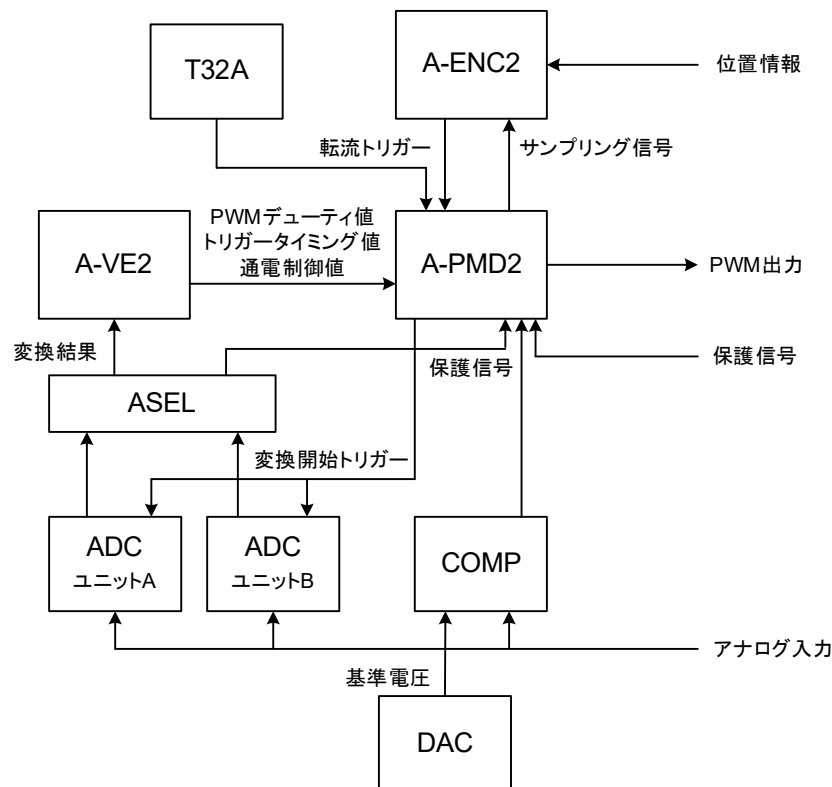


図 7.1 モーター制御機能の接続(概略)

7.2. アドバンストベクトルエンジン 2 (A-VE2)

7.2.1. 内部信号接続仕様

表 7.1、表 7.2 に内部接続仕様を示します。

表 7.1 A-VE2 内部接続仕様:入力

チャンネル	機能入力	信号名	入力元	信号名
ch0	ADC 変換終了割り込み A	INTADAPDA	ASEL	INTASELPDA
	ADC 変換終了割り込み B	INTADAPDB		INTASELPDB
	AD 変換結果 0 (電流 1 データ)	ADAREG0		ASELREG0
	AD 変換結果 1 (電流 2 データ)	ADAREG1		ASELREG1
	AD 変換結果 2 (電流 3 データ)	ADAREG2		ASELREG2
	AD 変換結果 3 (DC 電圧データ)	ADAREG3		ASELREG3
	相選択情報	UVWIS0		ASELUVWIS0
		UVWIS1		ASELUVWIS1
		UVWIS2		ASELUVWIS2
		UVWIS3		ASELUVWIS3
	PWM 割り込み	INTPWM0	A-PMD2 ch0	INTPWM0

表 7.2 A-VE2 内部接続仕様:出力

チャンネル	機能出力	信号名	出力先	信号名
ch0	U 相 PWM デューティ	VE0CMPU	A-PMD2 ch0	VE0CMPU
	V 相 PWM デューティ	VE0CMPV		VE0CMPV
	W 相 PWM デューティ	VE0CMPW		VE0CMPW
	トリガーコンペア 0	VE0TRGCMP0		VE0TRGCMP0
	トリガーコンペア 1	VE0TRGCMP1		VE0TRGCMP1
	同期トリガー出力選択	VE0TRGSEL		VE0TRGSEL
	通電制御/出力制御	VE0OUTCR		VE0OUTCR
	スケジュール終了割り込み	INTVCN0		INTVCN0
	タスク遷移信号	VE0DBG0		VE0TASKP

7.3. アドバンストプログラマブルモーター制御回路 2 (A-PMD2)

7.3.1. 内部信号接続仕様

表 7.3、表 7.4 に内部接続仕様を示します。

表 7.3 A-PMD2 内部接続仕様: 入力

チャンネル	機能入力	信号名	入力元	信号名
ch0	ADC 変換終了割り込み A	INTADAPDA	ASEL	INTASELPDA
	ADC 変換終了割り込み B	INTADAPDB		INTASELPDB
	ADC 変換終了割り込み C	INTADxPDC	-	-
	ADC 変換終了割り込み D	INTADxPDD		
	ADC 変換優先度割り込み	INTADxPFLG		
	ADC 監視機能 0 信号(OVV 検知)	ADACMP0L_N	ASEL	ASELCMP0L_N
	ADC 監視機能 1 信号(OVV 検知)	ADACMP1L_N		ASELCMP1L_N
	ADC 変換動作中状態信号	ADABUSY		ASELBUSY
	転流トリガー(汎用タイマー同期)	PMD0TMR	T32A ch2	T32A02TRGOUTCMPB0
	転流トリガー(MCMP 同期)	ENC0CTRGO	A-ENC2 ch0	ENC0CTRGO
	転流トリガー(位置検出同期)	INTENC00		INTENC00
	ENC 割り込み 0(デバッグ出力)	INTENC01		INTENC01
	ENC 割り込み 1(デバッグ出力)	INTENC01		INTENC01
	ENC デバッグ出力	ENC0DBG		ENC0DBG
	COMP EMG 保護同期入力	COMP0EMG	COMP ch0	COMP0EMG
		COMP1EMG	COMP ch1	COMP1EMG
		COMP2EMG	COMP ch2	COMP2EMG
		COMP3EMG	COMP ch3	COMP3EMG
		COMP4EMG	COMP ch4	COMP4EMG
		COMP5EMG	COMP ch5	COMP5EMG
	COMP OVV 保護同期入力	COMP0OVV	COMP ch0	COMP0OVV
		COMP1OVV	COMP ch1	COMP1OVV
		COMP2OVV	COMP ch2	COMP2OVV
		COMP3OVV	COMP ch3	COMP3OVV
		COMP4OVV	COMP ch4	COMP4OVV
		COMP5OVV	COMP ch5	COMP5OVV
	VE U 相 PWM デューティ	VE0CMPU	A-VE2	VE0CMPU
VE V 相 PWM デューティ	VE0CMPV	VE0CMPV		
VE W 相 PWM デューティ	VE0CMPW	VE0CMPW		
VE トリガーコンペア 0	VE0TRGCMP0	VE0TRGCMP0		
VE トリガーコンペア 1	VE0TRGCMP1	VE0TRGCMP1		
VE 同期トリガー出力選択	VE0TRGSEL	VE0TRGSEL		
VE 通電制御/出力制御	VE0OUTCR	VE0OUTCR		
VE タスク遷移信号	VE0TASKP	VE0DBGO		
VE 割り込み	INTVCN0	INTVCN0		
VE EMG 復帰	VExEMGRS	-		-

表 7.4 A-PMD2 内部接続仕様: 出力

チャンネル	機能出力	出力先		
		信号名	信号名	
ch0	ADC 同期トリガー出力 0	PMD0TRG0	ADC unit A	PMDTRG0
			ADC unit B	PMDTRG0
	ADC 同期トリガー出力 1	PMD0TRG1	ADC unit A	PMDTRG1
			ADC unit B	PMDTRG1
	ADC 同期トリガー出力 2	PMD0TRG2	ADC unit A	PMDTRG2
			ADC unit B	PMDTRG2
	ADC 同期トリガー出力 3	PMD0TRG3	ADC unit A	PMDTRG3
			ADC unit B	PMDTRG3
	ADC 同期トリガー出力 4	PMD0TRG4	ADC unit A	PMDTRG4
			ADC unit B	PMDTRG4
	ADC 同期トリガー出力 5	PMD0TRG5	ADC unit A	PMDTRG5
			ADC unit B	PMDTRG5
	ADC 同期トリガー出力 6	PMD0TRG6	ADC unit A	PMDTRG6
			ADC unit B	PMDTRG6
	ENC 用 PWM 信号	PMD0PWMON	A-ENC2 ch0	ENC0PWMON
	PWM 出力制御	PMD0MDOUT		ENC0MDOUT
	PWM 割り込み	INTPWM0	A-VE2 ch0	INTPWM0

7.4. アドバンストエンコーダー入力回路 2 (A-ENC2)

7.4.1. 内部信号接続仕様

表 7.5、表 7.6 に内部接続仕様を示します。表内の"-"は該当する機能がありません。

表 7.5 A-ENC2 内部接続仕様: 入力

チャンネル	機能入力	入力元		
		信号名	信号名	信号名
ch0	汎用タイマー出力信号	ENC0PSGI	T32A ch2 タイマー出力 A	T32A02OUTA
	サンプリング用 PWM 信号	ENC0PWMON	A-PMD2 ch0 PWM 信号	PMD0PWMON
	PWM 出力制御	PMD0MDOUT	A-PMD2 ch0 PWM 出力制御	PMD0MDOUT

表 7.6 A-ENC2 内部接続仕様: 出力

チャンネル	機能出力	出力先		トリガー セレクター	信号名
		信号名	信号名		
ch0	分周パルス信号	ENC0TIMPLS	TRGSEL [TSEL0CR8]<INSEL2>入力 [TSEL0CR9]<INSEL0>入力 [TSEL0CR9]<INSEL2>入力 [TSEL0CR10]<INSEL2>入力	[TSEL0CR7] <INSEL3>	-
	転流トリガー	ENC0CTRGO	A-PMD2 ch0 転流トリガー(電気角同期)	-	ENC0CTRGO
	エンコーダー入力割り込み 0	INTENC00	A-PMD2 ch0 転流トリガー(位置検出同期) ENC 割り込み 0(デバッグ出力)	-	INTENC00
	エンコーダー入力割り込み 1	INTENC01	A-PMD2 ch0 ENC 割り込み 1(デバッグ出力)	-	INTENC01
	デバッグ出力	ENC0DBG	A-PMD2 ch0 ENC デバッグ出力	-	ENC0DBG

8. アナログ機能

8.1. 12 ビットアナログデジタルコンバーター(ADC)

8.1.1. 対応レジスター

TMPM4L グループ(1)のユニット別の対応レジスターを下表に示します。

表 8.1 ADC ユニット別の対応レジスター

ユニット	汎用起動要因用 プログラムレジスター	変換結果格納レジスター
A	[ADATSET0]~[ADATSET23]	[ADAREG0]~[ADAREG23]
B	[ADBTSET0]~[ADBTSET23]	[ADBREG0]~[ADBREG23]

8.1.2. 機能端子とポート

機能端子は以下の表のポートに割り当てられています。
製品により機能端子がないチャンネルもあります。

表 8.2 ADC 機能端子とポート

ユニット	信号入力	機能端子/信号名	ポート	ポートの製品対応 (○:あり、なし)		
				M4L4	M4L2	M4L1
A/B	AINA00/AINB00	AINA00/AINB0	PE0	○	○	○
	AINA01/AINB01	AINA01/AINB01	PE1	○	○	○
	AINA02/AINB02	AINA02/AINB02	PE2	○	○	○
	AINA03/AINB03	AINA03/AINB03	PE3	○	○	○
	AINA04/AINB04	AINA04/AINB04	PE4	○	-	-
	AINA05/AINB05	AINA05/AINB05	PE5	○	-	-
	AINA06/AINB06	AINA06/AINB06	PE6	○	-	-
	AINA07/AINB07	AINA07/AINB07	PE7	○	-	-
	AINA08/AINB08	AINA08/AINB08	PF0	○	-	-
	AINA09/AINB09	AINA09/AINB09	PF1	○	○	○
	AINA10/AINB10	AINA10/AINB10	PF2	○	○	○
	AINA11/AINB11	AINA11/AINB11	PF3	○	○	○
	AINA12/AINB12	AINA12/AINB12	PF4	○	○	○
	AINA13/AINB13	AINA13/AINB13	PF5	○	○	-
	AINA14/AINB14	VREFH	-	○	○	○
	AINA15/AINB15	VREFL	-	○	○	○
	AINA16/AINB16	リファレンス電源(注 2)	-	○	○	○
	AINA17/AINB17	DAC0	-	○	○	○
	AINA18/AINB18	DAC1	-	○	○	○

注 1) ユニット A/B とも、AINA14/AINB14~AINA16/AINB16 は自己診断機能サポート用に内部接続されています。

注 2) リファレンス電源については「TMPM4L グループ(1)データシート」の電気的特性を参照してください。

8.1.3. モード設定レジスター2 の設定値

モード設定レジスター2($[ADxMOD2]$)の設定値については、以下の表の値を必ず設定してください。

表 8.3 ADCモード設定レジスター2の設定値

レジスター名	値
$[ADxMOD2]<MOD2[31:0]>$	0x00000000

8.1.4. トリミング設定レジスターの設定値

トリミング設定レジスター($[ADxTRM]$)の設定値については、以下の表の値を必ず設定してください。

表 8.4 トリミング設定レジスターの設定値

レジスター名	値
$[ADxTRM]<TRM[31:0]>$	0x00000000

8.1.5. 内部信号接続仕様

表 8.5、表 8.6 に内部接続仕様を示します。トリガーセクター欄にレジスター名のある入力トリガー信号は、トリガーセクターで使用する入力トリガーを選択してください。表内の"-"は該当する機能がありません。

表 8.5 ADC 起動トリガー接続仕様

ユニット	信号入力	トリガーセレクト		入力元	信号名
		信号名	トリガーセレクト		
A	PMD トリガー0	PMDTRG0	-	A-PMD2 ch0	PMD0TRG0
	PMD トリガー1	PMDTRG1	-		PMD0TRG1
	PMD トリガー2	PMDTRG2	-		PMD0TRG2
	PMD トリガー3	PMDTRG3	-		PMD0TRG3
	PMD トリガー4	PMDTRG4	-		PMD0TRG4
	PMD トリガー5	PMDTRG5	-		PMD0TRG5
	PMD トリガー6	PMDTRG6	-		PMD0TRG6
	PMD トリガー7	PMDTRG7	-	-	-
	PMD トリガー8	PMDTRG8	-		
	PMD トリガー9	PMDTRG9	-		
	PMD トリガー10	PMDTRG10	-		
	PMD トリガー11	PMDTRG11	-	汎用トリガー	ADATRGIN
	汎用トリガー	ADATRGIN	[TSEL0CR4] <INSEL2>	PC0 端子 (TRGIN0)	TRGIN0
				PA5 端子 (TRGIN1)	TRGIN1
				PG1 端子 (TRGIN2)	TRGIN2
				T32A ch0	T32A00TRGOUTCMPA1
					T32A00TRGOUTCMPB1
					T32A00TRGOUTCMPC1
				T32A ch3	T32A03TRGOUTCMPA0
				T32A ch4	T32A04TRGOUTCMPA0
B	PMD トリガー0	PMDTRG0	-	A-PMD2 ch0	PMD0TRG0
	PMD トリガー1	PMDTRG1	-		PMD0TRG1
	PMD トリガー2	PMDTRG2	-		PMD0TRG2
	PMD トリガー3	PMDTRG3	-		PMD0TRG3
	PMD トリガー4	PMDTRG4	-		PMD0TRG4
	PMD トリガー5	PMDTRG5	-		PMD0TRG5
	PMD トリガー6	PMDTRG6	-		PMD0TRG6
	PMD トリガー7	PMDTRG7	-	-	-
	PMD トリガー8	PMDTRG8	-		
	PMD トリガー9	PMDTRG9	-		
	PMD トリガー10	PMDTRG10	-		
	PMD トリガー11	PMDTRG11	-	汎用トリガー	ADBTRGIN
	汎用トリガー	ADBTRGIN	[TSEL0CR4] <INSEL3>	PC0 端子 (TRGIN0)	TRGIN0
				PA5 端子 (TRGIN1)	TRGIN1
				PG1 端子 (TRGIN2)	TRGIN2
				T32A ch1	T32A01TRGOUTCMPA1
					T32A01TRGOUTCMPB1
					T32A01TRGOUTCMPC1
				T32A ch3	T32A03TRGOUTCMPA1
				T32A ch4	T32A04TRGOUTCMPA1

表 8.6 ADC 内部接続仕様:出力

ユニット	機能出力	信号名	トリガー セレクター	出力先	信号名
A	汎用トリガー割り込み	INTADATRG	[TSEL0CR8] <INSEL0>	TRGSEL [TSEL0CR8] <INSEL2>入力 [TSEL0CR9] <INSEL0>入力 <INSEL2>入力 [TSEL0CR10] <INSEL0>入力	-
	単独変換割り込み	INTADASGL			
	連続変換割り込み	INTADACNT			
	監視機能 0 割り込み	INTADACP0			
	監視機能 1 割り込み	INTADACP1			
	PMD 保護用監視機能 0 出力	ADACP0L_N	-	ASEL	ADACMP0L_N
	PMD 保護用監視機能 1 出力	ADACP1L_N	-		ADACMP1L_N
	PMD トリガー割り込み A	INTADAPDA	-		INTADAPDA
	PMD トリガー割り込み B	INTADAPDB	-		INTADAPDB
	AD 変換中フラグ	ADABUSY	-		ADABUSY
	変換結果格納レジスター	ADAREG0	-		ADAREG0
		ADAREG1	-		ADAREG1
		ADAREG2	-		ADAREG2
		ADAREG3	-		ADAREG3
	相選択情報	ADAUVWIS0	-		ADAUVWIS0
		ADAUVWIS1	-		ADAUVWIS1
		ADAUVWIS2	-		ADAUVWIS2
		ADAUVWIS3	-		ADAUVWIS3
B	汎用トリガー割り込み	INTADBTRG	[TSEL0CR8] <INSEL1>	TRGSEL [TSEL0CR9] <INSEL0>入力 <INSEL2>入力 [TSEL0CR10] <INSEL0>入力 <INSEL2>入力	-
	単独変換割り込み	INTADBSGL			
	連続変換割り込み	INTADBCNT			
	監視機能 0 割り込み	INTADBCP0			
	PMD 保護用監視機能 0 出力	ADBCP0L_N	-	ASEL	ADBCMP0L_N
	PMD 保護用監視機能 1 出力	ADBCP1L_N	-		ADBCMP1L_N
	PMD トリガー割り込み A	INTADBPDA	-		INTADBPDA
	PMD トリガー割り込み B	INTADBPDB	-		INTADBPDB
	AD 変換中フラグ	ADBBUSY	-		ADBBUSY
	変換結果格納レジスター	ADBREG0	-		ADBREG0
		ADBREG1	-		ADBREG1
		ADBREG2	-		ADBREG2
		ADBREG3	-		ADBREG3
	相選択情報	ADBUVWIS0	-		ADBUVWIS0
		ADBUVWIS1	-		ADBUVWIS1
		ADBUVWIS2	-		ADBUVWIS2
		ADBUVWIS3	-		ADBUVWIS3

8.2. ADC 接続選択回路(ASEL)

8.2.1. 概要

ASEL は、2つの ADC ユニットの出力からの信号を選択します。出力信号は、A-VE2 および A-PMD2 に接続されます。A-VE2 および A-PMD2 を使用する場合、必要に応じ ASEL を設定してください。

ASEL と周辺機能との接続を図 8.1 に示します。

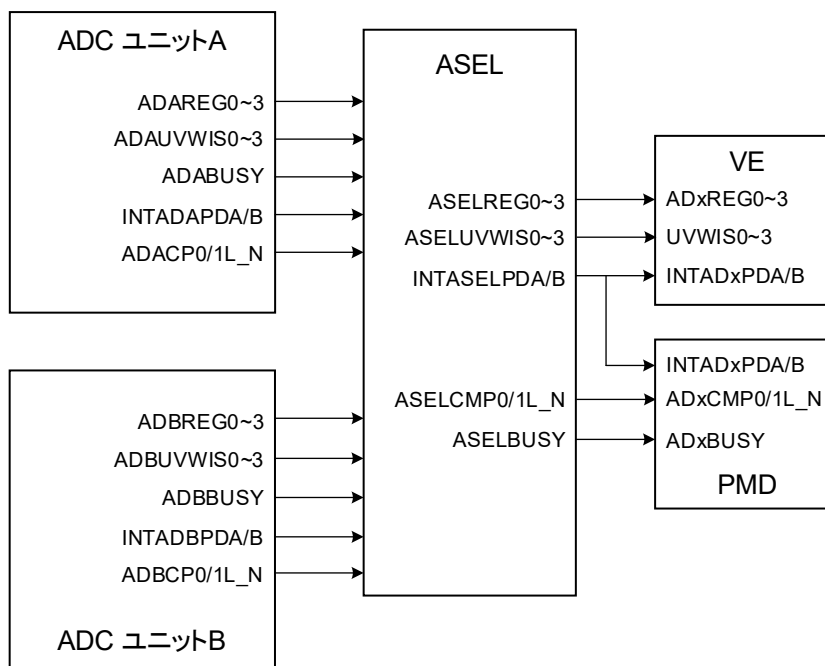


図 8.1 ASELと周辺機能の接続

8.2.2. 構成

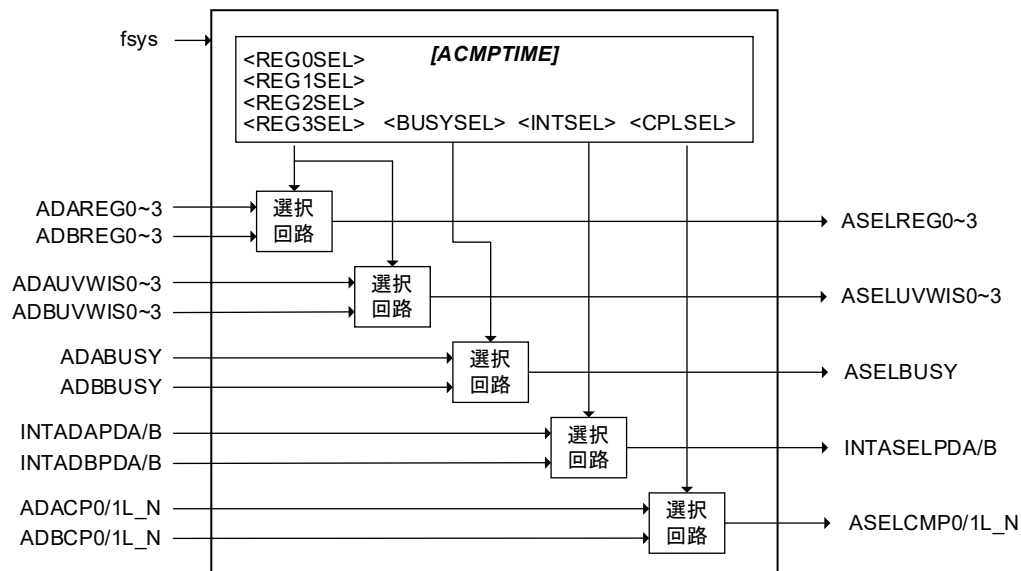


図 8.2 ASELブロック図

表 8.7 信号一覧表

No	信号名		I/O	参照リファレンスマニュアル
1	fsys	システムクロック	入力	クロック制御と動作モード
2	ADAREG0~3	ADC ユニット A 変換結果 0~3	入力	製品個別情報 (8.1.5 章)
3	ADBREG0~3	ADC ユニット B 変換結果 0~3	入力	製品個別情報 (8.1.5 章)
4	ADAUVWIS0~3	ADC ユニット A 相選択情報 0~3	入力	製品個別情報 (8.1.5 章)
5	ADBUVWIS0~3	ADC ユニット B 相選択情報 0~3	入力	製品個別情報 (8.1.5 章)
6	ADABUSY	ADC ユニット A 変換中フラグ	入力	製品個別情報 (8.1.5 章)
7	ADBBUSY	ADC ユニット B 変換中フラグ	入力	製品個別情報 (8.1.5 章)
8	INTADAPDA/B	ADC ユニット A PMD トリガー割り込み A/B	入力	製品個別情報 (8.1.5 章)
9	INTADBPDA/B	ADC ユニット B PMD トリガー割り込み A/B	入力	製品個別情報 (8.1.5 章)
10	ADACP0/1L_N	ADC ユニット A 保護用監視機能 0/1	入力	製品個別情報 (8.1.5 章)
11	ADBCP0/1L_N	ADC ユニット B 保護用監視機能 0/1	入力	製品個別情報 (8.1.5 章)
12	ASELAREG0~3	ADC 変換結果 0~3	出力	製品個別情報 (7.2.1 章)
13	ASELUVWIS0~3	ADC 相選択情報 0~3	出力	製品個別情報 (7.2.1 章)
14	ASELBUSY	ADC 変換中フラグ	出力	製品個別情報 (7.3.1 章)
15	INTASELPDA/B	ADC 変換終了割り込み A/B	出力	製品個別情報 (7.2.1 章) 製品個別情報 (7.3.1 章)
16	ASELCMP0/1L_N	ADC 監視機能 0/1	出力	製品個別情報 (7.3.1 章)

8.2.3. 機能説明・動作説明

ASEL を使用する場合、fsys 供給停止レジスタB(*[CGFSYSENB]*)で該当するクロックイネーブルビットを"1"(クロック供給)に設定してください。

*[ASELADCS]*レジスタで、2 つの ADC ユニットの出力信号のいずれかを選択します。*[ASELADCS]* は、ADC が停止している状態で設定してください。

選択対象は以下のとおりです。保護用監視機能 0/1 と変換中フラグについては、2 つの ADC ユニット出力の論理和も選択可能です。

- 変換結果 0~3
- 相選択情報 0~3
- 変換中フラグ
- PMD トリガー割り込み A/B
- 保護用監視機能 0/1

8.2.4. レジスター

制御レジスタとアドレスは以下のとおりです。

周辺機能		チャンネル/ユニット	ベースアドレス
ADC 接続選択回路	ASEL	-	0x40078000

レジスタ名		アドレス(Base+)
ADC 選択レジスタ	<i>[ASELADCS]</i>	0x0000

8.2.4.1. [ASELADCS] (ADC 選択レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:9	-	0	R	リードすると"0"が読めます。
8:7	CPLSEL[1:0]	00	R/W	保護用監視機能 0/1 の選択 00: ユニット A 01: ユニット B 10: ユニット A とユニット B の論理和 11: Reserved
6:5	BUSYSEL[1:0]	00	R/W	変換中フラグの選択 00: ユニット A 01: ユニット B 10: ユニット A とユニット B の論理和 11: Reserved
4	INTSEL	0	R/W	PMDトリガー割り込みの選択 0: ユニット A 1: ユニット B
3	REG3SEL	0	R/W	変換結果 3 および相選択情報 3 の選択 0: ユニット A 1: ユニット B
2	REG2SEL	0	R/W	変換結果 2 および相選択情報 2 の選択 0: ユニット A 1: ユニット B
1	REG1SEL	0	R/W	変換結果 1 および相選択情報 1 の選択 0: ユニット A 1: ユニット B
0	REG0SEL	0	R/W	変換結果 0 および相選択情報 0 の選択 0: ユニット A 1: ユニット B

8.3. コンパレータ (COMP)

8.3.1. 内部信号接続仕様

表 8.8、表 8.9 に内部接続仕様を示します。

表 8.8 COMP 内部接続仕様:入力

チャンネル	信号入力	入力元		
		信号名	信号名	
ch0	アナログ入力 0	COMP0AIN0	PF1 端子	AINA09/AINB09
	アナログ入力 1	COMP0AIN1	PE1 端子	AINA01/AINB01
	アナログ入力 2	COMP0AIN2	-	-
	基準電圧 0	COMP0RIN0	DAC ch0	DAC0
	基準電圧 1	COMP0RIN1	-	-
ch1	アナログ入力 0	COMP1AIN0	PF1 端子	AINA09/AINB09
	アナログ入力 1	COMP1AIN1	PE1 端子	AINA01/AINB01
	アナログ入力 2	COMP1AIN2	-	-
	基準電圧 0	COMP1RIN0	DAC ch1	DAC1
	基準電圧 1	COMP1RIN1	-	-
ch2	アナログ入力 0	COMP2AIN0	PF2 端子	AINA10/AINB10
	アナログ入力 1	COMP2AIN1	PE2 端子	AINA02/AINB02
	アナログ入力 2	COMP2AIN2	-	-
	基準電圧 0	COMP2RIN0	DAC ch0	DAC0
	基準電圧 1	COMP2RIN1	-	-
ch3	アナログ入力 0	COMP3AIN0	PF2 端子	AINA10/AINB10
	アナログ入力 1	COMP3AIN1	PE2 端子	AINA02/AINB02
	アナログ入力 2	COMP3AIN2	-	-
	基準電圧 0	COMP3RIN0	DAC ch1	DAC1
	基準電圧 1	COMP3RIN1	-	-
ch4	アナログ入力 0	COMP4AIN0	PF3 端子	AINA11/AINB11
	アナログ入力 1	COMP4AIN1	PE3 端子	AINA03/AINB03
	アナログ入力 2	COMP4AIN2	-	-
	基準電圧 0	COMP4RIN0	DAC ch0	DAC0
	基準電圧 1	COMP4RIN1	-	-
ch5	アナログ入力 0	COMP5AIN0	PF3 端子	AINA11/AINB11
	アナログ入力 1	COMP5AIN1	PE3 端子	AINA03/AINB03
	アナログ入力 2	COMP5AIN2	-	-
	基準電圧 0	COMP5RIN0	DAC ch1	DAC1
	基準電圧 1	COMP5RIN1	-	-

表 8.9 COMP 内部接続仕様:出力

チャンネル	機能出力	出力先		
		信号名	信号名	
ch0	OVV 検知	COMP0OVV	A-PMD2 ch0	COMP0OVV
	EMG 検知	COMP0EMG		COMP0EMG
ch1	OVV 検知	COMP1OVV		COMP1OVV
	EMG 検知	COMP1EMG		COMP1EMG
ch2	OVV 検知	COMP2OVV		COMP2OVV
	EMG 検知	COMP2EMG		COMP2EMG
ch3	OVV 検知	COMP3OVV		COMP3OVV
	EMG 検知	COMP3EMG		COMP3EMG
ch4	OVV 検知	COMP4OVV		COMP4OVV
	EMG 検知	COMP4EMG		COMP4EMG
ch5	OVV 検知	COMP5OVV		COMP5OVV
	EMG 検知	COMP5EMG		COMP5EMG

8.4. 8 ビットデジタルアナログコンバーター (DAC)

8.4.1. 内部信号接続仕様

表 8.10 に内部接続仕様を示します。

表 8.10 DAC内部接続仕様: 出力

チャンネル	機能出力	出力先		
		信号名	信号名	
ch0	DAC 出力	DAC0	COMP0 基準電圧 0	COMP0RIN0
			COMP2 基準電圧 0	COMP2RIN0
			COMP4 基準電圧 0	COMP4RIN0
			ADC unit A	AINA17
			ADC unit B	AINB17
ch1	DAC 出力	DAC1	COMP1 基準電圧 0	COMP1RIN0
			COMP3 基準電圧 0	COMP3RIN0
			COMP5 基準電圧 0	COMP5RIN0
			ADC unit A	AINA18
			ADC unit B	AINB18

9. システム機能

9.1. 電圧検知回路 (LVD)

9.1.1. 検知対象電源端子

電圧検知回路は以下の表の電源端子をモニターします。

表 9.1 LVD検知対象電源端子

検知対象電源端子	電源端子名
デジタル用電源端子	DVDD5A/DVDD5B

9.1.2. LVD コントロールレジスター[LVDCCR]<LVL[2:0]>の設定

LVD コントロールレジスター[LVDCCR]<LVL[2:0]>のリセット後の値と設定可能な値は、以下のとおりです。

表 9.2 LVDコントロールレジスター[LVDCCR]<LVL[2:0]>の設定

Bit	Bit symbol	リセット後	機能
6:4	<LVL[2:0]>	000	検知/解除電圧の設定
			検知電圧 解除電圧
			000: 2.65V 2.7V
			001: 2.7V 2.75V
			010: 2.8V 2.85V
			011: 2.9V 2.95V
			100: 4.0V 4.05V
			101: 4.2V 4.25V
			110: 4.4V 4.45V
			111: 4.6V 4.65V

9.2. クロック選択式ウォッチドッグタイマー (SIWDT)

9.2.1. 制御出力

内蔵高速発振器2クロック(f_{IHOSC2})を選択した場合、内蔵高速発振器2発振制御ビットの書き換えを禁止することが可能です。

表 9.3 SIWDT制御出力

制御出力	信号名	備考
内蔵高速発振器2発振制御ビット ($[CGOSCCR]<IHOSC2EN>$) のプロテクト信号	OSCPRO	$[SIWD0OSCCR]<OSCPRO>$ レジスター で設定します。

9.3. 周波数検知回路 (OFD)

9.3.1. 基準クロック

周波数検知回路は以下の表のクロックを基準クロックとして動作します。

表 9.4 OFD基準クロック

基準クロック	信号名	分周値
内蔵高速発振器2クロック	f_{IHOSC2}	256

10. メモリー

10.1. フラッシュメモリー

10.1.1. アクセスコントロールレジスター[FCACCR]の設定

アクセスコントロールレジスター[FCACCR]の設定は、以下のとおりです。
TMPM4L グループ(1)は、[FCACCR]はリセット後の値で使用してください。

表 10.1 アクセスコントロールレジスター[FCACCR]の設定

Bit	Bit symbol	リセット後	機能
10:8	-	011	-
1:0	<FCLC[1:0]>	11	コードフラッシュのリードクロック制御

10.1.2. ID-Read 時のマクロコード値

この製品のマクロコード値は、以下のとおりです。

表 10.2 ID-Read時のマクロコード値

Code	ID[15:0]
マクロコード(コードフラッシュ)	0x0508

10.1.3. シングルブートモード時の使用リソース

シングルブートモードでは下記表の周辺機能を使用します。

表 10.3 シングルブートモード時の使用リソース

周辺機能	チャネル	機能	ポート(端子名)
BOOT	-	-	PG0(BOOT_N)
UART	ch0	RXD	PD2(UT0RXD)
		TXD	PD3(UT0TXDA)
T32A	ch0	-	-

10.2. RAM パリティ (RAMP)

10.2.1. エラー判定ブロックエリア

下表に製品毎のエラー判定ブロックエリアを示します。

表 10.4 RAMPのエラー判定ブロックエリア

レジスター名	エラー判定ブロックエリア	製品(○: 対応、-: 非対応)		
		M4L4	M4L2	M4L1
[RPARST]<RPARFG1>	0x20004000 ~ 0x20007FFF	○	○	○
[RPARST]<RPARFG0>	0x20000000 ~ 0x20003FFF	○	○	○

11. その他機能

11.1. デジタルノイズフィルター回路 (DNF)

11.1.1. 外部割り込み端子と設定レジスター

表 11.1 に外部割り込み端子と対応する DNF の設定レジスターを示します。

表 11.1 外部割り込み端子とDNF設定レジスター

ユニット	外部割り込み端子 (信号名)	設定レジスター名
A	INT00	[DNFAENCR]<NFEN0>
	INT01	[DNFAENCR]<NFEN1>
	INT02	[DNFAENCR]<NFEN2>
	INT03	[DNFAENCR]<NFEN3>
	INT04	[DNFAENCR]<NFEN4>
	INT05	[DNFAENCR]<NFEN5>
	INT06	[DNFAENCR]<NFEN6>
	INT07	[DNFAENCR]<NFEN7>
	INT08	[DNFAENCR]<NFEN8>
	INT09	[DNFAENCR]<NFEN9>
	INT10	[DNFAENCR]<NFEN10>
	INT11	[DNFAENCR]<NFEN11>
	INT12	[DNFAENCR]<NFEN12>
	INT13	[DNFAENCR]<NFEN13>
	INT14	[DNFAENCR]<NFEN14>
	INT15	[DNFAENCR]<NFEN15>
B	INT16	[DNFBENCR]<NFEN0>
	INT17	[DNFBENCR]<NFEN1>
	INT18	[DNFBENCR]<NFEN2>
	INT19	[DNFBENCR]<NFEN3>
	INT20	[DNFBENCR]<NFEN4>

12. 改訂履歴

表 12.1 改訂履歴

Revision	Date	Description
1.0	2026-01-30	・新規作成

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報(本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど)および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器(以下“特定用途”という)に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器(ヘルスケア除く)、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証(機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。)をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情報の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。