

**32 ビット RISC マイクロコントローラー
リファレンスマニュアル**

**アドバンストベクトルエンジン 2
(A-VE2-A)**

Revision 1.0

2026-02

東芝デバイス&ストレージ株式会社

目次

序章	7
注記(法的情報)	7
関連するドキュメント	7
用語・略語	7
表記規約	7
1. 概要	9
2. 構成	10
2.1. VE の構成	10
3. 機能説明・動作説明	12
3.1. クロック供給	12
3.2. スケジュール管理	12
3.2.1. プログラムスケジュール制御	14
3.2.2. 起動制御	17
3.2.3. 割り込み制御	17
3.3. タスク概要	18
3.3.1. 電流制御(タスク 5)	20
3.3.2. SIN/COS 演算(タスク 6)	26
3.3.3. 出力電圧変換(座標軸変換/相変換)	27
3.3.3.1. 出力座標軸変換(タスク 7)	27
3.3.3.2. 出力相変換 1 (空間ベクトル変換)(タスク 8)	28
3.3.3.3. 出力相変換 2 (逆クランク変換)(タスク 11)	30
3.3.4. 出力制御	32
3.3.4.1. 出力制御 1 (タスク 0)	32
3.3.4.2. 出力制御 2 (タスク 9)	36
3.3.5. トリガー生成(タスク 1)	40
3.3.6. 入力処理	42
3.3.6.1. 入力処理 1 (タスク 2)	42
3.3.6.2. 入力処理 2 (タスク 10)	46
3.3.7. 入力電流変換(相変換/座標軸変換)	49
3.3.7.1. 入力相変換(タスク 3)	49
3.3.7.2. 入力座標軸変換(タスク 4)	50
3.3.8. その他タスク	51
3.3.8.1. ATAN2 (逆正接関数 2)(タスク 12)	51
3.3.8.2. SQRT(平方根関数)(タスク 13)	52
3.3.8.3. NOP 実行(タスク 239)	52
3.4. デバッグ出力	52
3.5. VE ROM チェック機能	52
4. レジスタ説明	53

4.1. レジスタ一覧	53
4.1.1. VE 制御レジスタ	53
4.1.2. 専用レジスタ	54
4.2. VE 制御レジスタ詳細	56
4.2.1. [VExEN] (VE 動作許可/禁止レジスタ)	56
4.2.2. [VExCPURUNTRG] (CPU 起動トリガー選択レジスタ)	56
4.2.3. [VExTSKINITP] (プログラムタスクポインター開始レジスタ)	56
4.2.4. [VExTSKPGMn] (プログラムタスクレジスタ n) n = 0~31	57
4.2.5. [VExREPTIME] (動作スケジュール繰り返し回数指定レジスタ)	57
4.2.6. [VExTRGMODE] (起動トリガーモード設定レジスタ)	57
4.2.7. [VExERRINTEN] (エラー割り込み許可/禁止設定レジスタ)	58
4.2.8. [VExCOMPEND] (VE 強制終了レジスタ)	58
4.2.9. [VExERRDET] (エラー検出レジスタ)	58
4.2.10. [VExSCHTASKRUN] (スケジュール動作状態/実行中タスク番号レジスタ)	59
4.2.11. [VExTMPREG0] (テンポラリーレジスタ 0)	59
4.2.12. [VExRAMTSKCONFIG1] (SRAM タスク設定レジスタ 1)	59
4.2.13. [VExROMCONFIG] (VE ROM 設定レジスタ)	60
4.3. 専用レジスタ	61
4.3.1. [VExMCTLf] (ステータスレジスタ)	61
4.3.2. [VExMODE] (タスク制御モードレジスタ)	62
4.3.3. [VExFMODE] (フロー制御レジスタ)	64
4.3.4. [VExFMODEM] (フロー制御前回値レジスタ)	67
4.3.5. [VExTPWM] (PWM 周期レート設定レジスタ)	67
4.3.6. [VExOMEGA] (回転速度設定レジスタ)	67
4.3.7. [VExTHETA] (モーター位相設定レジスタ)	67
4.3.8. d-q 軸基準電流レジスタ	68
4.3.8.1. [VExIDREF] (d 軸基準電流値設定レジスタ)	68
4.3.8.2. [VExIQREF] (q 軸基準電流値設定レジスタ)	68
4.3.9. d-q 軸電圧レジスタ	69
4.3.9.1. [VExVD] (d 軸電圧レジスタ)	69
4.3.9.2. [VExVQ] (q 軸電圧レジスタ)	69
4.3.9.3. [VExVDQ] (電圧スカラーレジスタ)	69
4.3.9.4. [VExVSLIM] (電圧スカラー制限レジスタ)	69
4.3.10. PI 制御係数レジスタ	70
4.3.10.1. [VExCIDKI] (d 軸電流 PI 制御積分項係数設定レジスタ)	70
4.3.10.2. [VExCIDKP] (d 軸電流 PI 制御比例項係数設定レジスタ)	70
4.3.10.3. [VExCIDKG] (PI 制御 d 軸係数レンジ設定レジスタ)	70
4.3.10.4. [VExCIQKI] (q 軸電流 PI 制御積分項係数設定レジスタ)	71
4.3.10.5. [VExCIQKP] (q 軸電流 PI 制御比例項係数設定レジスタ)	71
4.3.10.6. [VExCIQKG] (PI 制御 q 軸係数レンジ設定レジスタ)	71
4.3.10.7. [VExVDIH] (d 軸電圧 PI 制御積分項保持レジスタ(上位 32 ビット))	72
4.3.10.8. [VExVDILH] (d 軸電圧 PI 制御積分項保持レジスタ(下位 16 ビット))	72

4.3.10.9. [VExVQIH] (q 軸電圧 PI 制御積分項保持レジスター(上位 32 ビット))	72
4.3.10.10. [VExVQILH] (q 軸電圧 PI 制御積分項保持レジスター(下位 16 ビット))	72
4.3.11. [VExPIOLIM] (PI 制御出力制限レジスター)	72
4.3.12. [VExFPWMCHG] (PWM 切り替え速度設定レジスター)	73
4.3.13. [VExPWMOFS] (PWM シフト 2 オフセットレジスター)	73
4.3.14. SIN/COS レジスター	74
4.3.14.1. [VExCOS] (θ での余弦値出力変換用レジスター)	74
4.3.14.2. [VExSIN] (θ での正弦値出力変換用レジスター)	74
4.3.14.3. [VExCOSM] (前回の余弦値レジスター)	74
4.3.14.4. [VExSINM] (前回の正弦値レジスター)	74
4.3.15. セクター情報レジスター	75
4.3.15.1. [VExSECTOR] (セクター情報レジスター)	75
4.3.15.2. [VExSECTORM] (前回セクター情報レジスター)	75
4.3.16. 3 相電流レジスター	76
4.3.16.1. [VExIAO] (a 相ゼロ電流レジスター)	76
4.3.16.2. [VExIBO] (b 相ゼロ電流レジスター)	76
4.3.16.3. [VExICO] (c 相ゼロ電流レジスター)	76
4.3.16.4. [VExIAADC] (a 相電流 ADC 変換結果レジスター)	77
4.3.16.5. [VExIBADC] (b 相電流 ADC 変換結果レジスター)	77
4.3.16.6. [VExICADC] (c 相電流 ADC 変換結果レジスター)	77
4.3.16.7. [VExIA] (a 相電流レジスター)	78
4.3.16.8. [VExIB] (b 相電流レジスター)	78
4.3.16.9. [VExIC] (c 相電流レジスター)	78
4.3.17. DC 電源電圧レジスター	79
4.3.17.1. [VExVDC] (DC 電源電圧レジスター)	79
4.3.17.2. [VExVDCL] (DC2 電源電圧レジスター)	79
4.3.18. d-q 軸電流レジスター	80
4.3.18.1. [VExID] (d 軸電流レジスター)	80
4.3.18.2. [VExIQ] (q 軸電流レジスター)	80
4.3.19. [VExTADC] (ADC 変換時間設定レジスター)	80
4.3.20. 3 相 PWM デューティレジスター	81
4.3.20.1. [VExCMPU] (U 相 PWM デューティレジスター)	81
4.3.20.2. [VExCMPV] (V 相 PWM デューティレジスター)	81
4.3.20.3. [VExCMPW] (W 相 PWM デューティレジスター)	81
4.3.21. PWM 出力制限レジスター	82
4.3.21.1. [VExPWMMAX] (PWM 上限設定レジスター)	82
4.3.21.2. [VExPWMMIN] (PWM 下限設定レジスター)	82
4.3.22. [VExOUTCR] (PMD 出力制御レジスター)	82
4.3.23. トリガー生成レジスター	84
4.3.23.1. [VExTRGCRC] (同期トリガー補正量設定レジスター)	84
4.3.23.2. [VExTRGCMP0] (PMD トリガータイミング設定レジスター0)	84
4.3.23.3. [VExTRGCMP1] (PMD トリガータイミング設定レジスター1)	84

4.3.23.4. [VExTRGSEL] (同期トリガー選択レジスター).....	85
4.3.24. [VExATANX] (ATAN2 関数 X 入力レジスター).....	86
4.3.25. [VExATANY] (ATAN2 関数 Y 入力レジスター).....	86
4.3.26. [VExATANTHETA] (ATAN2 関数位相差レジスター).....	86
4.3.27. [VExSQRTIN] (平方根関数入力レジスター).....	86
4.3.28. [VExSQRTOUT] (平方根関数出力レジスター).....	86
4.3.29. [VExDELTA] (偏角レジスター).....	86
4.3.30. d-q 軸誘起電圧レジスター.....	87
4.3.30.1. [VExEDDELTA] (d 軸誘起電圧(偏角出力)レジスター).....	87
4.3.30.2. [VExEQDELTA] (q 軸誘起電圧(偏角出力)レジスター).....	87
4.3.31. モーターモデル定数レジスター.....	88
4.3.31.1. [VExCPHI] (モーター鎖交磁束レジスター).....	88
4.3.31.2. [VExCLD] (モーターd 軸インダクタンス値レジスター).....	88
4.3.31.3. [VExCLQ] (モーターq 軸インダクタンス値レジスター).....	88
4.3.31.4. [VExCR] (モーター抵抗値レジスター).....	88
4.3.31.5. [VExCPHIG] (モーター磁束レンジ設定レジスター).....	89
4.3.31.6. [VExCLG] (モーターインダクタンスレンジ設定レジスター).....	89
4.3.31.7. [VExCRG] (モーター抵抗レンジ設定レジスター).....	89
4.3.32. [VExVDE] (非干渉制御 d 軸電圧レジスター).....	90
4.3.33. [VExVQE] (非干渉制御 q 軸電圧レジスター).....	90
4.3.34. [VExDTC] (デッドタイム補償レジスター).....	90
4.3.35. [VExHYS] (電流極性判定ヒステリシスレジスター).....	90
4.3.36. [VExHYS2] (電流判定ヒステリシスレジスター2).....	90
4.3.37. [VExDTCS] (デッドタイム補償制御/ステータスレジスター).....	91
4.3.38. [VExTHTCLP] (位相クリップレジスター).....	91
4.3.39. 2 相電圧レジスター.....	92
4.3.39.1. [VExVALPHA] (アルファ軸電圧レジスター).....	92
4.3.39.2. [VExVBETA] (ベータ軸電圧レジスター).....	92
4.3.40. 3 相電圧デューティレジスター.....	93
4.3.40.1. [VExVDUTYA] (a 相電圧デューティレジスター).....	93
4.3.40.2. [VExVDUTYB] (b 相電圧デューティレジスター).....	93
4.3.40.3. [VExVDUTYC] (c 相電圧デューティレジスター).....	93
4.3.40.4. [VExDUTYZERO] (ゼロベクトルデューティレジスター).....	93
4.3.41. 2 相電流レジスター.....	94
4.3.41.1. [VExIALPHA] (アルファ軸電流レジスター).....	94
4.3.41.2. [VExIBETA] (ベータ軸電流レジスター).....	94
4.3.42. [VExVDELTA] (電圧偏角レジスター).....	94
4.3.43. [VExVDCRC] (d 軸電圧補正レジスター).....	94
4.3.44. [VExVQCRC] (q 軸電圧補正レジスター).....	94
5. 使用上のご注意およびお願い事項.....	95
6. 改訂履歴.....	96
製品取り扱い上のお願い.....	97

図目次

図 2.1	VE ブロック図	10
図 3.1	モーター制御の動作状態フロー例	12
図 3.2	プログラムスケジュール実行フロー例	15
図 3.3	タスク制御のタイミングチャート例	16
図 3.4	タスク関係図	19
図 4.1	[VExVDC]/[VExVDCL]保存レジスター	63
図 4.2	PWM シフト ON/OFF 波形	65
図 4.3	各変調方式と電流検出率	66
図 4.4	ADC 変換時間	80

表目次

表 2.1	信号一覧表	11
表 3.1	モーター制御の動作状態	13
表 3.2	プログラムスケジュール例	14
表 3.3	スケジュール関連レジスター	17
表 3.4	タスク一覧	18
表 3.5	入力処理タスク、出力制御タスクと電流検出、PWM シフト方式の対応表	19
表 4.1	<UPWM>, <UOC[1:0]> PMD 設定: U 相(UOx, XOx)の出力制御	83
表 4.2	<VPWM>, <VOC[1:0]> PMD 設定: V 相(VOx, YOx)の出力制御	83
表 4.3	<WPWM>, <WOC[1:0]> PMD 設定: W 相(WOx, ZOx)の出力制御	83
表 6.1	改訂履歴	96

序章

注記(法的情報)

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

関連するドキュメント

文書名
アドバンストプログラマブルモーター制御回路 2
12 ビットアナログデジタルコンバーター
例外
クロック制御と動作モード
製品個別情報
セキュアアクセスメモリー

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

ADC	Analog to Digital Converter
PMD	Programmable Motor Control Circuit
SAM	Secure Access Memory
VE	Vector Engine

表記規約

- 数値表記は以下の規則に従います。
16 進数表記: 0xABC
10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は[m:n]とまとめて表記する場合があります。
例: S[3: 0]は S3、S2、S1、S0 の 4 つの信号名をまとめて表記しています。
- 本文中[/]で囲まれたものはレジスターを定義しています。
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1]、[XYZ2]、[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャネルは「x」で一括表記しています。
ユニットの場合、「x」は A、B、C、...を表します。
例: [ADACR0]、[ADBCR0]、[ADCCR0] → [ADxCR0]
チャネルの場合、「x」は 0、1、2、..を表します。
例: [T32A0RUNA]、[T32A1RUNA]、[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は [m:n] と表記します。

例: [3: 0]はビット 3 から 0 の範囲を表します。

- レジスタの設定値は 16 進数または 2 進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
バイト: 8 ビット
ハーフワード: 16 ビット
ワード: 32 ビット
ダブルワード: 64 ビット
- レジスタ内の各ビットの属性は以下の表記を使用しています。
R: リードオンリー
W: ライトオンリー
R/W: リード/ライト
- 断りのない限り、レジスタアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスタは書き換えを行わないでください。
また、読み出した値を使用しないでください。
- Default 値が「-」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスタに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「-」となっている場合は、個々のレジスタの定義に従ってください。
- ライトオンリーのレジスタの Reserved ビットフィールドには Default 値を書き込んでください。
Default 値が「-」となっている場合は、個々のレジスタの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスタへのリードモディファイライト処理は行わないでください。

1. 概要

アドバンストベクトルエンジン 2(以降 A-VE2)は、1 ユニット単位で 1 チャネルのモーターのベクトル制御に対応することができます。以下に、機能の一覧を示します。

機能分類	機能	動作説明
演算機能	基本機能	固定小数点数で演算 ベクトル制御用のタスク PMD(注 1)、ADC(注 2)との I/F 用のタスク
	電流制御タスク	d 軸 PI 制御、q 軸 PI 制御 ・非干渉制御可能 ・電圧スカラー値による出力制限可能
	SIN/COS 演算タスク	位相 θ の正弦値と余弦値を算出 ・位相補間および位相クリップ可能
	出力電圧変換タスク	・座標軸変換(逆パーク変換) ・相変換 2 種類(空間ベクトル変換、逆クラーク変換)
	出力制御タスク	3 相電圧を PMD(注 1)の PWM 出力設定に変換(2 種類) ・出力制限可能 ・デッドタイム補償可能
	トリガー生成タスク	3 相デューティから PMD(注 1)の AD 変換サンプリングタイミング設定値を算出
	入力処理タスク	ADC(注 2)から変換結果を読み込んで固定小数点数に変換(2 種類) ・電流極性判定(ヒステリシス/逆ヒステリシス)可能
	入力電流変換	・相変換(クラーク変換) ・座標軸変換(パーク変換)
スケジュール管理	個別関数	・逆正接(ATAN)演算タスク ・平方根演算タスク ・無処理(NOP)
	プログラムスケジュール制御	・タスクの実行順および起動制御を定義可能なプログラムスケジュール ・最大 32 個の実行タスクを指定可能
割り込み制御	起動制御	・繰り返しスタート ・AD 変換終了による入力スケジュールの開始 出力スケジュール終了後の待機状態から ADC 変換終了割り込みによる入力処理タスクから開始
	スケジュール終了割り込み	END フラグが"1"に設定されたタスクが、指定された回数([VEXREPTIME])繰り返し実行されたときに発生する割り込み
その他	エラー割り込み	実行中に PMD(注 1)からの PWM 割り込み入力のときに発生する割り込み
	デバッグ用出力	スケジュール動作時にタスク遷移タイミングで信号を出力する。 PMD(注 1)のデバッグ出力機能でモニターできます。
その他	VE ROM チェック機能	VE ROM のチェック機能 CPU から VE ROM がアクセス可能なので VE ROM チェック機能で VE ROM の確認ができます。

注1) PMD については、リファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

注2) ADC については、リファレンスマニュアルの「12 ビットアナログデジタルコンバーター」を参照してください。

2. 構成

2.1. VE の構成

PMD の $[PMDxCMPU]$ 、 $[PMDxCMPV]$ 、 $[PMDxCMPW]$ 、 $[PMDxMDOUT]$ 、 $[PMDxTRGSEL]$ 、 $[PMDxTRGCMP0]$ 、 $[PMDxTRGCMP1]$ と VE の $[VExCMPU]$ 、 $[VExCMPV]$ 、 $[VExCMPW]$ 、 $[VExOUTCR]$ 、 $[VExTRGSEL]$ 、 $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ を切り替えて使用することができます。

$[PMDxMODESEL]$ <MODESEL[3:0]>を「VE のレジスターを使用」に設定すると PMD の制御に VE のレジスターが使用されます。「PMD のレジスターを使用」に設定すると PMD の制御に PMD のレジスターが使用されます。

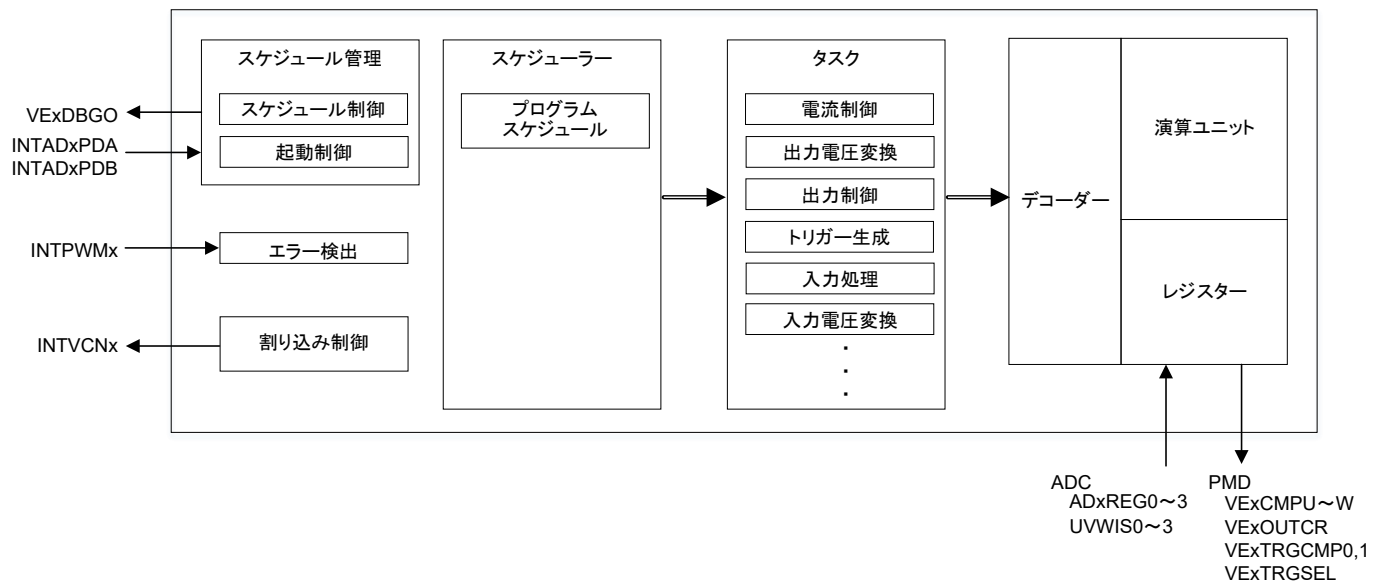


図 2.1 VEブロック図

表 2.1 信号一覧表

No	信号名	信号名称	I/O	参照リファレンスマニュアル
1	VExCMPU	U 相 PWM デューティー (PMD への[VExCMPU]レジスター出力)	出力	製品個別情報
2	VExCMPV	V 相 PWM デューティー (PMD への[VExCMPV]レジスター出力)	出力	製品個別情報
3	VExCMPW	W 相 PWM デューティー (PMD への[VExCMPW]レジスター出力)	出力	製品個別情報
4	VExTRGCMP0	トリガーコンペア 0 (PMD への[VExTRGCMP0]レジスター出力)	出力	製品個別情報
5	VExTRGCMP1	トリガーコンペア 1 (PMD への[VExTRGCMP1]レジスター出力)	出力	製品個別情報
6	VExTRGSEL	同期トリガー出力選択 (PMD への[VExTRGSEL]レジスター出力)	出力	製品個別情報
7	VExOUTCR	通電制御/出力制御 (PMD への[VExOUTCR]レジスター出力)	出力	製品個別情報
8	INTPWMx	PWM 割り込み(PMD から)	入力	製品個別情報
9	ADxREG0	ADC 変換結果 0(ADC からの電流 1 データ)	入力	製品個別情報
10	ADxREG1	ADC 変換結果 1(ADC からの電流 2 データ)	入力	製品個別情報
11	ADxREG2	ADC 変換結果 2(ADC からの電流 3 データ)	入力	製品個別情報
12	ADxREG3	ADC 変換結果 3(ADC からの DC 電圧データ)	入力	製品個別情報
13	UVWIS0	相選択情報 0	入力	製品個別情報
14	UVWIS1	相選択情報 1	入力	製品個別情報
15	UVWIS2	相選択情報 2	入力	製品個別情報
16	UVWIS3	相選択情報 3	入力	製品個別情報
17	INTADxPDA	ADC 変換終了割り込み A(ADC からのトリガー)	入力	製品個別情報
18	INTADxPDB	ADC 変換終了割り込み B(ADC からのトリガー)	入力	製品個別情報
19	INTVCNx	スケジュール終了/エラー割り込み	出力	例外、製品個別情報
20	VExDBGO	タスク遷移信号(デバッグ出力)	出力	製品個別情報

3. 機能説明・動作説明

3.1. クロック供給

VE を使用する場合は、fsys 供給停止レジスタA(*[CGFSYSENA]*, *[CGFSYSMENA]*)、fsys 供給停止レジスタB(*[CGFSYSENB]*, *[CGFSYSMENB]*)、fsys 供給停止レジスタC(*[CGFSYSMENC]*)、fc 供給停止レジスタ(*[CGFCEN]*)で該当するクロックイネーブルビットを"1" (クロック供給)に設定してください。該当レジスタ、ビット位置は製品によって異なります。そのため製品によって、レジスタが存在しない場合があります。詳細はリファレンスマニュアルの「クロック制御と動作モード」を参照してください。

注) *[VExEN]*<VEEN> = 1 に設定しないと他のレジスタへのアクセスは出来ません。

3.2. スケジュール管理

モーター制御は下記のようなフローで実行されます。VE は各動作状態をモード設定(*[VExMODE]*)を切り替えることで遷移させます。

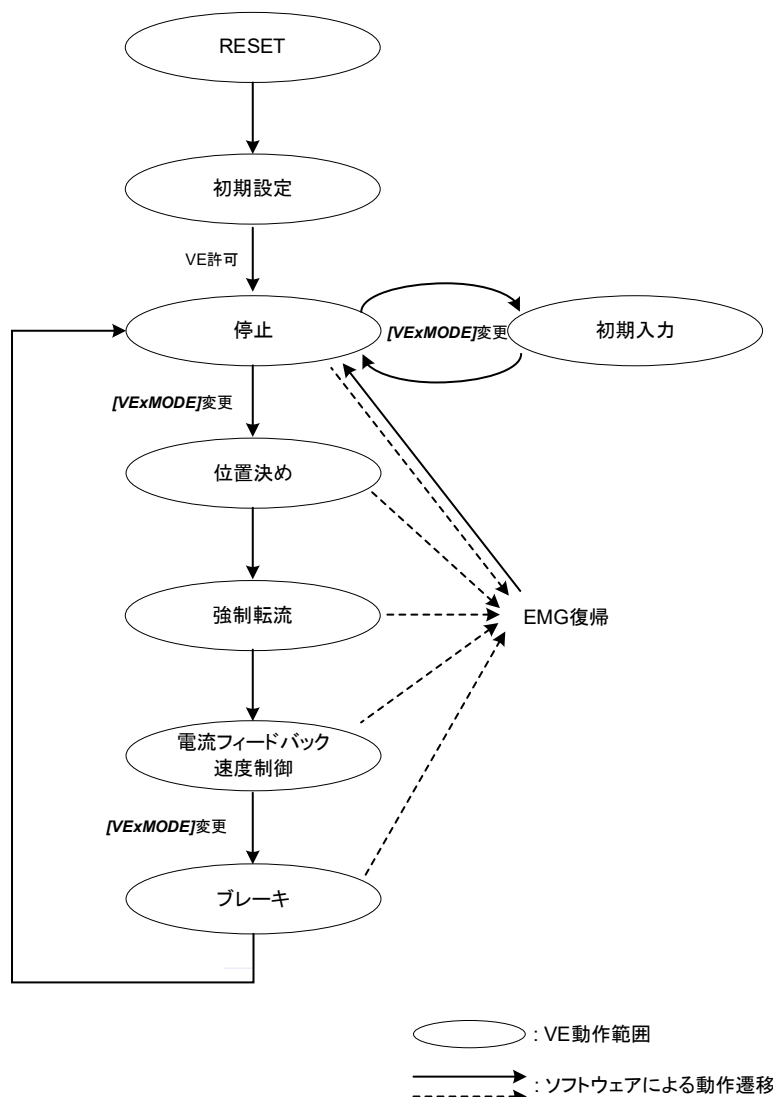


図 3.1 モーター制御の動作状態フロー例

表 3.1 モーター制御の動作状態

項目	機能
RESET	マイコンリセット
初期設定	ソフトウェアによる初期設定
停止	モーター停止
初期入力	モーター停止中のゼロ電流をサンプリングして保存
位置決め	モーター起動時の位置決め制御
強制転流	モーター起動所定時間はフィードバック制御しないで設定速度で回転させる
電流フィードバック速度制御	電流フィードバックによるモーターの回転速度制御
ブレーキ	減速制御
EMG 復帰	EMG 保護状態から復帰する

3.2.1. プログラムスケジュール制御

プログラムスケジュールは、プログラムタスクレジスタテーブル設定(*[VExTSKPGMn]*)と開始タスク指定(*[VExTSKINITP]*)を用いて任意の組み合わせでタスク実行順を指定することができます。

- 実行タスクは最大 32 まで定義できます。
- ADC フラグ：そのタスク実行後に VE が ADC 割り込みの待機状態となります。
- END フラグ：そのタスク実行後、プログラムスケジュールを終了します。
- ADC フラグと END フラグに同時に設定しないでください。
- ラップアラウンド動作はできません。*[VExTSKPGM31]*レジスタに実行タスク設定を行う場合、必ず END フラグを付けてください。

表 3.2 にプログラムスケジュール例を示します。

図 3.2 に、開始タスク指定(*[VExTSKINITP]*)を"0x00", "0x01", "0x06", "0x27"に設定してベクトルエンジンを CPU 起動した場合の、それぞれの実行フローを示します。

表 3.2 プログラムスケジュール例

タスク	プログラムタスクレジスタ				
		CODE	(タスク名)	<ADC>	<END>
出力 スケジュール	<i>[VExTSKPGM0]</i>	5	電流制御	0	0
	<i>[VExTSKPGM1]</i>	6	SIN/COS 演算 1	0	0
	<i>[VExTSKPGM2]</i>	7	出力座標軸変換(逆 Park 変換)	0	0
	<i>[VExTSKPGM3]</i>	8	出力相変換 1(空間ベクトル変換)	0	0
	<i>[VExTSKPGM4]</i>	0	出力制御 1	0	0
	<i>[VExTSKPGM5]</i>	1	トリガー生成	1	0
入力 スケジュール	<i>[VExTSKPGM6]</i>	2	入力処理 1	0	0
	<i>[VExTSKPGM7]</i>	3	入力相変換(Clark 変換)	0	0
	<i>[VExTSKPGM8]</i>	4	入力座標軸変換(Park 変換)	0	1
出力 スケジュール	<i>[VExTSKPGM9]</i>	5	電流制御	0	0
	<i>[VExTSKPGM10]</i>	6	SIN/COS 演算 1	0	0
	<i>[VExTSKPGM11]</i>	7	出力座標軸変換(逆 Park 変換)	0	0
	<i>[VExTSKPGM12]</i>	8	出力相変換 1(空間ベクトル変換)	0	0
	<i>[VExTSKPGM13]</i>	0	出力制御 1	0	0
	<i>[VExTSKPGM14]</i>	1	トリガー生成	1	0
入力 スケジュール	<i>[VExTSKPGM15]</i>	10	入力処理 2	0	0
	<i>[VExTSKPGM16]</i>	3	入力相変換(Clark 変換)	0	0
	<i>[VExTSKPGM17]</i>	4	入力座標軸変換(Park 変換)	0	1
出力 スケジュール	<i>[VExTSKPGM18]</i>	5	電流制御	0	0
	<i>[VExTSKPGM19]</i>	6	SIN/COS 演算 1	0	0
	<i>[VExTSKPGM20]</i>	7	出力座標軸変換(逆 Park 変換)	0	0
	<i>[VExTSKPGM21]</i>	8	出力相変換 1(空間ベクトル変換)	0	0
	<i>[VExTSKPGM22]</i>	9	出力制御 2	0	0
	<i>[VExTSKPGM23]</i>	1	トリガー生成	1	0
入力 スケジュール	<i>[VExTSKPGM24]</i>	10	入力処理 2	0	0
	<i>[VExTSKPGM25]</i>	3	入力相変換(Clark 変換)	0	0
	<i>[VExTSKPGM26]</i>	4	入力座標軸変換(Park 変換)	0	1
個別タスク実行	<i>[VExTSKPGM27]</i>	8	出力相変換 1(空間ベクトル変換)	0	1
(未使用)	<i>[VExTSKPGM28]</i>	-	-	-	-
	<i>[VExTSKPGM29]</i>	-	-	-	-
	<i>[VExTSKPGM30]</i>	-	-	-	-
	<i>[VExTSKPGM31]</i>	-	-	-	-

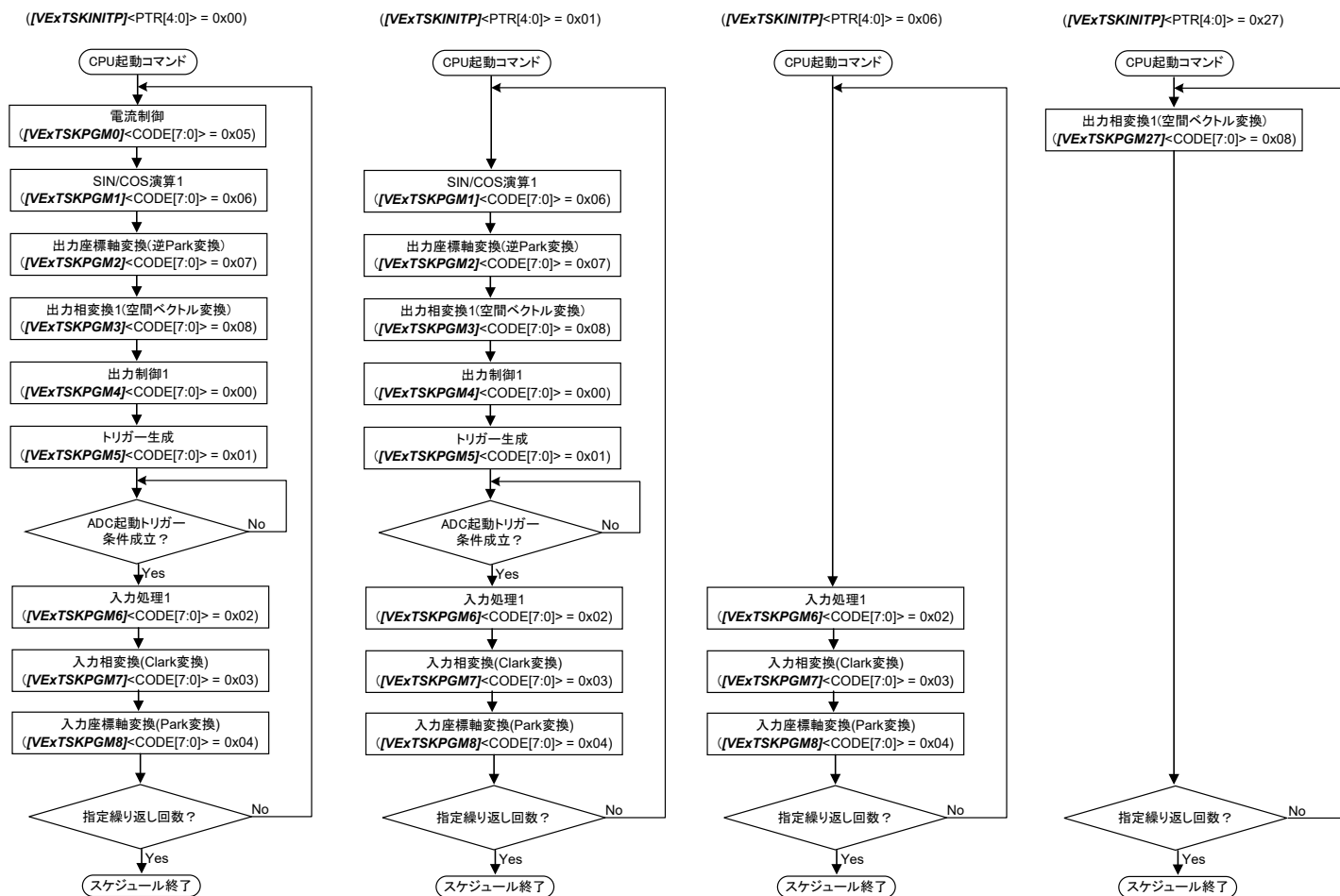


図 3.2 プログラムスケジュール実行フロー例

タスク制御のタイミングチャート例を示します。

例として、基本キャリアに同期して ADC サンプリングを行う場合を示します。

- ADC トリガー設定(1)(2)のタイミングは、VE の $[VExTRGCMPn](n=0,1)$ で決まります。
- ADC トリガー設定(3)のタイミングは、PMD の $[PMDxTRGCR]$ でユーザーが設定します。
- 図中の灰色で示した ADC トリガー設定(1)～(3)で取得された情報は、次の PWM 周期の灰色で示した処理で使用されます。
- 出力スケジュールは PWM 周期内で完了するように実行してください。完了前に PWM 割り込みが発生した場合、エラー割り込みを発生させることができますので、必要に応じて使用してください。
- VE の制御周期は、出力スケジュールから始まり、VE 割り込み処理完了で終わりとなります。

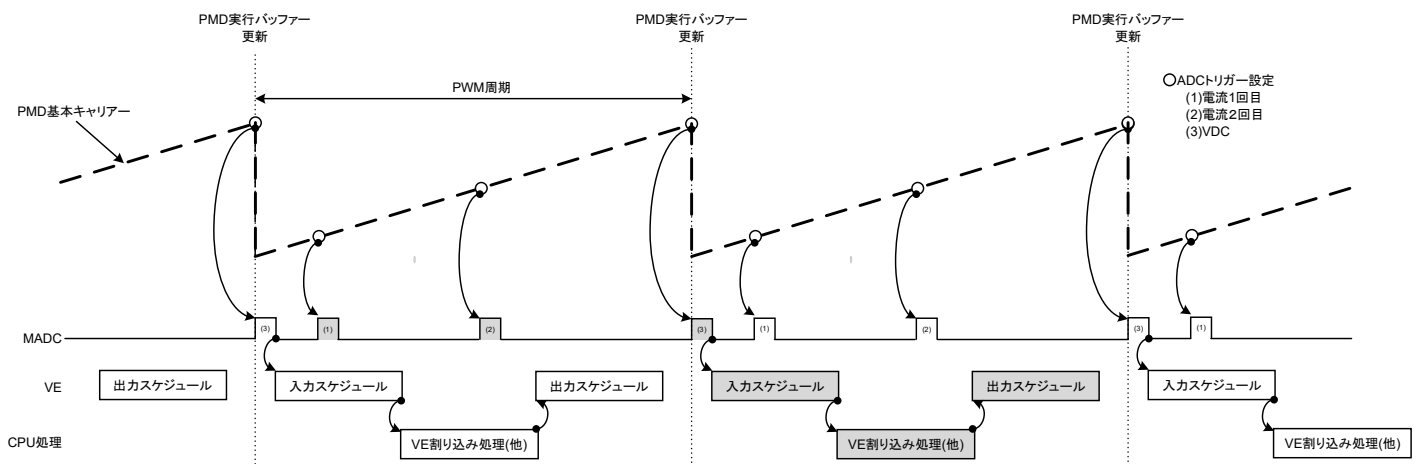


図 3.3 タスク制御のタイミングチャート例

3.2.2. 起動制御

初めに、VE 許可($[VExEN]<VEEN>=1$)して、プログラムタスクレジスタ($[VExTSKPGMn]$)、プログラムタスクポインター開始レジスタ($[VExTSKINITP]$)、起動トリガーモード設定レジスタ($[VExTRGMODE]$)、および動作スケジュール繰り返し回数指定レジスタ($[VExREPTIME]$)を設定後、CPU 起動トリガー選択レジスタ($[VExCPURUNTRG]$)で実行してください。

表 3.3 スケジュール関連レジスタ

レジスタ	機能	
$[VExTSKPGMn]$	実行タスク順指定	実行順にタスクを指定
$[VExTSKINITP]$	起動タスク指定	起動したいタスクに設定
$[VExREPTIME]$	スケジュール 繰り返し回数	1~15 を設定してください 注) 1 回実行の場合も"1"を設定してください。"0"ではスケジュール実行できません
$[VExTRGMODE]$	起動トリガーモード設定	入カスケジュールトリガー選択 INTADxPDA または INTADxPDB 割り込み
$[VExCPURUNTRG]$	VE スタート	動作開始レジスタ

3.2.3. 割り込み制御

VE はプログラムスケジュール終了時に発生するスケジュール終了割り込み(INTVCNx)があります。

- スケジュール終了割り込み
END フラグが"1"に設定されたタスクが、指定された回数分($[VExREPTIME]$)繰り返し実行されたとき(実行終了時)に INTVCNx 割り込みが発生します。
- エラー割り込み
エラー検出割り込みを許可($[VExERRINTEN]<VERREN>=1$)にしている場合、プログラムスケジュール実行中に PMD 回路の PWM 割り込みが発生すると、INTVCNx 割り込みが発生し、エラーフラグ($[VExERRDET]<VERRD>$)に"1"を設定します。

3.3. タスク概要

スケジュールで動作する各タスクの概要を示します。
個別実行タスクや起動タスクの指定には表 3.4 のタスク番号を使用します。

表 3.4 タスク一覧

タスク		タスク機能	タスク番号
出力 スケジュール	電流制御	d 軸/q 軸 PI 制御(PI 制御出力制限可能) d 軸/q 軸合わせた非干渉制御、電圧スカラー制限	5
	SIN/COS 演算	正弦/余弦演算 位相補間(クリッピング機能あり)	6
	出力座標軸変換	逆パーク変換	7
	出力相変換 1	2 相から 3 相に変換[SVM]	8
	出力相変換 2	2 相から 3 相に変換[逆クラーク変換]	11
	出力制御 1	PMD 設定形式へのデータ変換 PWM シフト 1 切り替え PWM 出力制御 デッドタイム補償制御	0
	出力制御 2	PMD 設定形式へのデータ変換 PWM シフト 2 切り替え PWM 出力制御 デッドタイム補償制御	9
	トリガー生成	ADC への同期トリガータイミング生成	1
入力 スケジュール	入力処理 1	センサー、3 シャントおよび PWM シフト禁止/PWM シフト 1 許可の 1 シャント ADC 変換結果取り込み、固定小数点数変換 ヒステリシス幅指定して電流極性判定可能	2
	入力処理 2	センサー、3 シャントおよび PWM シフト 2 許可の 1 シャント ADC 変換結果取り込み、固定小数点数変換 ヒステリシス幅指定して電流極性判定可能	10
	入力相変換	3 相から 2 相に変換	3
	入力座標軸変換	パーク変換 d 軸/q 軸の電流ベクトルまたは誘起電圧の偏角算出可能	4
ATAN2 演算		逆正接を算出	12
SQRT 演算		平方根を算出	13
NOP		出力制御後、処理を一時停止して AD 変換完了まで待機する場合に使用します。	239

電流検出方式、PWM シフト方法の各組み合わせに対し、どの入力処理タスクと出力制御タスクが対応しているかを表 3.5 に示します。

表 3.5 入力処理タスク、出力制御タスクと電流検出、PWMシフト方式の対応表

電流検出方式		入力処理 1 タスク	入力処理 2 タスク	出力制御 1 タスク	出力制御 2 タスク
シャント抵抗数	PWM シフト				
1 シャント	シフト 1	○	×	○	×
1 シャント	シフト 2	×	○	×	○
1 シャント	通常 2 相変調	○	×	○	×
1 シャント	通常 3 相変調	○	×	○	×
3 シャント	any	○	×	○	×

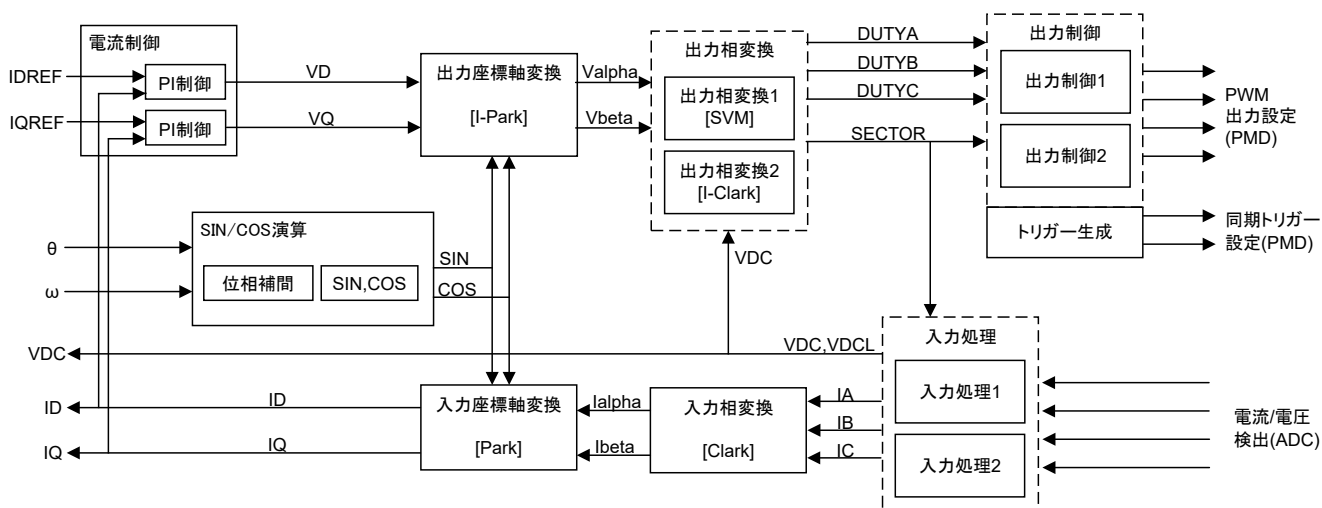


図 3.4 タスク関係図

3.3.1. 電流制御(タスク 5)

電流制御タスクは、d 軸電流、q 軸電流それぞれに PI 制御演算を行い、d 軸電圧、q 軸電圧を計算します。

また、d 軸と q 軸を合わせて制御する、非干渉制御および電圧スカラー制限が可能です。

a. d 軸電流 PI 制御

<演算式>

[PI 制御]

$\Delta id = [VExIDREF] - [VExID]$

;電流指令値と電流フィードバックの差分

$kpg = ([VExCIDKG] <CIDKPG> \text{設定})$

;比例係数レンジ

$kig = ([VExCIDKG] <CIDKIG> \text{設定})$

;積分係数レンジ

$limit = [VExPIOLIM]$

if ($kpg \geq 2$)

$n = kpg$

;比例レンジ 2 倍以上、kpg 保存

$limit = limit / kpg$

;リミット補正

$kig = kig / kpg$

;積分レンジ補正

$kpg = 1$

;比例レンジ補正

else

$n = 1$

$cidkp = [VExCIDKP] \times kpg$

;比例係数

$cidki = [VExCIDKI] \times kig$

;積分係数

$vd0 = cidki \times \Delta id + VDI$

;積分項演算

$vd0 = cidkp \times \Delta id + vd0$

;比例項を併せて電圧算出

[PI 制御出力制限]

if ($vd0 > limit$)

;上限値

$vd = limit$

$[VExMCTLF] <PIDOVF> = 1$

else if ($vd0 < -limit$)

;下限値

$vd = -limit$

$[VExMCTLF] <PIDOVF> = 1$

else $vd = vd0$

$[VExVD] = vd \times n$

;比例レンジ 2 倍以上を補償して保存

[アンチワインドアップ]

$\Delta vd = vd - vd0$

;d 軸電圧と制限の差分を計算

$VDI = vd0 + \Delta vd \times ([VExMODE] <AWUMD> \text{設定})$

;上記差分を積分項に反映

	レジスタ名/ 信号名	機能	詳細
入力	[VExID]	d 軸電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExIDREF]	d 軸基準電流値設定	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExCIDKP]	d 軸電流 PI 制御比例項係数設定	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExCIDKI]	d 軸電流 PI 制御積分項係数設定	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExCIDKG]	[3:0] PI 制御 d 軸積分係数レンジ選択	<CIDKIG[3:0]>PI 制御 d 軸比例係数レンジ選択 0000: 1 / 1 0001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1111: Reserved
		[7:4] PI 制御 d 軸比例係数レンジ選択	<CIDKPG[3:0]>PI 制御 d 軸比例係数レンジ選択 0000: 1 / 1 0001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1000: Reserved 1001: 2 1010: 2 ² 1011: 2 ³ 1100: 2 ⁴ 1101~1111: Reserved
	[VExPIOLIM]	PI 制御出力制限	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット) 有効範囲: 0x0000~0x7FFF [VExPIOLIM]= 0x0000 の場合は出力制限禁止
	[VExMODE]	[9:8]PI 制御出力制限時のアンチwindアップ(AWU)制御	<AWUMD[1:0]> 00: AWU 禁止 01: 制限量 / 4 を積分項に反映 10: 制限量 / 2 を積分項に反映 11: 制限量を積分項に反映
出力	VDI	d 軸電圧積分項保持	64 ビット固定小数点データ(-1.0~1.0、小数点以下 63 ビット)
	[VExVD]	d 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExMCTLF]	[8]d 軸 PI 制御出力制限超過フラグ	<PIDOVF> 0: d 軸 PI 制御出力 ≤ [VExPIOLIM] 1: d 軸 PI 制御出力 > [VExPIOLIM]
	VDI	d 軸電圧積分項保持	64 ビット固定小数点データ(-1.0~1.0、小数点以下 63 ビット)

注) VDI は 64 ビットデータで、上位が[VExVDIH]レジスタ、下位が[VExVDILH]レジスタの構成です。

b. q 軸電流 PI 制御

<演算式>

[PI 制御]

$\Delta i_q = [VExIQREF] - [VExIQ]$

$kpg = ([VExCIQKG] <CIQKPG> \text{設定})$

$kig = ([VExCIQKG] <CIQKIG> \text{設定})$

$limit = [VExPIOLIM]$

if ($kpg \geq 2$) $n = kpg$

$limit = limit / kpg$

$kig = kig / kpg$

$kpg = 1$

else $n = 1$

$ciqkp = [VExCIQKP] \times kpg$

$ciqki = [VExCIQKI] \times kig$

$vqi0 = ciqki \times \Delta i_q + VQI$

$vq0 = ciqkp \times \Delta i_q + vqi0$

[PI 制御出力制限]

if ($vq0 > limit$)

;電流指令値と電流フィードバックの差分

;比例係数レンジ

;積分係数レンジ

;比例レンジ 2 倍以上、kpg 保存

;リミット補正

;積分レンジ補正

;比例レンジ補正

;比例係数

;積分係数

;積分項演算

;比例項を併せて電圧算出

;上限値

$vq = \text{limit}$
 $[VExMCTLF] < PIQOVF > = 1$
 else if ($vq0 < -\text{limit}$) ;下限値
 $vq = -\text{limit}$
 $[VExMCTLF] < PIQOVF > = 1$
 else $vq = vq0$
 $[VExVQ] = vq \times n$;比例レンジ 2 倍以上を補償して保存

 [アンチワインドアップ]
 $\Delta vq = vq - vq0$;q 軸電圧と制限の差分を計算
 $VQI = vqi0 + \Delta vq \times ([VExMODE] < AWUMD > \text{設定})$;制限による差分を積分項に反映

	レジスター名/ 信号名	機能	詳細
入力	[VExIQ]	q 軸電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExIQREF]	q 軸基準電流値設定	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExCIQKP]	q 軸電流 PI 制御比例項係数設定	16 ビット固定小数点データデータ(-1.0~1.0、小数点以下 15 ビット)
	[VExCIQKI]	q 軸電流 PI 制御積分項係数設定	16 ビット固定小数点データデータ(-1.0~1.0、小数点以下 15 ビット)
	[VExCIQKG]	[3:0]PI 制御 q 軸積分係数レンジ選択	$< CIQKIG[3:0] >$ PI 制御 q 軸積分係数レンジ選択 0000: 1 0001: $1 / 2^4$ 0010: $1 / 2^8$ 0011: $1 / 2^{12}$ 0100: $1 / 2^{16}$ 0101~1111: Reserved
		[7:4]PI 制御 q 軸比例係数レンジ選択	$< CIQKPG[3:0] >$ PI 制御 q 軸比例係数レンジ選択 0000: 1 0001: $1 / 2^4$ 0010: $1 / 2^8$ 0011: $1 / 2^{12}$ 0100: $1 / 2^{16}$ 0101~1000: Reserved 1001: 2 1010: 2^2 1011: 2^3 1100: 2^4 1101~1111: Reserved
	[VExPIOLIM]	PI 制御出力制限	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット) 有効範囲: 0x0000~0x7FFF [VExPIOLIM] = 0x0000 の場合は出力制限禁止
	[VExMODE]	[9:8]PI 制御出力制限時のアンチワインドアップ(AWU)制御	$< AWUMD[1:0] >$ 00: AWU 禁止 01: 制限量 / 4 を積分項に反映 10: 制限量 / 2 を積分項に反映 11: 制限量を積分項に反映
出力	VQI	q 軸電圧積分項保持	64 ビット固定小数点データ(-1.0~1.0、小数点以下 63 ビット)
	[VExVQ]	q 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExMCTLF]	[9]q 軸 PI 制御出力制限超過フラグ	$< PIQOVF >$ 0: q 軸 PI 制御出力 $\leq [VExPIOLIM]$ 1: q 軸 PI 制御出力 $> [VExPIOLIM]$
	VQI	q 軸電圧積分項保持	64 ビット固定小数点データ(-1.0~1.0、小数点以下 63 ビット)

注) VQI は 64 ビットデータで、上位が**[VExVQIH]**レジスター、下位が**[VExVQILH]**レジスターの構成です。

注) タスク実行時に内部データの一時退避に使用しているため、**[VExTMPREG0]**は不定値に更新されます。

c. 非干渉制御

モーターの電圧方程式を使って d 軸、q 軸の干渉分を算出して PI 制御結果を補正します。

<演算式>

$\text{if } [\text{VExMODE}] < \text{T5ECEN} > = 1$; 拡張制御有効
 $\text{ld} = [\text{VExCLD}] \times ([\text{VExCLG}] \text{設定})$; d 軸インダクタンス
 $\text{lq} = [\text{VExCLQ}] \times ([\text{VExCLG}] \text{設定})$; q 軸インダクタンス
 $\text{phi} = [\text{VExCPHI}] \times ([\text{VExCPHIG}] \text{設定})$; 鎖交磁束
 $\text{id} = [\text{VExID}]$; フィードバック電流
 $\text{iq} = [\text{VExIQ}]$
 $\text{if } ([\text{VExFMODE}] < \text{IDQSEL} > = 1) \quad \text{id} = [\text{VExIDREF}]$; 指令値入力
 $\quad \quad \quad \text{iq} = [\text{VExIQREF}]$
 $[\text{VExVDE}] = - [\text{VExOMEGA}] \times \text{iq} \times \text{lq}$; d 軸干渉分算出
 $[\text{VExVQE}] = [\text{VExOMEGA}] \times \text{id} \times \text{ld} + [\text{VExOMEGA}] \times \text{phi}$; q 軸干渉分算出
 $\text{if } ([\text{VExMODE}] < \text{NICEN} > = 1)$; 非干渉制御有効
 $\quad [\text{VExVD}] = [\text{VExVD}] + [\text{VExVDE}]$
 $\quad [\text{VExVQ}] = [\text{VExVQ}] + [\text{VExVQE}]$

	レジスター名	機能	詳細
入力	$[\text{VExVD}]$	d 軸電圧	32 ビット固定小数点データ(-1.0～1.0、小数点以下 31 ビット)
	$[\text{VExVQ}]$	q 軸電圧	
	$[\text{VExID}]$	d 軸電流	
	$[\text{VExIQ}]$	q 軸電流	
	$[\text{VExIQREF}]$	q 軸基準電流値設定	16 ビット固定小数点データ(-1.0～1.0、小数点以下 15 ビット)
	$[\text{VExIDREF}]$	d 軸基準電流値設定	
	$[\text{VExCLD}]$	モーター d 軸インダクタンス値	16 ビット固定小数点データ(-16.0～16.0、小数点以下 11 ビット)
	$[\text{VExCLQ}]$	モーター q 軸インダクタンス値	
	$[\text{VExCPHI}]$	モーター鎖交磁束	
	$[\text{VExCLG}]$	モーターインダクタンスレンジ設定	$\text{<CLG}[2:0]>$, $\text{<CPHIG}[2:0]>$ 000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101～111: Reserved
	$[\text{VExCPHIG}]$	モーター磁束レンジ設定	
	$[\text{VExOMEGA}]$	回転速度設定	16 ビット固定小数点データ(-1.0～1.0、小数点以下 15 ビット)
	$[\text{VExFMODE}]$	[4]電流制御の非干渉制御入力電流選択	<IDQSEL> 0: フィードバック電流($[\text{VExID}]$, $[\text{VExIQ}]$) 1: 指令電流($[\text{VExIDREF}]$, $[\text{VExIQREF}]$)
	$[\text{VExMODE}]$	[11] 非干渉制御許可	<NICEN> 0: 禁止 1: 許可
		[10] 拡張制御許可	<T5ECEN> 0: 禁止 1: 許可
出力	$[\text{VExVDE}]$	非干渉制御 d 軸電圧	16 ビット固定小数点データ(-1.0～1.0、小数点以下 15 ビット)
	$[\text{VExVQE}]$	非干渉制御 q 軸電圧	
	$[\text{VExVD}]$	d 軸電圧	32 ビット固定小数点データ(-1.0～1.0、小数点以下 31 ビット)
	$[\text{VExVQ}]$	q 軸電圧	

d. 電圧スカラー制限

d 軸、q 軸電圧の合成値($\sqrt{V_D^2 + V_Q^2}$ の平方根)が制限値を超えないように、d 軸、q 軸電圧を制限します。

<演算式>

```

if ( $|V_{ExMODE}| < T5ECEN = 1$ ) ;拡張制御有効
[VDQ 演算]
if ( $(|V_{ExVD}|^2 + |V_{ExVQ}|^2) > |V_{ExVSLIM}|^2$ ) ;超過確認
  if ( $|V_{ExFMODE}| < VSLIMMD[1:0] = 00$ ) ;電圧スカラー制限なし
     $|V_{ExVDQ}| = \text{SQRT}(|V_{ExVD}|^2 + |V_{ExVQ}|^2)$ 
  else if ( $|V_{ExFMODE}| < VSLIMMD[1:0] = 01$ ) ;d 軸方向スカラー制限
     $|V_{ExVDQ}| = \text{SQRT}(|V_{ExVSLIM}|^2 - |V_{ExVQ}|^2)$ 
  else if ( $|V_{ExFMODE}| < VSLIMMD[1:0] = 10$ ) ;q 軸方向スカラー制限
     $|V_{ExVDQ}| = \text{SQRT}(|V_{ExVSLIM}|^2 - |V_{ExVD}|^2)$ 
  else if ( $|V_{ExFMODE}| < VSLIMMD[1:0] = 11$ ) ;dq 比例スカラー制限
     $|V_{ExVDQ}| = \text{SQRT}(|V_{ExVD}|^2 + |V_{ExVQ}|^2)$ 
else  $|V_{ExVDQ}| = \text{SQRT}(|V_{ExVD}|^2 + |V_{ExVQ}|^2)$  ;リミット以下はスカラー算出
  注) SQRT: 平方根演算

```

[偏角算出] ※ $|V_{ExVSLIM}| = 0$ の場合、偏角算出の処理は無効

```

x =  $|V_{ExVQ}|$ 
y =  $|V_{ExVD}|$ 
 $|V_{ExVDELTA}| = \text{ATAN}(x, y)$ 
  注) ATAN: 逆正接演算

```

[各軸制限値算出] ※ $|V_{ExVSLIM}| = 0$ の場合、各軸制限値算出の処理は無効

```

if ( $|V_{ExFMODE}| < VSLIMMD[1:0] = 00$ ) ;電圧スカラー制限なし
  vdlim =  $|V_{ExVSLIM}|$ 
  vqlim =  $|V_{ExVSLIM}|$ 
else if ( $|V_{ExFMODE}| < VSLIMMD[1:0] = 01$ ) ;d 軸方向スカラー制限
  vdlim =  $|V_{ExVDQ}|$ 
  vqlim =  $|V_{ExVSLIM}|$ 
else if ( $|V_{ExFMODE}| < VSLIMMD[1:0] = 10$ ) ;q 軸方向スカラー制限
  vdlim =  $|V_{ExVSLIM}|$ 
  vqlim =  $|V_{ExVDQ}|$ 
else if ( $|V_{ExFMODE}| < VSLIMMD[1:0] = 11$ ) ;dq 比例スカラー制限
  vdlim =  $|V_{ExVSLIM}| \times \sin(|V_{ExVDELTA}|)$ 
  vqlim =  $|V_{ExVSLIM}| \times \cos(|V_{ExVDELTA}|)$ 

```

[制限処理] ※ $|V_{ExVSLIM}| = 0$ の場合、制限処理の処理は無効

```

if ( $|V_{ExVD}| > vdlim$ ) ;d 軸上限処理
   $|V_{ExVD}| = vdlim$ 
   $|V_{ExMCTLF}| < VSOVF = 1$ 
else if ( $|V_{ExVD}| < -vdlim$ ) ;d 軸下限処理
   $|V_{ExVD}| = -vdlim$ 
   $|V_{ExMCTLF}| < VSOVF = 1$ 
if ( $|V_{ExVQ}| > vqlim$ ) ;q 軸上限処理
   $|V_{ExVQ}| = vqlim$ 
   $|V_{ExMCTLF}| < VSOVF = 1$ 
else if ( $|V_{ExVQ}| < -vqlim$ ) ;q 軸下限処理
   $|V_{ExVQ}| = -vqlim$ 
   $|V_{ExMCTLF}| < VSOVF = 1$ 

```

[補正処理] ※ $[VExVSLIM] = 0$ の場合、補正処理の処理は無効

$$[VExVD] = [VExVD] + [VExVDCRC]$$

;d 軸補正

$$[VExVQ] = [VExVQ] + [VExVQCRC]$$

;q 軸補正

	レジスタ名	機能	詳細
入力	$[VExVD]$	d 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExVQ]$	q 軸電圧	
	$[VExVSLIM]$	電圧スカラー制限	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット) 0x0000~0x7FFF $[VExVSLIM] = 0x0000$ の場合は制限禁止
	$[VExVDCRC]$	d 軸電圧補正	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	$[VExVQCRC]$	q 軸電圧補正	
	$[VExMODE]$	[10]拡張制御許可	<T5ECEN> 0: 禁止 1: 許可
出力	$[VExFMODE]$	[11:10]電流制御の電圧スカラー制限制御	<VSLIMMD[1:0]> 00: スカラー制限禁止(軸別制限有効) 01: d 軸方向に制限 10: q 軸方向に制限 11: dq 比例制限
	$[VExVDQ]$	電圧スカラー値 または軸方向制限値	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	$[VExVDELTA]$	電圧偏角	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット) 0x0000~0x4000 (0~90°)
	$[VExVD]$	d 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExVQ]$	q 軸電圧	
	$[VExMCTLF]$	[10]電圧スカラー制限超過フラグ	<VSOVF> 0: 電圧スカラー $\leq [VExVSLIM]$ 1: 電圧スカラー $> [VExVSLIM]$

注) タスク実行時に内部データの一時退避に使用しているため、 $[VExTMPREG0]$ は不定値に更新されます。

3.3.2. SIN/COS 演算(タスク 6)

SIN/COS 演算タスクは、位相補間演算と SIN/COS 演算を実行します。

位相補間は回転速度を PWM 周期で積分して計算し、位相補間許可時($[VExMODE] < PVIEN = 1$)のみ実行します。位相補間時は指定位相でのクリッピングが可能です。

また、位相補間禁止時($VExMODE < PVIEN = 0$)は、 $\theta_0 = |VExTHETA|$ が実行されます。

クリッピング機能は、センサー付きのシステムで動的にモーターを正反転させる際に、位相補間させ過ぎないように制限する機能です。補正前角度と角度、速度、PWM 周期から算出される補正後角度の間に値を設定することでクリッピングが可能です。

a. 位相補間

<演算式>

theta0 = [VExOMEGA] × [VExTPWM] + [VExTHETA]	;位相補間値算出
theta0 = theta0 & 0x0000FFFF	
if ([VExMODE]<CLPEN> = 1)	;クリッピング許可
if ([VExOMEGA] ≥ 0)	;正回転時
if ([VExTHETA] ≤ [VExTHTCLP] ≤ theta0)	theta0 = [VExTHTCLP]
else if (theta0 ≤ [VExTHETA] ≤ [VExTHTCLP])	theta0 = [VExTHTCLP]
else if ([VExTHTCLP] ≤ theta0 ≤ [VExTHETA])	theta0 = [VExTHTCLP]
else	;逆回転時
if (theta0 ≤ [VExTHTCLP] ≤ [VExTHETA])	theta0 = [VExTHTCLP]
else if ([VExTHTCLP] ≤ [VExTHETA] ≤ theta0)	theta0 = [VExTHTCLP]
else if ([VExTHETA] ≤ theta0 ≤ [VExTHTCLP])	theta0 = [VExTHTCLP]
if ([VExMODE]<PVIEN> = 1) [VExTHETA] = theta0	;位相補間許可で[VExTHETA]更新

	レジスター名	機能	詳細
入力	[VExTHETA]	モーター位相設定	16ビット固定小数点データ(0.0～1.0、小数点以下 15ビット)
	[VExOMEGA]	回転速度	16ビット固定小数点データ(-1.0～1.0、小数点以下 15ビット)
	[VExTPWM]	PWM 周期レート設定	16ビット固定小数点データ(0.0～1.0、小数点以下 15ビット)
	[VExTHTCLP]	位相クリップ	16ビット固定小数点データ(0.0～1.0、小数点以下 15ビット)
	[VExMODE]	[0]位相補間制御	<PVIEN> 0: 禁止 1: 許可
[7]位相補間時の位相クリッピング制御		<CLPEN> 0: クリップ禁止 1: クリップ許可	
出力	[VExTHETA]	モーター位相設定	16ビット固定小数点データ(0.0～1.0、小数点以下 15ビット)

b. SIN/COS 演算

<演算式>

$[VExSINM] = [VExSIN]$	;前回値保存(入力処理用)
$[VExCOSM] = [VExCOS]$	
$[VExSIN] = \sin([VExTHETA])$	;SIN, COS 値算出
$[VExCOS] = \sin([VExTHETA] + 1/4)$	
if ($[VExFMODE] < MREGDIS = 1$)	;前回値保持無効確認
$[VExSINM] = [VExSIN]$	
$[VExCOSM] = [VExCOS]$	

注) SIN: 正弦演算

	レジスター名	機能	詳細
入力	[VExTHETA]	モーター位相設定	16 ビット固定小数点データ(0.0～1.0、小数点以下 15 ビット)
	[VExFMODE]	[9]SIN/COS レジスターの 前回値フラグの使用	<MREGDIS> 0: 有効 1: 無効
	[VExSIN]	θ での正弦値出力変換	16 ビット固定小数点データ (-1.0～1.0、小数点以下 15 ビット)
	[VExCOS]	θ での余弦値出力変換	
出力	[VExSIN]	θ での正弦値出力変換	16 ビット固定小数点データ (-1.0～1.0、小数点以下 15 ビット)
	[VExCOS]	θ での余弦値出力変換	
	[VExSINM]	前回の正弦値	
	[VExCOSM]	前回の余弦値	

3.3.3. 出力電圧変換(座標軸変換/相変換)

出力電圧変換は座標軸変換と相変換の 2 段階で変換します。
相変換タスクには空間ベクトル変換と逆クランクの 2 種類あり、どちらかを使用します。

3.3.3.1. 出力座標軸変換(タスク 7)

出力座標軸タスクは d 軸電圧、q 軸電圧、sinθ、cosθ から α 軸電圧、β 軸電圧を算出します。

<演算式>

$$\begin{aligned} [VExVALPHA] &= [VExCOS] \times [VExVD] - [VExSIN] \times [VExVQ] && ;V\alpha \text{ 算出} \\ [VExVBETA] &= [VExSIN] \times [VExVD] + [VExCOS] \times [VExVQ] && ;V\beta \text{ 算出} \end{aligned}$$

	レジスター名	機能	詳細
入力	[VExVD]	d 軸電圧	32 ビット固定小数点データ(-1.0～1.0、小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExSIN]	θ での正弦値出力変換	16 ビット固定小数点データ(-1.0～1.0、小数点以下 15 ビット)
	[VExCOS]	θ での余弦値出力変換	
出力	[VExVALPHA]	α 軸電圧	32 ビット固定小数点データ(-1.0～1.0、小数点以下 31 ビット)
	[VExVBETA]	β 軸電圧	

3.3.3.2. 出力相変換 1 (空間ベクトル変換)(タスク 8)

出力相変換 1 は α 軸電圧、 β 軸電圧からセクター判定し、セクター別に空間ベクトル変換で a 相電圧、b 相電圧、c 相電圧のデューティを算出します。このタスクは変換方式に 2 相変調か 3 相変調かを選択できます。

a. セクター判定

<演算式>

```

[VExSECTORM] = [VExSECTOR] ;前回セクターを保存
valpha = [VExVALPHA]
vbeta = [VExVBETA]
if (valpha ≥ 0 & vbeta ≥ 0)
  if (|valpha| ≥ |vbeta| × √(1 / 3))
    if (|valpha| × √(1 / 3) ≥ |vbeta|) [VExSECTOR] = 0
    else [VExSECTOR] = 1
  else [VExSECTOR] = 2
else if (valpha < 0 & vbeta ≥ 0)
  if (|valpha| < |vbeta| × √(1 / 3)) [VExSECTOR] = 3
  if (|valpha| × √(1 / 3) < |vbeta|) [VExSECTOR] = 4
  else [VExSECTOR] = 5
else if (valpha < 0 & vbeta < 0)
  if (|valpha| ≥ |vbeta| × √(1 / 3))
    if (|valpha| × √(1 / 3) ≥ |vbeta|) [VExSECTOR] = 6
    else [VExSECTOR] = 7
  else [VExSECTOR] = 8
else if (valpha ≥ 0 & vbeta < 0)
  if (|valpha| < |vbeta| × √(1 / 3)) [VExSECTOR] = 9
  else if (|valpha| × √(1 / 3) < |vbeta|) [VExSECTOR] = 10
  else [VExSECTOR] = 11
if ([VExFMODE] < MREGDIS = 1) [VExSECTORM] = [VExSECTOR] ;前回値保持無効確認

```

	レジスター名	機能	詳細
入力	[VExVALPHA]	α 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExVBETA]	β 軸電圧	
	[VExFMODE]	[9]SECTOR レジスターの 前回値フラグの使用	<MREGDIS> 0: 有効 1: 無効
	[VExSECTOR]	セクター情報	4 ビット整数データ(0~11) ※演算式の冒頭で処理されるので、前回値の処理となる。
出力	[VExSECTOR]	セクター情報	4 ビット整数データ(0~11)
	[VExSECTORM]	前回セクター情報	

b. 空間ベクトル変換(3 相変調で $[VExSECTOR] = 0, 1$ の場合のみ記載)

<演算式>

```

if ( $[VExVDC] < 1 / 128$ )     $[VExMCTLF] < LVTF > = 1$ 
else                         $[VExMCTLF] < LVTF > = 0$ 
kc =  $\sqrt{3}$                                 ;相対変換
if ( $[VExFMODE] < CCVMD > = 1$ )    kc =  $\sqrt{2}$                 ;絶対変換
if ( $[VExSECTOR] = 0, 1$ )
    t1 = kc /  $[VExVDC] \times (\sqrt{3} / 2 \times [VExVALPHA] - 1 / 2 \times [VExVBETA])$     ;t1 期間算出
    t2 = kc /  $[VExVDC] \times [VExVBETA]$                                 ;t2 期間算出
    t3 = 1 - t1 - t2                                ;ゼロベクトル期間算出
    if ( $[VExFMODE] < C2PEN > = 0$ )                                ;3 相変調
        dutya = t1 + t2 + t3 / 2
        dutyb = t2 + t3 / 2
        dutyc = t3 / 2
    else                                ;2 相変調
        dutya = t1 + t2
        dutyb = t2
        dutyc = 0

 $[VExVDUTYA] = dutya$ 
 $[VExVDUTYB] = dutyb$ 
 $[VExVDUTYC] = dutyc$ 
 $[VExDUTYZERO] = t3$ 

```

	レジスタ名	機能	詳細
入力	[VExVALPHA]	α 軸電圧	32 ビット固定小数点データ(-1.0～1.0、小数点以下 31 ビット)
	[VExVBETA]	β 軸電圧	
	[VExVDC]	DC 電源電圧	16 ビット固定小数点データ(0.0～1.0、小数点以下 15 ビット)
	[VExSECTOR]	セクター情報	4 ビット整数データ(0～11)
	[VExFMODE]	[0]変調モード選択	<C2PEN> 0: 3 相変調 1: 2 相変調
[13]相変換モード選択		<CCVMD> 0: 相対変換 1: 絶対変換	
出力	[VExVDUTYA]	a 相電圧デューティ	32 ビット固定小数点データ(0.0～1.0、小数点以下 31 ビット)
	[VExVDUTYB]	b 相電圧デューティ	
	[VExVDUTYC]	c 相電圧デューティ	
	[VExDUTYZERO]	ゼロベクトルデューティ	
	[VExMCTLF]	[2] 電源電圧低下フラグ	<LVTF> 0: [VExVDC] ≥ 1 / 128 1: [VExVDC] < 1 / 128

3.3.3.3. 出力相変換 2 (逆クランク変換)(タスク 11)

出力相変換 2 は α 軸電圧、 β 軸電圧からセクター判定し、逆クランク変換で a 相電圧、b 相電圧、c 相電圧のデューティを算出するタスクです。このタスクは変換方式として 3 相変調だけに対応します。

また、このタスクは $[VExFMODE] <PHCVDIS>$ を "1" に設定することで 2 相電圧のデューティを算出します。

a. セクター判定

<演算式>

```

[VExSECTORM] = [VExSECTOR] ;前回セクターを保存
valpha = [VExVALPHA]
vbeta = [VExVBETA]
if (valpha ≥ 0 & vbeta ≥ 0)
  if (|valpha| ≥ |vbeta| × √(1 / 3))
    if (|valpha| × √(1 / 3) ≥ |vbeta|) [VExSECTOR] = 0
    else [VExSECTOR] = 1
  else [VExSECTOR] = 2
else if (valpha < 0 & vbeta ≥ 0)
  if (|valpha| < |vbeta| × √(1 / 3)) [VExSECTOR] = 3
  else if (|valpha| × √(1 / 3) < |vbeta|) [VExSECTOR] = 4
  else [VExSECTOR] = 5
else if (valpha < 0 & vbeta < 0)
  if (|valpha| ≥ |vbeta| × √(1 / 3))
    if (|valpha| × √(1 / 3) ≥ |vbeta|) [VExSECTOR] = 6
    else [VExSECTOR] = 7
  else [VExSECTOR] = 8
else if (valpha ≥ 0 & vbeta < 0)
  if (|valpha| < |vbeta| × √(1 / 3)) [VExSECTOR] = 9
  else if (|valpha| × √(1 / 3) < |vbeta|) [VExSECTOR] = 10
  else [VExSECTOR] = 11
if ([VExFMODE] <MREGDIS> = 1) [VExSECTORM] = [VExSECTOR] ;前回値保持無効確認

```

	レジスター名	機能	詳細
入力	[VExVALPHA]	α 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExVBETA]	β 軸電圧	
	[VExFMODE]	[9]SECTOR レジスターの 前回値フラグの使用	<MREGDIS> 0: 有効 1: 無効
	[VExSECTOR]	セクター情報	4 ビット整数データ(0~11) ※演算式の冒頭で処理されるので、前回値の処理となる。
出力	[VExSECTOR]	セクター情報	4 ビット整数データ(0~11)
	[VExSECTORM]	セクター情報(前回値)	

b. 逆クランク変換

<演算式>

if ($[VExVDC] < 1 / 128$) $[VExMCTLF] < LVTF > = 1$
 else $[VExMCTLF] < LVTF > = 0$

kc = 1

;相対変換

if ($[VExFMODE] < CCVMD > = 1$) kc = $\sqrt{2 / 3}$

;絶対変換

if ($[VExFMODE] < PHCVDIS > = 0$)

;3 相変換

 $[VExVDUTYA] = kc / [VExVDC] \times [VExVALPHA] + 1 / 2$

;Va デューティー

 $[VExVDUTYB] = kc / [VExVDC] \times (-1 / 2 \times [VExVALPHA] + \sqrt{3} / 2 \times [VExVBETA]) + 1 / 2$;Vb デューティー $[VExVDUTYC] = kc / [VExVDC] \times (-1 / 2 \times [VExVALPHA] - \sqrt{3} / 2 \times [VExVBETA]) + 1 / 2$;Vc デューティー

else

;相変換禁止

 $[VExVDUTYA] = 1 / [VExVDC] \times [VExVALPHA] + 1 / 2$

;Va デューティー

 $[VExVDUTYB] = 1 / [VExVDC] \times [VExVBETA] + 1 / 2$

;Vb デューティー

※相変換禁止時も、 $[VExVDUTYC]$ には 3 相変換時の結果が出力されます。

	レジスタ名	機能	詳細
入力	$[VExVALPHA]$	α 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExVBETA]$	β 軸電圧	
	$[VExVDC]$	DC 電源電圧	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	$[VExFMODE]$	[12]相変換禁止	<PHCVDIS> 0: 2-3 相変換許可(3 相交流出力) 1: 2-3 相変換禁止(2 相交流出力)
		[13]相変換モード選択	<CCVMD> 0: 相対変換 1: 絶対変換
出力	$[VExVDUTYA]$	a 相電圧デューティー	32 ビット固定小数点データ(0.0~1.0、小数点以下 31 ビット)
	$[VExVDUTYB]$	b 相電圧デューティー	
	$[VExVDUTYC]$	c 相電圧デューティー	
	$[VExMCTLF]$	[2] 電源電圧低下フラグ	<LVTF> 0: $[VExVDC] \geq 1 / 128$ 1: $[VExVDC] < 1 / 128$

3.3.4. 出力制御

出力制御部は、3 相電圧デューティを PMD 設定形式に変換します。変換した結果を $[VExCMPU]$ 、 $[VExCMPV]$ 、 $[VExCMPW]$ に設定し、出力制御動作設定に応じて $[VExOUTCR]$ を設定します。また、デッドタイム補償制御および PWM 出力制限が可能です。

出力制御には出力制御 1 タスクと出力制御 2 タスクの 2 種類があり、それぞれ対応できる PWM 出力が違います。

注) $[VExCMPU]$ 、 $[VExCMPV]$ 、 $[VExCMPW]$ 、 $[VExOUTCR]$ は PMD を VE モードに設定すると PMD の $[PMDxCMPU]$ 、 $[PMDxCMPV]$ 、 $[PMDxCMPW]$ 、 $[PMDxMDOUT]$ レジスタと切り替わります。その場合も PMD のダブルバッファ/トリプルバッファ機能は有効です。バッファ機能の詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。PMD でダブルバッファ/トリプルバッファを許可している場合、出力制御 1 タスク/出力制御 2 タスク/トリガー生成タスクを実行中はダブルバッファ/トリプルバッファ実行段の更新タイミングになっても実行段は更新されません。

デッドタイム補償は、電流検出ができる状況下で行ってください。

3.3.4.1. 出力制御 1 (タスク 0)

出力制御 1 タスクは通常 PWM 出力と PWM シフト 1 の PWM 出力に対応しています。

PWM シフト許可時に、回転速度 ($[VExOMEGA]$) が PWM シフト切り替え基準 ($[VExFPWMCHG]$) より低い場合に PWM 出力が PWM シフト 1 に切り替わります。

注) PWM シフト 1 は 1 ショット電流検出モード時のみ選択できます。

a. 出力変換

<演算式>

```

[VExMCTLF]<LAVFM> = [VExMCTLF]<LAVF>           ;低速フラグ前回値更新
[VExMCTLF]<SFT2STM> = [VExMCTLF]<SFT2ST>         ;PWM シフト 2 の
                                                    キャリアー反転フラグ前回値更新
[VExMCTLF] &= 0xB7EE                             ;現フラグクリア
if ([VExOMEGA] ≤ [VExFPWMCHG])
    [VExMCTLF]<LAVF> = 1                           ;低速判定で低速フラグセット
dutyA = [VExVDUTYA]
dutyB = [VExVDUTYB]
dutyC = [VExVDUTYC]
if ([VExMCTLF]<LAVF> = 1 & [VExFMODE]<C2PEN> = 1 & [VExFMODE]<SPWMEN> = 1
    & ([VExFMODE]<IDMODE[1]> = 1)                   ;PWM シフト 1 で低速時
    if ([VExSECTOR] = 0, 3, 4, 7, 8, 11)            ;セクター判定
        dutyA = dutyA + [VExDUTYZERO]              ;ゼロベクトル V7 変換
        dutyB = dutyB + [VExDUTYZERO]
        dutyC = dutyC + [VExDUTYZERO]
pwma = dutyA × 0x8000                             ;PMD 設定値変換
pwmb = dutyB × 0x8000
pwmc = dutyC × 0x8000

```

	レジスタ名	機能	詳細
入力	[VExVDUTYA]	a 相電圧デューティ	32 ビット固定小数点データ(0.0~1.0、小数点以下 31 ビット)
	[VExVDUTYB]	b 相電圧デューティ	
	[VExVDUTYC]	c 相電圧デューティ	
	[VExSECTOR]	セクター情報	4 ビット整数データ(0~11)
	[VExOMEGA]	回転速度設定	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExFPWMCHG]	PWM 切り替え速度設定	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット) [VExFPWMCHG] = 0x0000 の場合は切り替え禁止
	[VExFMODE]	[0]変調モード	<C2PEN> 0: 3 相変調 1: 2 相変調
		[1]PWM シフト許可	<SPWMEN> 0: 禁止 1: 許可
		[3:2]電流検出モード選択	<IDMODE[1:0]> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント
	[VExDUTYZERO]	ゼロベクトルデューティ	32 ビット固定小数点データ(0.0~1.0、小数点以下 31 ビット)
出力	[VExMCTLF]	[0] 低速度フラグ	<LAVF>
		[14] PWM シフト 2 のキャリア反転フラグ	<SFT2ST>
		[1:0] 低速度フラグ	<LAVFM>, <LAVF>
		[11] PWM 出力制限超過フラグ	<PWMOVF>
		[15:14] PWM シフト 2 のキャリア反転フラグ	<SFT2STM>, <SFT2ST>

注) タスク実行時に内部データの一時退避に使用しているため、[VExTMPREG0]は不定値に更新されます。

b. PWM 出力制限

<演算式>

```

if ([VExPWMMAX] = 0)      max = 0x8000
else                      max = [VExPWMMAX]
if ((pwma > max) & (0x8000 > max))      ;U 相 PWM 上限確認
    if (([VExMODE]<PWMFLEN> = 0) | (pwma < 0x8000))      ;100%出力制限確認
        pwma = max
        [VExMCTLF]<PWMOVF> = 1
min = [VExPWMMIN]
if ((pwma < min) & (min > 0))      ;U 相 PWM 下限確認
    if (([VExMODE]<PWMBLEN> = 0) | (pwma > 0))      ;0%出力制限確認
        pwma = min
        [VExMCTLF]<PWMOVF> = 1

```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExPWMMAX]	PWM 上限値設定	16 ビットデータ("0x000"~"0x8000")
	[VExPWMMIN]	PWM 下限値設定	
	[VExMODE]	[12]PWM 下限設定時、デューティ0%出力を許可	<PWMBLEN> 0: 0%出力禁止 1: 0%出力許可
		[13]PWM 上限設定時、デューティ100%出力を許可	<PWMFLEN> 0: 100%出力禁止 1: 100%出力許可
出力	[VExMCTLF]	[11] PWM 出力制限超過フラグ	<PWMOVF>

注) PWM シフト 1 ([VExFMODE]<SPWMEN> = 1(シフト許可)かつ[VExMCTLF]<LAVF> = 1(低速))時は PWM 出力制限は無効となります。

c. デッドタイム補償

<演算式>

```

if (0 < pwma < 0x8000)          dt = [VExDTC]
else                             dt = 0
if ([VExDTCS] < IASTS[2:0]) = 001, 101          ;正電流時
    if ([VExMODE] < PMDDTCEN) = 1                ;PMD のデッドタイム補正対応
        if (pwma > (0x8000 - 2 × dt))    pwma = (0x8000 + pwma) / 2
        else                             pwma = pwma + dt
    if (([VExMODE] < PWMFLEN) = 1) & (max < 0x8000)    ;100%出力制限確認
        if (pwma > (0x8000 - 1)) pwma = 0x8000 - 1    ;補償後の出力制限
    else
        if (pwma > 0x8000)                pwma = 0x8000    ;補償後の出力制限
else if ([VExDTCS] < IASTS[2:0]) = 011, 111    ;負電流時
    if ([VExMODE] < PMDDTCEN) = 1                ;PMD のデッドタイム補正対応
        if (pwma < (2 × dt))                pwma = pwma / 2
        else                             pwma = pwma - dt
    if (([VExMODE] < PWMBLEN) = 1) & (min > 0)    ;0%出力制限確認
        if (pwma < 1)                        pwma = 1        ;補償後の出力制限
    else
        if (pwma < 0)                        pwma = 0        ;補償後の出力制限

```

(残りの 2 相も同様に演算)

	レジスター名	機能	詳細
入力	[VExDTC]	デッドタイム補償量	16 ビットデータ("0x0000"~"0x1FFF")
	[VExMODE]	[12]PWM 下限設定時、デューティー0%出力を許可	<PWMBLEN> 0: 0%出力禁止 1: 0%出力許可
		[13]PWM 上限設定時、デューティー100%出力を許可	<PWMFLEN> 0: 100%出力禁止 1: 100%出力許可
		[14]デッドタイム補償時、PMD 回路のデッドタイム補正への対応制御	<PMDDTCEN> 0: PMD の補正が無効な場合の設定 1: PMD の補正が有効な場合の設定
	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS[2:0]>, <IBSTS[2:0]>, <IASTS[2:0]> 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算

d. 出力制御/PWM シフト 1 変換

<演算式>

```

outcr = 0x1FF          ;全相センターオン
if ([VExMCTL] < LAVF) = 1 & [VExFMODE] < C2PEN) = 1
    & [VExFMODE] < SPWMEN) = 1 & [VExFMODE] < IDMODE[1]) = 1    ;PWM シフト 1 で低速時
    if ([VExSECTOR] = 0, 1, 2, 11)    ;V 相センターオフ
        outcr = 0x1F3    ;V 相キャリアー反転
    else if ([VExSECTOR] = 3, 4, 5, 6)    ;W 相センターオフ
        outcr = 0x1CF    ;W 相キャリアー反転
    else if ([VExSECTOR] = 7, 8, 9, 10)    ;U 相センターオフ
        outcr = 0x1FC    ;U 相キャリアー反転
    if ([VExMODE] < OCRMD[1:0]) = 00, 11    ;出力オフ
        outcr = 0x000
    else if ([VExMODE] < OCRMD[1:0]) = 10    ;短絡ブレーキ
        outcr = 0x015

```

```
[VExCMPU] = pwma
[VExCMPV] = pwmb
[VExCMPW] = pwmc
[VExOUTCR] = outer
```

[パルス幅差チェック/全オフ幅チェック]

```
dif1 = |pwmc - pwma|
dif2 = |pwmb - pwmc|
dif3 = |pwma - pwmb|
difmin = dif1
if (dif2 < difmin) difmin = dif2
if (dif3 < difmin) difmin = dif3
difmax = (dif1 + dif2 + dif3) / 2
```

;最小幅差

;最大幅差

```
difmid = difmax - difmin
```

;中間幅差

```
dmax = pwma
if (pwmb > dmax) dmax = pwmb
if (pwmc > dmax) dmax = pwmc
offmin = 1 - dmax
```

;最大幅

;最小オフ幅

```
dmin = pwma
if (pwmb < dmin) dmin = pwmb
if (pwmc < dmin) dmin = pwmc
```

;最小幅

```
dmid = pwma
if (dmid = dmax) dmid = pwmb
if (dmid = dmin) dmid = pwmc
if (dmid = dmax) dmid = pwmb
offmid = 1 - dmid
```

;中間幅

;中間オフ幅

```
if ([VExMCTLF]<LAVF> = 1 & [VExFMODE]<C2PEN> = 1
    & [VExFMODE]<SPWMEN> = 1 & [VExFMODE]<IDMODE[1]> = 1) ;PWM シフト 1 で低速時
    if ([VExSECTOR] = 0, 3, 4, 7, 8, 11)
        if (dmin > offmid) difmin = offmid ;中間オフ幅
        else difmin = dmin ;最小幅
    else
        if (dmid > offmin) difmin = offmin ;最小オフ幅
        else difmin = dmid ;中間幅
    difmid = difmin
else if ([VExFMODE]<C2PEN> = 1) ;通常 PWM/2 相変調
    if ([VExSECTOR] = 0, 3, 4, 7, 8, 11) difmin = difmin × 2 ;最小幅差=最小幅のセク
                                                                ターでは補正

if (difmid < difmin) difmin = difmid ;補正後の最小幅差確認
```

	レジスタ名	機能	詳細
入力	[VExSECTOR]	セクター情報	4ビット整数データ (0~11)
	[VExMODE]	[3:2]出力制御	<OCRMD[1:0]> 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ 11: Reserved
	[VExFMODE]	[0]変調モード選択	<C2PEN> 0: 3相変調 1: 2相変調
		[1]PWMシフト許可	<SPWMEN> 0: 禁止 1: 許可
	[VExMCTLF]	[0] 低速度フラグ	<LAVF>
出力	[VExCMPU]	U相 PWM デューティ	16ビットデータ("0x000"~"0x8000")
	[VExCMPV]	V相 PWM デューティ	
	[VExCMPW]	W相 PWM デューティ	
	[VExOUTCR]	PMD 出力制御	9ビット設定

3.3.4.2. 出力制御 2 (タスク 9)

出力制御 2 タスクは PWM シフト 2 の PWM 出力に対応しています。

PWM シフト許可 ([VExFMODE]<SPWMEN> = 1) かつ PWM シフトモード選択 ([VExFMODE]<SPWMMD[1:0]>)を"00"以外に設定することで PWM シフト 2 の PWM 出力になります。

注) PWM シフトは 1 ショット電流検出モード時のみ選択できます。

a. 出力変換

<演算式>

$$[VExMCTLF]<LAVFM> = [VExMCTLF]<LAVF>$$

$$[VExMCTLF]<STF2STM> = [VExMCTLF]<SFT2ST>$$

$$[VExMCTLF] \& = 0xB7EE$$

$$\text{if } ([VExOMEGA] < [VExFPWMCHG]) [VExMCTLF] <LAVF> = 1$$

$$\text{if } ([VExFMODE]<SPWMEN> = 1 \& [VExFMODE]<IDMODE[1]> = 1 \& [VExFMODE]<SPWMMD[1:0]> \neq 00)$$

$$\text{pwmofs} = [VExPWMOFS]$$

$$\text{else } \text{pwmofs} = 0$$

$$\text{pwma} = ([VExVDUTYA] - \text{pwmofs}) \times 0x8000$$

$$\text{pwmb} = ([VExVDUTYB] - \text{pwmofs}) \times 0x8000$$

$$\text{pwmc} = ([VExVDUTYC] - \text{pwmofs}) \times 0x8000$$

;低速フラグ前回値更新

; PWM シフト 2 の
キャリア反転フラグ
前回値更新

;現フラグクリア

;低速判定で低速フラグ
セット

;PMD 設定値変換

	レジスタ名	機能	詳細
入力	[VExVDUTYA]	a 相電圧デューティ	32 ビット固定小数点データ(0.0~1.0、小数点以下 31 ビット)
	[VExVDUTYB]	b 相電圧デューティ	
	[VExVDUTYC]	c 相電圧デューティ	
	[VExOMEGA]	回転速度	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExFPWMCHG]	PWM 切り替え速度設定	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット) [VExFPWMCHG] = 0x0000 の場合は切り替え禁止
	[VExFMODE]	[1]PWM シフト許可	<SPWMEN> 0: 禁止 1: 許可
		[3:2]電流検出モード選択	<IDMODE[1:0]> 00: 3 シャント 01: 2 センサー 10、11: 1 シャント
		[15:14]PWM シフトモード 選択	<SPWMMD[1:0]> 00: シフト 1 01: シフト 2 (U 相センター) 10: シフト 2 (V 相センター) 11: シフト 2 (W 相センター)
出力	[VExPWMOFS]	PWM シフト 2 オフセット	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExMCTLF]	[0]低速度フラグ	<LAVF>
		[14]PWM シフト 2 のキャリアー反転フラグ	<SFT2ST>
		[1:0]低速度フラグ	<LAVFM>, <LAVF>
		[11]PWM 出力制限超過 フラグ	<PWMOVF>
		[15:14]PWM シフト 2 のキャリアー反転フラグ	<SFT2STM>, <SFT2ST>

注) タスク実行時に内部データの一時退避に使用しているため、[VExTMPREG0]は不定値に更新されます。

b. PWM 出力制限

<演算式>

```

if ([VExPWMMAX] = 0)      max = 0x8000
else                      max = [VExPWMMAX]
if ((pwma > max) & (0x8000 > max))      ;U 相 PWM 上限確認
if (([VExMODE]<PWMFLEN> = 0) | (pwma < 0x8000))      ;100%出力制限確認
    pwma = max
    [VExMCTLF]<PWMOVF> = 1
min = [VExPWMMIN]
if ((pwma < min) & (min > 0))      ;U 相 PWM 下限確認
if (([VExMODE]<PWMBLEN> = 0) | (pwma > 0))      ;0%出力制限確認
    pwma = min
    [VExMCTLF]<PWMOVF> = 1

```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExPWMMAX]	PWM 上限値設定	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExPWMMIN]	PWM 下限値設定	
	[VExMODE]	[12]PWM 下限設定時、デューティ0%出力を許可	<PWMBLEN> 0: 0%出力禁止 1: 0%出力許可
		[13]PWM 上限設定時、デューティ100%出力を許可	<PWMFLEN> 0: 100%出力禁止 1: 100%出力許可
出力	[VExMCTLF]	[11]PWM 出力制限超過フラグ	<PWMOVF>

c. デッドタイム補償

<演算式>

```

if ( [VExMODE]<PMDDTCEN> = 0) dt = 0 ;補正禁止時は補正量を 0 とする
else dt = [VExDTC]
if (0 < pwma < 0x8000) dt = [VExDTC]
else dt = 0
if ([VExDTCS]<IASTS[2:0]> = 001, 101) ;正電流時
    if ([VExMODE]<PMDDTCEN> = 1) ;PMD のデッドタイム補正対応
        if (pwma > (0x8000 - 2 × dt)) pwma = (0x8000 + pwma) / 2
        else pwma = pwma + dt
        if (([VExMODE]<PWMFLEN> = 1) & (max < 0x8000)) ;100%出力制限確認
            if (pwma > (0x8000 - 1)) pwma = 0x8000 - 1 ;補償後の出力制限
        else
            if (pwma > 0x8000) pwma = 0x8000 ;補償後の出力制限
    else if ([VExDTCS]<IASTS[2:0]> = 011, 111) ;負電流時
        if ([VExMODE]<PMDDTCEN> = 1) ;PMD のデッドタイム補正対応
            if (pwma < (2 × dt)) pwma = pwma / 2
            else pwma = pwma - dt
            if (([VExMODE]<PWMBLEN> = 1) & (min > 0)) ;0%出力制限確認
                if (pwma < 1) pwma = 1 ;補償後の出力制限
            else
                if (pwma < 0) pwma = 0 ;補償後の出力制限

```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExDTC]	デッドタイム補償量	16 ビットデータ("0x0000"~"0x1FFF")
	[VExMODE]	[12]PWM 下限設定時、デューティ0%出力を許可	<PWMBLEN> 0: 0%出力禁止 1: 0%出力許可
		[13]PWM 上限設定時、デューティ100%出力を許可	<PWMFLEN> 0: 100%出力禁止 1: 100%出力許可
		[14]デッドタイム補償時、PMD 回路のデッドタイム補正への対応制御	<PMDDTCEN> 0: PMD の補正が無効な場合の設定 1: PMD の補正が有効な場合の設定
	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS[2:0]>, <IBSTS[2:0]>, <IASTS[2:0]> 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算

d. 出力制御/PWM シフト 2 変換

<演算式>

```

outcr = 0x1FF ;全相センターオン

if (([VExFMODE]<IDMODE[1]> = 1) & ([VExFMODE]<SPWMEN> = 1)) ;1 シャントでシフト 2 許可
  if ([VExFPWMCHG] = 0 | [VExMCTLF]<LAVF> = 1)
    outcr = 0x1FF ;キャリアー反転なし
  else ;シフト 2 制御領域判定

    if ([VExFMODE]<SPWMMD[1:0]> = 01) ;シフト 2/U 相基準
      if (pwma < 0x4000) outcr = 0x1FC ;U 相キャリアー反転制御
      else outcr = 0x1FF ;キャリアー反転なし
    else if ([VExFMODE]<SPWMMD[1:0]> = 10) ;シフト 2/V 相基準
      if (pwmb < 0x4000) outcr = 0x1F3 ;V 相キャリアー反転制御
      else outcr = 0x1FF ;キャリアー反転なし
    else if ([VExFMODE]<SPWMMD[1:0]> = 11) ;シフト 2/W 相基準
      if (pwmc < 0x4000) outcr = 0x1CF ;W 相キャリアー反転制御
      else outcr = 0x1FF ;キャリアー反転なし

  if ([VExMODE]<OCRMD[1:0]> = 00, 11) outcr = 0x000 ;出力オフ
  else if ([VExMODE]<OCRMD[1:0]> = 10) outcr = 0x015 ;短絡ブレーキ
[VExCMPU] = pwma
[VExCMPV] = pwmb
[VExCMPW] = pwmc
[VExOUTCR] = outcr

```

	レジスタ名	機能	詳細
入力	[VExFPWMCHG]	PWM 切り替え速度設定	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット) [VExFPWMCHG] = 0x0000 の場合は切り替え禁止
	[VExMCTLF]	[0]低速度フラグ	<LAVF>
	[VExMODE]	[3:2]出力制御	<OCRMD[1:0]> 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ 11: Reserved
	[VExFMODE]	[1] PWM シフト許可	<SPWMEN> 0: 禁止 1: 許可
		[3:2]電流検出モード	<IDMODE[1:0]> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント
		[15:14]PWM シフトモード 選択	<SPWMMD[1:0]> 00: シフト 1 01: シフト 2 (U 相センター) 10: シフト 2 (V 相センター) 11: シフト 2 (W 相センター)
出力	[VExCMPU]	U 相 PWM デューティ	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExCMPV]	V 相 PWM デューティ	
	[VExCMPW]	W 相 PWM デューティ	
	[VExOUTCR]	PMD 出力制御設定	9 ビット設定
	[VExMCTLF]	[14]PWM シフト 2 のキャリ アー反転フラグ	<SFT2ST> If(基準相 duty < 50%) <SFT2ST> = 1; 基準相のキャリアー反転 あり

3.3.5. トリガー生成(タスク 1)

トリガー生成部は、1 シャント電流検出時に PWM デューティ設定値 $[VExCMPU]$ 、 $[VExCMPV]$ 、 $[VExCMPW]$ から電流検出方式に応じたトリガータイミングを算出して $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ に設定します。

注 1) 1 シャント電流検出以外では $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ は更新されません。

注 2) PWM シフト 2 選択時は $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ は更新されません。

注 3) PMD のトリガー制御レジスター比較キャリアー選択 $[PMDxTRGCR]<CARSEL>$ で基本キャリアーと比較を選択してください。

注 4) $[VExTRGCMP0]/[VExTRGCMP1]/[VExTRGSEL]$ は PMD を VE モードに設定すると PMD の $[PMDxTRGCMP0]/[PMDxTRGCMP1]/[PMDxTRGSEL]$ レジスターと切り替わります。その場合も PMD のダブルバッファ/トリプルバッファ機能は有効です。PMD でダブルバッファ/トリプルバッファを許可している場合、出力制御 1 タスク/出力制御 2 タスク/トリガー生成タスクを実行中はダブルバッファ/トリプルバッファ実行段の更新タイミングになっても実行段は更新されません。

注 5) PMD の詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

電流検出モード <IDMODE[1:0]>	PWM シフト設定 <SPWMEN> <SPWMMD>	変調モード <C2PEN>	低速度フラグ <LAVF>	トリガー生成式
3 シャント	—	2 相/3 相	—	(トリガー生成しない)
2 センサー	—	2 相/3 相	—	(トリガー生成しない)
1 シャント (後半)	PWM シフト禁止	3 相	—	$[VExTRGCMP0] = 0x3FFF + (dmin + dmid) / 4 + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + (dmax + dmid) / 4 + [VExTRGCRC]$
		2 相	—	$[VExTRGCMP0] = 0x3FFF + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + (dmax + dmid) / 4 + [VExTRGCRC]$
	PWM シフト 1	2 相	高速	$[VExTRGCMP0] = 0x3FFF + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + (dmax + dmid) / 4 + [VExTRGCRC]$
			低速	$[VExTRGCMP0] = 0x3FFF + [VExTRGCRC]$ $[VExTRGCMP1] = 0x7FFF - [VExTADC] + [VExTRGCRC]$
	PWM シフト 2	3 相	—	(トリガー生成しない)
1 シャント (前半)	PWM シフト禁止	3 相	—	$[VExTRGCMP0] = 0x3FFF - (dmax + dmid) / 4 + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF - (dmin + dmid) / 4 + [VExTRGCRC]$
		2 相	—	$[VExTRGCMP0] = 0x3FFF - (dmax + dmid) / 4 + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + [VExTRGCRC]$
	PWM シフト 1	2 相	高速	$[VExTRGCMP0] = 0x3FFF - (dmax + dmid) / 4 + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + [VExTRGCRC]$
			低速	$[VExTRGCMP0] = 0x0000 + [VExTADC] + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + [VExTRGCRC]$
	PWM シフト 2	3 相	—	(トリガー生成しない)

注) dmin: 最小デューティ相の値、dmax: 最大デューティ相の値、dmid: 中間デューティ相の値は $[VExCMPU]$ 、 $[VExCMPV]$ 、 $[VExCMPW]$ から決定されます。詳細は、出力制御 1 (タスク 0)をご参照ください。

注) $[VExMODE]<OCRMD[1:0]> \neq 01$ のとき、 $[VExTRGCMP0] = 0x3FFF + [VExTRGCRC]$ 、 $[VExTRGCMP1] = 0x7FFF - [VExTRGCRC]$ 。

注) $[VExFMODE]<CRCEN> = 0$ のとき、 $[VExTRGCRC]$ 加算なしとなります。

注) $[VExMODE]<ZIEN> = 1$ のとき、 $[VExSECTORM]$ を"1"ずつインクリメントする(12 になった場合は 0 に戻る)動作となります。ただし、1 シャント電流検出システムでは不要の処理であり、 $[VExMODE]<ZIEN> = 0$ の使用を推奨します。

	レジスタ名	機能	詳細
入力	[VExCMPU]	U 相 PWM デューティ	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExCMPV]	V 相 PWM デューティ	
	[VExCMPW]	W 相 PWM デューティ	
	[VExTADC]	ADC 変換時間設定	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExTRGCRC]	トリガー補正值	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExSECTOR]	セクター情報	4 ビット整数データ(0~11)
	[VExSECTORM]	前回セクター情報	4 ビット整数データ(0~11)
	[VExMODE]	[1]ゼロ電流検出制御	<ZIEN> 0: 通常電流検出 1: ゼロ電流検出
		[3:2]出力制御	<OCRMD[1:0]> 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ 11: Reserved
	[VExFMODE]	[0]変調モード選択	<C2PEN> 0: 3 相変調 1: 2 相変調
		[1]PWM シフト許可	<SPWMEN> 0: 禁止 1: 許可
		[3:2]電流検出モード選択	<IDMODE[1:0]> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント
		[8]トリガー補正許可	<CRCEN> 0: 禁止 1: 許可
		[15:14]PWM シフトモード	<SPWMMD[1:0]> 00: シフト 1 01: シフト 2 (U 相センター) 10: シフト 2 (V 相センター) 11: シフト 2 (W 相センター)
	[VExMCTLF]	[0] 低速度フラグ	<LAVF>
出力	[VExTRGCMP0]	PMD トリガー0 タイミング設定	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExTRGCMP1]	PMD トリガー1 タイミング設定	
	[VExSECTORM]	前回セクター情報	4 ビット整数データ(0~11)

3.3.6. 入力処理

入力処理では ADC から変換結果と相情報を読み込みます。電流検出方式や PWM シフトモードなどの設定に応じて 3 相電流、電圧の変換結果を固定小数点データ変換して保存します。

また、ゼロ電流検出モード時は電流検出結果をゼロ電流レジスターに保存します。

デッドタイム補償制御のために、ヒステリシス幅を指定して電流極性を判定できます。

入力処理には入力処理 1 タスクと入力処理 2 タスクの 2 種類があり、それぞれ対応できる電流検出方式が違います。

3.3.6.1. 入力処理 1 (タスク 2)

入力処理 1 タスクは 3 シャント(2 相検出のみ(注 1))および 1 シャントの電流検出に対応します。ただし、PWM シフト 2 の 1 シャント電流検出には対応しません(注 2)。

注 1) 電流検出結果は 2 相のみ使用します。残りの 1 相は計算で求めます。

注 2) PWM シフトは 1 シャント電流検出モード時のみ選択できます。

a. 入力変換

<演算式>

[VDC 固定小数点数変換/保存]

if ($[VExMODE] < VDCSEL = 0$) $[VExVDC] = [DC \text{ 電圧}] / 2$

else $[VExVDCL] = [DC \text{ 電圧}] / 2$

lavfm = $[VExMCTLF] < LAVFM$;前回低速フラグ

if ($[VExFMODE] < MREGDIS = 1$) ;前回値無効選択

 lavfm = $[VExMCTLF] < LAVF$;現在低速フラグ

if ($[VExFMODE] < IDMODE[1] = 0$ | $[VExFMODE] < SPWMEN = 0$ | $[VExFMODE] < C2PEN = 0$)

 lavfm = 0

[電流 1 読み込み]

※ゼロ電流検出時は $[VExIAADC] \rightarrow [VExIAO]$ 、 $[VExIBADC] \rightarrow [VExIBO]$ 、 $[VExICADC] \rightarrow [VExICO]$ に変更

if ($[VExFMODE] < IDMODE[1:0] = 10, 11$) ;1 シャント

 if (lavfm = 0) ;通常 PWM

 if ($[VExSECTORM] = 4, 5, 6, 7$) $[VExIAADC] = [電流 1]$

 else if ($[VExSECTORM] = 8, 9, 10, 11$) $[VExIBADC] = [電流 1]$

 else if ($[VExSECTORM] = 0, 1, 2, 3$) $[VExICADC] = [電流 1]$

 else if (lavfm = 1) ;PWM シフト 1

 if ($[VExSECTORM] = 1, 2, 7, 8$) $[VExIAADC] = [電流 1]$

 else if ($[VExSECTORM] = 0, 5, 6, 11$) $[VExIBADC] = [電流 1]$

 else if ($[VExSECTORM] = 3, 4, 9, 10$) $[VExICADC] = [電流 1]$

if ($[VExFMODE] < IDMODE[1:0] = 00, 01$) ;3 シャント, 2 センサー

 if ([電流 1 相情報] = 1) $[VExIAADC] = [電流 1]$

 else if ([電流 1 相情報] = 2) $[VExIBADC] = [電流 1]$

 else if ([電流 1 相情報] = 3) $[VExICADC] = [電流 1]$

[電流 2 読み込み]

※ゼロ電流検出時は $[VExIAADC] \rightarrow [VExIAO]$ 、 $[VExIBADC] \rightarrow [VExIBO]$ 、 $[VExICADC] \rightarrow [VExICO]$ に変更

```

if ( $[VExFMODE] < IDMODE[1:0] = 10, 11$ )                ;1 シャント
  if (lavfm = 0)                                         ;通常 PWM
    if ( $[VExSECTORM] = 0, 1, 10, 11$ )                    $[VExIAADC] = [\text{電流 2}]$ 
    else if ( $[VExSECTORM] = 2, 3, 4, 5$ )                  $[VExIBADC] = [\text{電流 2}]$ 
    else if ( $[VExSECTORM] = 6, 7, 8, 9$ )                  $[VExICADC] = [\text{電流 2}]$ 
  else if (lavfm = 1)                                    ;PWM シフト 1
    if ( $[VExSECTORM] = 3, 4, 9, 10$ )                      $[VExIAADC] = [\text{電流 2}]$ 
    else if ( $[VExSECTORM] = 1, 2, 7, 8$ )                  $[VExIBADC] = [\text{電流 2}]$ 
    else if ( $[VExSECTORM] = 0, 5, 6, 11$ )                 $[VExICADC] = [\text{電流 2}]$ 
if ( $[VExFMODE] < IDMODE[1:0] = 00, 01$ )                ;3 シャント, 2 センサー
  if ([電流 2 相情報] = 1)                              $[VExIAADC] = [\text{電流 2}]$ 
  else if ([電流 2 相情報] = 2)                          $[VExIBADC] = [\text{電流 2}]$ 
  else if ([電流 2 相情報] = 3)                          $[VExICADC] = [\text{電流 2}]$ 

```

[電流 3 読み込み]

※ゼロ電流検出時は $[VExIAADC] \rightarrow [VExIAO]$ 、 $[VExIBADC] \rightarrow [VExIBO]$ 、 $[VExICADC] \rightarrow [VExICO]$ に変更

```

if ( $[VExFMODE] < IDMODE[1:0] = 00, 01$ )                ;1 シャント以外
  if ([電流 3 相情報] = 1)                              $[VExIAADC] = [\text{電流 3}]$ 
  else if ([電流 3 相情報] = 2)                          $[VExIBADC] = [\text{電流 3}]$ 
  else if ([電流 3 相情報] = 3)                          $[VExICADC] = [\text{電流 3}]$ 

```

[電流固定小数点数変換]

```

ia =  $[VExIAO] - [VExIAADC]$ 
ib =  $[VExIBO] - [VExIBADC]$ 
ic =  $[VExICO] - [VExICADC]$ 
if ( $[VExFMODE] < IDMODE[1:0] = 10, 11$ )                ;1 シャント
  if (lavfm = 0)                                         ;通常 PWM
    if ( $[VExSECTORM] = 0, 1, 10, 11$ )                   ia = -ia
    else if ( $[VExSECTORM] = 2, 3, 4, 5$ )                 ib = -ib
    else if ( $[VExSECTORM] = 6, 7, 8, 9$ )                 ic = -ic
  else if (lavfm = 1)                                    ;PWM シフト 1
    if ( $[VExSECTORM] = 1, 2, 5, 6, 9, 10$ )               ia = -ia
    ib = -ib
    ic = -ic

```

[電流 3 算出]

```

n = 6 - [電流 2 相情報] - [電流 1 相情報]             ;電流 3 の相番号算出
if (n = 1)        ia = -ib -ic
else if (n = 2)    ib = -ic -ia
else if (n = 3)    ic = -ia -ib

```

[電流保存]

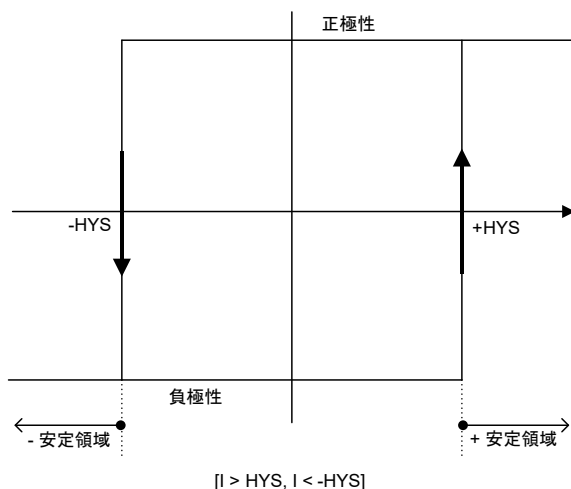
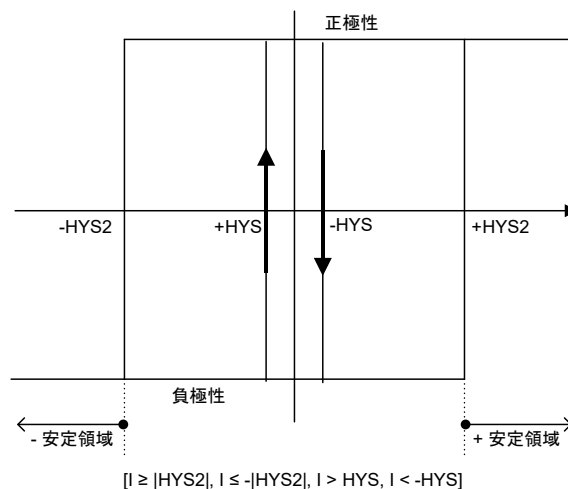
```

 $[VExIA] = ia$ 
 $[VExIB] = ib$ 
 $[VExIC] = ic$ 

```

	レジスタ名/ 信号名	機能	詳細
入力	ADxREG0	ADC 変換結果入力	16 ビットデータ(上位 12 ビットが変換結果)
	ADxREG1		ADxREG0: 電流 1 入力
	ADxREG2		ADxREG1: 電流 2 入力
	ADxREG3		ADxREG2: 電流 3 入力 ADxREG3: DC 電圧入力
	[VExSECTORM]	前回セクター情報	4 ビット整数データ(0~11)
	[VExMODE]	[1]ゼロ電流検出制御	<ZIEN> 0: 通常電流検出 1: ゼロ電流検出
		[4]電源電圧保存レジスタ 一選択	<VDCSEL> 0: [VExVDC]保存 1: [VExVDCL]保存
	[VExFMODE]	[0]変調モード	<CP2EN> 0: 3 相変調 1: 2 相変調
		[1]PWM シフト許可	<SPWMEN> 0: 禁止 1: 許可
		[3:2]電流検出モード	<IDMODE[1:0]> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント
		[9][VExMCTLF]の前回 値フラグの使用	<MREGDIS> 0: 前回値参照 1: 現在値参照
	[VExMCTLF]	[1:0]低速度フラグ	<LAVFM>, <LAVF>
	[VExIAO]	a 相ゼロ電流	16 ビットデータ(上位 12 ビットに結果保持)
	[VExIBO]	b 相ゼロ電流	
	[VExICO]	c 相ゼロ電流	
出力	[VExVDC]	DC 電源電圧	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExVDCL]	DC 電源電圧	
	[VExIAADC]	a 相電流 ADC 変換結果	16 ビットデータ(上位 12 ビットに結果保持)
	[VExIBADC]	b 相電流 ADC 変換結果	
	[VExICADC]	c 相電流 ADC 変換結果	
	[VExIA]	a 相電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExIB]	b 相電流	
	[VExIC]	c 相電流	
	[VExIAO]	a 相ゼロ電流	16 ビットデータ(上位 12 ビットに結果保持)
	[VExIBO]	b 相ゼロ電流	
	[VExICO]	c 相ゼロ電流	

b. 電流極性判定

【ヒステリシス: $HYS \geq 0$ 】【逆ヒステリシス: $HYS < 0$ 】

	レジスタ名	機能	詳細
入力	[VExHYS]	電流極性判定ヒステリシス	16ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExHYS2]	電流極性判定ヒステリシス 2	逆ヒステリシス時([VExHYS]<0)の極性確定レベル 16ビット固定小数点データ(0~1.0、小数点以下 15 ビット) [VExHYS] ≥ 0 の場合に無効
	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS[2:0]>, <IBSTS[2:0]>, <IASTS[2:0]> 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算
	[VExMODE]	[15]電流極性判定制御	<IPDEN> 0: 判定禁止 1: 判定許可
	[VExFMODE]	[9][VExMCTLF]の前回値フラグの使用	<MREGDIS> 0: 前回値参照 1: 現在値参照
	[VExIA]	a 相電流	32ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExIB]	b 相電流	
	[VExIC]	c 相電流	
出力	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS[2:0]>, <IBSTS[2:0]>, <IASTS[2:0]> 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算

3.3.6.2. 入力処理 2 (タスク 10)

入力処理 2 タスクは 2 センサーの電流検出に対応します。また、PWM シフト 2 の PWM 出力時の 1 ショット電流検出に対応します。電流検出方向を相別に選択できます。

注 1) 入力処理 2 タスクはゼロ電流検出モードには対応していません。

注 2) PWM シフト 2 は 1 ショット電流検出モード時のみ選択できます。

a. 入力変換

<演算式>

[VDC 固定小数点数変換/保存]

```
if ([VExMODE]<VDCSEL> = 0)    [VExVDC] = [DC 電圧] / 2
else                            [VExVDCL] = [DC 電圧] / 2
```

```
if ([VExMCTLF]<SFT2ST> ≠ [VExMCTLF]<SFT2STM>)  END(処理終了); キャリアー反転状態
                                                    が前回値と異なるとき、処理終了
```

[電流 1 読み込み]

```
if ([VExMCTLF]<SFT2ST> = 0)
  if ([電流 1 相情報] = 1)    [VExIAADC] = [電流 1]
  else if ([電流 1 相情報] = 2) [VExIBADC] = [電流 1]
  else if ([電流 1 相情報] = 3) [VExICADC] = [電流 1]
else
  if ([電流 2 相情報] = 1)    [VExIAADC] = [電流 1]
  else if ([電流 2 相情報] = 2) [VExIBADC] = [電流 1]
  else if ([電流 2 相情報] = 3) [VExICADC] = [電流 1]
```

[電流 2 読み込み]

```
if ([VExMCTLF]<SFT2ST> = 0)
  if ([電流 2 相情報] = 1)    [VExIAADC] = [電流 2]
  else if ([電流 2 相情報] = 2) [VExIBADC] = [電流 2]
  else if ([電流 2 相情報] = 3) [VExICADC] = [電流 2]
else
  if ([電流 1 相情報] = 1)    [VExIAADC] = [電流 2]
  else if ([電流 1 相情報] = 2) [VExIBADC] = [電流 2]
  else if ([電流 1 相情報] = 3) [VExICADC] = [電流 2]
```

[電流 3 読み込み]

```
if ([VExFMODE]<IDMODE[1:0]> = 00)    ;3 相検出時のみ
  if ([電流 3 相情報] = 1)    [VExIAADC] = [電流 3]
  else if ([電流 3 相情報] = 2) [VExIBADC] = [電流 3]
  else if ([電流 3 相情報] = 3) [VExICADC] = [電流 3]
```

[電流固定小数点数変換]

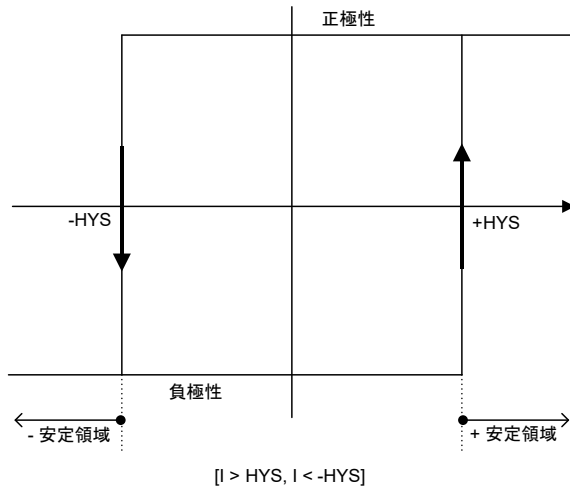
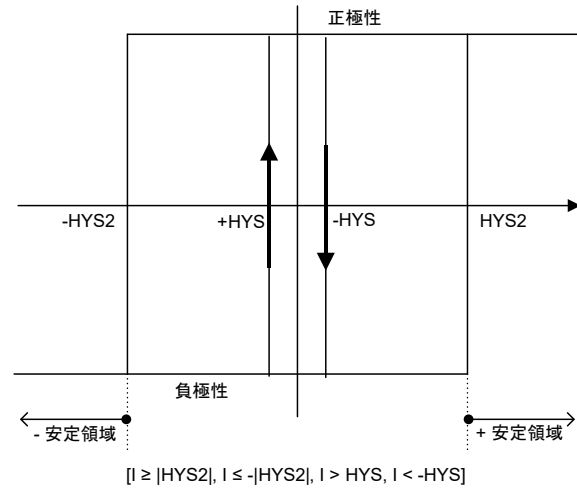
```
ia = [VExIAO] - [VExIAADC]
ib = [VExIBO] - [VExIBADC]
ic = [VExICO] - [VExICADC]
if ([VExMCTLF]<SFT2ST> = 0)
  if ([VExFMODE]<IAPLMD> = 1)    ia = -ia    ;Ia 電流検出方向設定
  if ([VExFMODE]<IBPLMD> = 1)    ib = -ib    ;Ib 電流検出方向設定
  if ([VExFMODE]<ICPLMD> = 1)    ic = -ic    ;Ic 電流検出方向設定
else
  if ([VExFMODE]<IAPLMD> = 0)    ia = -ia    ;Ia 電流検出方向設定
```

if ($[VExFMODE] < IBPLMD > = 0$) $ib = -ib$;Ib 電流検出方向設定
 if ($[VExFMODE] < ICPLMD > = 0$) $ic = -ic$;Ic 電流検出方向設定
 $n = 6 - [\text{電流 2 相情報}] - [\text{電流 1 相情報}]$
 if ($[VExFMODE] < IDMODE[1:0] > \neq 00$) ;3 相検出以外は電流 3 を算出
 if ($n = 1$) $ia = -ib - ic$
 else if ($n = 2$) $ib = -ic - ia$
 else if ($n = 3$) $ic = -ia - ib$

 [電流保存]
 $[VExIA] = ia$
 $[VExIB] = ib$
 $[VExIC] = ic$

	レジスター名/ 信号名	機能	詳細
入力	ADxREG0	ADC 変換結果入力	16 ビットデータ(上位 12 ビットが変換結果)
	ADxREG1		ADxREG0: 電流 1 入力
	ADxREG2		ADxREG1: 電流 2 入力
	ADxREG3		ADxREG2: 電流 3 入力 ADxREG3: DC 電圧入力
	UVWIS0	相選択情報	UVWIS0~3
	UVWIS1		00: 指定なし
	UVWIS2		01: U 相
	UVWIS3		10: V 相 11: W 相
	$[VExMODE]$	[4]電源電圧保存レジスタ 一選択	<VDCSEL> 0: $[VExVDC]$ 保存 1: $[VExVDCL]$ 保存
	$[VExFMODE]$	[3:2]電流検出モード選択	<IDMODE[1:0]> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント
		[7:5]電流検出方向設定	<ICPLMD>, <IBPLMD>, <IAPLMD> 0: シャントモード($In = VExInO - VExInADC$) 1: センサーモード($In = VExInADC - VExInO$) 注) $n = A, B, C$
出力	$[VExMCTLF]$	[14]PWM シフト 2 のキャリ アー反転フラグ	<SFT2ST> 0: 基準相のキャリアー反転なし 1: 基準相のキャリアー反転あり
		[15]<SFT2ST>の前回値	<SFT2STM>
	$[VExIAO]$	a 相ゼロ電流	16 ビットデータ(上位 12 ビットに結果保持)
	$[VExIBO]$	b 相ゼロ電流	
	$[VExICO]$	c 相ゼロ電流	
	$[VExVDC]$	DC 電源電圧	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	$[VExVDCL]$	DC 電源電圧	
	$[VExIAADC]$	a 相電流 ADC 変換結果	16 ビットデータ(上位 12 ビットに結果保持)
	$[VExIBADC]$	b 相電流 ADC 変換結果	
	$[VExICADC]$	c 相電流 ADC 変換結果	
	$[VExIA]$	a 相電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExIB]$	b 相電流	
	$[VExIC]$	c 相電流	

b. 電流極性判定

【ヒステリシス: $HYS \geq 0$ 】【逆ヒステリシス: $HYS < 0$ 】

	レジスタ名	機能	詳細
入力	[VExHYS]	電流極性判定ヒステリシス	16ビット固定小数点データ(-1.0~1.0、小数点以下15ビット)
	[VExHYS2]	電流極性判定ヒステリシス2	逆ヒステリシス時([VExHYS]<0)の極性確定レベル 16ビット固定小数点データ(0~1.0、小数点以下15ビット) ※ [VExHYS] ≥ 0 の場合に無効
	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS[2:0]>, <IBSTS[2:0]>, <IASTS[2:0]> 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算
	[VExMODE]	[15]電流極性判定制御	<IPDEN> 0: 判定禁止 1: 判定許可
	[VExFMODE]	[9][VExMCTLF]の前回値フラグの使用	<MREGDIS> 0: 前回値参照 1: 現在値参照
	[VExIA]	a相電流	32ビット固定小数点データ(-1.0~1.0、小数点以下31ビット)
	[VExIB]	b相電流	
	[VExIC]	c相電流	
出力	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS[2:0]>, <IBSTS[2:0]>, <IASTS[2:0]> 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算

3.3.7. 入力電流変換(相変換/座標軸変換)

入力電流変換は、相変換と座標軸変換の 2 つのタスクに分かれています。

3.3.7.1. 入力相変換(タスク 3)

入力相変換タスクは、Ia, Ib, Ic から Iα, Iβ を算出します。

<演算式>

kc = 1

if ([VExFMODE]<CCVMD> = 1) kc = √(3/ 2) ;絶対変換

if ([VExFMODE]<PHCVDIS> = 0) ;相変換許可

[VExIALPHA] = kc × [VExIA] - ([VExIB] + [VExIC]) / 2 ;Iα 算出

[VExIBETA] = kc × √(1 / 3) × [VExIB] - kc × √(1 / 3) × [VExIC] ;Iβ 算出

else if ([VExFMODE]<PHCVDIS> = 1) ;相変換禁止

[VExIALPHA] = [VExIA]

[VExIBETA] = [VExIB]

	レジスター名	機能	詳細
入力	[VExIA]	a 相電流	32 ビット固定小数点データ(-1.0～1.0、小数点以下 31 ビット)
	[VExIB]	b 相電流	
	[VExIC]	c 相電流	
	[VExFMODE]	[12]相変換禁止	<PHCVDIS> 0: 2-3 相変換許可(3 相交流出力) 1: 2-3 相変換禁止(2 相交流出力)
		[13]相変換モード選択	<CCVMD> 0: 相対変換 1: 絶対変換
出力	[VExIALPHA]	α 軸電流	32 ビット固定小数点データ(-1.0～1.0、小数点以下 31 ビット)
	[VExIBETA]	β 軸電流	

3.3.7.2. 入力座標軸変換(タスク 4)

入力座標軸変換タスクは $[VExIALPHA]$ 、 $[VExIBETA]$ 、 $[VExSINM]$ 、 $[VExCOSM]$ から $[VExID]$ 、 $[VExIQ]$ を算出します。

a. 座標軸変換

<演算式>

```
fmodf = ([VExFMODEM] & 0xC002) - ([VExFMODE] & 0xC002)
if (fmodf = 0) ;シフトモード変更確認
[VExID] = [VExCOSM] × [VExIALPHA] + [VExSINM] × [VExIBETA] ;Id 算出
[VExIQ] = - [VExSINM] × [VExIALPHA] + [VExCOSM] × [VExIBETA] ;Iq 算出
[VExFMODEM] = [VExFMODE]
```

	レジスタ名	機能	詳細
入力	$[VExIALPHA]$	α 軸電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExIBETA]$	β 軸電流	
	$[VExSINM]$	前回正弦値	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	$[VExCOSM]$	前回余弦値	
	$[VExFMODE]$	[1]PWM シフト許可	<SPWMEN> 0:禁止 1:許可
		[9] $[VExMCTLF]$ の前回値フラグの使用	<MREGDIS> 0:前回値参照 1:現在値参照
		[15:14]PWM シフトモード	<SPWMMD[1:0]> 00: シフト 1 01: シフト 2(U 相センター) 10: シフト 2(V 相センター) 11: シフト 2(W 相センター)
出力	$[VExID]$	d 軸電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExIQ]$	q 軸電流	
	$[VExFMODEM]$	フロー制御(前回値)	16 ビットデータ

注) $[VExFMODEM]$ のビット詳細は $[VExFMODE]$ (フロー制御レジスタ) を参照してください。

b. ATAN 演算

<ATANMD[1:0]> = 10 の場合、d 軸、q 軸電流の偏角を算出します。

<ATANMD[1:0]> = 11 の場合、モーターの電圧方程式を使って d 軸、q 軸誘起電圧を算出して、誘起電圧の偏角を算出します。

<演算式>

```
if ([VExMODE]<ATANMD[1]> = 1) ;偏角算出許可
ld = [VExCLD] × ([VExCLG]設定) ;d 軸インダクタンス
lq = [VExCLQ] × ([VExCLG]設定) ;q 軸インダクタンス
r = [VExCR] × ([VExCRG]設定) ;抵抗
vdiv = [VExVD] - ([VExID] × r - [VExOMEGA] × [VExIQ] × lq) ;d 軸誘起電圧
vqiv = [VExVQ] - ([VExIQ] × r + [VExOMEGA] × [VExID] × ld) ;q 軸誘起電圧
[VExEDDELTA] = vdiv ;d 軸誘起電圧保存
[VExEQDELTA] = vqiv ;q 軸誘起電圧保存
if([VExMODE]<ATANMD[0]> = 1) z = ATAN(|vqiv|, |vdiv|) ;誘起電圧偏角算出
else z = ATAN(|[VExIQ]|, |[VExID]|) ;電流偏角算出
if ((x < 0) && (y ≥ 0)) z = 0x00008000 - z ;第 2 象限(90~180°)
if ((x < 0) && (y < 0)) z = 0xFFFF8000 + z ;第 3 象限(-90~-180°)
if ((x ≥ 0) && (y < 0)) z = -z ;第 4 象限(0~-90°)
if ((x == 0) && (y == 0)) z = 0x00000000 ;原点での出力(0°)
[VExDELTA] = z
```

※ここで使用する $[VExIQ]$ 、 $[VExID]$ は「a.座標軸変換」で更新されなかった場合は自動的に前回値を使用する。

	レジスタ名	機能	詳細
入力	[VExCLD]	モーターd 軸インダクタンス	16 ビット固定小数点データ(-16.0~16.0、小数点以下 11 ビット)
	[VExCLQ]	モーターq 軸インダクタンス	
	[VExCR]	モーター抵抗値	
	[VExCLG]	モーターインダクタンスレンジ設定	000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶
	[VExCRG]	モーター抵抗レンジ設定	101~111: Reserved
	[VExOMEGA]	回転速度設定	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExVD]	d 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
出力	[VExMODE]	[6:5]ATAN 演算制御	<ATANMD[1:0]> 00, 01: 演算禁止 10: 電流ベクトルの d-q 座標軸上の偏角算出 11: 誘起電圧ベクトルの d-q 座標軸上の偏角算出
	[VExDELTA]	偏角	16 ビットデータ(-180~180°) 0x8000~0x7FFF
		誘起電圧偏角出力	
	[VExEDDELTA]	d 軸誘起電圧(偏角出力)	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExEQDELTA]	q 軸誘起電圧(偏角出力)	

3.3.8. その他タスク

3.3.8.1. ATAN2 (逆正接関数 2)(タスク 12)

ATAN2 タスクは、XY 平面上の原点と(X, Y)を結ぶ直線の X 軸から原点周りの角度を算出します。

<演算式>

```

x = [VExATANX]
y = [VExATANY]
z = ATAN(|y|, |x|)                                ;逆正接演算(0~90°)
if ((x < 0) && (y ≥ 0))    z = 0x8000 - z          ;第 2 象限(90~180°)
if ((x < 0) && (y < 0))    z = 0x8000 + z          ;第 3 象限(-90~-180°)
if ((x ≥ 0) && (y < 0))    z = -z                  ;第 4 象限(0~-90°)
if ((x == 0) && (y == 0)) z = 0x0000              ;原点での出力(0°)
[VExATANTHETA] = z

```

	レジスタ名	機能	詳細
入力	[VExATANX]	ATAN2 関数 X 入力	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExATANY]	ATAN2 関数 Y 入力	
出力	[VExATANTHETA]	ATAN2 関数位相差	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット) (-180~180°)

3.3.8.2. SQRT(平方根関数)(タスク 13)

SQRT タスクは 0.0～4.0 の入力値から平方根を計算して 0.0～2.0 を出力します。

<演算式>

```

x = [VExSQRTIN]                ;入力(0～4.0)
n = 0
if (x < 0x2000) n = 1
if (x < 0x0800) n = 2
if (x < 0x0200) n = 3
if (x < 0x0080) n = 4
if (x < 0x0020) n = 5
if (x < 0x0008) n = 6
if (x < 0x0002) n = 7
if (x < 0x0001) n = 8
if (x < 0x8000) n = -1
x = x × 22n                    ;正規化(0.25～1.0)
if (x ≥ 0x7FFF) x = 0x7FFF
z = SQRT(x)                      ;平方根演算, 出力 0.5～1.0
if (x = 0) z = 0
z = z / 2n                    ;逆変換(0～2.0)
[VExSQRTOUT] = z

```

	レジスタ名	機能	詳細
入力	[VExSQRTIN]	平方根関数入力	32 ビット固定小数点データ(0.0～4.0、小数点以下 15 ビット) "0x00000000"～"0x0001FFFF"
出力	[VExSQRTOUT]	平方根関数出力	32 ビット固定小数点データ(0.0～2.0、小数点以下 15 ビット) "0x00000000"～"0x00010000"

3.3.8.3. NOP 実行(タスク 239)

NOP タスクは、何も行いません。出力制御後、処理を一時停止して AD 変換完了まで待機する場合に使用します。

3.4. デバッグ出力

VE のタスク遷移タイミングを PMD 経由で出力することができます。[PMDxDBGOUTCR]<DBGMD[1:0]> = 11、かつ [PMDxDBGOUTCR]<VEENDBGSEL> = 0 とすることで VE タスク遷移タイミングモニター設定ができます。VE タスク遷移タイミングが入力される度にデバッグ出力は反転されます。

3.5. VE ROM チェック機能

本機能は VE ROM を読みだすことができる機能です。

バスマスターから VE ROM を読み出す必要があるときには [VExROMCONFIG]<VEROMBUS>を"0"に設定してください。

このとき、[VExROMCONFIG]<VEROMBUS>を"0"に設定する前に VE が停止していることを確認してください。

また、CPU から VE ROM をアクセスするとき、VE へのクロック供給が必要です。

なお [VExROMCONFIG]<VEROMBUS>は、SAM 機能が有効な場合 App ステートでは設定できません。

4. レジスタ—説明

VE は VE 制御レジスタ—と専用レジスタ—が存在します。

- VE 制御レジスタ—
VE 制御用レジスタ—およびテンポラリーレジスタ—
- 専用レジスタ—
演算データおよび演算制御レジスタ—

注) レジスタ—は必ずワード(32 ビット)アクセスしてください。

4.1. レジスタ—一覧

制御レジスタ—とアドレスは以下のとおりです。

周辺機能		チャネル/ユニット	ベースアドレス		
			TYPE1	TYPE2	TYPE3
アドバンストベクトルエンジン 2	A-VE2	ch0	0x400F8000	0x400EB000	0x4008B000

注) 製品によってベースアドレスタイプは異なります。

詳細はリファレンスマニュアルの「製品個別情報」を参照してください。

4.1.1. VE 制御レジスタ—

レジスタ—名		アドレス(Base+)
VE 動作許可/禁止レジスタ—	[VExEN]	0x0000
CPU 起動トリガ—選択レジスタ—	[VExCPURUNTRG]	0x0004
動作スケジュール繰返し回数指定レジスタ—	[VExREPTIME]	0x0010
起動トリガ—モード設定レジスタ—	[VExTRGMODE]	0x0014
エラー割り込み許可/禁止設定レジスタ—	[VExERRINTEN]	0x0018
VE 強制終了レジスタ—	[VExCOMPEND]	0x001C
エラー検出レジスタ—	[VExERRDET]	0x0020
スケジュール動作状態/実行中タスク番号レジスタ—	[VExSCHTASKRUN]	0x0024
テンポラリーレジスタ—0	[VExTMPREG0]	0x002C
テンポラリーレジスタ—1	[VExTMPREG1]	0x0030
テンポラリーレジスタ—2	[VExTMPREG2]	0x0034
テンポラリーレジスタ—3	[VExTMPREG3]	0x0038
テンポラリーレジスタ—4	[VExTMPREG4]	0x003C
テンポラリーレジスタ—5	[VExTMPREG5]	0x0040
プログラムタスクポインタ—開始レジスタ—	[VExTSKINITP]	0x0280
プログラムタスクレジスタ—n(n = 0 ~ 31)	[VExTSKPGMn]	0x0284 ~ 0x0300
SRAM タスク設定レジスタ—1	[VExRAMTSKCONFIG1]	0x0308
VE ROM 設定レジスタ—	[VExROMCONFIG]	0x030C

4.1.2. 専用レジスター

レジスター名		アドレス(Base+)
ステータスレジスター	[VExMCTLF]	0x0044
タスク制御モードレジスター	[VExMODE]	0x0048
フロー制御レジスター	[VExFMODE]	0x004C
PWM 周期レート設定レジスター	[VExTPWM]	0x0050
回転速度設定レジスター	[VExOMEGA]	0x0054
モーター位相設定レジスター	[VExTHETA]	0x0058
d 軸基準電流値設定レジスター	[VExIDREF]	0x005C
q 軸基準電流値設定レジスター	[VExIQREF]	0x0060
d 軸電圧レジスター	[VExVD]	0x0064
q 軸電圧レジスター	[VExVQ]	0x0068
d 軸電流 PI 制御積分項係数設定レジスター	[VExCIDKI]	0x006C
d 軸電流 PI 制御比例項係数設定レジスター	[VExCIDKP]	0x0070
q 軸電流 PI 制御積分項係数設定レジスター	[VExCIQKI]	0x0074
q 軸電流 PI 制御比例項係数設定レジスター	[VExCIQKP]	0x0078
d 軸電圧 PI 制御積分項保持レジスター(上位 32 ビット)	[VExVDIH]	0x007C
d 軸電圧 PI 制御積分項保持レジスター(下位 16 ビット)	[VExVDILH]	0x0080
q 軸電圧 PI 制御積分項保持レジスター(上位 32 ビット)	[VExVQIH]	0x0084
q 軸電圧 PI 制御積分項保持レジスター(下位 16 ビット)	[VExVQILH]	0x0088
PWM 切り替え速度設定レジスター	[VExFPWMCHG]	0x008C
PWM シフト 2 オフセットレジスター	[VExPWMOFS]	0x0090
同期トリガー補正量設定レジスター	[VExTRGCRC]	0x0098
DC2 電源電圧レジスター	[VExVDCL]	0x009C
θ での余弦値出力変換用レジスター	[VExCOS]	0x00A0
θ での正弦値出力変換用レジスター	[VExSIN]	0x00A4
前回の余弦値レジスター	[VExCOSM]	0x00A8
前回の正弦値レジスター	[VExSINM]	0x00AC
セクター情報レジスター	[VExSECTOR]	0x00B0
前回セクター情報レジスター	[VExSECTORM]	0x00B4
a 相ゼロ電流レジスター	[VExIAO]	0x00B8
b 相ゼロ電流レジスター	[VExIBO]	0x00BC
c 相ゼロ電流レジスター	[VExICO]	0x00C0
a 相電流 ADC 変換結果レジスター	[VExIAADC]	0x00C4
b 相電流 ADC 変換結果レジスター	[VExIBADC]	0x00C8
c 相電流 ADC 変換結果レジスター	[VExICADC]	0x00CC
DC 電源電圧レジスター	[VExVDC]	0x00D0
d 軸電流レジスター	[VExID]	0x00D4
q 軸電流レジスター	[VExIQ]	0x00D8
d 軸誘起電圧(偏角出力)レジスター	[VExEDDELTA]	0x00DC
q 軸誘起電圧(偏角出力)レジスター	[VExEQDELTA]	0x00E0
フロー制御前回値レジスター	[VExFMODEM]	0x00F8
ADC 変換時間設定レジスター	[VExTADC]	0x0178
U 相 PWM デューティレジスター	[VExCMPU]	0x017C
V 相 PWM デューティレジスター	[VExCMPV]	0x0180
W 相 PWM デューティレジスター	[VExCMPW]	0x0184
PMD 出力制御レジスター	[VExOUTCR]	0x0188

レジスター名		アドレス(Base+)
PMDトリガータイミング設定レジスター0	[VExTRGCMP0]	0x018C
PMDトリガータイミング設定レジスター1	[VExTRGCMP1]	0x0190
同期トリガー選択レジスター	[VExTRGSEL]	0x0194
ゼロベクトルデューティーレジスター	[VExDUTYZERO]	0x0198
ATAN2 関数 X 入力レジスター	[VExATANX]	0x019C
ATAN2 関数 Y 入力レジスター	[VExATANY]	0x01A0
平方根関数入力レジスター	[VExSQRTIN]	0x01A4
平方根関数出力レジスター	[VExSQRTOUT]	0x01A8
PI 制御出力制限レジスター	[VExPIOLIM]	0x01BC
PI 制御 d 軸係数レンジ設定レジスター	[VExCIDKG]	0x01C0
PI 制御 q 軸係数レンジ設定レジスター	[VExCIQKG]	0x01C4
電圧スカラー制限レジスター	[VExVSLIM]	0x01C8
電圧スカラーレジスター	[VExVDQ]	0x01CC
偏角レジスター	[VExDELTA]	0x01D0
モーター鎖交磁束レジスター	[VExCPHI]	0x01D4
モーターd 軸インダクタンス値レジスター	[VExCLD]	0x01D8
モーターq 軸インダクタンス値レジスター	[VExCLQ]	0x01DC
モーター抵抗値レジスター	[VExCR]	0x01E0
モーター磁束レンジ設定レジスター	[VExCPHIG]	0x01E4
モーターインダクタンスレンジ設定レジスター	[VExCLG]	0x01E8
モーター抵抗レンジ設定レジスター	[VExCRG]	0x01EC
非干渉制御 d 軸電圧レジスター	[VExVDE]	0x01F0
非干渉制御 q 軸電圧レジスター	[VExVQE]	0x01F4
デッドタイム補償レジスター	[VExDTC]	0x01F8
電流極性判定ヒステリシスレジスター	[VExHYS]	0x01FC
デッドタイム補償制御/ステータスレジスター	[VExDTCS]	0x0200
PWM 上限設定レジスター	[VExPWMMAX]	0x0204
PWM 下限設定レジスター	[VExPWMMIN]	0x0208
位相クリップレジスター	[VExTHTCLP]	0x020C
電流判定ヒステリシスレジスター2	[VExHYS2]	0x0210
アルファ軸電圧レジスター	[VExVALPHA]	0x0214
ベータ軸電圧レジスター	[VExVBETA]	0x0218
a 相電圧デューティーレジスター	[VExVDUTYA]	0x021C
b 相電圧デューティーレジスター	[VExVDUTYB]	0x0220
c 相電圧デューティーレジスター	[VExVDUTYC]	0x0224
アルファ軸電流レジスター	[VExIALPHA]	0x0228
ベータ軸電流レジスター	[VExIBETA]	0x022C
a 相電流レジスター	[VExIA]	0x0230
b 相電流レジスター	[VExIB]	0x0234
c 相電流レジスター	[VExIC]	0x0238
電圧偏角レジスター	[VExVDELTA]	0x023C
d 軸電圧補正レジスター	[VExVDCRC]	0x0240
q 軸電圧補正レジスター	[VExVQCRC]	0x0244
ATAN2 関數位相差レジスター	[VExATANTHETA]	0x0248

4.2. VE 制御レジスター詳細

4.2.1. [VExEN] (VE 動作許可/禁止レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1	-	0	R/W	"0"をライトしてください。
0	VEEN	0	R/W	VE 動作制御 0: 禁止 1: 許可

注) VE 動作禁止(<VEEN> = 0)状態では VE の他のレジスターにアクセスできません。

注) VE から PMD レジスターを変更するために、VE 動作許可(<VEEN> = 1)してから動作スケジュール繰り返し回数指定レジスター[VExREPTIME]<VREP>を"0x0"以外に必ず設定してください。

4.2.2. [VExCPURUNTRG] (CPU 起動トリガー選択レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	VCPURT	0	W	ソフトウェアで起動 0: — 1: 動作開始 [VExTSKINITP]<PTR>で設定されたタスクから動作開始します。 動作開始前に[VExTSKINITP]、[VExREPTIME]を設定してください。

注) "1"を書き込んでも、次のサイクルでクリアされます。リードすると常に"0"が読み出されます。

注) スケジュール実行中に、スケジュールおよびタスクを再起動する場合、[VExCOMPEND]レジスターで強制終了してから、再度、[VExCPURUNTRG]レジスターで動作を開始させてください。

4.2.3. [VExTSKINITP] (プログラムタスクポインター開始レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:5	-	0	R	リードすると"0"が読めます。
4:0	PTR[4:0]	00000	R/W	開始タスクポインター スケジューラーが最初に実行するタスクのポインターを指定します。

4.2.4. [VExTSKPGMn] (プログラムタスクレジスター n) n = 0~31

[VExTSKPGM0]の例です。[VExTSKPGM1]~[VExTSKPGM31]も同じ構成です。

Bit	Bit symbol	リセット後	Type	機能
31:11	-	0	R	リードすると"0"が読めます。
10	END	0	R/W	終了タスク指定 0: CODE で指定されたタスク完了後、次のタスクがスケジューリングされます。 1: CODE で指定されたタスク完了後、スケジューラーが終了します。
9	ADC	0	R/W	AD 変換完了トリガー待機タスク指定 0: CODE で指定されたタスク完了後、次のタスクがスケジューリングされます。 1: CODE で指定されたタスク実行後に ADC 割り込み待機します。
8	-	0	R/W	"0"をライトしてください
7:0	CODE[7:0]	0x00	R/W	タスクの種類を指定します。 0x00: 出力制御 1(タスク番号 0) 0x01: トリガー生成(タスク番号 1) 0x02: 入力処理 1(タスク番号 2) 0x03: 入力相変換(タスク番号 3) 0x04: 入力座標軸変換(タスク番号 4) 0x05: 電流制御(タスク番号 5) 0x06: SIN/COS 演算(タスク番号 6) 0x07: 出力座標軸変換(タスク番号 7) 0x08: 出力相変換 1 [SVM] (タスク番号 8) 0x09: 出力制御 2(タスク番号 9) 0x0A: 入力処理 2(タスク番号 10) 0x0B: 出力相変換 2 [I-Clark] (タスク番号 11) 0x0C: ATAN2(タスク番号 12) 0x0D: SQRT(タスク番号 13) 0x0E~0xEE: Reserved 0xEF: NOP (No operation) (タスク番号 239) 0xFF: Reserved

4.2.5. [VExREPTIME] (動作スケジュール繰り返し回数指定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます。
3:0	VREP[3:0]	0x0	R/W	動作スケジュールの繰り返し回数指定 0x0: スケジュール実行しない 0x1~0xF: 設定回数だけスケジュールを繰り返し実行します

注) "0x0"設定時はスケジュール動作しないでください。

4.2.6. [VExTRGMODE] (起動トリガーモード設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1:0	VTRG[1:0]	00	R/W	ADC 変換終了割り込みによる入力処理起動条件選択 00: Reserved 01: INTADxPDA(ADC 変換終了割り込み A)で起動(注) 10: INTADxPDB(ADC 変換終了割り込み B)で起動(注) 11: Reserved

注) 製品によって接続は異なります。詳細は「製品個別情報」を参照してください。

4.2.7. [VExERRINTEN] (エラー割り込み許可/禁止設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	VERREN	0	R/W	エラー検出時の割り込み制御 0: 禁止 1: 許可 動作スケジュールを実行中(起動トリガー待ちを含まない)に PWM 割り込みを検知するとエラーフラグに"1"がセットされます。

4.2.8. [VExCOMPEND] (VE 強制終了レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	VCEND	0	W	実行中のスケジュール強制終了 0: - 1: 停止 "1"を書き込んでも次のサイクルでクリアされます。リードすると常に"0"が読み出されます。

4.2.9. [VExERRDET] (エラー検出レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	VERRD	0	R	エラーフラグ 0: エラー未検出 1: エラー検出 動作スケジュールを実行中(起動トリガー待ちを含まない)に PWM 割り込みを検知すると"1"がセットされます。リードするとクリアされます。

4.2.10. [VExSCHTASKRUN] (スケジュール動作状態/実行中タスク番号レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:12	-	0	R	リードすると"0"が読めます。
11:4	VRTASK[7:0]	0x00	R	実行中タスク番号 0x00: 出力制御 1(タスク番号 0) 0x01: トリガー生成(タスク番号 1) 0x02: 入力処理 1(タスク番号 2) 0x03: 入力相変換(タスク番号 3) 0x04: 入力座標軸変換(タスク番号 4) 0x05: 電流制御(タスク番号 5) 0x06: SIN/COS 演算(タスク番号 6) 0x07: 出力座標軸変換(タスク番号 7) 0x08: 出力相変換 1 [SVM] (タスク番号 8) 0x09: 出力制御 2(タスク番号 9) 0x0A: 入力処理 2(タスク番号 10) 0x0B: 出力相変換 2 [I-Clark] (タスク番号 11) 0x0C: ATAN2(タスク番号 12) 0x0D: SQRT(タスク番号 13) 0x0E~EE: Reserved 0xEF: NOP (No operation) (タスク番号 239) 0xF0~FF: Reserved
3:1	-	0	R	リードすると"0"が読めます。
0	VRSCH	0	R	スケジュール動作状態 0: 停止 1: 実行中

4.2.11. [VExTMPREG0] (テンポラリーレジスター0)

[VExTMPREG0]の例です。[VExTMPREG1]~[VExTMPREG5]も同じ構成です。

Bit	Bit symbol	リセット後	Type	機能
31:0	TMPREG0[31:0]	0x00000000	R/W	テンポラリーレジスター0

4.2.12. [VExRAMTSKCONFIG1] (SRAM タスク設定レジスター1)

Bit	Bit symbol	リセット後	Type	機能
31	VERAMBUS	0	R/W	"0"を書いてください。
30	-	0	R	リードすると"0"が読めます。
29:24	-	0x00	R/W	"0"を書いてください。
23:22	-	00	R	リードすると"0"が読めます。
21:16	-	0x00	R/W	"0"を書いてください。
15:14	-	00	R	リードすると"0"が読めます。
13:8	-	0x00	R/W	"0"を書いてください。
7:6	-	00	R	リードすると"0"が読めます。
5:0	-	0x00	R/W	"0"を書いてください。

4.2.13. [VExROMCONFIG] (VE ROM 設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	VEROMBUS	1	R/W	VE 用 ROM 領域に接続するバス選択 0: AHB バス接続(CPU アクセス) 1: VE バス接続 SAM 機能が有効な場合、App ステートでは設定できません。

4.3. 専用レジスター

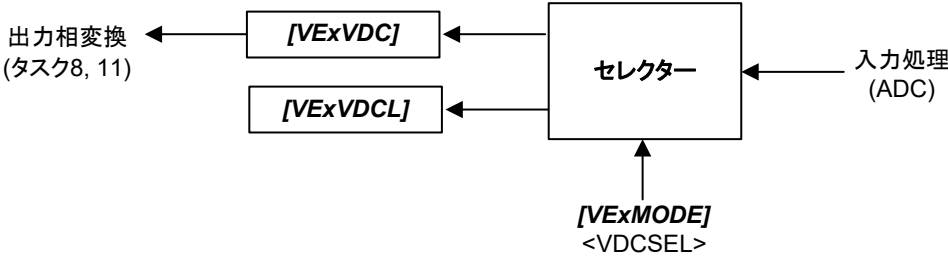
4.3.1. [VExMCTLF] (ステータスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15	SFT2STM	0	R/W	<SFT2ST>の前回値 出力制御 1,2(タスク 0,9)実行時に更新されます。 入力処理 2(タスク 10)に使用されます。
14	SFT2ST	0	R/W	PWM シフト 2 のキャリアー反転フラグ 0: 基準相のキャリアー反転なし 1: 基準相のキャリアー反転あり シフト 2 基準相デューティ < 50%(0x4000)の場合に"1"をセット 出力制御 1,2 (タスク 0,9)実行時に更新されます。 入力処理 2(タスク 10)に使用されます。
13:12	-	00	R/W	"00"をライトしてください。
11	PWMOVF	0	R/W	PWM 出力制限超過フラグ 0: 3 相 PWM 出力の全てが、 [VExPWMMIN]以上かつ[VExPWMMAX]以下 1: 3 相 PWM 出力の何れかが、 [VExPWMMIN]未満または[VExPWMMAX]超 出力制御(タスク 0, 9)実行時に更新されます。
10	VSOVF	0	R/W	電圧スカラー制限超過フラグ 0: 電圧スカラー $\leq$ [VExVSLIM] 1: 電圧スカラー $>$ [VExVSLIM] 電流制御(タスク 5)実行時に更新されます。
9	PIQOVF	0	R/W	q 軸 PI 制御出力制限超過フラグ 0: q 軸 PI 制御出力 $\leq$ [VExPIOLIM] 1: q 軸 PI 制御出力 $>$ [VExPIOLIM] 電流制御(タスク 5)実行時に更新されます。
8	PIDOVF	0	R/W	d 軸 PI 制御出力制限超過フラグ 0: d 軸 PI 制御出力 $\leq$ [VExPIOLIM] 1: d 軸 PI 制御出力 $>$ [VExPIOLIM] 電流制御(タスク 5)実行時に更新されます。
7:3	-	0	R/W	"0"をライトしてください。
2	LVTF	0	R/W	電源電圧低下フラグ 0: [VExVDC] $\geq$ 1 / 128 (0x0100) 1: [VExVDC] $<$ 1 / 128 (0x0100) 出力相変換(タスク 8, 11)実行時に更新されます。
1	LAVFM	0	R/W	<LAVF>の前回値 出力制御(タスク 0, 9)実行時に更新されます。 入力処理 1(タスク 2)に使用されます。
0	LAVF	0	R/W	低速度フラグ 0: 高速([VExOMEGA] $\geq$ [VExFPWMCHG]) 1: 低速([VExOMEGA] $<$ [VExFPWMCHG]) 出力制御 1,2(タスク 0, 9)実行時に更新されます。 トリガー生成(タスク 1)、入力処理 1(タスク 2)に使用されます。

4.3.2. [VExMODE] (タスク制御モードレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15	IPDEN	0	R/W	タスク 2, タスク 10 の電流極性判定制御 0: 判定禁止 1: 判定許可 「3.3.6.入力処理」参照
14	PMDDTCEN	0	R/W	タスク 0, タスク 9 のデッドタイム補償時、PMD 回路のデッドタイム補正への対応制御 0: PMD の補正が無効な場合の設定 1: PMD の補正が有効な場合の設定 「3.3.4.出力制御」参照
13	PWMFLEN	0	R/W	タスク 0, タスク 9 の PWM 上限設定時、デューティー100%出力を許可 0: 100% 禁止 1: 100% 許可 「3.3.4.出力制御」参照
12	PWMBLEN	0	R/W	タスク 0, タスク 9 の PWM 下限設定時、デューティー0%出力を許可 0: 0% 出力禁止 1: 0% 出力許可 「3.3.4.出力制御」参照
11	NICEN	0	R/W	タスク 5 の非干渉制御の許可 0: 禁止 1: 許可 「3.3.1.電流制御(タスク 5)」参照
10	T5ECEN	0	R/W	タスク 5 の拡張制御(非干渉制御, 電圧スカラー制限)の許可 0: 禁止 1: 許可 「3.3.1.電流制御(タスク 5)」参照
9:8	AWUMD[1:0]	00	R/W	タスク 5 の PI 制御出力制限時のアンチワインドアップ(AWU)制御 00: AWU 禁止 01: 制限量 / 4 を積分項に反映 10: 制限量 / 2 を積分項に反映 11: 制限量を積分項に反映 「3.3.1.電流制御(タスク 5)」参照
7	CLPEN	0	R/W	タスク 6 の位相補間時の位相クリッピング制御 0: クリッピング禁止 1: クリッピング許可 「3.3.2.SIN/COS 演算(タスク 6)」参照
6:5	ATANMD[1:0]	00	R/W	タスク 4 の ATAN 演算制御 00, 01: 演算禁止 10: 電流ベクトルの d-q 座標軸上の偏角算出 11: 誘起電圧ベクトルの d-q 座標軸上の偏角算出 「3.3.7.入力電流変換(相変換/座標軸変換)」参照
4	VDCSEL	0	R/W	タスク 2, タスク 10 の電源電圧保存レジスター選択 0: [VExVDC]保存 1: [VExVDCL]保存 図 4.1 参照

Bit	Bit symbol	リセット後	Type	機能
3:2	OCRMD[1:0]	00	R/W	タスク 0、タスク 9、タスク 1 の出力制御 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ(出力は上相オフ、下相オン) 11: Reserved 「3.3.4.出力制御」参照
1	ZIEN	0	R/W	タスク 1、タスク 2 のゼロ電流検出制御 0: 通常電流検出 1: ゼロ電流検出 「3.3.6.入力処理」参照
0	PVIEN	0	R/W	タスク 6 の位相補間制御 0: 禁止 1: 許可 「3.3.2.SIN/COS 演算(タスク 6)」参照



注) *[VExVDC]*レジスターで制御される電源電圧に補正した値を使用する場合、保存先に*[VExVDCL]*を選択し、補正値を*[VExVDC]*レジスターにセットしてください。

図 4.1 *[VExVDC]/[VExVDCL]*保存レジスター

4.3.3. [VExFMODE] (フロー制御レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:14	SPWMMD[1:0]	00	R/W	PWM シフトモード選択 00: シフト 1 01: シフト 2(U 相センター) 10: シフト 2(V 相センター) 11: シフト 2(W 相センター) 出力制御 1(タスク 0)実行時は、シフト 2 は選択できません(無効) 出力制御 2(タスク 9)、トリガー生成(タスク 1)、入力座標変換(タスク 4)に使用されます。
13	CCVMD	0	R/W	相変換モード選択 0: 相対変換 1: 絶対変換 出力相変換 1,2(タスク 8,11)、入力相変換(タスク 3)に使用されます。
12	PHCVDIS	0	R/W	相変換禁止 0: 2-3 相変換許可(3 相交流出力) 1: 2-3 相変換禁止(2 相交流出力) 空間ベクトル変換(タスク 8)実行時は禁止できません(無効) 出力相変換 2(タスク 11)、入力相変換(タスク 3)に使用されます。
11:10	VSLIMMD[1:0]	00	R/W	電流制御(タスク 5)の電圧スカラー制限制御 00: スカラー制限禁止(各軸制限有効) 01: d 軸方向に制限 10: q 軸方向に制限 11: dq 比例制限(注) 注) $ [VExVD] / [VExVQ] \geq 1/32768$ の範囲内で使用してください。
9	MREGDIS	0	R/W	入力処理 1, 2 および入力座標軸変換で SIN/COS/SECTOR レジスターおよび[VExMCTLF]の前回値フラグの使用 0: 有効 1: 無効 SIN/COS 演算 1(タスク 6)、出力相変換 1,2(タスク 8,11)、入力処理 1,2(タスク 2,10)、入力座標軸変換(タスク 4)に使用されます。
8	CRCEN	0	R/W	トリガー補正許可 0: 禁止 1: 許可 トリガー生成(タスク 1)実行時、1 シャント電流検出モードのシフト禁止、またはシフト 1 選択時に有効
7	ICPLMD	0	R/W	入力処理 2(タスク 10)の電流[VExIC]検出方向設定 0: シャントモード($[VExIC] = [VExICO] - [VExICADC]$) 1: センサーモード($[VExIC] = [VExICADC] - [VExICO]$)
6	IBPLMD	0	R/W	入力処理 2 (タスク 10)の電流[VExIB]検出方向設定 0: シャントモード($[VExIB] = [VExIBO] - [VExIBADC]$) 1: センサーモード($[VExIB] = [VExIBADC] - [VExIBO]$)
5	IAPLMD	0	R/W	入力処理 2(タスク 10)の電流[VExIA]検出方向設定 0: シャントモード($[VExIA] = [VExIAO] - [VExIAADC]$) 1: センサーモード($[VExIA] = [VExIAADC] - [VExIAO]$)

Bit	Bit symbol	リセット後	Type	機能
4	IDQSEL	0	R/W	電流制御(タスク 5)の非干渉制御入力電流選択 0: フィードバック電流([VExID], [VExIQ]) 1: 指令電流([VExIDREF], [VExIQREF])
3:2	IDMODE[1:0]	00	R/W	電流検出モード選択 00: 3 シャント(注 1) 01: 2 センサー(注 2) 10: 1 シャント(PMD TRG 後半(注 3)) 11: 1 シャント(PMD TRG 前半(注 3)) 注 1) 入力処理 2(タスク 10)では 3 相電流検出になります。 注 2) 入力処理 2(タスク 10)では 2 相電流検出になります。 注 3) 出力制御 2(タスク 9)および入力処理 2(タスク 10)を実行する場合は、PWM シフト 2 に設定してください。 出力制御 1,2(タスク 0,9)、トリガー生成(タスク 1)、入力処理 1,2(タスク 2,10)に使用されます。
1	SPWMEN	0	R/W	PWM シフト許可 0: 禁止 1: 制御 出力制御 1(タスク 0)および入力処理 1(タスク 2)はシフト 1 のみ対応。 出力制御 2(タスク 9)および入力処理 2(タスク 10)はシフト 2 のみ対応。 出力制御 1,2(タスク 0,9)、トリガー生成(タスク 1)、入力処理 1(タスク 2)、入力座標軸変換(タスク 4)に使用されます。
0	C2PEN	0	R/W	変調モード選択 0: 3 相変調 1: 2 相変調 出力相変換 1(タスク 8)、出力制御 1(タスク 0)、トリガー生成(タスク 1)、入力処理 1(タスク 2)に使用されます。

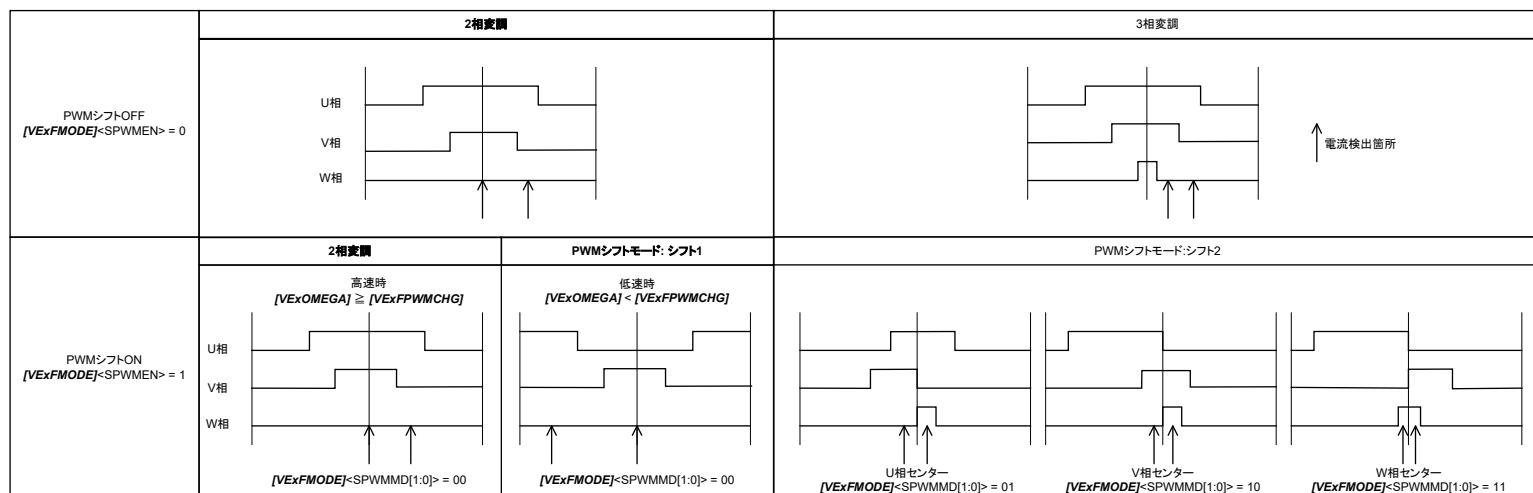


図 4.2 PWMシフトON/OFF波形

通常 PWM、PWM シフト 1、PWM シフト 2 の各変調方式と電流検出率の関係イメージ図を図 4.3 に示します。電流検出率とは、一電気角あたりの電流検出可能な割合を示します。使い方としては、変調率に応じて電流検出率の高い変調方式を選択していくことを想定しています。

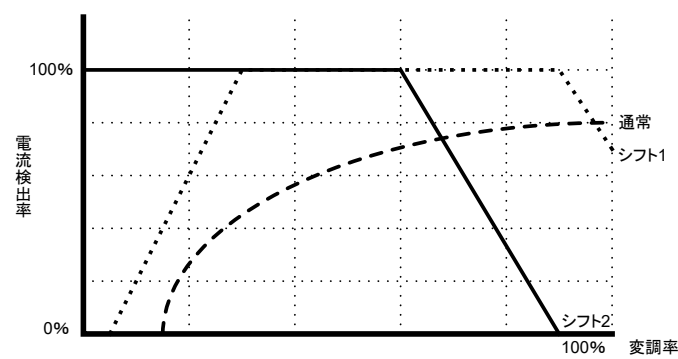


図 4.3 各変調方式と電流検出率

4.3.4. [VExFMODEM] (フロー制御前回値レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	FMODEM[15:0]	0x0000	R/W	フロー制御(前回値) 16 ビットデータ 入力座標軸変換(タスク 4)実行時に更新されます。

4.3.5. [VExTPWM] (PWM 周期レート設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	TPWM[15:0]	0x0000	R/W	PWM 周期レート設定、位相補間時の積分単位を設定(16 ビット固定 小数点データ: 0.0~1.0、小数点以下 15 ビット) "0x0000"~"0xFFFF": PWM 周期[s] × Max_Hz × 2 ¹⁶ PWM 周波数と最大回転数との比を表します。 (Max_Hz: 最大回転数) SIN/COS 演算(タスク 6)で位相補間許可時に使用されます。

4.3.6. [VExOMEGA] (回転速度設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	OMEGA[15:0]	0x0000	R/W	回転速度設定(16 ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF": 回転速度[Hz] / Max_Hz × 2 ¹⁵ (Max_Hz: 最大回転数) SIN/COS 演算(タスク 6)で位相補間許可時に使用されます。 出力制御 1(タスク 0)で 1 シャント電流検出の PWM シフト 1 選択時に 使用されます。 電流制御(タスク 5)、入力座標軸変換(タスク 4)でモーターの電圧方程 式に使用されます。

4.3.7. [VExTHETA] (モーター位相設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	THETA[15:0]	0x0000	R/W	位相設定(16 ビット固定小数点データ: 0.0~1.0、小数点以下 15 ビッ ト) "0x0000"~"0xFFFF": 位相[deg] / 360 × 2 ¹⁶ SIN/COS 演算(タスク 6)で使用されます。 位相補間許可で SIN/COS 演算(タスク 6)実行時に更新されます。

4.3.8. d-q 軸基準電流レジスター

4.3.8.1. [VExIDREF] (d 軸基準電流値設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	IDREF[15:0]	0x0000	R/W	d 軸電流指令値(16 ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF": d 軸電流指令[A] / $\text{Max_I} \times 2^{15}$ Max_I : AD 変換が 1LSB 変化する相電流の変化量[A] $\times 2^{11}$ 電流制御(タスク 5)で使用されます。

4.3.8.2. [VExIQREF] (q 軸基準電流値設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	IQREF[15:0]	0x0000	R/W	q 軸電流指令値(16 ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF": q 軸電流指令[A] / $\text{Max_I} \times 2^{15}$ Max_I : AD 変換が 1LSB 変化する相電流の変化量[A] $\times 2^{11}$ 電流制御(タスク 5)で使用されます。

4.3.9. d-q 軸電圧レジスター

4.3.9.1. [VExVD] (d 軸電圧レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	VD[31:0]	0x0000 0000	R/W	d 軸電圧(32 ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF": d 軸電圧[V] / Max_V × 2 ³¹ Max_V: AD 変換が 1LSB 変化する電源電圧の変化量[V] × 2 ¹² 電流制御(タスク 5)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。 入力座標軸変換(タスク 4)でモーターの電圧方程式に使用されます。

4.3.9.2. [VExVQ] (q 軸電圧レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	VQ[31:0]	0x0000 0000	R/W	q 軸電圧(32 ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF": q 軸電圧[V] / Max_V × 2 ³¹ Max_V: AD 変換が 1LSB 変化する電源電圧の変化量[V] × 2 ¹² 電流制御(タスク 5)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。 入力座標軸変換(タスク 4)でモーターの電圧方程式に使用されます。

4.3.9.3. [VExVDQ] (電圧スカラーレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDQ[15:0]	0x0000	R/W	d 軸電圧([VExVD])、q 軸電圧([VExVQ])の電圧スカラー値または軸方向スカラー制限時の軸制限値 "0x0000"~"0x7FFF": 電圧[V] / Max_V × 2 ¹⁵ Max_V: AD 変換が 1LSB 変化する電源電圧の変化量[V] × 2 ¹² 電流制御(タスク 5)で拡張制御が有効な場合に更新されます。

4.3.9.4. [VExVSLIM] (電圧スカラー制限レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VSLIM[15:0]	0x0000	R/W	d 軸電圧([VExVD])、q 軸電圧([VExVQ])の電圧スカラーの制限値設定 "0x0000"~"0x7FFF": 電圧[V] / Max_V × 2 ¹⁵ Max_V: AD 変換が 1LSB 変化する電源電圧の変化量[V] × 2 ¹² "0x0000"設定時、スカラー制限は実行されません。 電流制御(タスク 5)で拡張制御が有効な場合に使用されます。

4.3.10. PI 制御係数レジスター

4.3.10.1. [VExCIDKI] (d 軸電流 PI 制御積分項係数設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	CIDKI[15:0]	0x0000	R/W	d 軸 PI 制御積分係数 "0x8000"~"0x7FFF" 電流制御(タスク 5)に使用されます。

4.3.10.2. [VExCIDKP] (d 軸電流 PI 制御比例項係数設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	CIDKP[15:0]	0x0000	R/W	d 軸 PI 制御比例係数 "0x8000"~"0x7FFF" 電流制御(タスク 5)に使用されます。

4.3.10.3. [VExCIDKG] (PI 制御 d 軸係数レンジ設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:4	CIDKPG[3:0]	0000	R/W	PI 制御 d 軸比例係数レンジ選択 0000: 1 / 1 0001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1000: Reserved 1001: 2 1010: 2 ² 1011: 2 ³ 1100: 2 ⁴ 1101~1111: Reserved 電流制御(タスク 5)で使用されます。
3:0	CIDKIG[3:0]	0000	R/W	PI 制御 d 軸積分係数レンジ選択 0000: 1 / 1 0001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1111: Reserved 電流制御(タスク 5)で使用されます。

4.3.10.4. [VExCIQKI] (q 軸電流 PI 制御積分項係数設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	CIQKI[15:0]	0x0000	R/W	q 軸 PI 制御積分係数 "0x8000"~"0x7FFF" 電流制御(タスク 5)に使用されます。

4.3.10.5. [VExCIQKP] (q 軸電流 PI 制御比例項係数設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	CIQKP[15:0]	0x0000	R/W	q 軸 PI 制御比例係数 "0x8000"~"0x7FFF" 電流制御(タスク 5)に使用されます。

4.3.10.6. [VExCIQKG] (PI 制御 q 軸係数レンジ設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:4	CIQKPG[3:0]	0000	R/W	PI 制御 q 軸比例係数レンジ選択 0000: 1 / 1 0001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1000: Reserved 1001: 2 1010: 2 ² 1011: 2 ³ 1100: 2 ⁴ 1101~1111: Reserved 電流制御(タスク 5)で使用されます。
3:0	CIQKIG[3:0]	0000	R/W	PI 制御 q 軸積分係数レンジ選択 0000: 1 / 1 0001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1111: Reserved 電流制御(タスク 5)で使用されます。

4.3.10.7. [VExVDIH] (d 軸電圧 PI 制御積分項保持レジスター(上位 32 ビット))

Bit	Bit symbol	リセット後	Type	機能
31:0	VDIH[31:0]	0x0000 0000	R/W	d 軸 PI 制御の積分項(VDI)の上位 32 ビット

4.3.10.8. [VExVDILH] (d 軸電圧 PI 制御積分項保持レジスター(下位 16 ビット))

Bit	Bit symbol	リセット後	Type	機能
31:16	VDILH[15:0]	0x0000	R/W	d 軸 PI 制御の積分項(VDI)の下位 16 ビット
15:0	-	0	R	リードすると"0"が読めます

注) VDI は 64 ビット固定小数点データ(-1.0~1.0、小数点以下 63 ビット)

注) VDI データは 48 ビットで構成されます。

4.3.10.9. [VExVQIH] (q 軸電圧 PI 制御積分項保持レジスター(上位 32 ビット))

Bit	Bit symbol	リセット後	Type	機能
31:0	VQIH[31:0]	0x0000 0000	R/W	q 軸 PI 制御の積分項(VQI)の上位 32 ビット 電流制御(タスク 5)に使用されます。

4.3.10.10. [VExVQILH] (q 軸電圧 PI 制御積分項保持レジスター(下位 16 ビット))

Bit	Bit symbol	リセット後	Type	機能
31:16	VQILH[15:0]	0x0000	R/W	q 軸 PI 制御の積分項(VQI)の下位 16 ビット 電流制御(タスク 5)に使用されます。
15:0	-	0	R	リードすると"0"が読めます

注) VQI は 64 ビット固定小数点データ(-1.0~1.0、小数点以下 63 ビット)

注) VQI データは 48 ビットで構成されます。

4.3.11. [VExPIOLIM] (PI 制御出力制限レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	PIOLIM[15:0]	0x0000	R/W	PI 制御出力制限(16 ビット固定小数点データ: 0.0~1.0、小数点以下 15 ビット) "0x0000"~"0x7FFF" 電流制御(タスク 5)で使用されます。

4.3.12. [VExFPWMCHG] (PWM 切り替え速度設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	FPWMCHG[15:0]	0x0000	R/W	PWM シフト許可時の PWM 切り替え速度設定 "0x0000" ~ "0x7FFF": 切り替え速度[Hz] / Max_Hz × 2 ¹⁵ (Max_Hz: 最大回転数[Hz]) 出力制御 1,2(タスク 0,9)で、1 シャント電流検出かつ PWM シフト 1 許可時に使用されます。

4.3.13. [VExPWMOFS] (PWM シフト 2 オフセットレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	PWMOFS[15:0]	0x0000	R/W	出力制御 2(タスク 9)でシフト許可時にデューティ値から除去するオフセット "0x0000" ~ "0x7FFF"

4.3.14. SIN/COS レジスター

4.3.14.1. [VExCOS] (θ での余弦値出力変換用レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	COS[15:0]	0x0000	R/W	[VExTHETA]値での余弦値(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF" SIN/COS 演算(タスク 6)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。

4.3.14.2. [VExSIN] (θ での正弦値出力変換用レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	SIN[15:0]	0x0000	R/W	[VExTHETA]値での正弦値(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF" SIN/COS 演算(タスク 6)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。

4.3.14.3. [VExCOSM] (前回の余弦値レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	COSM[15:0]	0x0000	R/W	[VExCOS]レジスターの前回値保存(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF" SIN/COS 演算(タスク 6)実行時に更新されます。 入力座標軸変換(タスク 4)で使用されます。

4.3.14.4. [VExSINM] (前回の正弦値レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	SINM[15:0]	0x0000	R/W	[VExSIN]レジスターの前回値保存(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF" SIN/COS 演算(タスク 6)実行時に更新されます。 入力座標軸変換(タスク 4)で使用されます。

4.3.15. セクター情報レジスター

4.3.15.1. [VExSECTOR] (セクター情報レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます
3:0	SECTOR[3:0]	0x0	R/W	セクター情報 "0x0"~"0xB" 出力時の回転位置を 30 度ごとの 12 エリアに分けてセクターで表します。 出力相変換(タスク 8、11)の実行時に更新されます。 出力制御 1(タスク 0)、トリガー生成(タスク 1)で使用されます。

4.3.15.2. [VExSECTORM] (前回セクター情報レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます
3:0	SECTORM[3:0]	0x0	R/W	[VExSECTOR]の前回値 "0x0"~"0xB" 出力相変換(タスク 8、11)、トリガー生成(タスク 1)の実行時に更新されます。 入力処理(タスク 2、10)で使用されます。

4.3.16. 3 相電流レジスター

4.3.16.1. [VExIAO] (a 相ゼロ電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	IAO[15:0]	0x0000	R/W	a 相ゼロ電流時 ADC 変換結果保存(停止時の a 相電流の ADC 変換結果を保存) ゼロ電流検出モード選択時、入力処理 1(タスク 2)で更新されます。 ADC 変換結果取り込み時は<IAO[15:4]>に保存され、<IAO[3:0]>は"0"が保存されます。 入力処理 2(タスク 10)に使用されます。

4.3.16.2. [VExIBO] (b 相ゼロ電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	IBO[15:0]	0x0000	R/W	b 相ゼロ電流時 ADC 変換結果保存(停止時の b 相電流の ADC 変換結果を保存) ゼロ電流検出モード選択時、入力処理 1(タスク 2)で更新されます。 ADC 変換結果取り込み時は<IBO[15:4]>に保存され、<IBO[3:0]>は"0"が保存されます。 入力処理 2(タスク 10)に使用されます。

4.3.16.3. [VExICO] (c 相ゼロ電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	ICO[15:0]	0x0000	R/W	c 相ゼロ電流時 ADC 変換結果保存(停止時の c 相電流の ADC 変換結果を保存) ゼロ電流検出モード選択時、入力処理 1(タスク 2)で更新されます。 ADC 変換結果取り込み時は<ICO[15:4]>に保存され、<ICO[3:0]>は"0"が保存されます。 入力処理 2(タスク 10)に使用されます。

4.3.16.4. [VExIAADC] (a 相電流 ADC 変換結果レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	IAADC[15:0]	0x0000	R/W	a 相電流 ADC 変換結果保存 ("0x0000"~"0xFFFF") 入力処理(タスク 2、10)実行時に更新されます。 ADC 変換結果は<IAADC[15:4]>に保存され、<IAADC[3:0]>は"0"が保存されます。

4.3.16.5. [VExIBADC] (b 相電流 ADC 変換結果レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	IBADC[15:0]	0x0000	R/W	b 相電流 ADC 変換結果保存 ("0x0000"~"0xFFFF") 入力処理(タスク 2、10)実行時に更新されます。 ADC 変換結果は<IBADC[15:4]>に保存され、<IBADC[3:0]>は"0"が保存されます。

4.3.16.6. [VExICADC] (c 相電流 ADC 変換結果レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	ICADC[15:0]	0x0000	R/W	c 相電流 ADC 変換結果保存 ("0x0000"~"0xFFFF") 入力処理(タスク 2、10)実行時に更新されます。 ADC 変換結果は<ICADC[15:4]>に保存され、<ICADC[3:0]>は"0"が保存されます。

4.3.16.7. [VExIA] (a 相電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	IA[31:0]	0x0000 0000	R/W	a 相電流(32ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 入力処理(タスク 2, 10)実行時に更新されます。 入力相変換(タスク 3)で使用されます。

4.3.16.8. [VExIB] (b 相電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	IB[31:0]	0x0000 0000	R/W	b 相電流(32ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 入力処理(タスク 2, 10)実行時に更新されます。 入力相変換(タスク 3)で使用されます。

4.3.16.9. [VExIC] (c 相電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	IC[31:0]	0x0000 0000	R/W	c 相電流(32ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 入力処理(タスク 2, 10)実行時に更新されます。 入力相変換(タスク 3)で使用されます。

4.3.17. DC 電源電圧レジスター

4.3.17.1. [VExVDC] (DC 電源電圧レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDC[15:0]	0x0000	R/W	電源電圧(16ビット固定小数点データ: 0~1.0、小数点以下 15ビット) "0x0000"~"0x7FFF" 実電圧値に変換するには VDC 値 × Max_V 値 / 2 ¹⁵ (Max_V: AD 変換が 1LSB 変化する電源電圧の変化量[V] × 2 ¹²) [VExMODE]<VDCSEL> = 0 設定時、入力処理(タスク2、10)実行時に更新されます。 出力相変換(タスク 8、11)で使用されます。

4.3.17.2. [VExVDCL] (DC2 電源電圧レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	VDCL[15:0]	0x0000	R/W	電源電圧(16ビット固定小数点データ: 0~1.0、小数点以下 15ビット) "0x0000"~"0x7FFF" 実電圧値に変換するには、VDCL 値 × Max_V 値 / 2 ¹⁵ (Max_V: AD 変換が 1LSB 変化する電源電圧の変化量[V] × 2 ¹²) [VExMODE]<VDCSEL> = 1 設定時、入力処理(タスク2、10)実行時に更新されます。

4.3.18. d-q 軸電流レジスター

4.3.18.1. [VExID] (d 軸電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	ID[31:0]	0x0000 0000	R/W	d 軸電流(32ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 実電流値に変換するには、ID 値 × Max_I 値 / 2^{31} (Max_I: AD 変換が 1LSB 変化する相電流の変化量[A] × 2^{11}) 入力座標軸変換(タスク 4)実行時に更新されます。 電流制御(タスク 5)で使用されます。

4.3.18.2. [VExIQ] (q 軸電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	IQ[31:0]	0x0000 0000	R/W	q 軸電流(32ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 実電流値に変換するには、IQ 値 × Max_I 値 / 2^{31} (Max_I: AD 変換が 1LSB 変化する相電流の変化量[A] × 2^{11}) 入力座標軸変換(タスク 4)実行時に更新されます。 電流制御(タスク 5)で使用されます。

4.3.19. [VExTADC] (ADC 変換時間設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	TADC[15:0]	0x0000	R/W	ADC 変換時間の設定(図 4.4 参照) "0x0000"~"0x7FFF": ADC 変換時間[s] / PWM 周期[s] × 2^{15} 1 シャント電流検出モードで PWM シフト 1 出力(シフト 1 許可かつ低速フラグ"1")の場合、キャリアピークでのトリガータイミングを前方補正します。 トリガー生成(タスク 1)に使用されます。

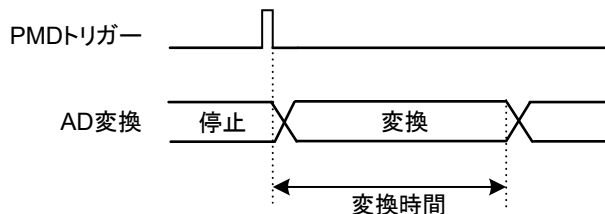


図 4.4 ADC変換時間

4.3.20. 3 相 PWM デューティレジスター

4.3.20.1. [VExCMPU] (U 相 PWM デューティレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VCMPU[15:0]	0x0000	R/W	U 相 PWM パルス幅設定 "0x0000"~"0x8000" 出力制御(タスク 0、9)実行時に更新されます。 トリガー生成(タスク 1)で使用されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD の U 相 PWM デューティを制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

4.3.20.2. [VExCMPV] (V 相 PWM デューティレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VCMPV[15:0]	0x0000	R/W	V 相 PWM パルス幅設定 "0x0000"~"0x8000" 出力制御(タスク 0、9)実行時に更新されます。 トリガー生成(タスク 1)で使用されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD の V 相 PWM デューティを制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

4.3.20.3. [VExCMPW] (W 相 PWM デューティレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VCMPW[15:0]	0x0000	R/W	W 相 PWM パルス幅設定 "0x0000"~"0x8000" 出力制御(タスク 0、9)実行時に更新されます。 トリガー生成(タスク 1)で使用されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD の W 相 PWM デューティを制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

4.3.21. PWM 出力制限レジスター

4.3.21.1. [VExPWMMAX] (PWM 上限設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	PWMMAX[15:0]	0x0000	R/W	PWM 出力の上限値を設定 "0x0000"~"0x8000" 出力制御(タスク 0、9)で使用されます。

4.3.21.2. [VExPWMMIN] (PWM 下限設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	PWMMIN[15:0]	0x0000	R/W	PWM 出力の下限値を設定 "0x0000"~"0x8000" 出力制御(タスク 0、9)で使用されます。

4.3.22. [VExOUTCR] (PMD 出力制御レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:9	-	0	R	リードすると"0"が読めます。
8	WPWM	0	R/W	W 相 PWM 0: オン/オフ出力 1: PWM 出力
7	VPWM	0	R/W	V 相 PWM 0: オン/オフ出力 1: PWM 出力
6	UPWM	0	R/W	U 相 PWM 0: オン/オフ出力 1: PWM 出力
5:4	WOC[1:0]	00	R/W	W 相出力制御 <WOC[1:0]>, <WPWM>の組み合わせで W 相出力を制御します(表 4.3 参照)。詳細は「アドバンストプログラマブルモーター制御回路 2」の「通電制御回路」を参照してください。
3:2	VOC[1:0]	00	R/W	V 相出力制御 <VOC[1:0]>, <VPWM>の組み合わせで V 相出力を制御します(表 4.2 参照)。詳細は「アドバンストプログラマブルモーター制御回路 2」の「通電制御回路」を参照してください。
1:0	UOC[1:0]	00	R/W	U 相出力制御 <UOC[1:0]>, <UPWM>の組み合わせで U 相出力を制御します(表 4.1 参照)。詳細は「アドバンストプログラマブルモーター制御回路 2」の「通電制御回路」を参照してください。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD の[PMDxMDOUT]を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

注) 出力制御(タスク 0、9)実行時に更新されます。

PMD の U, V, W 相の出力制御を以下に示します。(VE で使用する組み合わせのみ表示)

表 4.1 <UPWM>, <UOC[1:0]> PMD設定: U相(UOx, XOx)の出力制御

設定		出力	
<UPWM>	<UOC[1:0]>	UOx	XOx
0	00	オフ出力	オフ出力
0	01	オフ出力	オン出力
1	00	PWMU 反転出力	PWMU 出力
1	11	PWMU 出力	PWMU 反転出力

表 4.2 <VPWM>, <VOC[1:0]> PMD設定: V相(VOx, YOx)の出力制御

設定		出力	
<VPWM>	<VOC[1:0]>	VOx	YOx
0	00	オフ出力	オフ出力
0	01	オフ出力	オン出力
1	00	PWMV 反転出力	PWMV 出力
1	11	PWMV 出力	PWMV 反転出力

表 4.3 <WPWM>, <WOC[1:0]> PMD設定: W相(WOx, ZOx)の出力制御

設定		出力	
<WPWM>	<WOC[1:0]>	WOx	ZOx
0	00	オフ出力	オフ出力
0	01	オフ出力	オン出力
1	00	PWMW 反転出力	PWMW 出力
1	11	PWMW 出力	PWMW 反転出力

4.3.23. トリガー生成レジスター

4.3.23.1. [VExTRGCRC] (同期トリガー補正量設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	TRGCRC[15:0]	0x0000	R/W	同期トリガータイミングを補正 "0x0000"~"0x7FFF": 補正時間[s] / PWM カウンタークロック周期[s] 1 シャント電流検出で PWM シフト禁止またはシフト 1 許可時のみ有効で、トリガータイミングを後方補正します。 トリガー生成(タスク 1)で使用されます。

4.3.23.2. [VExTRGCMP0] (PMD トリガータイミング設定レジスター0)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VTRGCMP0 [15:0]	0x0000	R/W	ADC を PMD と同期させてサンプリングさせるトリガータイミングの設定 (PMD 設定) "0x0000": 設定禁止 "0x0001"~"0x7FFF": トリガータイミング "0x8000"~"0xFFFF": 設定禁止 PMD のトリガーモードを次の何れかを選択時に有効。 前半の一致、後半の一致、前半および後半の一致 トリガー生成(タスク 1)実行時、1 シャント電流検出で PWM シフト禁止またはシフト 1 許可時に更新されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD のトリガーコンペア 0 を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

4.3.23.3. [VExTRGCMP1] (PMD トリガータイミング設定レジスター1)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VTRGCMP1 [15:0]	0x0000	R/W	ADC を PMD と同期させてサンプリングさせるトリガータイミングの設定 (PMD 設定) "0x0000": 設定禁止 "0x0001"~"0x7FFF": トリガータイミング "0x8000"~"0xFFFF": 設定禁止 PMD のトリガーモードを次の何れかを選択時に有効。 前半の一致、後半の一致、前半および後半の一致 PMD のトリガー出力モードにトリガー選択出力 ([PMDxTRGMD]<TRGOUT> = 1)を選択時は無効。 トリガー生成(タスク 1)実行時、1 シャント電流検出で PWM シフト禁止またはシフト 1 許可時に更新されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD のトリガーコンペア 1 を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

4.3.23.4. [VExTRGSEL] (同期トリガー選択レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2:0	VTRGSEL[2:0]	0x0	R/W	[VExTRGCMPO]設定タイミングで出力する同期トリガー番号の選択 (PMD 設定) "0x0"~"0x5": 出力トリガー番号 "0x6", "0x7": 使用禁止 PMD のトリガー出力モードにトリガー選択出力 [PMDxTRGMD]<TRGOUT> = 1 を選択時に有効。 トリガー生成(タスク 1)実行時、[VExSECTOR]値 / 2 に更新されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD のトリガー出力選択を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路 2」を参照してください。

4.3.24. [VExATANX] (ATAN2 関数 X 入力レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	ATANX [31:0]	0x0000 0000	R/W	X 入力 32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット) ATAN2(タスク 12)に使用されます。

4.3.25. [VExATANY] (ATAN2 関数 Y 入力レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	ATANY [31:0]	0x0000 0000	R/W	Y 入力 32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット) ATAN2(タスク 12)に使用されます。

4.3.26. [VExATANTHETA] (ATAN2 関数位相差レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	ATANTHETA [15:0]	0x0000	R/W	位相値 16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット) (-180~180°) ATAN2(タスク 12)に使用されます。

4.3.27. [VExSQRTIN] (平方根関数入力レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	SQRTIN [31:0]	0x0000 0000	R/W	入力 32 ビット固定小数点データ(0.0~4.0、小数点以下 15 ビット) "0x00000000"~"0x0001FFFF" SQRT(タスク 13)に使用されます。

4.3.28. [VExSQRTOUT] (平方根関数出力レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	SQRTOUT [31:0]	0x0000 0000	R/W	出力 32 ビット固定小数点データ(0.0~4.0、小数点以下 15 ビット) "0x00000000"~"0x0001FFFF" SQRT(タスク 13)に使用されます。

4.3.29. [VExDELTA] (偏角レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	DELTA[15:0]	0x0000	R/W	d-q 座標上の偏角(-180~180°) "0x8000"~"0x7FFF": 偏角[deg] / 360 × 2 ¹⁵ 座標軸変換(タスク 4)で ATAN 演算が有効な場合に更新されます。

4.3.30. d-q 軸誘起電圧レジスター

4.3.30.1. [VExEDDELTA] (d 軸誘起電圧(偏角出力)レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	EDDELTA [31:0]	0x0000 0000	R/W	d 軸誘起電圧(偏角出力) 32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット) d 軸誘起電圧(偏角出力) [V] / Max_V × 2 ³¹ Max_V: AD 変換が 1LSB 変化する電源電圧の変化量 [V] × 2 ¹² 入力座標軸変換(パーク変換)(タスク 4)実行(偏角算出)時に更新され ます。

4.3.30.2. [VExEQDELTA] (q 軸誘起電圧(偏角出力)レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	EQDELTA [31:0]	0x0000 0000	R/W	q 軸誘起電圧(偏角出力) 32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット) d 軸誘起電圧(偏角出力) [V] / Max_V × 2 ³¹ Max_V: AD 変換が 1LSB 変化する電源電圧の変化量 [V] × 2 ¹² 入力座標軸変換(パーク変換)(タスク 4)実行(偏角算出)時に更新され ます。

4.3.31. モーターモデル定数レジスタ

4.3.31.1. [VExCPHI] (モーター鎖交磁束レジスタ)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CPHI[15:0]	0x0000	R/W	モーター定数の逆起電力定数[V/rps] (鎖交磁束[Wb/s]) 16ビット固定小数点データ(-16~16、小数点以下 11 ビット): 逆起電力定数値[V/rps] / Max_V × Max_Hz × 2 ¹¹ / ([VExCPHIG] 設定) 電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.31.2. [VExCLD] (モーターd 軸インダクタンス値レジスタ)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CLD[15:0]	0x0000	R/W	モーター定数の d 軸インダクタンス 16ビット固定小数点データ(-16~16、小数点以下 11 ビット): インダクタンス値[H] × Max_I / Max_V × Max_Hz × 2π × 2 ¹¹ / ([VExCLG] 設定) 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.31.3. [VExCLQ] (モーターq 軸インダクタンス値レジスタ)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CLQ[15:0]	0x0000	R/W	モーター定数の q 軸インダクタンス 16ビット固定小数点データ(-16~16、小数点以下 11 ビット): インダクタンス値[H] × Max_I / Max_V × Max_Hz × 2π × 2 ¹¹ / ([VExCLG] 設定) 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.31.4. [VExCR] (モーター抵抗値レジスタ)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CR[15:0]	0x0000	R/W	モーター定数の抵抗 16ビット固定小数点データ(-16~16、小数点以下 11 ビット): 抵抗値[Ω] × Max_I / Max_V × 2 ¹¹ / ([VExCRG] 設定) 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.31.5. [VExCPHIG] (モーター磁束レンジ設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:3	-	00000	R/W	"00000"をライトしてください。
2:0	CPHIG[2:0]	000	R/W	モーター定数の磁束レンジ選択 000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101~111: Reserved 電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.31.6. [VExCLG] (モーターインダクタンスレンジ設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:3	-	00000	R/W	"00000"をライトしてください。
2:0	CLG[2:0]	000	R/W	モーター定数のインダクタンスレンジ選択 000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101~111: Reserved 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.31.7. [VExCRG] (モーター抵抗レンジ設定レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:3	-	00000	R/W	"00000"をライトしてください。
2:0	CRG[2:0]	000	R/W	モーター定数の抵抗レンジ選択 000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101~111: Reserved 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.32. [VExVDE] (非干渉制御 d 軸電圧レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDE[15:0]	0x0000	R/W	非干渉制御の d 軸演算値(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF": 電圧[V] / $\text{Max_V} \times 2^{15}$ (Max_V: AD 変換が 1LSB 変化する電圧の変化量[V] $\times 2^{12}$) 電流制御(タスク 5)で非干渉制御が有効な場合に更新されます。

4.3.33. [VExVQE] (非干渉制御 q 軸電圧レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VQE[15:0]	0x0000	R/W	非干渉制御の q 軸演算値(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF": 電圧[V] / $\text{Max_V} \times 2^{15}$ (Max_V: AD 変換が 1LSB 変化する電圧の変化量[V] $\times 2^{12}$) 電流制御(タスク 5)で非干渉制御が有効な場合に更新されます。

4.3.34. [VExDTC] (デッドタイム補償レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	DTC[15:0]	0x0000	R/W	デッドタイム補償制御の補償量を設定 "0x0000"~"0x1FFF": デッドタイム[s] / PWM 周期[s] $\times 2^{15}$ 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されます。

4.3.35. [VExHYS] (電流極性判定ヒステリシスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	HYS[15:0]	0x0000	R/W	電流極性判定時の電流のヒステリシス幅を設定(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF": ヒステリシス幅[A] / $\text{Max_I} \times 2^{15}$ (Max_I: AD 変換が 1LSB 変化する相電流の変化量[A] $\times 2^{11}$) 入力処理(タスク 2, 10)で電流極性判定許可時に使用されます。

4.3.36. [VExHYS2] (電流判定ヒステリシスレジスター2)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	HYS2[15:0]	0x0000	R/W	電流極性判定時の電流の逆ヒステリシス幅を設定(16ビット固定小数点データ: 0.0~1.0、小数点以下 15 ビット) "0x0000"~"0x7FFF": ヒステリシス幅[A] / $\text{Max_I} \times 2^{15}$ (Max_I: AD 変換が 1LSB 変化する相電流の変化量[A] $\times 2^{11}$) 入力処理(タスク 2, 10)で電流極性判定許可時に使用されます。 注) [VExHYS] ≥ 0 の場合は、このレジスターは使えません。

4.3.37. [VExDTCS] (デッドタイム補償制御/ステータスレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:11	-	00000	R/W	"00000"をライトしてください
10:8	ICSTS[2:0]	000	R/W	電流[VExIC]極性判定状態および[VExCMPW]のデッドタイム補償制御 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されます。
7	-	0	R/W	"0"をライトしてください
6:4	IBSTS[2:0]	000	R/W	電流[VExIB]極性判定状態および[VExCMPV]のデッドタイム補償制御 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されます。
3	-	0	R/W	"0"をライトしてください
2:0	IASTS[2:0]	000	R/W	電流[VExIA]極性判定状態および[VExCMPU]のデッドタイム補償制御 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されます。

4.3.38. [VExTHTCLP] (位相クリップレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	THTCLP[15:0]	0x0000	R/W	位相補間時に[VExTHETA] をクリッピングする位相設定(16 ビット固定小数点データ: 0.0~1.0、小数点以下 15 ビット) "0x0000"~"0xFFFF": 位相[deg] / 360×2^{16} SIN/COS 演算(タスク 6)で位相補間許可時に使用されます。

4.3.39. 2 相電圧レジスター

4.3.39.1. [VExVALPHA] (アルファ軸電圧レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	VALPHA[31:0]	0x0000 0000	R/W	アルファ軸電圧(32 ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 実電圧値に変換するには、レジスター値 × Max_V 値 / 2 ³¹ (Max_V: AD 変換が 1LSB 変化する相電圧の変化量[V] × 2 ¹¹) 出力座標軸変換(タスク 7)実行時に更新されます。 出力相変換(タスク 8, 11)で使用されます。

4.3.39.2. [VExVBETA] (ベータ軸電圧レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	VBETA[31:0]	0x0000 0000	R/W	ベータ軸電圧(32 ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 実電圧値に変換するには、レジスター値 × Max_V 値 / 2 ³¹ (Max_V: AD 変換が 1LSB 変化する相電圧の変化量[V] × 2 ¹¹) 出力座標軸変換(タスク 7)実行時に更新されます。 出力相変換(タスク 8, 11)で使用されます。

4.3.40. 3 相電圧デューティレジスター

4.3.40.1. [VExVDUTYA] (a 相電圧デューティレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	VDUTYA[31:0]	0x0000 0000	R/W	a 相 PWM デューティ(32 ビット固定小数点データ: 0.0~1.0、小数点以下 31 ビット) "0x00000000"~"0x7FFFFFFF" 出力相変換(タスク 8, 11)実行時に更新されます。 出力制御(タスク 0, 9)で使用されます。

4.3.40.2. [VExVDUTYB] (b 相電圧デューティレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	VDUTYB[31:0]	0x0000 0000	R/W	b 相 PWM デューティ(32 ビット固定小数点データ: 0.0~1.0、小数点以下 31 ビット) "0x00000000"~"0x7FFFFFFF" 出力相変換(タスク 8, 11)実行時に更新されます。 出力制御(タスク 0, 9)で使用されます。

4.3.40.3. [VExVDUTYC] (c 相電圧デューティレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	VDUTYC[31:0]	0x0000 0000	R/W	c 相 PWM デューティ(32 ビット固定小数点データ: 0.0~1.0、小数点以下 31 ビット) "0x00000000"~"0x7FFFFFFF" 出力相変換(タスク 8, 11)実行時に更新されます。 出力制御(タスク 0, 9)で使用されます。

4.3.40.4. [VExDUTYZERO] (ゼロベクトルデューティレジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	DUTYZERO [31:0]	0x0000 0000	R/W	ゼロベクトルデューティ 32 ビット固定小数点データ(0.0~1.0、小数点以下 31 ビット) "0x00000000"~"0x7FFFFFFF" 出力制御 1(タスク 0)、出力相変換 1(タスク 8)に使用されます。

4.3.41. 2 相電流レジスター

4.3.41.1. [VExIALPHA] (アルファ軸電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	IALPHA[31:0]	0x0000 0000	R/W	アルファ軸電流(32ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 入力相変換(タスク 3)実行時に更新されます。 入力座標軸変換(タスク 4)で使用されます。

4.3.41.2. [VExIBETA] (ベータ軸電流レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:0	IBETA[31:0]	0x0000 0000	R/W	ベータ軸電流(32ビット固定小数点データ: -1.0~1.0、小数点以下 31 ビット) "0x80000000"~"0x7FFFFFFF" 入力相変換(タスク 3)実行時に更新されます。 入力座標軸変換(タスク 4)で使用されます。

4.3.42. [VExVDELTA] (電圧偏角レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDELTA[15:0]	0x0000	R/W	電圧偏角を d-q 座標に設定します。(0~90°) "0x0000"~"0x4000": 偏角 [deg] / 360 × 2 ¹⁶ 電圧スカラー制限が有効で、電流制御(タスク 5)の拡張電流制御実行時に更新されます。

4.3.43. [VExVDCRC] (d 軸電圧補正レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDCRC[15:0]	0x0000	R/W	d 軸電圧補正(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF" 電流制御(タスク 5)に使用されます。

4.3.44. [VExVQCRC] (q 軸電圧補正レジスター)

Bit	Bit symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VQCRC[15:0]	0x0000	R/W	q 軸電圧補正(16ビット固定小数点データ: -1.0~1.0、小数点以下 15 ビット) "0x8000"~"0x7FFF" 電流制御(タスク 5)に使用されます。

5. 使用上のご注意およびお願い事項

- アドバンストベクトルエンジン 2(A-VE2)はプログラマブルモーター制御回路(PMD)および 12 ビットアナログデジタルコンバーター(ADC)と組み合わせて使用します。
 - － PMDでA-VE2の算出結果は使用するには、PMDのモード選択レジスター(*[PMDxMODESEL]*)にVEモードを設定してください。
 - － トリガー生成タスクで算出されたトリガータイミング値(*[VExTRGCMP0]*, *[VExTRGCMP1]*)(注)をPMDの同期トリガー生成回路で使用する場合、PMDトリガー比較キャリア選択を基本キャリアに設定してください(*[PMDxTRGCR]*<CARSEL>=0)。

注) トリガータイミングが算出されるのは、1 シャント電流検出でPWMシフト禁止またはシフト1の場合です。

- － ADCはPMDからの同期トリガーごとの変換プログラム(注)を設定してください。

注) PMDトリガー許可, AIN選択, 結果レジスター選択

- クロックの供給を停止する場合、A-VE2が停止していることを確認してください。また、STOP1/STOP2モードに遷移する際も同様にA-VE2が停止していることを確認してください。

6. 改訂履歴

表 6.1 改訂履歴

Revision	Date	Description
1.0	2026-02-20	・新規作成

製品取り扱い上のお願ひ

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（生命直結機器）、車載・輸送機器、防衛関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。