

SiC MOSFET (TOLL Package)

ハーフブリッジボード

デザインガイド

RD262-DGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1. はじめに	3
2. 基板仕様.....	4
3. 主な使用部品	5
3.1. SiC MOSFET TW027U65C	5
3.2. SiC MOSFET TW048U65C	6
4. 回路設計	7
4.1. ゲート駆動回路.....	7
4.2. ミラークランプ回路	7
4.3. 電流波形測定回路	8
4.4. 各部波形測定回路	8
4.5. 基板温度測定回路	10

1. はじめに

本デザインガイドは SiC MOSFET (TOLL Package) ハーフブリッジボード (以下、本デザイン) の各部回路の設計概要について解説します。

本デザインはSiC MOSFETが2個搭載されたハーフブリッジボードです。650V SiC MOSFETがそれぞれ搭載された基板を2種製作しました。図1.1のようにWolfsped社の提供するSpeedVal Kit™のHalf-Bridge MotherboardのPower Daughter Card Interface (基板ソケット) に接続可能です。Half-Bridge Motherboardに本デザインを挿入することで当社最新SiC MOSFETの評価を手軽に行うことが可能です。本デザインではPFCを想定した昇圧DC-DCコンバーター構成で特性評価を実施しました。

本デザインではTW027U65CとTW048U65Cがそれぞれ同じデバイスがハイサイド、ローサイドに搭載されており、基板を差し替えることで同一評価条件下にてスペック違いのSiC MOSFETが評価可能です。

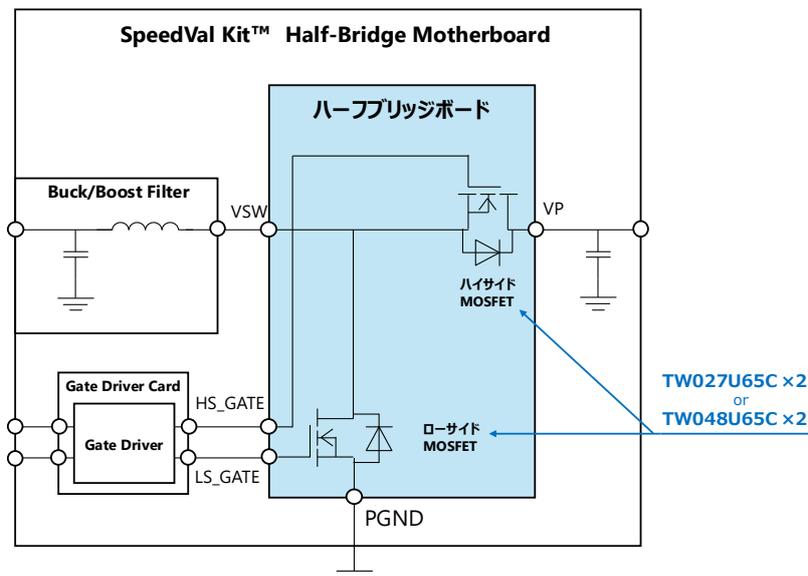


図 1.1 本デザイン使用イメージ例

2. 基板仕様

本デザインの外観を図 2.1 に、基板仕様を表 2.1 に示します。赤枠部はカードエッジであり、SpeedVal Kit™の Half-Bridge Motherboard の Power Daughter Card Interface (基板ソケット) に接続可能です。

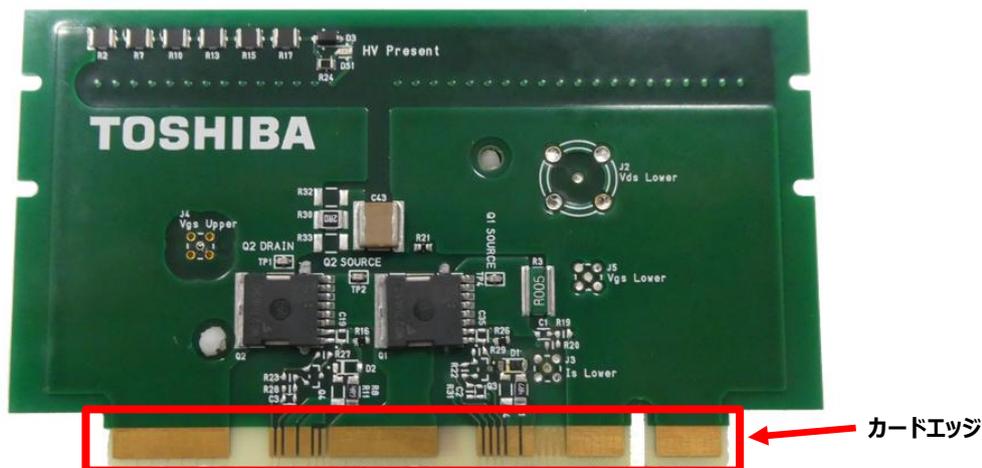


図 2.1 本デザイン外観

外形寸法 110 x 65 x 30mm
(裏面ヒートシンク込)

表 2.1 基板仕様

基板名	TW027U65C 搭載基板	TW048U65C 搭載基板
搭載デバイス	TW027U65C	TW048U65C
基板層構成	FR-4, 4層 (貫通ビア)、t1.6mm Cu 厚 155μm (表層)、140μm (内層)	
機能	ミラークランプ機能 (ハイサイド/ローサイド) 基板温度測定用サーミスター	

3. 主な使用部品

この章では本デザインに使用している部品について説明します。

本デザインでは TW027U65C と TW048U65C がそれぞれ 2 個ずつ搭載されているハーフブリッジボードを 2 種製作しています。各ハーフブリッジボードではハイサイド、ローサイドに同じデバイスが搭載されています。

3.1. SiC MOSFET TW027U65C

ハーフブリッジボードのスイッチング素子に 650V 耐圧 SiC MOSFET [TW027U65C](#) を使用しています。TW027U65C の主な特長は以下のとおりです。

- 第 3 世代チップデザイン (SiC ショットキーバリアダイオード内蔵)
- 順方向電圧 (ダイオード) が低い: $V_{DSF} = -1.35V$ (標準)
- 高耐圧: $V_{DSS} = 650V$
- オン抵抗が低い: $R_{DS(ON)} = 27m\Omega$ (標準)
- しきい値が高く誤動作しにくい: $V_{th} = 3.0 \sim 5.0V$ ($V_{DS} = 10V, I_D = 3mA$)
- 推奨駆動電圧: $V_{GS_{on}} = 18V, V_{GS_{off}} = 0V$
- 取り扱いが簡単なエンハンスメントタイプ

外観と端子配置

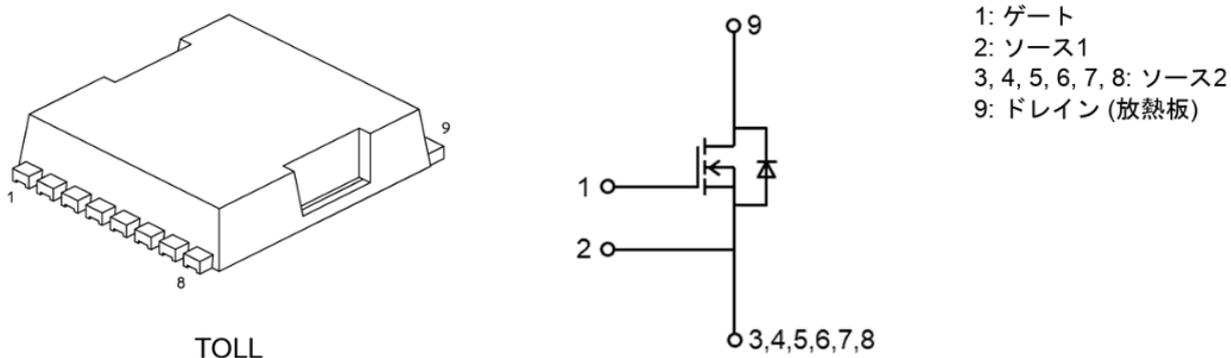


図 3.1 TW027U65C の外観と端子配置図

3.2. SiC MOSFET TW048U65C

ハーフブリッジボードのスイッチング素子に 650V 耐圧 SiC MOSFET [TW048U65C](#) を使用しています。TW048U65C の主な特長は以下のとおりです。

- 第3世代チップデザイン (SiC ショットキーバリアダイオード内蔵)
- 順方向電圧 (ダイオード) が低い: $V_{DSF} = -1.35V$ (標準)
- 高耐圧: $V_{DSS} = 650V$
- オン抵抗が低い: $R_{DS(ON)} = 48m\Omega$ (標準)
- しきい値が高く誤動作しにくい: $V_{th} = 3.0 \sim 5.0V$ ($V_{DS} = 10V, I_D = 1.6mA$)
- 推奨駆動電圧: $V_{GS_{on}} = 18V, V_{GS_{off}} = 0V$
- 取り扱いが簡単なエンハンスメントタイプ

外観と端子配置

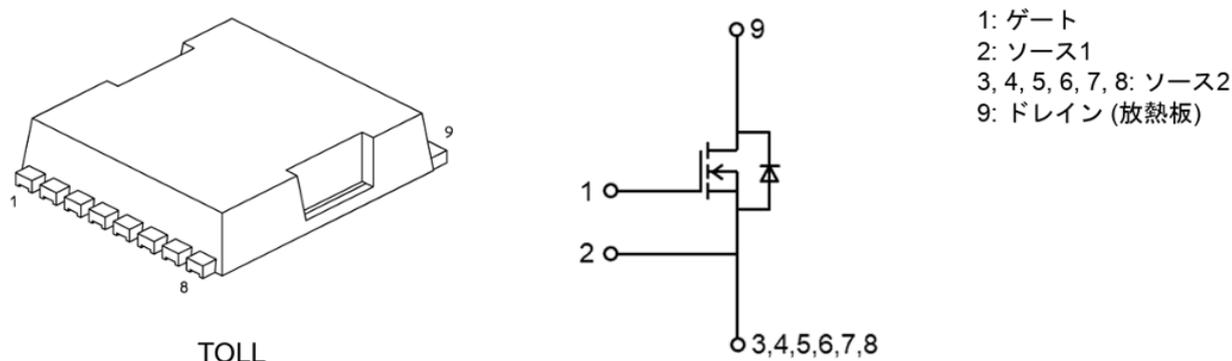


図 3.2 TW048U65C の外観と端子配置図

4. 回路設計

ここでは本デザインの回路について説明します。

4.1. ゲート駆動回路

図 4.1 にローサイドの SiC MOSFET (Q1) のゲート駆動回路を示します。

ゲート駆動回路の設計が電源効率と EMI (ノイズ) に影響を与えます。一般に効率と EMI はトレードオフの関係にあり、両者のバランスを取った設計が必要です。EMI の調整はゲート直列抵抗 R1 の抵抗値を調整し、確認してください。MOSFET のターンオンスピードは R1 の値によって決まります。ターンオン時には D1 によって R4 の値は関与しません。ターンオフスピードは R1 と R4 の並列抵抗値で決まります。ターンオンスピードだけを変えたいときは R1 の値の調整が必要です。ターンオフスピードだけを変更したい場合、R4 の値の調整が必要です。なお、ゲート抵抗の値を大きくすると MOSFET のスイッチングスピードが低下するため、電源効率も低下する場合があります。本デザインでは R1 に 4.7Ω が実装されていて D1 と R4 は未実装です。ターンオンとターンオフを個別に調整したい場合は D1 と R4 に部品を実装し、実際の波形を確認しながら調整をしてください。

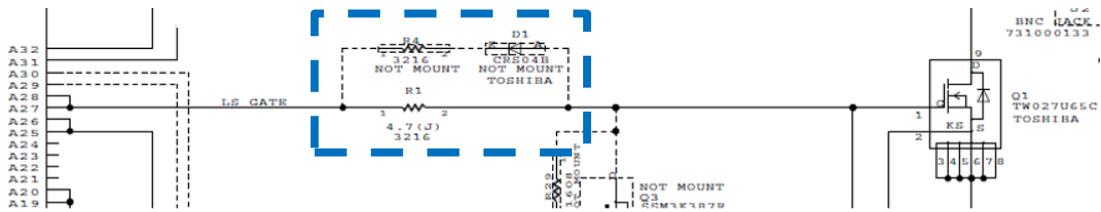


図 4.1 Q1 ゲート駆動回路

4.2. ミラークランプ回路

図 4.2 にローサイドの SiC MOSFET (Q1) のミラークランプ回路を示します。ミラークランプ回路はミラー容量によって引き起こされるゲートの誤点弧 (セルフターンオン) を防止するための回路です。ハーフブリッジの Q1 がオフの期間中にミラークランプ用 MOSFET (Q3) がオンすることによって、ミラー容量を通過した電流が Q1 のゲート抵抗に流れることを防止してゲート電圧の上昇を抑制し、セルフターンオンを防ぐことができます。ミラークランプ機能対応のゲートドライバーを使用する際は、図 4.2 の点線部の部品実装することでミラークランプ機能を使用することが可能です。

本ガイドでは割愛しますがゲートの誤点弧 (セルフターンオン) について解説した[アプリケーションノート \(MOSFET セルフターンオン現象について\)](#) がありますのでご参照ください。

本デザインではミラークランプ機能は実装されておりません。ご使用のゲートドライバーがミラークランプ用 MOSFET を内蔵している場合は R29 を 0Ω 抵抗でジャンパーしてご使用ください。MOSFET を内蔵していない場合、MOSFET (Q3) を使用することでミラークランプ機能を使用することが可能です。使用例として、MOSFET (Q3) を使用する場合、R22 に 10kΩ、R31 を 0Ω 抵抗でジャンパーしてご使用ください。

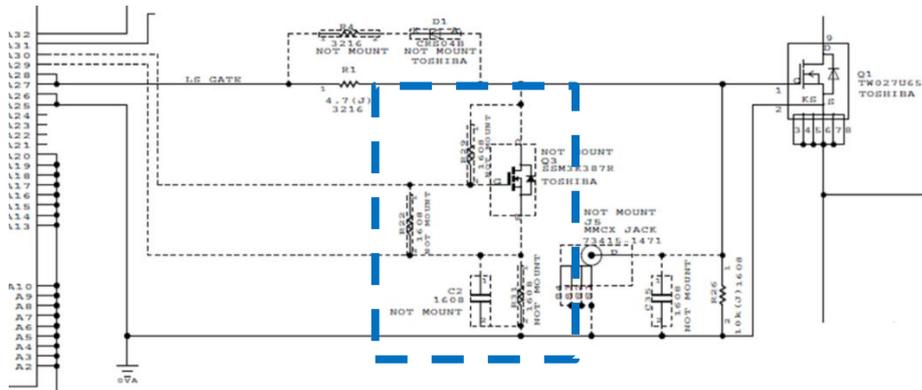


図 4.2 ミラークランプ回路

4.3. 電流波形測定回路

図 4.3 に電流波形測定回路を示します。ローサイド MOSFET (Q1) のソース側にシャント抵抗 R3 を設置し、波形観測用に J3 へ MMCX-Jack コネクタ(注 1) を設置することで電流波形の測定が可能となります。ご使用の環境に応じてフィルター回路の設定が可能です。効率を測定する際は損失低減のため R3 は 0Ω抵抗でジャンパーすることを推奨します。

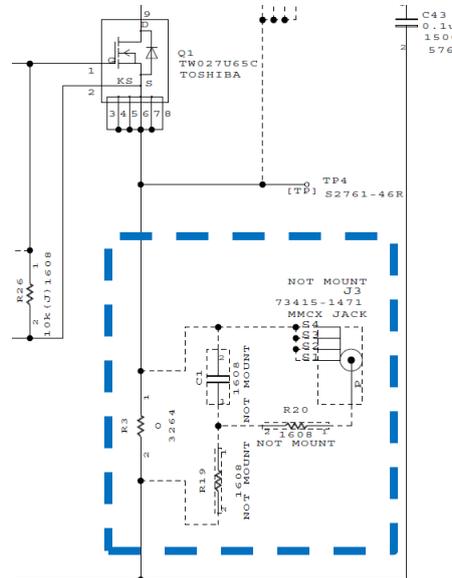


図 4.3 電流波形測定回路

(注 1) MMCX : Micro-miniature Coaxial Connector

4.4. 各部波形測定回路

本デザインではゲート信号やハーフブリッジ中点 (VSW) 電圧測定用にコネクタを設置することで測定が可能です。

図 4.4 のようにハイサイド MOSFET (Q2) の波形測定用に J4 (MMCX-Jack) をご使用ください。ローサイド MOSFET (Q1) の波形測定には同様に J5 (MMCX-Jack) をご使用ください。

ハイサイド MOSFET (Q2) の波形を測定する場合は他の測定ポイントと基準点が異なるため、適切なプローブなどをご使用ください。

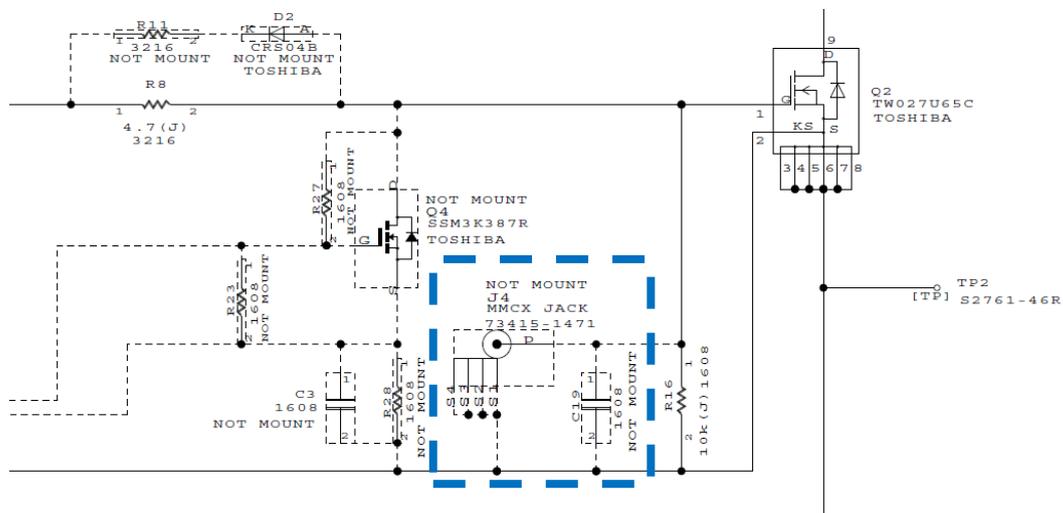


図 4.4 ゲート信号測定回路

ハイサイド MOSFET (Q2) ソース側とローサイド MOSFET (Q1) ドレイン側のハーフブリッジ中点 (VSW) の測定には図 4.5 に示すように、J2 (BNC-Jack) を使用することができます。

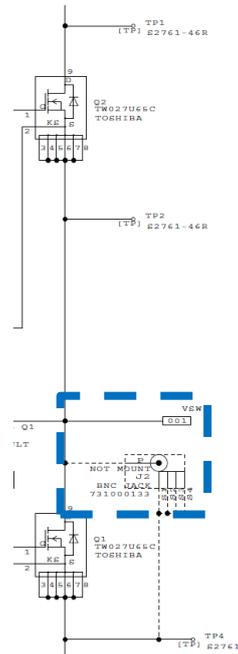


図 4.5 ハーフブリッジ中点 (VSW) 測定回路

4.5. 基板温度測定回路

本デザインでは図 4.6 に示すように SiC MOSFET 周辺の基板上温度測定用にサーミスター (R21) を使用しています。カードエッジへ直接接続しているため、ハーフブリッジボード接続先でモニターすることが可能です。

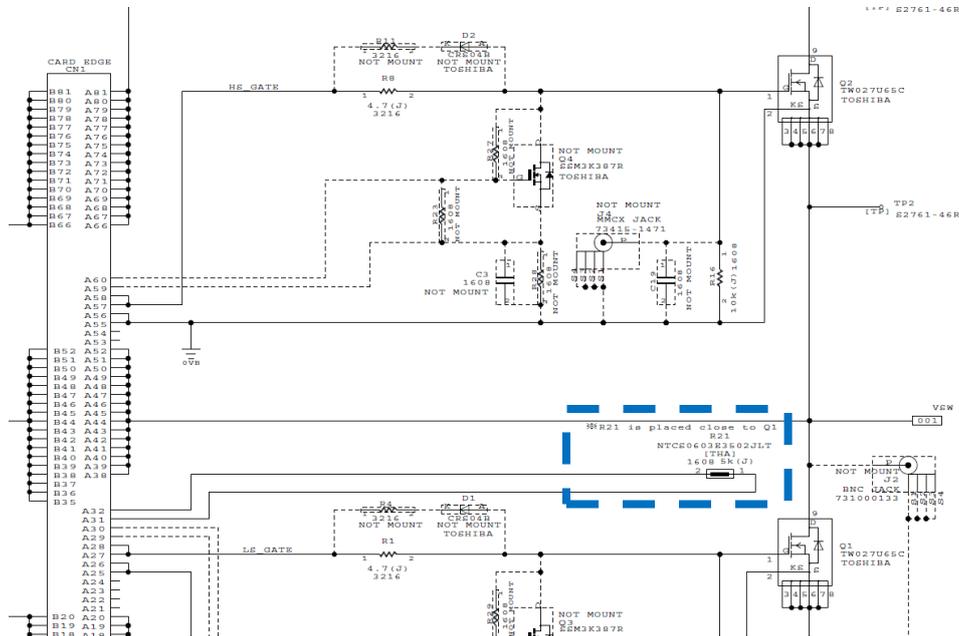


図 4.6 基板温度測定回路

- SpeedVal Kit™は、Wolfspeed, Inc.又はその子会社の米国及びその他の国における登録商標あるいは商標です。
- その他の社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第5条 準拠法

本規約の準拠法は日本法とします。

第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。