

SiC MOSFET (TOLL Package)

ハーフブリッジボード

リファレンスガイド

RD262-RGUIDE-01

東芝デバイス&ストレージ株式会社

目次

1.	はじめに	3
2.	仕様	4
2.1.	搭載デバイス仕様	4
2.2.	ブロック図	5
2.3.	基板仕様	6
2.4.	部品配置	9
3.	回路図、部品表、PCB パターン図	10
3.1.	回路図	10
3.2.	部品表	10
3.3.	PCB パターン図	10
4.	動作手順例	13
4.1.	外部機器との接続	13
4.2.	起動手順と停止手順	13
5.	評価上の注意事項	14
6.	特性	15
6.1.	効率	15
6.1.1.	TW027U65C 搭載基板	16
6.1.2.	TW048U65C 搭載基板	17

1. はじめに

本リファレンスガイドはSiC MOSFET (TOLL Package) ハーフブリッジボード (以下、本デザイン) の仕様、使用方法、特性を記載したドキュメントです。

本デザインはSiC MOSFETが2個搭載されたハーフブリッジボードです。650V SiC MOSFETがそれぞれ搭載された基板を2種製作しました。図1.1のようにWolfspide社の提供するSpeedVal Kit™のHalf-Bridge MotherboardのPower Daughter Card Interface (基板ソケット) に接続可能です。Half-Bridge Motherboardに本デザインを挿入することで当社最新SiC MOSFETの評価を手軽に行うことが可能です。本デザインではPFCを想定した昇圧DC-DCコンバーター構成で特性評価を実施しました。

本デザインではTW027U65CとTW048U65Cがそれぞれ同じデバイスがハイサイド、ローサイドに搭載されており、基板を差し替えることで同一評価条件下にてスペック違いのSiC MOSFETが評価可能です。

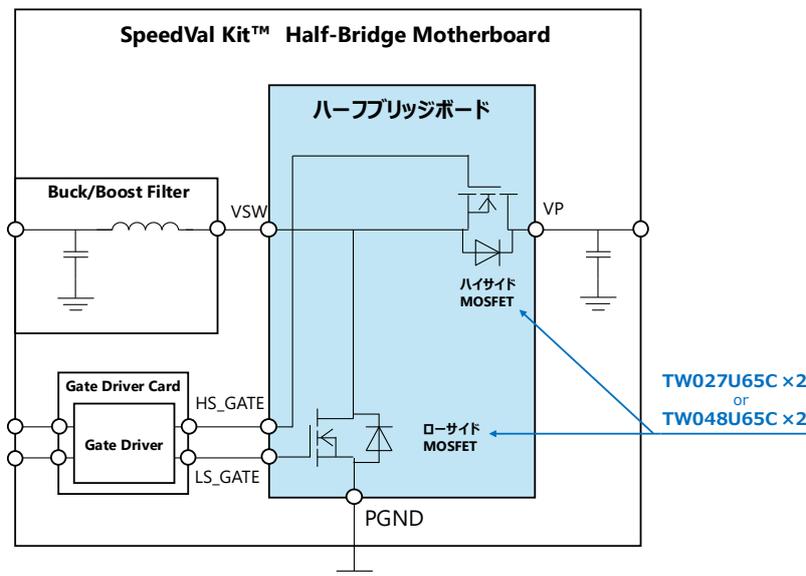


図 1.1 本デザイン使用イメージ例

2. 仕様

2.1. 搭載デバイス仕様

表 2.1、表 2.2 に本デザインで使用しているデバイスを示します。それぞれのハーフブリッジボードではハイサイド、ローサイドに同じデバイスが搭載されています。

表 2.1 本デザイン搭載デバイス (絶対最大定格)

項目	記号	値		単位
		TW027U65C	TW048U65C	
ドレイン-ソース間電圧	V_{DSS}	650	650	V
ゲート-ソース間電圧	V_{GSS}	+25/-2.5	+25/-2.5	V
ドレイン電流	I_D	57	39	A
許容損失	P_D	156	132	W

表 2.2 本デザイン搭載デバイス (電気的特性)

項目	記号	値		単位
		TW027U65C	TW048U65C	
ゲートしきい値電圧 (Max)	V_{th}	5	5	V
ゲートしきい値電圧 (Min)	V_{th}	3	3	V
ドレイン-ソース間オン抵抗 (Typ.)	$R_{DS(ON)}$	27	48	m Ω
入力容量 (Typ.)	C_{iss}	2288	1362	pF
ゲート入力電荷量 (Typ.)	Q_g	65	41	nC

2.2. ブロック図

本デザインの簡易ブロック図を図 2.1 に示します。

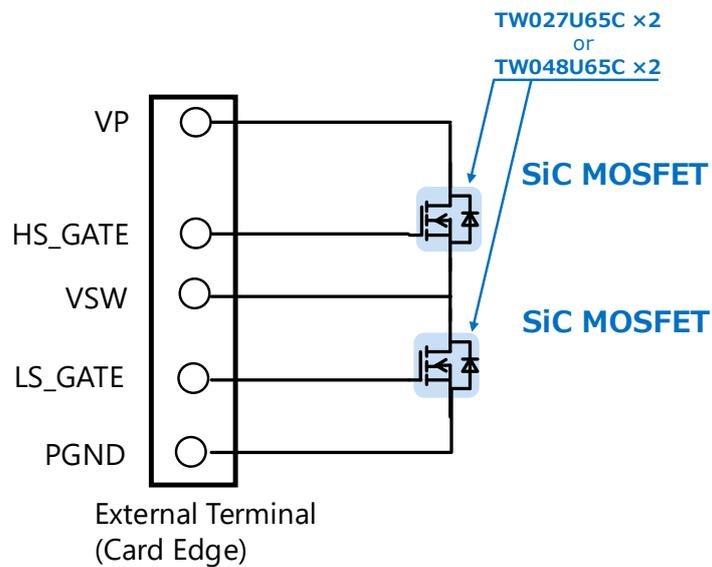


図 2.1 ブロック図

2.3. 基板仕様

本デザインの外観を図 2.2 に、基板仕様を表 2.3 に示します。赤枠部はカードエッジであり、SpeedVal Kit™の Half-Bridge Motherboard の Power Daughter Card Interface (基板ソケット) に接続可能です。カードエッジのピンアサインを表 2.4 に示します。



図 2.2 本デザイン外観
外形寸法 110 x 65 x 30mm
(裏面ヒートシンク込)

表 2.3 基板仕様

基板名	TW027U65C 搭載基板	TW048U65C 搭載基板
搭載デバイス	TW027U65C	TW048U65C
基板層構成	FR-4, 4層 (貫通ビア)、t1.6mm Cu 厚 155 μ m (表層)、140 μ m (内層)	
機能	ミラークランプ機能 (ハイサイド/ローサイド) 基板温度測定用サーミスター	

表 2.4 カードエッジピンアサイン

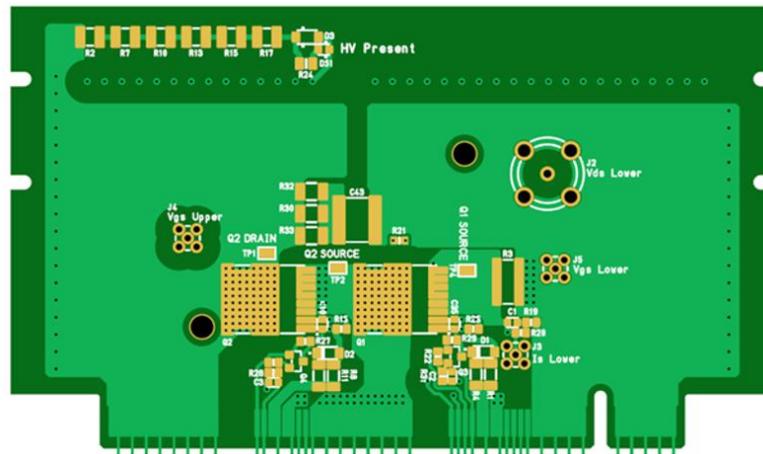
Pin	信号名	タイプ	用途例	Pin	信号名	タイプ	用途例
A1	-	-	-	B1	-	-	-
A2	PGND	PWR	グラウンド	B2	VP	PWR	ハイサイドドレイン
A3	PGND	PWR	グラウンド	B3	VP	PWR	ハイサイドドレイン
A4	PGND	PWR	グラウンド	B4	VP	PWR	ハイサイドドレイン
A5	PGND	PWR	グラウンド	B5	VP	PWR	ハイサイドドレイン
A6	PGND	PWR	グラウンド	B6	VP	PWR	ハイサイドドレイン
A7	PGND	PWR	グラウンド	B7	VP	PWR	ハイサイドドレイン
A8	PGND	PWR	グラウンド	B8	VP	PWR	ハイサイドドレイン
A9	PGND	PWR	グラウンド	B9	VP	PWR	ハイサイドドレイン
A10	PGND	PWR	グラウンド	B10	VP	PWR	ハイサイドドレイン
A11	-	-	-	B11	-	-	-
A12	-	-	-	B12	-	-	-
A13	PGND	PWR	グラウンド	B13	VP	PWR	ハイサイドドレイン
A14	PGND	PWR	グラウンド	B14	VP	PWR	ハイサイドドレイン
A15	PGND	PWR	グラウンド	B15	VP	PWR	ハイサイドドレイン
A16	PGND	PWR	グラウンド	B16	VP	PWR	ハイサイドドレイン
A17	PGND	PWR	グラウンド	B17	VP	PWR	ハイサイドドレイン
A18	PGND	PWR	グラウンド	B18	VP	PWR	ハイサイドドレイン
A19	PGND	PWR	グラウンド	B19	VP	PWR	ハイサイドドレイン
A20	PGND	PWR	グラウンド	B20	VP	PWR	ハイサイドドレイン
A21	-	-	-	B21	-	-	-
A22	-	-	-	B22	-	-	-
A23	-	-	-	B23	-	-	-
A24	-	-	-	B24	-	-	-
A25	LS_SOURCE	PWR	ローサイドソース	B25	-	-	-
A26	LS_SOURCE	PWR	ローサイドソース	B26	-	-	-
A27	LS_GATE	Input	ローサイドゲート入力	B27	-	-	-
A28	LS_GATE	Input	ローサイドゲート入力	B28	-	-	-
A29	LS_MNR_CLMP_VSS	PWR	ローサイドミラークランプ用 MOSFETソース	B29	-	-	-
A30	LS_MLR_CLMP_GATE	Input	ローサイドミラークランプ用 MOSFETゲート入力	B30	-	-	-
A31	NTC_2	I/O	サーミスタ接続	B31	-	-	-
A32	NTC_1	I/O	サーミスタ接続	B32	-	-	-
A33	-	-	-	B33	-	-	-
A34	-	-	-	B34	-	-	-
A35	-	-	-	B35	VSW	PWR	ハーフブリッジ中点
A36	-	-	-	B36	VSW	PWR	ハーフブリッジ中点
A37	-	-	-	B37	VSW	PWR	ハーフブリッジ中点
A38	VSW	PWR	ハーフブリッジ中点	B38	VSW	PWR	ハーフブリッジ中点
A39	VSW	PWR	ハーフブリッジ中点	B39	VSW	PWR	ハーフブリッジ中点
A40	VSW	PWR	ハーフブリッジ中点	B40	VSW	PWR	ハーフブリッジ中点
A41	VSW	PWR	ハーフブリッジ中点	B41	VSW	PWR	ハーフブリッジ中点
A42	VSW	PWR	ハーフブリッジ中点	B42	VSW	PWR	ハーフブリッジ中点
A43	VSW	PWR	ハーフブリッジ中点	B43	VSW	PWR	ハーフブリッジ中点
A44	VSW	PWR	ハーフブリッジ中点	B44	VSW	PWR	ハーフブリッジ中点
A45	VSW	PWR	ハーフブリッジ中点	B45	VSW	PWR	ハーフブリッジ中点
A46	VSW	PWR	ハーフブリッジ中点	B46	VSW	PWR	ハーフブリッジ中点
A47	VSW	PWR	ハーフブリッジ中点	B47	VSW	PWR	ハーフブリッジ中点
A48	VSW	PWR	ハーフブリッジ中点	B48	VSW	PWR	ハーフブリッジ中点
A49	VSW	PWR	ハーフブリッジ中点	B49	VSW	PWR	ハーフブリッジ中点
A50	VSW	PWR	ハーフブリッジ中点	B50	VSW	PWR	ハーフブリッジ中点
A51	VSW	PWR	ハーフブリッジ中点	B51	VSW	PWR	ハーフブリッジ中点
A52	VSW	PWR	ハーフブリッジ中点	B52	VSW	PWR	ハーフブリッジ中点

表 2.4 カードエッジピンアサイン (続き)

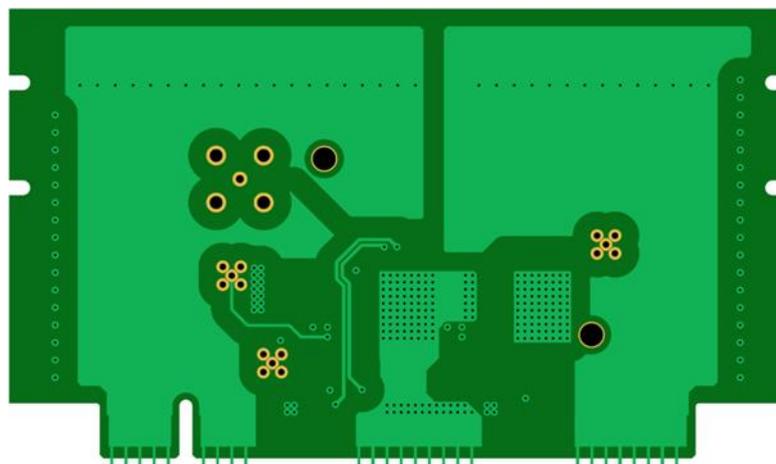
Pin	信号名	タイプ	用途例	Pin	信号名	タイプ	用途例
A53	-	-	-	B53	-	-	-
A54	-	-	-	B54	-	-	-
A55	HS_SOURCE	PWR	ハイサイドソース	B55	-	-	-
A56	HS_SOURCE	PWR	ハイサイドソース	B56	-	-	-
A57	HS_GATE	Input	ハイサイドゲート入力	B57	-	-	-
A58	HS_GATE	Input	ハイサイドゲート入力	B58	-	-	-
A59	HS_MLR_CLMP_VSS	PWR	ハイサイドミラークランプ用 MOSFETソース	B59	-	-	-
A60	HS_MLR_CLMP_GATE	Input	ハイサイドミラークランプ用 MOSFETゲート入力	B60	-	-	-
A61	-	-	-	B61	-	-	-
A62	-	-	-	B62	-	-	-
A63	-	-	-	B63	-	-	-
A64	-	-	-	B64	-	-	-
A65	-	-	-	B65	-	-	-
A66	VP	PWR	ハイサイドドレイン	B66	PGND	PWR	グラウンド
A67	VP	PWR	ハイサイドドレイン	B67	PGND	PWR	グラウンド
A68	VP	PWR	ハイサイドドレイン	B68	PGND	PWR	グラウンド
A69	VP	PWR	ハイサイドドレイン	B69	PGND	PWR	グラウンド
A70	VP	PWR	ハイサイドドレイン	B70	PGND	PWR	グラウンド
A71	VP	PWR	ハイサイドドレイン	B71	PGND	PWR	グラウンド
A72	VP	PWR	ハイサイドドレイン	B72	PGND	PWR	グラウンド
A73	VP	PWR	ハイサイドドレイン	B73	PGND	PWR	グラウンド
A74	VP	PWR	ハイサイドドレイン	B74	PGND	PWR	グラウンド
A75	VP	PWR	ハイサイドドレイン	B75	PGND	PWR	グラウンド
A76	VP	PWR	ハイサイドドレイン	B76	PGND	PWR	グラウンド
A77	VP	PWR	ハイサイドドレイン	B77	PGND	PWR	グラウンド
A78	VP	PWR	ハイサイドドレイン	B78	PGND	PWR	グラウンド
A79	VP	PWR	ハイサイドドレイン	B79	PGND	PWR	グラウンド
A80	VP	PWR	ハイサイドドレイン	B80	PGND	PWR	グラウンド
A81	VP	PWR	ハイサイドドレイン	B81	PGND	PWR	グラウンド
A82	-	-	-	B82	-	-	-

2.4. 部品配置

本デザインの部品配置を図 2.3 に示します。



<Front Side>



<Back Side>

図 2.3 基板部品配置

3. 回路図、部品表、PCB パターン図

3.1. 回路図

以下のファイルを参照ください。

TW027U65C 搭載基板 : RD262-SCHEMATIC1-xx.pdf

TW048U65C 搭載基板 : RD262-SCHEMATIC2-xx.pdf

(xx はレビジョン番号)

3.2. 部品表

以下のファイルを参照ください。

TW027U65C 搭載基板 : RD262-BOM1-xx.pdf

TW048U65C 搭載基板 : RD262-BOM2-xx.pdf

(xx はレビジョン番号)

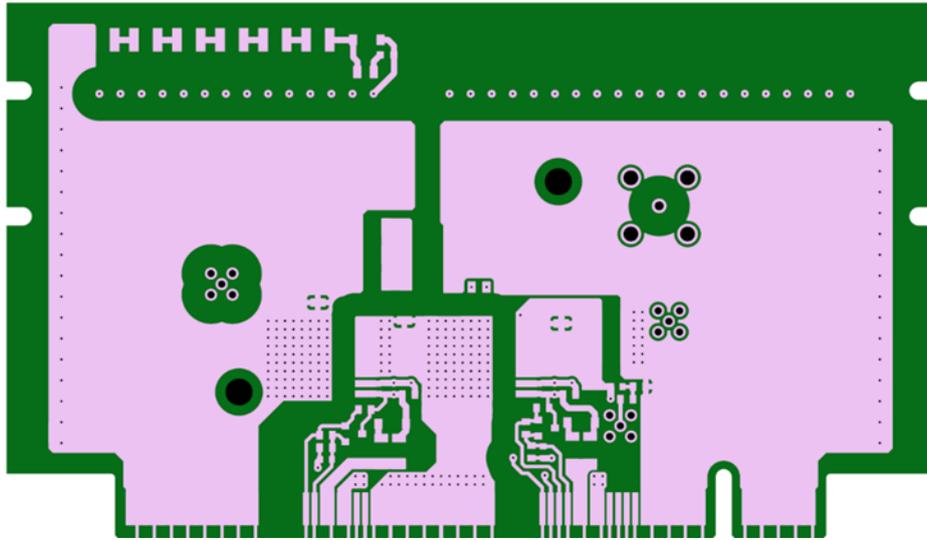
3.3. PCB パターン図

本デザインの PCB パターン図を図 3.1 に示します。

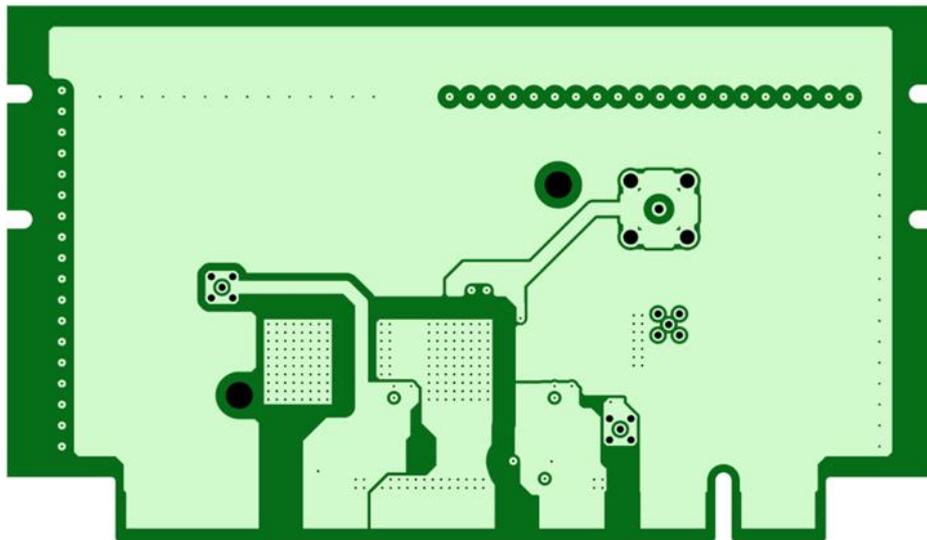
以下のファイルも参照ください。TW027U65C 搭載基板と TW048U65C 搭載基板の PCB パターン図は共通です。

RD262-LAYER-xx.pdf

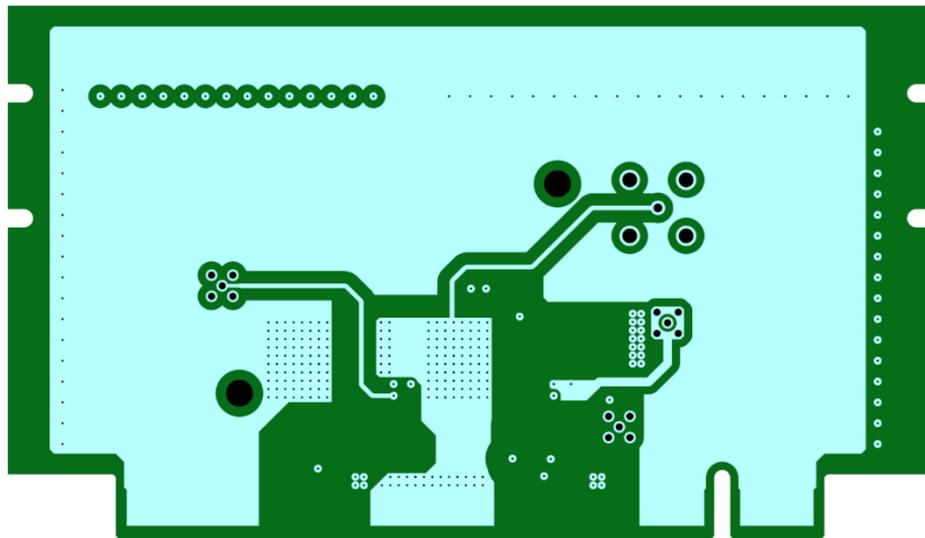
(xx はレビジョン番号)



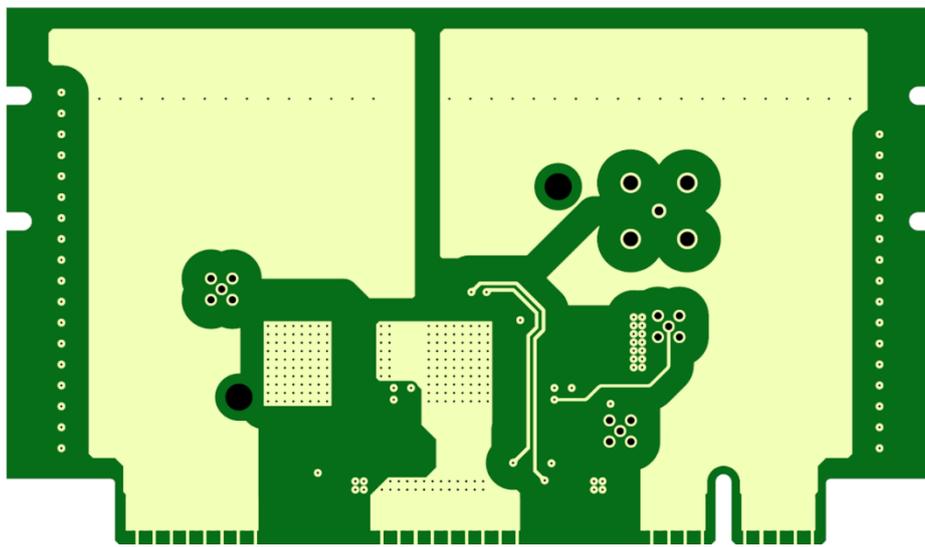
L1 (Top Layer)



<L2>



L3



L4 (Bottom Layer)

図 3.1 基板パターン図 (Top View)

4. 動作手順例

4.1. 外部機器との接続

本デザインの評価用接続例を図 4.1 に示します。本項では一般的な同期整流型昇圧 DC-DC コンバーターを回路例とします。

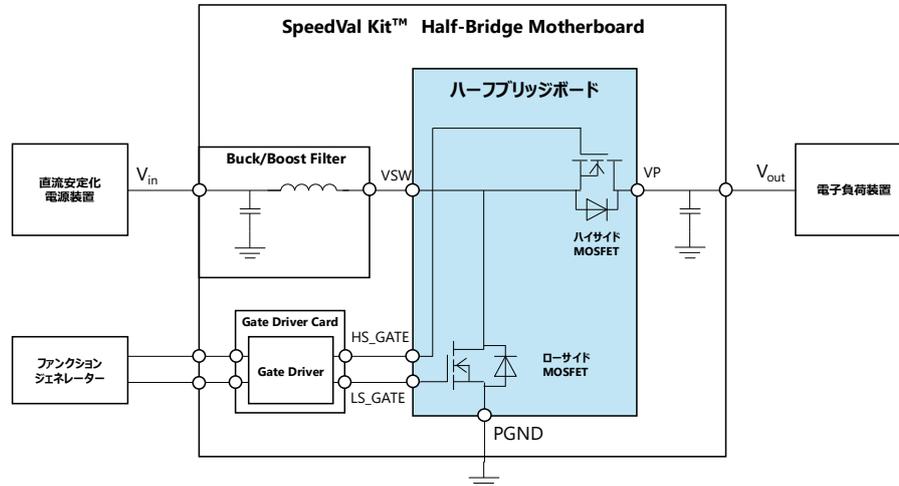


図 4.1 配線接続図

本デザインの VSW 端子に Buck/Boost Filter を通じて直流安定化電源を、VP 端子の先に電子負荷装置を接続してください。ハイサイドのゲート駆動信号を HS_GATE 端子へ、ローサイドのゲート駆動信号を LS_GATE 端子へ接続してください。

4.2. 起動手順と停止手順

本デザインの起動手順前に入力端子、出力端子の端子電圧が全て 0V であることを確認します。

[起動手順]

1. 安定化電源を投入する
2. 電子負荷を起動する
3. ゲート信号を入力する

[停止手順]

1. ゲート信号を停止する
2. 安定化電源を停止する
3. 電子負荷を停止する

5. 評価上の注意事項

以下の注意事項を必ず確認のうえ、安全に評価作業を実施してください。

● 感電防止に関する注意

- 電源を投入する前に、コネクター・端子・配線の極性が正しいことを必ず確認してください。
- 基板には高電圧が印加される部分があります。通電中は基板や部品に直接触れないでください。
- 電源停止後もコンデンサーには残留電荷がある場合があります。基板へ触れる前にコンデンサーが完全に放電していることを確認してください。
- 電圧・電流波形を測定する際は感電防止に十分配慮し、安全距離を確保してください。

● 火傷防止 (高温部品) に関する注意

- MOSFET、ダイオード、インダクター、コイル、半導体素子などは動作中に高温になります。取り扱い時は火傷に注意してください。
- 高負荷時には発熱が大きくなるため、適切な空冷 (ファン等) を必ず使用してください。
- 電源オフ直後は部品温度が高いことがあります。十分に冷えてから触れてください。

● 評価環境に関する注意

- 動作確認時は、必要に応じて基板をアクリルケースなどの非導電性カバーで覆うなど、安全対策を実施してください。
- モーターやその他の可動部を使用する場合は、動作中の接触防止措置を行ってください。
- シャント設定やジャンパー設定があるデザインでは、動作前に設定が正しいか確認してください。

● その他の注意事項

- 出力端子に接続する負荷が発熱する場合があります。負荷の温度上昇に注意してください。
- 作業中は周囲の可燃物や導電物を遠ざけ、短絡・事故防止に努めてください。

6. 特性

本デザインを同期整流型昇圧 DC-DC コンバーターとして動作させたときの電源効率測定結果を示します。
今回のデータは Wolfspeed 社の提供する SpeedVal Kit™の Half-bridge Mother Board 上での測定結果です。

6.1. 効率

図 4.1 のように本デザインを使用した同期整流型昇圧 DC-DC コンバーター効率測定結果を示します。表 6.1 に評価時の条件を示します。PFC 用昇圧コンバーターを想定し、入力電源電圧 (V_{in}) をダイオードブリッジ整流後の 4 通り DC 141V、163V、282V、325V として、出力電圧 (V_{out}) が DC 380V となるように設定して測定しています。入力電圧 163V、325V 時はスイッチング周波数を 65kHz と 100kHz で可変させて効率測定を実施しています。

表 6.1 測定条件

測定条件	(AC 100V 系想定)	(AC 200V 系想定)
入力電圧	DC 141V (AC 100V 相当) DC 163V (AC 115V 相当)	DC 282V (AC 200V 相当) DC 325V (AC 230V 相当)
出力電圧	DC 380V	
出力電力	1500W 10%刻み	3000W 10%刻み
スイッチング周波数	65kHz / 100kHz	
ゲート駆動電圧	0 to 18V	
ゲート信号デッドタイム	200ns	
使用インダクター	190 μ H (SpeedVal Kit™ Buck/Boost Filter Board)	

6.1.1. TW027U65C 搭載基板

図 6.1 に AC 100V 系を想定した DC 141V 入力及び DC 163V 入力時の効率カーブを示します。入力 163V、スイッチング周波数 65kHz、出力電力 1500W 時の効率は 98.9%の効率を実現しています。

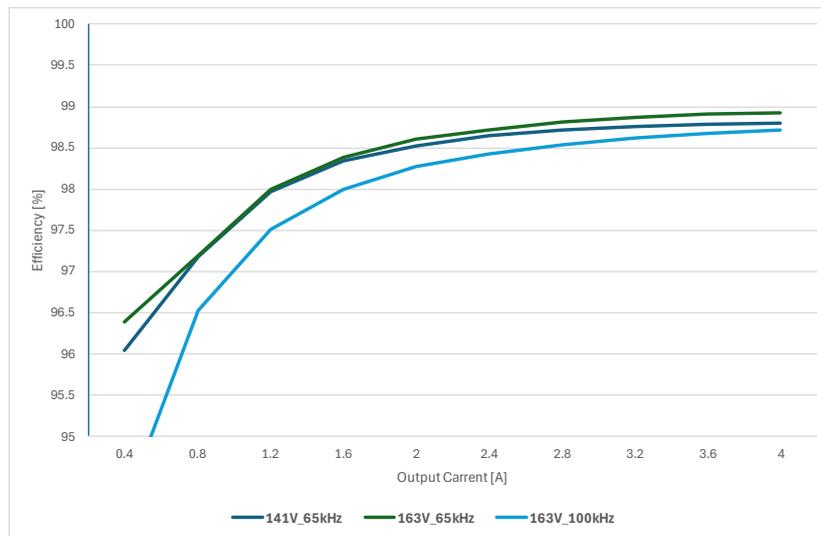


図 6.1 効率測定結果 (AC 100V 系想定)

図 6.2 では AC 200V 系を想定した DC 282V 入力及び DC 325V 入力時の効率カーブを示します。入力 325V、スイッチング周波数 65kHz、出力電力 3000W 時の効率は 99.5%の効率を実現しています。

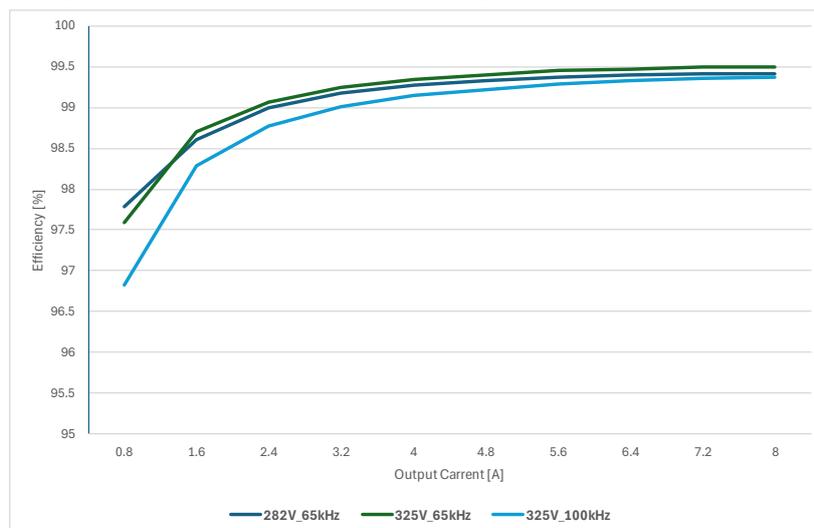


図 6.2 効率測定結果 (AC 200V 系想定)

6.1.2. TW048U65C 搭載基板

図 6.3 に AC 100V 系を想定した DC 141V 入力及び DC 163V 入力時の効率カーブを示します。入力 163V、スイッチング周波数 65kHz、出力電力 1500W 時の効率は 98.9%の効率を実現しています。

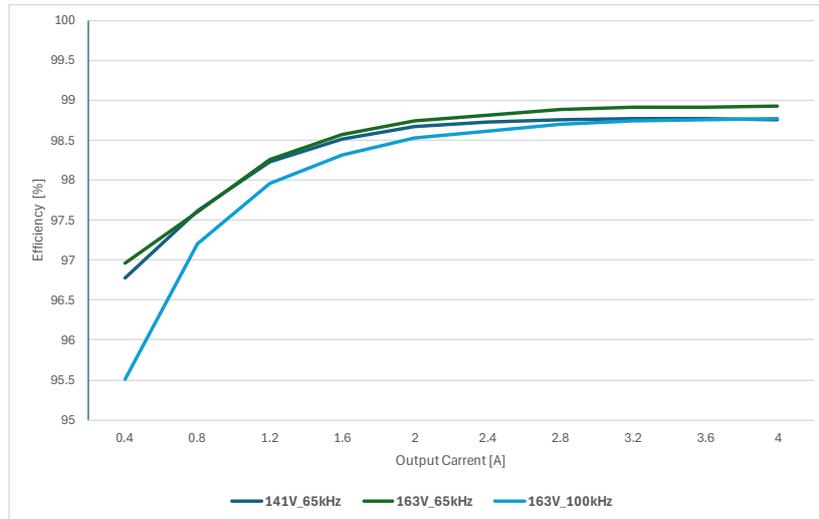


図 6.3 効率測定結果 (AC 100V 系想定)

図 6.4 に AC 200V 系を想定した DC 282V 入力及び DC 325V 入力時の効率カーブを示します。入力 325V、スイッチング周波数 65kHz、出力電力 3000W 時の効率は 99.5%の効率を実現しています。

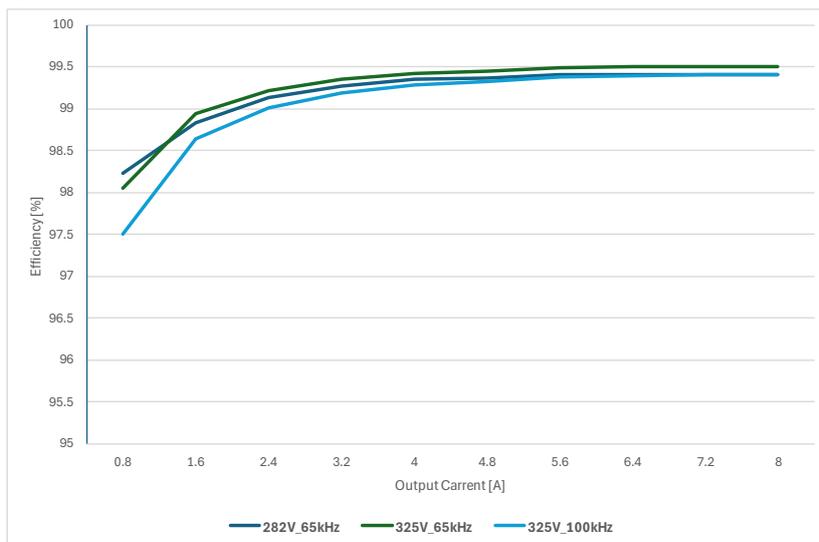


図 6.4 効率測定結果 (AC 200V 系想定)

- SpeedVal Kit™は、Wolfspeed, Inc.又はその子会社の米国及びその他の国における登録商標あるいは商標です。
- その他の社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

第5条 準拠法

本規約の準拠法は日本法とします。

第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。