

**300W 絶縁型 DC-DC コンバーター  
(アップグレード版)**

**デザインガイド**

**RD249-DGUIDE-01**

---

**東芝デバイス&ストレージ株式会社**

## 目次

1. はじめに .....	3
2. 主な使用部品 .....	4
2.1. パワーMOSFET TPN1200APL.....	4
2.2. パワーMOSFET TPH2R70AR5 .....	5
2.3. スタンダードデジタルアイソレーター DCL520C00.....	6
3. フェーズシフトフルブリッジ回路 (PSFB) 回路設計.....	7
3.1. 入力電圧動作範囲 (下限) の設定 .....	9
3.2. 入力電圧動作範囲 (上限) の設定 .....	10
3.3. 出力電圧の設定 .....	11
3.4. スイッチング周波数の設定 .....	12
3.5. カレントリミッター .....	13
3.6. ゲート駆動回路.....	14
3.7. トランス.....	14
3.8. 出力コンデンサー .....	15
3.9. 同期整流 MOSFET サージ電圧低減回路.....	16
3.10. 出力過電圧検出回路 .....	18

## 1. はじめに

本デザインガイドは 300W 絶縁型 DC-DC コンバーター (アップグレード版) (以下、本デザイン) の仕様、使用方法、特性を記載したドキュメントです。本デザインは既存デザインである 2018 年 8 月に公開した「300W 絶縁型 DC-DC コンバーター電源」を元に 2 次側スイッチング MOSFET を最新世代品へ変更するとともに回路最適化を行い、変換効率を向上させたデザインとなっています。

既存デザインと同様に入力電圧範囲は DC 36~75V と広く、DC 48V 系ラインが整備されている通信関連機器をはじめ、48V バッテリーに接続された産業用機器や、その他様々な用途への応用が可能です。リファンレンスデザインとして各種設計情報を提供し、実際の仕様に応じた設計の省力化に貢献します。

DC-DC コンバーターの 1 次側、2 次側スイッチング素子に小型面実装パワー MOSFET を採用し、その他部品も小型面実装品を採用することで、汎用的な巻き線構造トランスを採用しながら、小型 (82mm x 82mm) ・高効率 (94.6%) を実現しました。巻き線構造トランスの採用により実応用への展開が容易であり、外付け電源モジュールによる電源構築に代わり各種機器の基板上に直接電源回路を構成することを可能にします。

## 2. 主な使用部品

この章では本デザインに使用している主な部品について説明します。

### 2.1. パワー-MOSFET TPN1200APL

フェーズシフトフルブリッジ回路の1次側メインスイッチング素子にNチャンネルMOSFET [TPN1200APL](#) を使用しています。TPN1200APLの主な特長は以下のとおりです。

- スwitchングスピードが速い。
- ゲート入力電荷量が小さい。:  $Q_{SW} = 7.5\text{nC}$  (標準)
- 出力電荷量が小さい。:  $Q_{OSS} = 24\text{nC}$  (標準)
- オン抵抗が低い。:  $R_{DS(ON)} = 9.8\text{m}\Omega$  (標準) ( $V_{GS} = 10\text{V}$ )
- 漏れ電流が低い。:  $I_{DSS} = 10\mu\text{A}$  (最大) ( $V_{DS} = 100\text{V}$ )
- 取り扱いが簡単な、エンハンスメントタイプです。:  $V_{th} = 1.5\sim 2.5\text{V}$  ( $V_{DS} = 10\text{V}$ ,  $I_D = 0.3\text{mA}$ )

#### 外観と端子配置

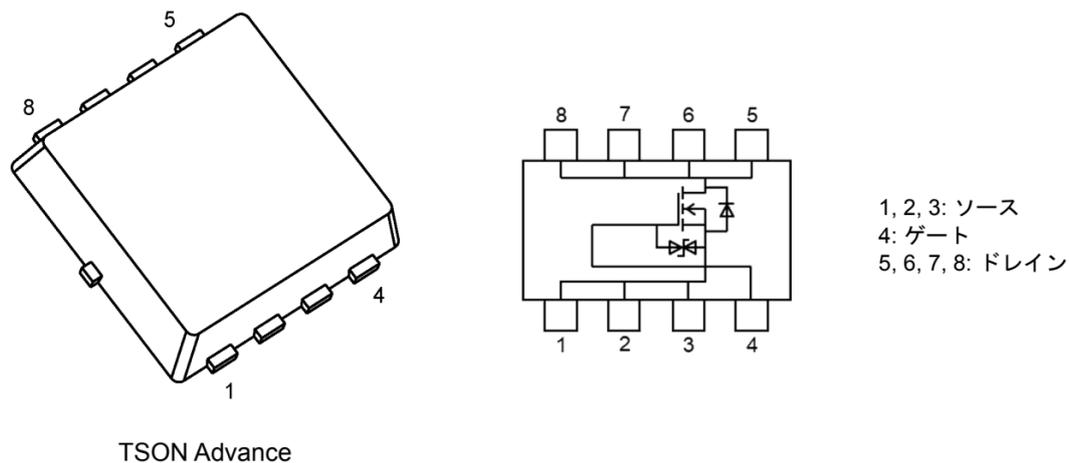


図 2.1 TPN1200APL の外観と端子配置図

## 2.2. パワーMOSFET TPH2R70AR5

2次側同期整流素子にNチャンネルMOSFET [TPH2R70AR5](#) を使用しています。TPH2R70AR5の主な特長は以下のとおりです。

- 逆回復時間が早い。:  $t_{rr} = 52\text{ns}$  (標準)
- 逆回復電荷量が小さい。:  $Q_{rr} = 55\text{nC}$  (標準)
- ゲート入力電荷量が小さい。:  $Q_{sw} = 17\text{nC}$  (標準)
- オン抵抗が低い。:  $R_{DS(ON)} = 2.3\text{m}\Omega$  (標準) ( $V_{GS} = 10\text{V}$ )
- 漏れ電流が低い。:  $I_{DSS} = 10\mu\text{A}$  (最大) ( $V_{DS} = 100\text{V}$ )
- 取り扱いが簡単なエンハンスメントタイプです。:  $V_{th} = 2.9\sim 4.3\text{V}$  ( $V_{DS} = 10\text{V}$ ,  $I_D = 1.0\text{mA}$ )

### 外観と端子配置

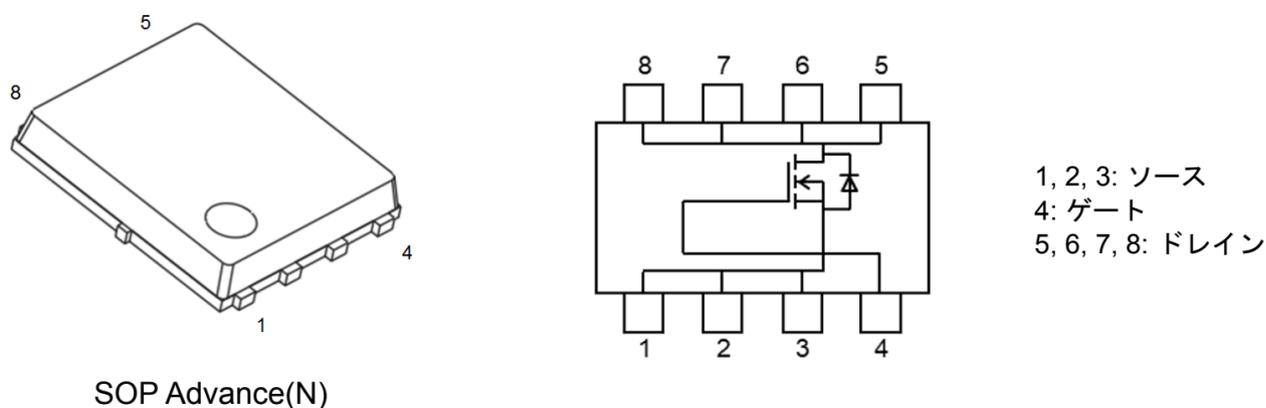


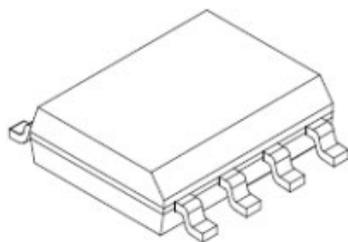
図 2.2 TPH2R70AR5 の外観と端子配置図

### 2.3. スタンダードデジタルアイソレーター DCL520C00

1次側に配置したコントローラーから2次側 MOSFET 駆動回路への信号伝達にスタンダードデジタルアイソレーター [DCL520C00](#) を使用しています。DCL520C00 の主な特長は以下のとおりです。

- データ伝送速度 : 最大150Mbps
- 電源電圧 : 2.25V ~ 5.5V
- 動作温度範囲 : -40°C~125°C
- 伝搬遅延時間 : 10.9ns (標準) (5.0V動作時)
- デフォルト出力 : HighとLowのオプション
- CMTI (標準) : 150kV/μs
- 絶縁耐圧 : 3.0kVrms

#### 外観と端子配置



8pin SOIC

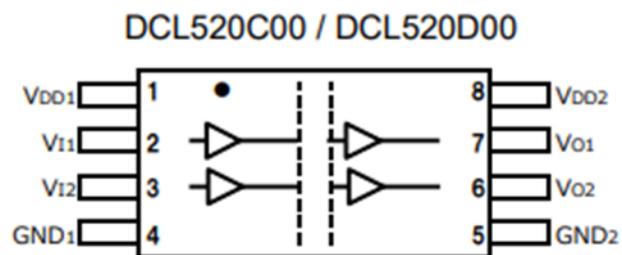


図 2.3 DCL520C00 の外観と端子配置図

### 3. フェーズシフトフルブリッジ (PSFB) 回路設計

本デザインでは、フェーズシフトフルブリッジ (PSFB) 回路で 12V 出力を生成しています。PSFB 回路方式は、1 次側の各レグのハイサイド MOSFET とローサイド MOSFET を Duty50% で交互にオン・オフし、レグ間のオンのタイミング (位相) を調整し出力電圧を制御します。ハイサイド MOSFET とローサイド MOSFET の切り替わり時には貫通動作を防ぐ為にデッドタイムを設けますが、その期間の共振動作により MOSFET は Zero Volt Switching (ZVS) となります。ZVS をすることでスイッチング損失の低減が図れ、高効率電源の実現が可能となります。

本デザインでは Texas Instruments 社製 MOSFET ドライバ内蔵、位相シフトフルブリッジ PWM コントローラー LM5046 (以下、PSFB PWM コントローラー) を用い、PSFB 回路を構成しています。以下に、本デザインの PSFB 回路の基本的な設計項目に関して説明します。なお、コントローラー周辺の詳細設計に関しては、PSFB PWM コントローラーのデータシート、並びに関連文書類を参照してください。また、本デザインの詳細仕様に関してはリファレンスガイド (RD249-RGUIDE-xx) を、回路図は RD249-SCHEMATIC-xx を、部品表は RD249-BOM-xx を参照してください。

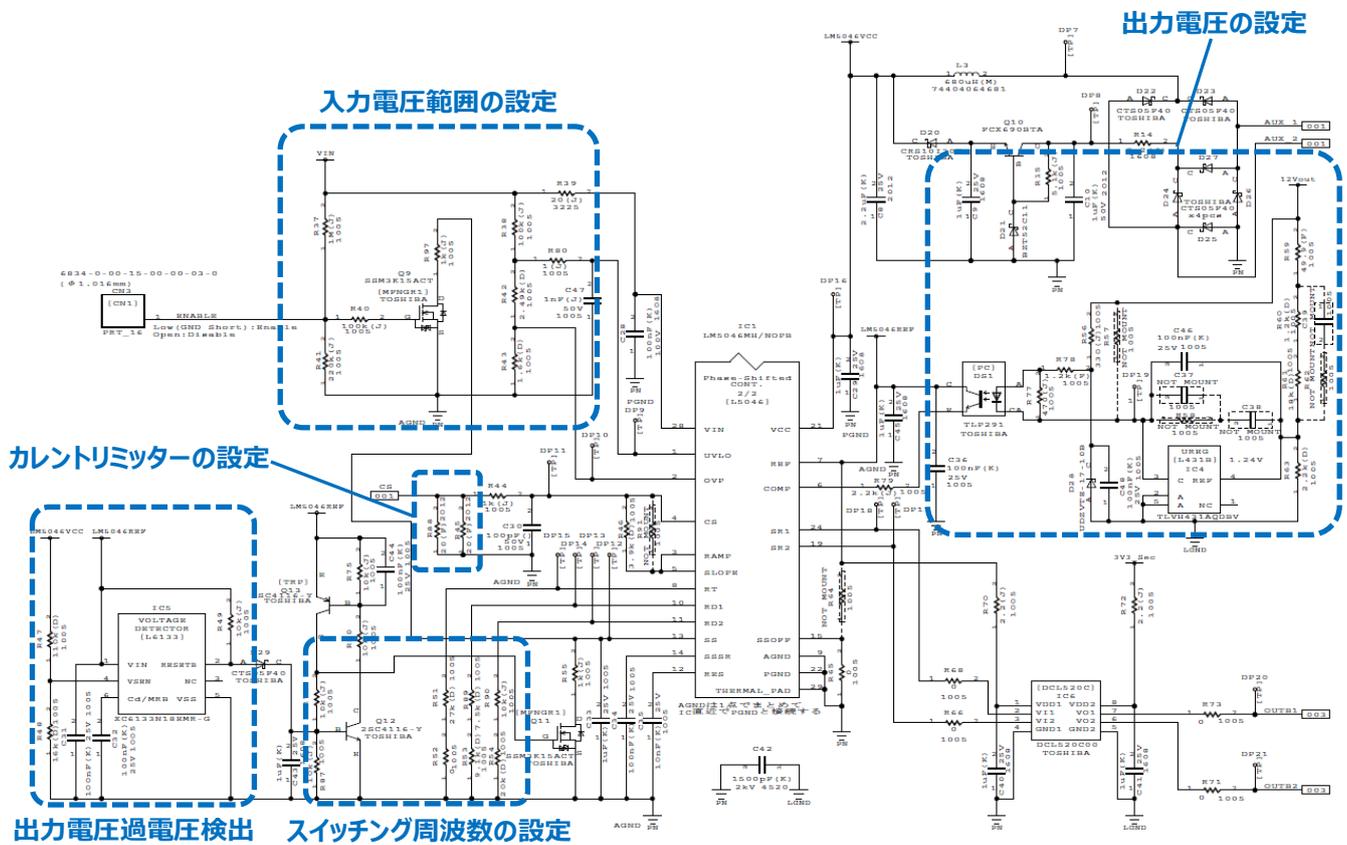


図 3.1 PSFB 回路 (コントローラー周辺)

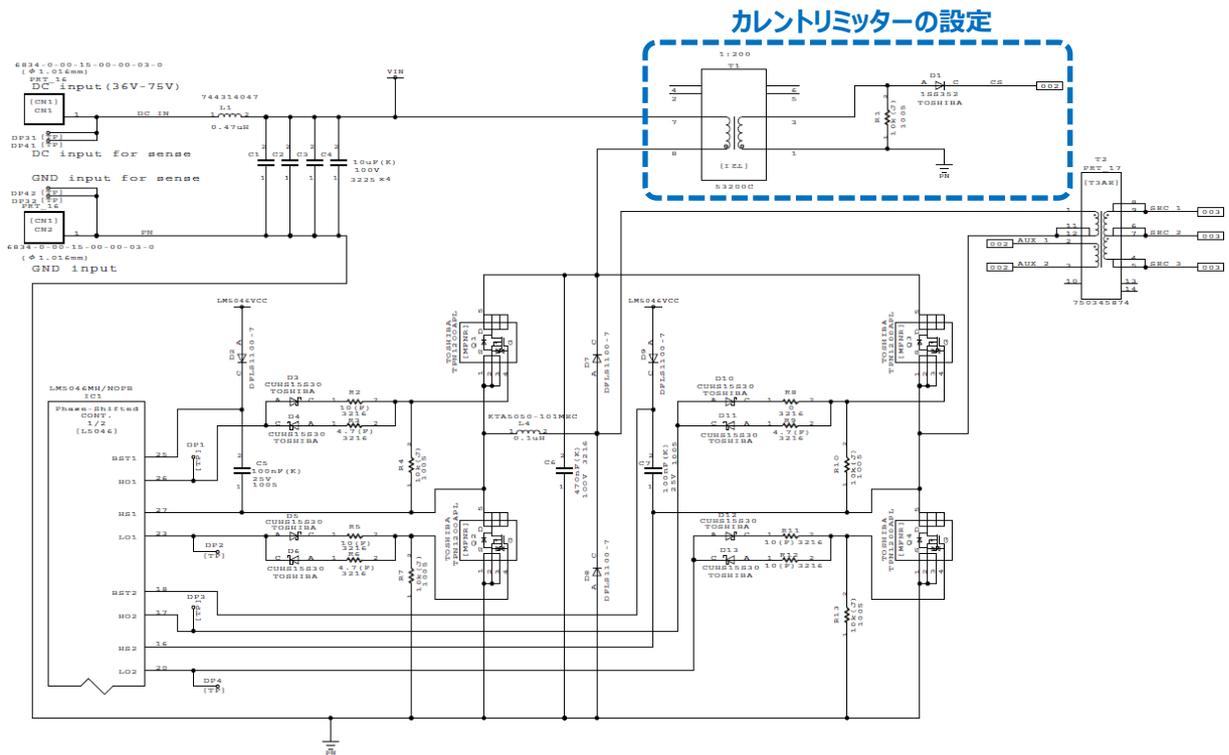


図 3.2 PSFB 回路 (1 次側 MOSFET 周辺)

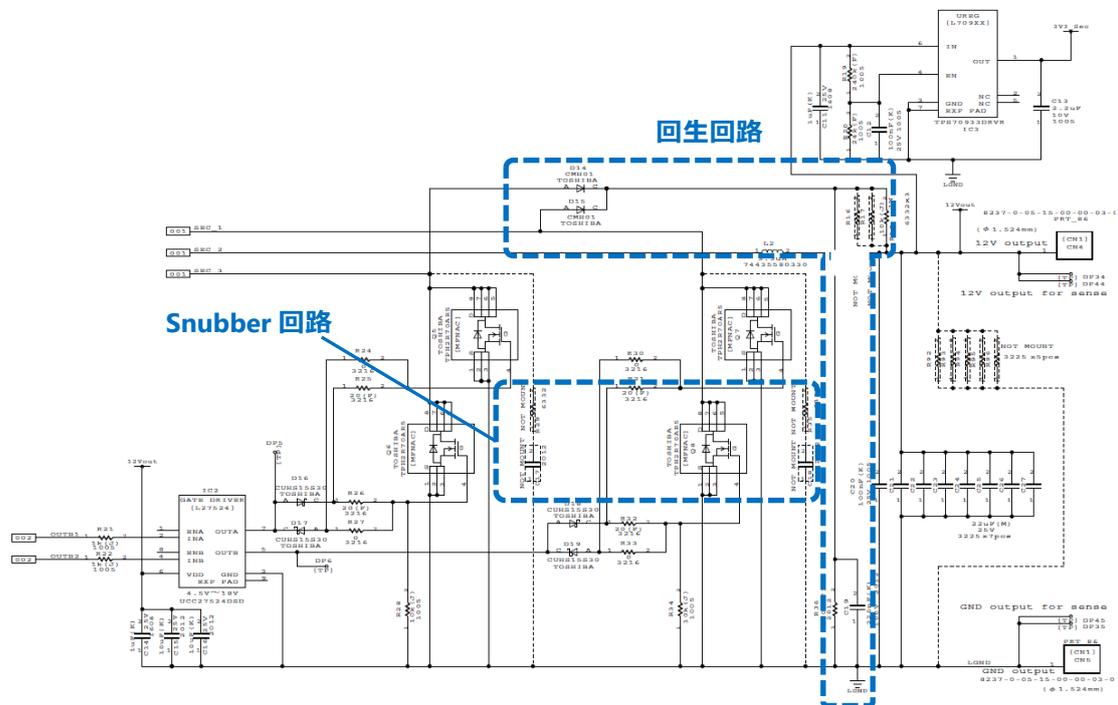


図 3.3 PSFB 回路 (2 次側同期整流 MOSFET 周辺)

### 3.1. 入力電圧動作範囲 (下限) の設定

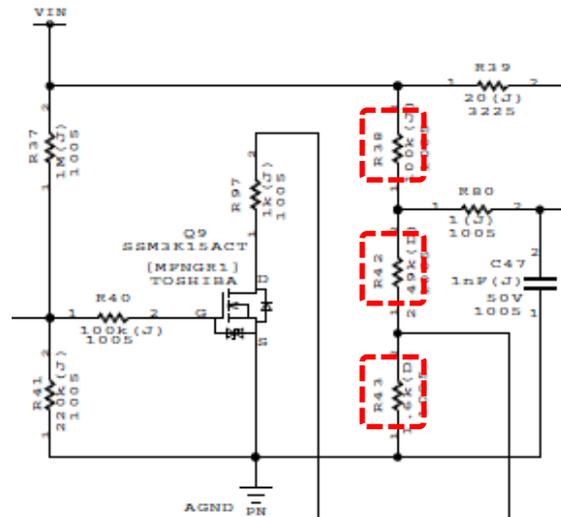


図 3.4 入力電圧範囲の設定

本デザインが動作する入力電圧範囲を外付け抵抗 (R38、R42、R43) の抵抗値で設定します。入力電圧  $V_{in}$  を抵抗 (R38、R42、R43) で分割し、PSFB PWM コントローラーの UVLO 端子に入力することで動作電圧下限値 ( $V_{in\_min\_on}$ 、 $V_{in\_min\_off}$ ) を設定します。PSFB PWM コントローラーは、これらの抵抗分割と内部ヒステリシス電流 (20 $\mu$ A) によって発生する UVLO 端子電圧が 1.25V を超えるとスイッチング動作を開始します。PSFB PWM コントローラーは、動作開始後は内部ヒステリシス電流を停止し、UVLO 端子電圧が 1.25V を下回るとスイッチング動作を停止します。以下の式で動作電圧下限値 ( $V_{in\_min\_on}$ 、 $V_{in\_min\_off}$ ) を算出します。

$$V_{in\_min\_on}(V) = 1.25(V) \times \frac{(R38 + R42 + R43)}{(R42 + R43)} + 20(\mu A) \times R38$$

$$V_{in\_min\_off}(V) = 1.25(V) \times \frac{(R38 + R42 + R43)}{(R42 + R43)}$$

本デザインでは  $V_{in\_min\_on}$  の設定値を 33.81V、 $V_{in\_min\_off}$  の設定値を 31.81V とし、図 3.4 に示すように抵抗値 (R38) に 100k $\Omega$ 、抵抗値 (R42) に 2.49k $\Omega$ 、抵抗値 (R43) に 1.6k $\Omega$  を選択しています。図 3.5 に入力電圧 ( $V_{in}$ ) と UVLO 端子電圧、スイッチング動作状況の関係を示します。

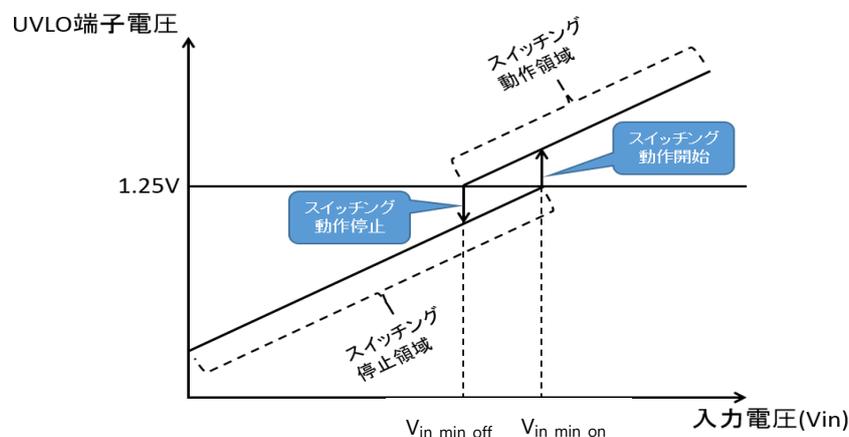


図 3.5 入力電圧 vs UVLO 端子電圧、スイッチング動作状況

### 3.2. 入力電圧動作範囲 (上限) の設定

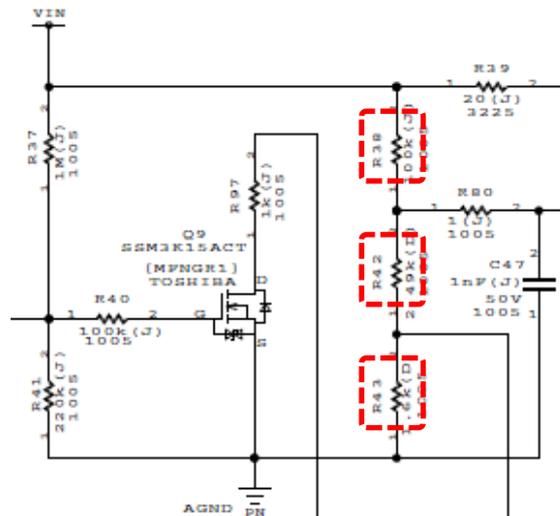


図 3.6 入力電圧範囲の設定

本デザインが動作する入力電圧範囲を外付け抵抗 (R38、R42、R43) の抵抗値で設定します。入力電圧  $V_{in}$  を抵抗 (R38、R42、R43) で分割し、PSFB PWM コントローラーの OVP 端子に入力することで動作電圧上限値 ( $V_{in\_max\_off}$ 、 $V_{in\_max\_on}$ ) を設定します。PSFB PWM コントローラーは、これらの抵抗分割によって発生する OVP 端子電圧が 1.25V を超えるとスイッチング動作を停止します。PSFB PWM コントローラーは、動作停止後に内部ヒステリシス電流の動作を開始し、UVLO 端子電圧が 1.25V を上回るとスイッチング動作を開始します。以下の式で動作電圧上限値 ( $V_{in\_max\_on}$ 、 $V_{in\_max\_off}$ ) を算出します。

$$V_{in\_max\_off}(V) = 1.25(V) \times \frac{(R38 + R42 + R43)}{(R43)}$$

$$V_{in\_max\_on}(V) = 1.25(V) \times \frac{(R38 + R42 + R43)}{(R43)} - 20(\mu A) \times (R38 + R42)$$

本デザインでは  $V_{in\_max\_off}$  の設定値を 81.32V、 $V_{in\_max\_on}$  の設定値を 79.27V とし、図 3.6 に示すように抵抗値 (R38) に 100k $\Omega$ 、抵抗値 (R42) に 2.49k $\Omega$ 、抵抗値 (R43) に 1.6k $\Omega$  を選択しています。図 3.7 に入力電圧 ( $V_{in}$ ) と OVP 端子電圧、スイッチング動作状況の関係を示します。

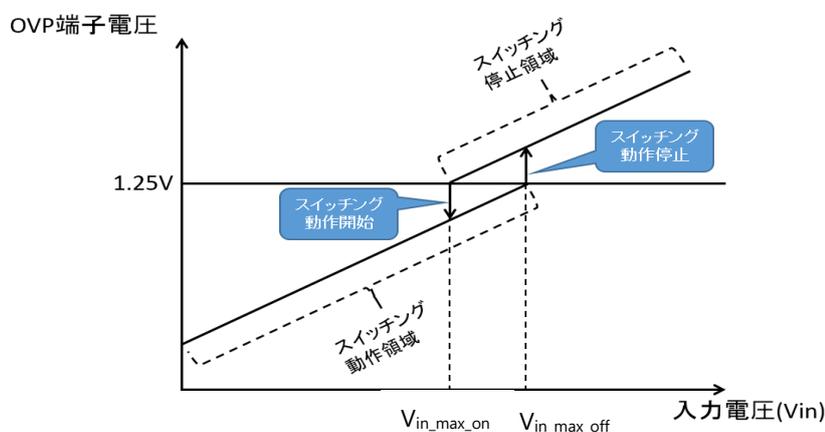


図 3.7 入力電圧 vs OVP 端子電圧、スイッチング動作状況

### 3.3. 出力電圧の設定

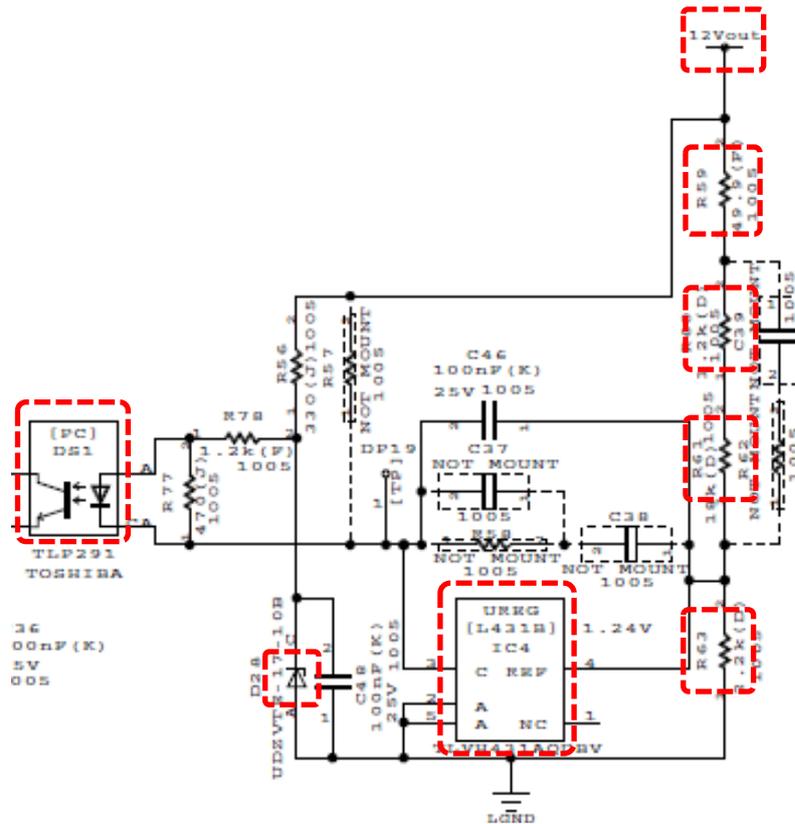


図 3.8 出力電圧の設定

PSFB 回路の出力電圧 ( $V_{out}$ ) を外付け抵抗 ( $R59$ 、 $R60$ 、 $R61$ 、 $R63$ ) の抵抗値、シャントレギュレーター (IC4) で設定します。シャントレギュレーター (TLVH431AQDBV) は PSFB 回路の出力電圧を抵抗 ( $R59$ 、 $R60$ 、 $R61$ 、 $R63$ ) で分割した電圧がリファレンス電圧 ( $V_{REF}$ ) と一致するようにフォトカプラー (DS1) の電流を制御します。PSFB PWM コントローラーはフォトカプラー (DS1) からフィードバックされる電流量に応じて出力電圧 ( $V_{out}$ ) を一定に保つよう動作します。以下の式で出力電圧 ( $V_{out}$ ) を算出します。

$$V_{out} (V) = \frac{V_{REF}(V) \times (R59 + R60 + R61 + R63)}{R63}$$

本デザインでは出力電圧 ( $V_{out}$ ) の設定値を 12.09V とし、図 3.8 に示すように抵抗値 ( $R59$ ) に 49.9Ω、抵抗値 ( $R60$ ) に 1.2kΩ、抵抗値 ( $R61$ ) に 18kΩ、抵抗値 ( $R63$ ) に 2.2kΩ を選択しています。なお、出力発振対策としてフォトカプラー (DS1) 電源を安定化させるため、ツェナーダイオード (D28) を使用しています。

### 3.4. スイッチング周波数の設定

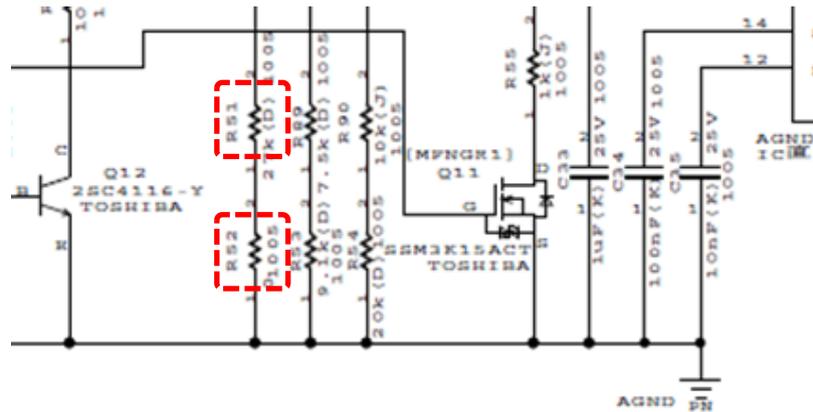


図 3.9 スイッチング周波数の設定

PSFB 回路の基本周波数 ( $f_{PWM}$ ) を外付け抵抗 (R51、R52) の抵抗値で設定します。以下の式で基本周波数 ( $f_{PWM}$ ) を算出します。

$$f_{PWM}(Hz) = \frac{1}{(R51(\Omega) + R52(\Omega)) \times 1 \times 10^{-10}}$$

本デザインでは基本周波数 ( $f_{PWM}$ ) の設定値を 370kHz とし、図 3.9 に示すように抵抗値 (R51) に 27kΩ、抵抗値 (R52) に 0Ω を選択しています。PSFB PWM コントローラーは 1 次側ブリッジの左右レグの MOSFET (Q1-Q2 及び Q3-Q4) を基本周波数 ( $f_{PWM}$ ) の 1/2 の周波数でスイッチングしており、スイッチング周波数は基本周波数( $f_{PWM}$ )の 1/2 である 185kHz となります。出力には基本周波数 ( $f_{PWM}$ ) のリップル電圧が発生します。

### 3.5. カレントリミッター

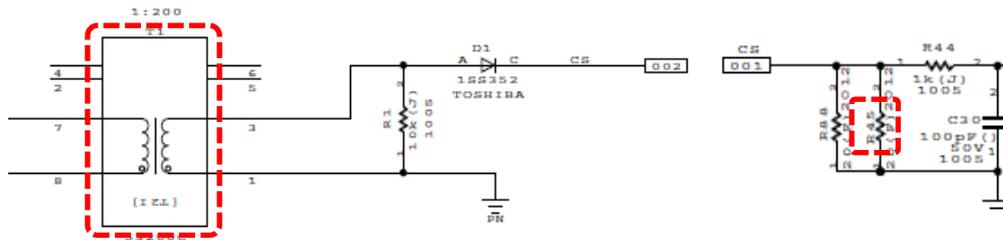


図 3.10 カレントリミッター

PSFB PWM コントローラーの CS 端子の電圧が電流制限しきい値 (0.75V) に到達すると、PSFB PWM コントローラーが 1 次側ブリッジ MOSFET を制御して電流制限をかけます。図 3.2 に PSFB 回路 (1 次側 MOSFET 周辺) を示します。カレントリミッターレベル ( $I_{limit}$ ) を電流制限しきい値 (0.75V) と電流検出抵抗の抵抗値 ( $R_{45}$ ) とカレントトランス (T1) の巻数比 (transformer turns ratio) で設定します。以下の式でカレントリミッターレベルを算出します。

$$I_{limit} = \frac{0.75}{(R_{45}/R_{88}) \times (\text{transformer turns ratio})}$$

本デザインではカレントリミッターレベルの設定値を 13.7A とし、図 3.10 に示すように抵抗値 ( $R_{45}$ ) に 8.2Ω、カレントトランス (T1) の巻数比に 1:200 を選択しています。

### 3.6. ゲート駆動回路

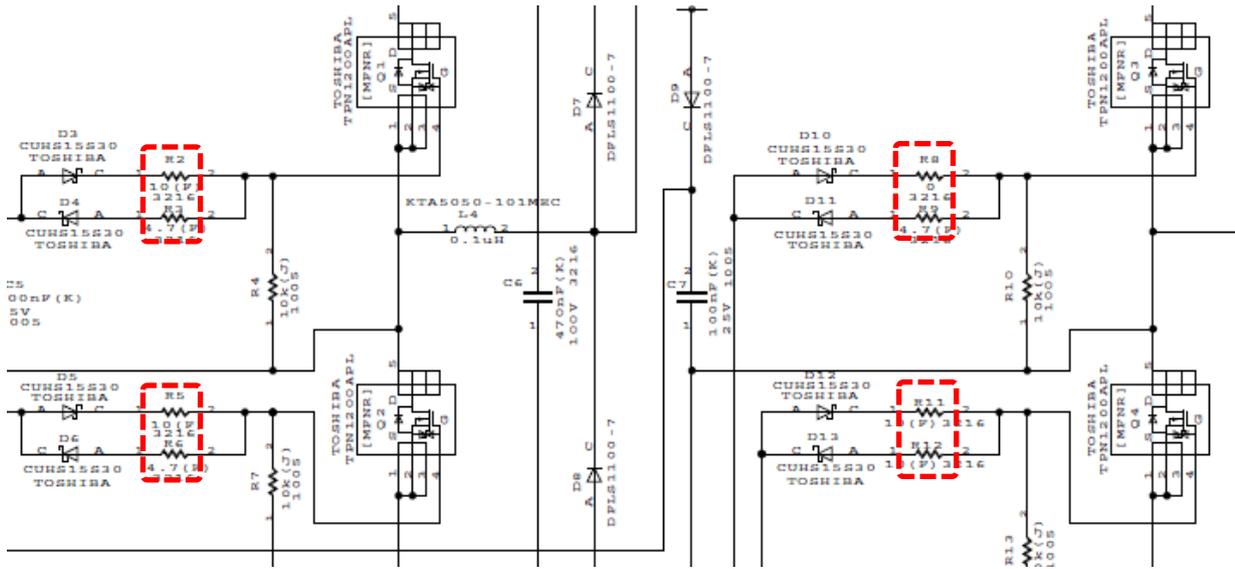


図 3.11 ゲート駆動回路

ゲート駆動回路の設計が電源効率と EMI に影響を与えます。一般に電源効率と EMI はトレードオフの関係にあり、両者のバランスを取った設計が必要です。PSFB 回路は ZVS 動作のため低 EMI ですが、ハードスイッチング領域の存在が EMI の原因と思われる場合は、MOSFET (Q1-Q4) のゲート直列抵抗の抵抗値 (R2、R3、R5、R6、R8、R9、R11、R12) を大きくし、EMI を確認してください。MOSFET のターンオン時、ターンオフ時の個別調整が可能です。

本デザインでは図 3.11 に示すように、抵抗値 (R2、R5、R11、R12) に 10Ω を、抵抗値 (R3、R6、R9) に 4.7Ω を、抵抗値 (R8) に 0Ω を選択しています。

### 3.7. トランス

PSFB 回路の定常状態における同期整流側の On Duty を 60% に設定すると、出力電圧が 12V なので、2 次側には 20V 程度の方角波が必要となります。本デザインの入力電圧 (標準) は 48V であるため、トランス (T2) の巻数比は、5:2:2:2 (センタータップ方式、補助巻線付) を選択します。これにより、2 次側には 19.2V の方角波が発生することになります。その他、1 次-2 次間絶縁耐圧、巻線温度上昇、磁束飽和、コアロス等を十分に考慮する必要があります。

また、本デザインでは、トランスのリーケージインダクタンスと外付けインダクター (L4) のインダクタンスを利用して、広い負荷範囲で ZVS を行えるよう調整しています。

### 3.8. 出力コンデンサー

出力コンデンサーの静電容量値 ( $C_{out}$ ) で出力電圧リップル ( $V_{ripple}$ ) が要求仕様に入るように設定します。以下のおおので発生するリップル電圧の合成値が出力電圧リップル ( $V_{ripple}$ ) になります。

- リップル電流 ( $\Delta I$ ) と出力コンデンサーの等価直列抵抗値 (ESR) で発生するリップル電圧 ( $V_{ripple\_ESR}$ )
- リップル電流 ( $\Delta I$ ) と出力コンデンサーの静電容量 ( $C_{out}$ ) とスイッチング周波数 ( $f_{PWM}$ ) で発生するリップル電圧 ( $V_{ripple\_Cap}$ )
- スwitching電圧 ( $V_{sw}$ ) と出力コンデンサーの等価直列インダクタンス値 (ESL) とインダクタンス (L) で発生するリップル ( $V_{ripple\_ESL}$ )

以下の式で各々のリップル電圧を算出します。

$$V_{ripple\_ESR} = \Delta I \times ESR$$

$$V_{ripple\_Cap} = \frac{\Delta I}{8 \times C_{out} \times f_{PWM}}$$

$$V_{ripple\_ESL} = \frac{V_{sw} \times ESL}{L}$$

ここで、

$$\Delta I = \frac{(V_{sw} - V_{out}) \times V_{out}}{V_{sw} \times f_{PWM} \times L}$$

であり、スイッチング電圧 ( $V_{sw}$ ) が 19.2V、出力電圧 ( $V_{out}$ ) が 12.09V、スイッチング周波数 ( $f_{PWM}$ ) が 370kHz、インダクタンス (L) が 3.5 $\mu$ H とすれば、リップル電流 ( $\Delta I$ ) は 3.45A です。

等価直列抵抗値 (ESR) が 0.29m $\Omega$  (2m $\Omega$ /7pcs @500kHz)、出力コンデンサーの静電容量 ( $C_{out}$ ) が 50.4 $\mu$ F (7.2 $\mu$ F x 7pcs @DC 12V & AC 0.01V)、出力コンデンサーの等価直列インダクタンス値 (ESL) が 0.14nH (1nH/7pcs)、インダクタンス (L) が 3.5 $\mu$ H とすれば、おのおので発生するリップル電圧は、 $V_{ripple\_ESR} = 0.99$ mV、 $V_{ripple\_Cap} = 23.1$ mV、 $V_{ripple\_ESL} = 1.2$ mV になります。 $V_{ripple\_Cap}$  で発生するリップル電圧は  $V_{ripple\_ESR}$ 、 $V_{ripple\_ESL}$  と位相がずれているため単純加算はできませんが、 $V_{ripple\_Cap}$  で発生するリップル電圧が小さいため単純合計を出力電圧リップルの目安として用いることができます。

出力電圧リップル ( $V_{ripple}$ ) が要求仕様を満足するように出力コンデンサーの  $C_{out}$ 、ESR、ESL を調整してください。また、以下についても確認してください。

- 負荷急変時に発生する出力端アンダーシュート・オーバーシュートが規定電圧範囲に入っていること
- 出力コンデンサーの許容リップル電流が確保できていること
- 出力コンデンサーの公差や経年劣化を考慮すること

### 3.9. 同期整流 MOSFET サージ電圧低減回路

1次側回路から2次側回路に電力を伝達する際に2次側の同期整流 MOSFET (Q5、Q6 及び Q7、Q8) のドレインソース間に発生するサージ電圧を低減するために、回生回路を設置します。

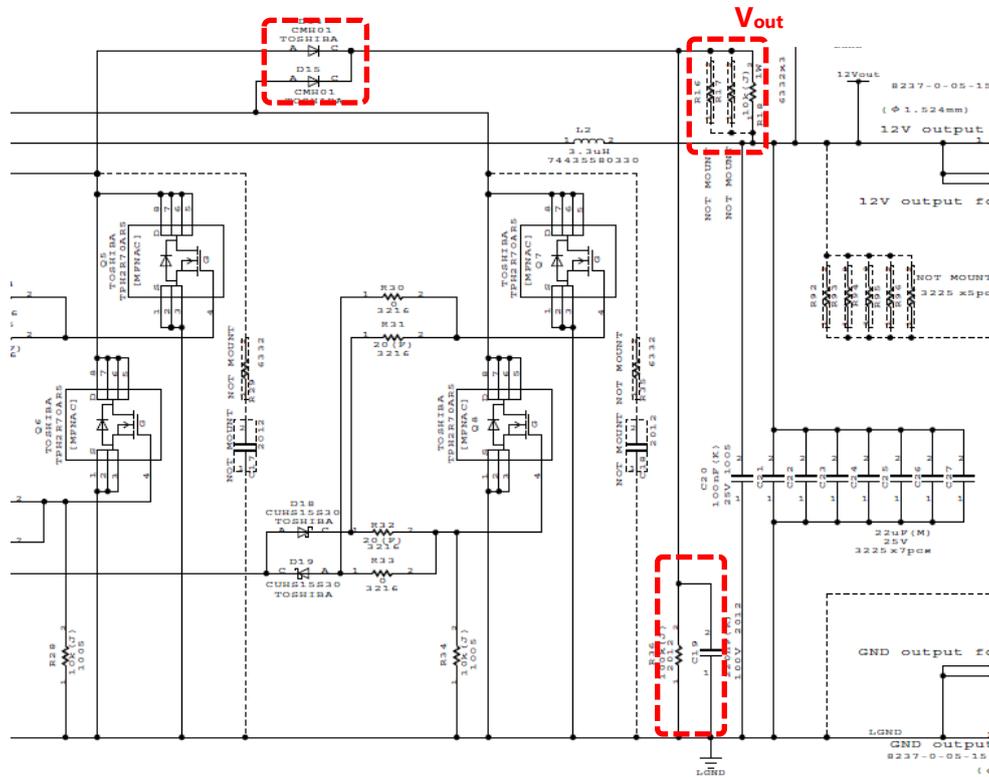


図 3.12 回生回路

図 3.12 に示すように、D14、D15、R18、R36、C19 で回生回路を構築します。回生回路では Q5-Q8 に発生したサージ電圧 ( $V_{srg}$ ) を C19 で吸収し、R18 を通して出力に回生します。このとき、抵抗 R18 で発生するロス ( $P_{d\_Rreg}$ ) は以下のとおりとなります。

$$P_{d\_Rreg} = \frac{(V_{srg} - V_{out})^2}{R18}$$

$V_{out}$  が 12.09V、サージ電圧 ( $V_{srg}$ ) が 60V、R18 が 10k $\Omega$  の場合 R18 で消費される電力ロス ( $P_{d\_Rreg}$ ) は 230mW です。実際のサージ電圧のレベルに応じて各素子の定数、定格を調整してください。

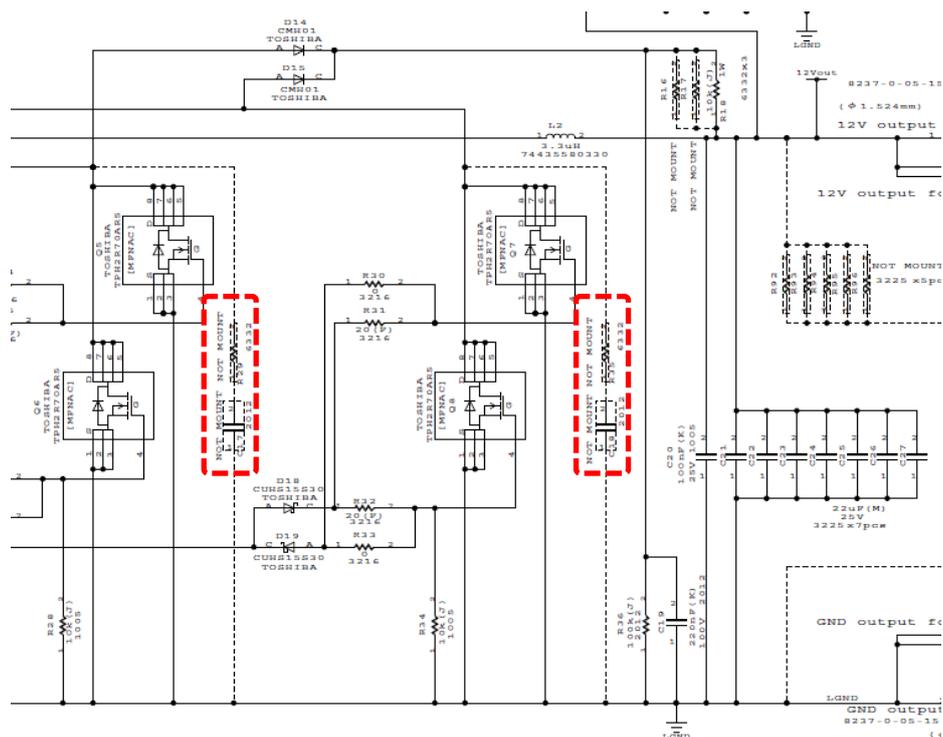


図 3.13 Snubber 回路

本デザインでは使用していませんが、図 3.13 に示すように、Snubber 回路構成用として R29、R35、C17、C18 のランドパターンを用意しています。

Snubber 回路を使用する際は、実際のサージ電圧のレベルに応じて適正な素子を選定してください。

### 3.10. 出力過電圧検出回路

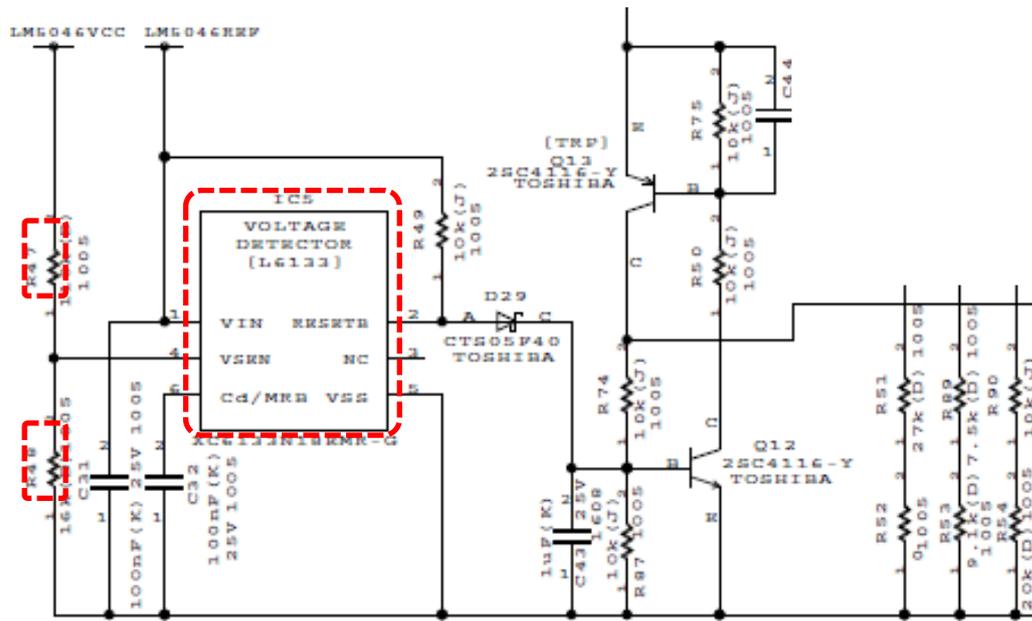


図 3.14 出力過電圧検出回路

出力の過電圧検出値 ( $V_{ovp}$ ) をセンス端子分離 遅延容量外付けタイプ電圧検出器 (XC6133N18EMR-G) の検出電圧 ( $V_{det} = 1.8V$ )、外付け抵抗 (R47、R48) の抵抗値で設定します。出力電圧の監視は補助電源電圧 ( $V_{aux}$ ) を用いて間接的に行います。補助電源電圧値が過電圧検出値 ( $V_{ovp}$ ) に到達すると、電圧検出器が作動して PSFB PWM コントローラの SS ピンをローにラッチしてスイッチング動作を停止します。以下の式で出力過電圧検出値 ( $V_{ovp}$ ) を算出します。

$$V_{ovp} = \frac{(V_{det} + 90mV) \times (R47 + R48)}{R48}$$

本デザインでは過電圧検出値 ( $V_{ovp}$ ) の設定値を 14.9V とし、図 3.14 に示すように、抵抗値 (R47) に 110kΩ、抵抗値 (R48) に 16kΩ を選択しています。過電圧検出により停止したスイッチング動作を再開するには、以下いずれかの条件を満たす必要があります。

- Enable 端子をリセット (オープンにして、再度 GND へ接続)
- 外部直流安定化電源の出力を遮断し、改めて印加

なお、出力電圧を直接監視する場合は、出力側に過電圧検出回路を設置する必要があります。

## ご利用規約

本規約は、お客様と東芝デバイス&ストレージ株式会社（以下「当社」といいます）との間で、当社半導体製品を搭載した機器を設計する際に参考となるドキュメント及びデータ（以下「本リファレンスデザイン」といいます）の使用に関する条件を定めるものです。お客様は本規約を遵守しなければなりません。

### 第1条 禁止事項

お客様の禁止事項は、以下の通りです。

1. 本リファレンスデザインは、機器設計の参考データとして使用されることを意図しています。信頼性検証など、それ以外の目的には使用しないでください。
2. 本リファレンスデザインを販売、譲渡、貸与等しないでください。
3. 本リファレンスデザインは、高温・多湿・強電磁界などの対環境評価には使用できません。
4. 本リファレンスデザインを、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用しないでください。

### 第2条 保証制限等

1. 本リファレンスデザインは、技術の進歩などにより予告なしに変更されることがあります。
2. 本リファレンスデザインは参考用のデータです。当社は、データ及び情報の正確性、完全性に関して一切の保証をいたしません。
3. 半導体素子は誤作動したり故障したりすることがあります。本リファレンスデザインを参考に機器設計を行う場合は、誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。また、使用されている半導体素子に関する最新の情報（半導体信頼性ハンドブック、仕様書、データシート、アプリケーションノートなど）をご確認の上、これに従ってください。
4. 本リファレンスデザインを参考に機器設計を行う場合は、システム全体で十分に評価し、お客様の責任において適用可否を判断して下さい。当社は、適用可否に対する責任を負いません。
5. 本リファレンスデザインは、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証又は実施権の許諾を行うものではありません。
6. 当社は、本リファレンスデザインに関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をせず、また当社は、本リファレンスデザインに関する一切の損害（間接損害、結果的損害、特別損害、付随的損害、逸失利益、機会損失、休業損害、データ喪失等を含むがこれに限らない。）につき一切の責任を負いません。

### 第3条 契約期間

本リファレンスデザインをダウンロード又は使用することをもって、お客様は本規約に同意したものとみなされます。本規約は予告なしに変更される場合があります。当社は、理由の如何を問わずいつでも本規約を解除することができます。本規約が解除された場合は、お客様は本リファレンスデザインを破棄しなければなりません。さらに当社が要求した場合には、お客様は破棄したことを証する書面を当社に提出しなければなりません。

### 第4条 輸出管理

お客様は本リファレンスデザインを、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用してはなりません。また、お客様は「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守しなければなりません。

### 第5条 準拠法

本規約の準拠法は日本法とします。

### 第6条 管轄裁判所

本リファレンスデザインに関する全ての紛争については、別段の定めがない限り東京地方裁判所を第一審の専属管轄裁判所とします。