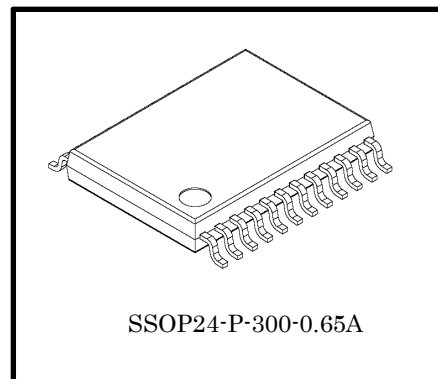


TB9102FNG

3ch H-Bridge / 6ch Half-Bridge driver for DC Brushed Motor

TB9102FNG は車載用小型 DC ブラシ付 モータを直接駆動する、出力ドライバ内蔵型のモータ制御 IC です。内部に直接モータを駆動可能な 3ch H-Bridge を内蔵し、正逆転制御可能な 3 個の小型 DC ブラシ付モータの駆動が可能です。また 6ch Half-bridge として独立して使用することも可能です。マイコンとの通信は SPI I/F により行われ、リセット、各種異常検出機能を内蔵しています。カーエアコン用ダンパコントロール、ドアミラーコントロールに最適です。



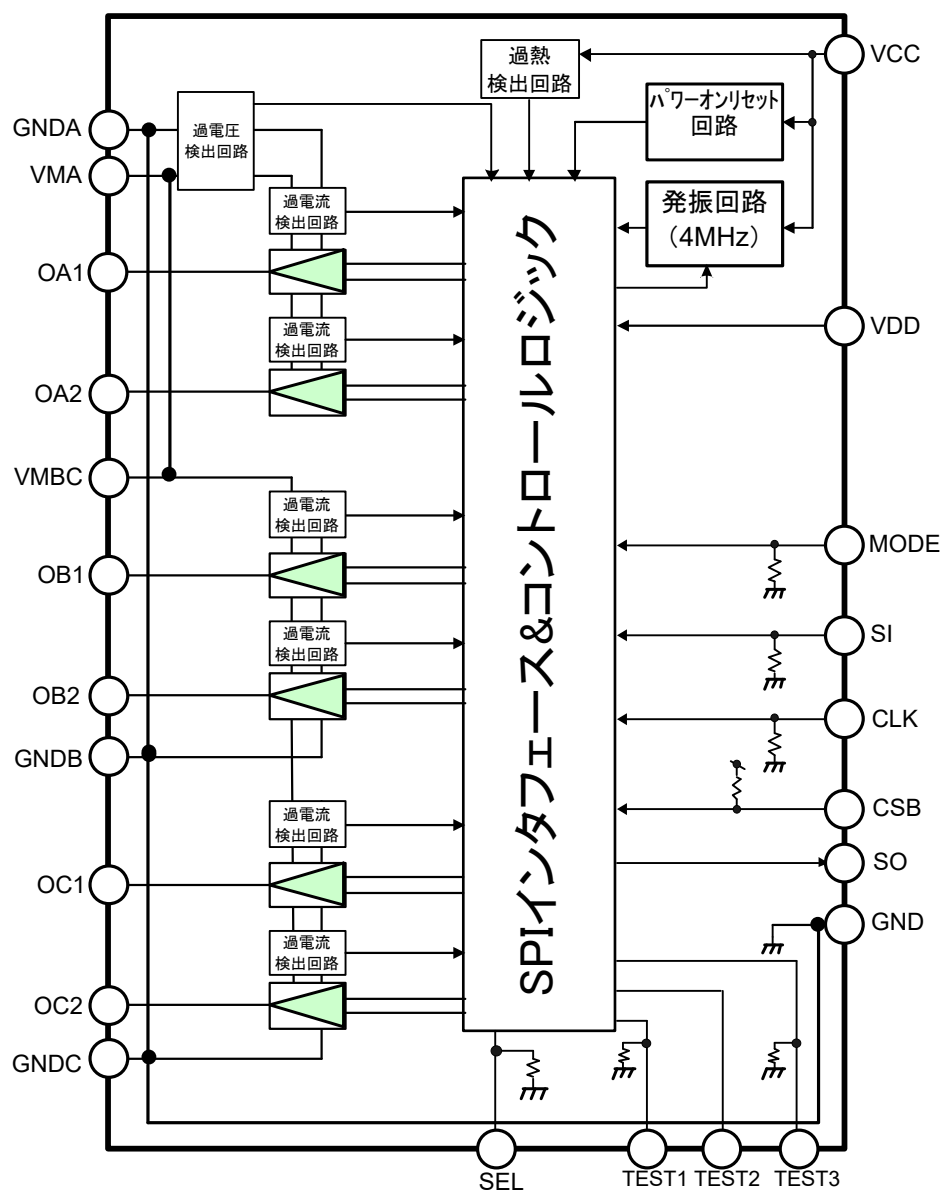
SSOP24-P-300-0.65A

質量 : 0.14 g (標準.)

特 長

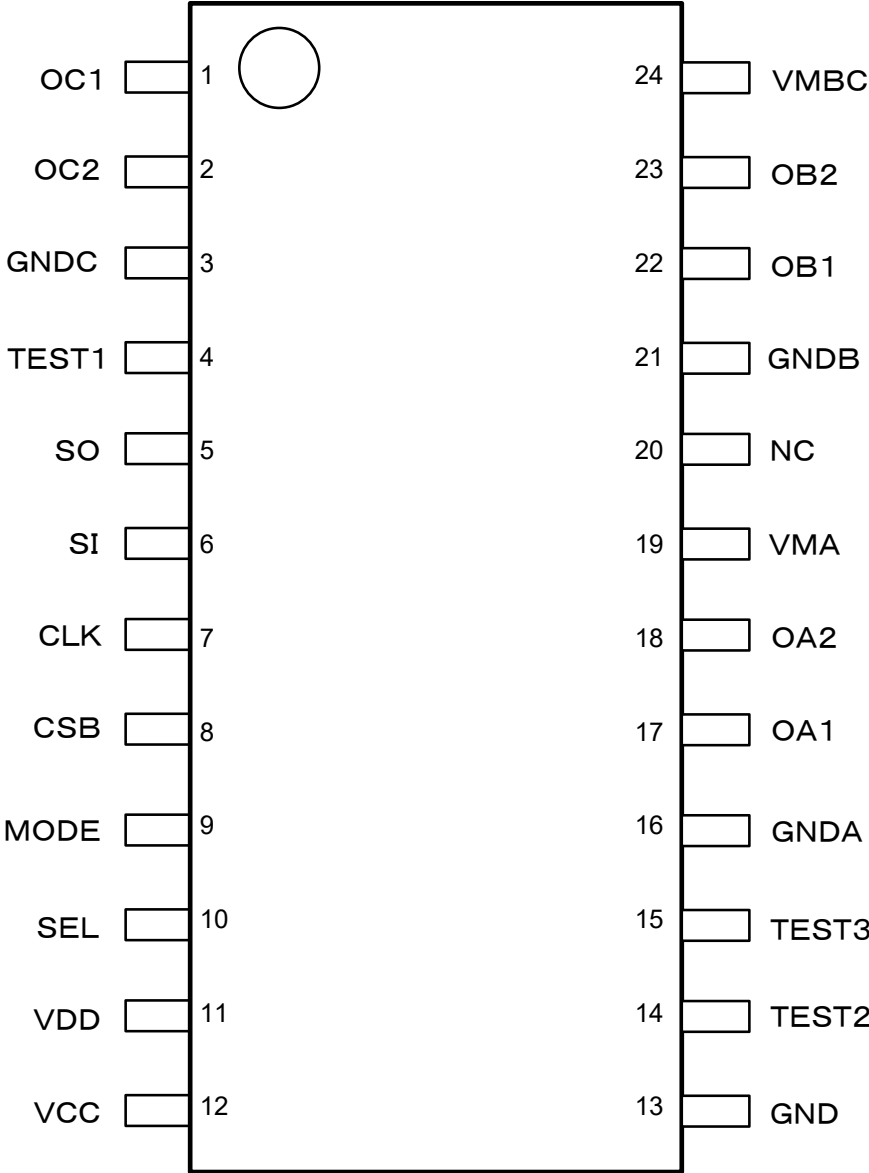
- ・モータドライバ部 : 3ch H-Bridge/6ch Half-Bridge ドライバ内蔵
(RHON=0.5Ω (typ.) RLON=0.5Ω (typ.) @25°C)
- ・外部 MCU I/F : SPI インタフェース (16Bit Shift Register、CLK、CSB)
- ・異常検出機能 : 過電流検出、過熱検出、過電圧検出、5 V 系電源(VDD, VCC)減電圧検出
((Power On Reset)、SPI I/F による異常発生報知機能)
- ・動作電圧範囲 (VM) : 7 ~ 18V (電源電圧絶対最大定格 40V)
- ・動作温度範囲 : -40°C ~ 125°C
- ・小型フラットパッケージ : SSOP24-P-300-0.65A
- ・AEC-Q100 適合
- ・包装箱ラベルに” [[G]]/RoHS COMPATIBLE”、” [[G]]/RoHS [[Chemical symbol(s) of controlled substance(s)]]”、” RoHS COMPATIBLE” または” RoHS COMPATIBLE, [[Chemical symbol(s) of controlled substance(s)]]>MCV” と記載があれば、本製品はその記載の意味において欧州 RoHS 指令 (2011 / 65 / EU) 対応品です。

ブロック図



注:ブロック図内の機能ブロック／回路などは機能を説明するため、一部省略、簡素化している場合があります。

端子配置図



端子説明

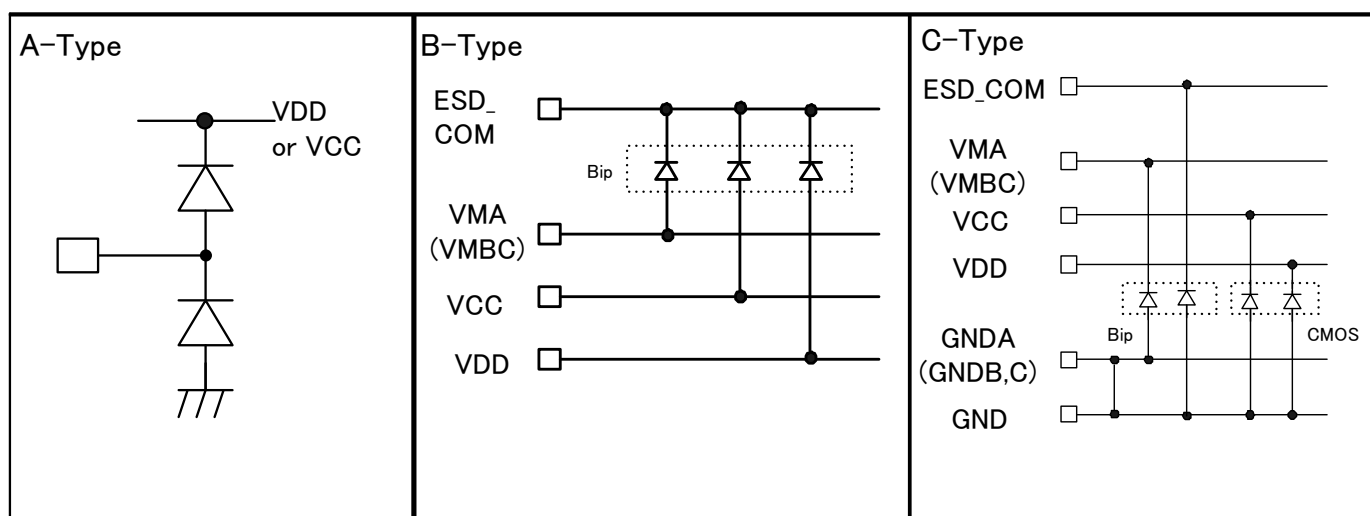
端子 No	端子名	端子の説明	IN / OUT	回路構成	備考
1	OC1	Half-Bridge C Out1	OUT	Bip/HVMOS ^(注1)	RHON=RLON=0.5Ω (typ.)
2	OC2	Half-Bridge C Out2	OUT	Bip/HVMOS ^(注1)	RHON=RLON=0.5Ω (typ.)
3	GNDC	OC1, OC2端子用GND	—	—	—
4	TEST1	TEST入力端子	IN	CMOS	100kΩ Pull Down. を内蔵しておりますが外部GNDに接続してご使用下さい。
5	SO	SPI出力	OUT	CMOS	—
6	SI	SPI入力	IN	CMOS	Pull Down (100kΩ)
7	CLK	SPI クロック	IN	CMOS	Pull Down (100kΩ)
8	CSB	SPI CHIPセレクト	IN	CMOS	Pull Up (100kΩ)
9	MODE	Motor駆動出力イネーブル /ブレーキ	IN	CMOS	Pull Down (100kΩ)
10	SEL	Sleep Mode Control	IN	CMOS	Pull Down (100kΩ)
11	VDD	CMOS LOGIC用 5V電源	VDD	—	VDD端子とVCC端子は外部で ショートしてください。
12	VCC	バイポーラ用 5V電源	VDD	—	
13	GND	5V系 GND	—	—	—
14	TEST2	TEST出力端子	OUT	CMOS	弊社TEST用出力端子となっており、OPENにてご使用下さい。
15	TEST3	TEST入力端子	IN	CMOS	100kΩ Pull Down. を内蔵していますが外部GNDに接続してご使用下さい。
16	GNDA	OA1, OA2端子用GND	—	—	—
17	OA1	Half-Bridge A Out1	OUT	Bip/HVMOS ^(注1)	RHON=RLON=0.5Ω (typ.)
18	OA2	Half-Bridge A Out2	OUT	Bip/HVMOS ^(注1)	RHON=RLON=0.5Ω (typ.)
19	VMA	OA1, OA2用電源	—	—	注2
20	NC	未使用PIN	—	—	OPENにてご使用ください。
21	GNDB	OB1, OB2端子用GND	—	—	—
22	OB1	Half-Bridge B Out1	OUT	Bip/HVMOS ^(注1)	RHON=RLON=0.5Ω (typ.)
23	OB2	Half-Bridge B Out2	OUT	Bip/HVMOS ^(注1)	RHON=RLON=0.5Ω (typ.)
24	VMBC	OB1, 2、OC1, 2 用共有電源	—	—	注2

注1：HVMOS：VMA, VMBC 耐圧の Pch, NchMOS

注2：3ch(6ch Half)全てのH-Bridgeを使用せず、2chのH-Bridge(4ch Half、OUTBx、OUTCx)のみを使用する場合でも必ず外部基板上で全ての電源を接続するようにして下さい。

各保護素子接続

端子No.	端子番号	保護ダイオード一覧表
1	OC1	—
2	OC2	—
3	GNDC	C-Type
4	TEST1	A-Type
5	SO	A-Type (電源側の吊り先は VCC)
6	SI	A-Type
7	CLK	A-Type
8	CSB	A-Type
9	MODE	A-Type
10	SEL	A-Type
11	VDD	B-Type
12	VCC	B-Type
13	GND	C-Type
14	TEST2	A-Type (電源側の吊り先は VCC)
15	TEST3	A-Type
16	GNDA	C-Type
17	OA1	—
18	OA2	—
19	VMA	B-Type
20	NC	—
21	GNDB	C-Type
22	OB1	—
23	OB2	—
24	VMBC	B-Type



注 1: VMA と VMBC は、IC 内部でショートされています。

注 2: GNDA, GNDB, GNDC と GND は、IC 内部でショートされています。

機能動作説明

本製品は車載用ブラシ付小型 DC モータを直接駆動可能な出力ドライバ内蔵型のモータ制御 IC です。3ch H-Bridge または 6ch Half-Bridge として使用可能であり、外部マイコンから SPI I/F を介してモータ制御信号を入力、及び各種異常検出(過電流検出、過熱検出、過電圧検出、5V 低電圧検出)の状態を出力します。

(1) SPI インタフェースコントロール

本製品は外部マイコンにてモータ制御するために SPI インタフェースを設けています。SPI モードは CLK(クロック)の立ち下がりに同期して入力データを 16Bit Shift Register に取り込み、CLK の立ち上がりに同期して S0 端子よりデータを出力する方式を採用しております。詳細は下記をご参照ください。

(1)-1. SPI 通信

CSB : 外部から” L ” を入力する事で本製品のSPI通信をイネーブルにします。SPI通信がイネーブルになると入力” CLK ”、” SI ” を内部に読み込み可能になり、また出力S0からSPI Statusレジスタ BIT15のデータを出力します。(1st Bitは、”BIT15”です。)” CSB ” をL→Hにするとその立ち上がりエッジでSIから入力された16BitデータをラッチしているSPI Receive Register のデータを内部 SPI Status レジスタへ転送し、Bit 1 ～Bit12のそれぞれのデータが、モータ出力信号として、各モータ出力端子より出力されます。また、” CSB ” が” H ” の時、” S0 ” はHi-Z状態になります。

CLK : 外部から入力されるSPIデータ通信用クロック端子です。SPIデータはCLKの立ち上がりエッジに同期してS0から出力され、CLKの立ち下がりエッジでSIから読み込まれます。

SI : 外部からのSPIデータ入力端子です。入力されたデータはCLKの立ち下がりでシフトレジスタに読み込まれます。マスタからの送信データは立ち上がりエッジで切り替えて下さい。

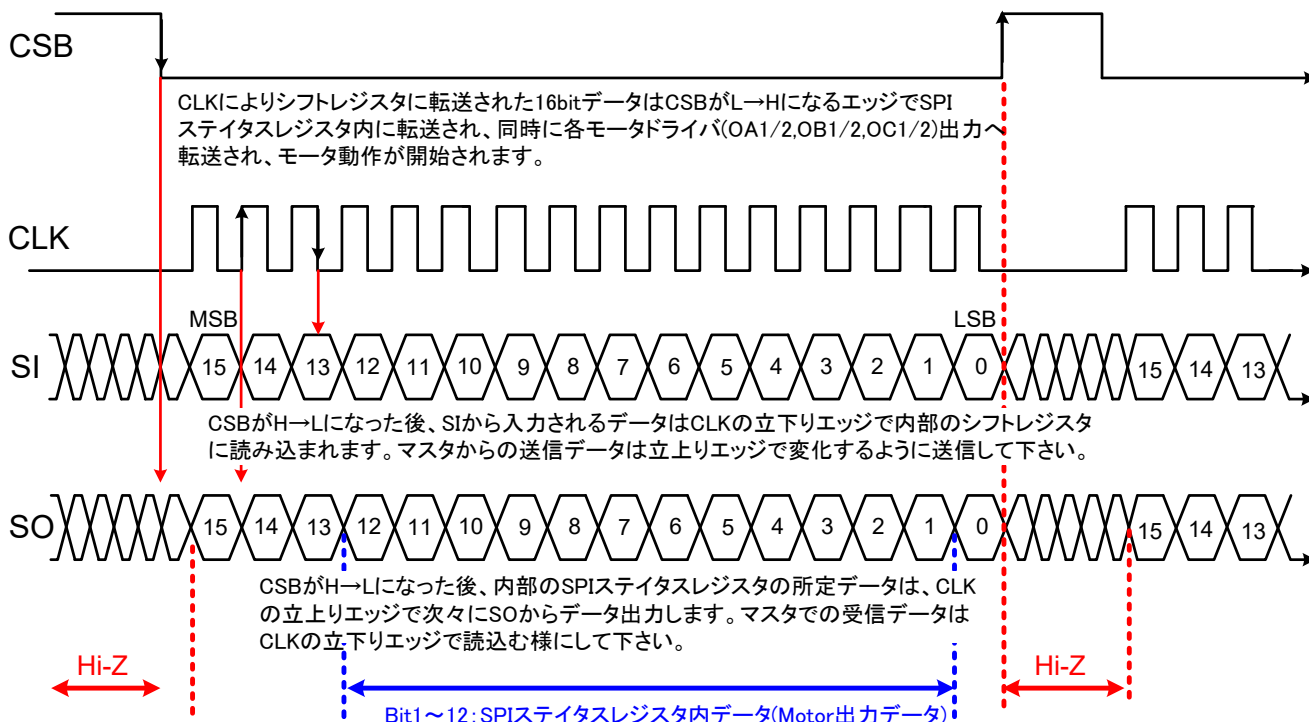
S0 : 外部マスタへのSPIデータ出力端子です。CSBが” H ” の時、本端子はHi-Z状態です。CSBが” L ” の時、CLKより入力されるクロックの立ち上がりエッジに同期して内部SPI Status レジスタ Bit0 ～Bit15のデータを出力し、以降CLKの立ち上がりエッジでデータを切り替え、S0から出力します。

○SPI DATA エラーについて

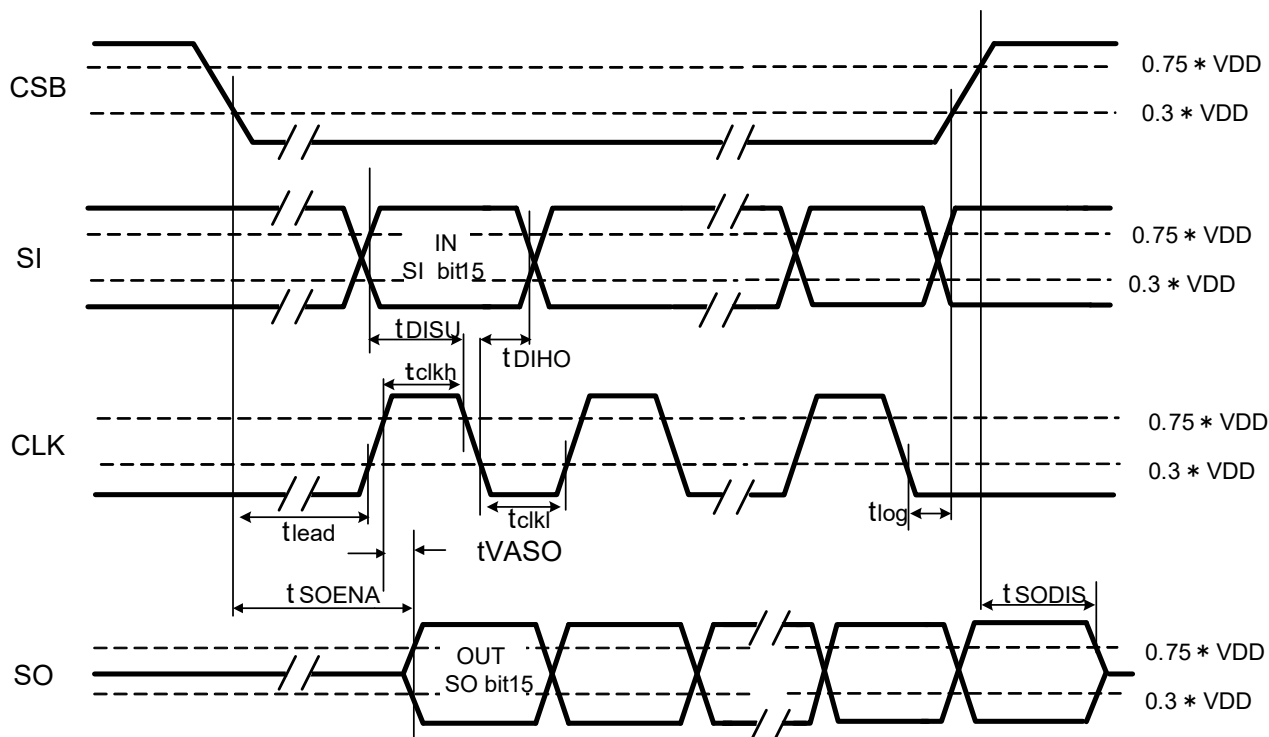
マイコンからの通信異常により、16Bit のデータ長が 16Bit 以外のデータが入力された場合(17Bit 以上または 15Bit 以下)、そのタイミングのデータは破棄され取り込まれません。必要に応じてマスタ側にて送受信データエラー検出を行い、適切な処理をする様にして下さい。

(1)-2. SPI通信 Protocol チャート

CSBがH→Lになると本製品のSPIインターフェースがイネーブルになり、外部入力"CLK", "SI"を受け付け、出力"SO"からSPI Statusレジスタの所定のデータを出力します。(CSB=H時、SOはハイインピーダンス状態です)



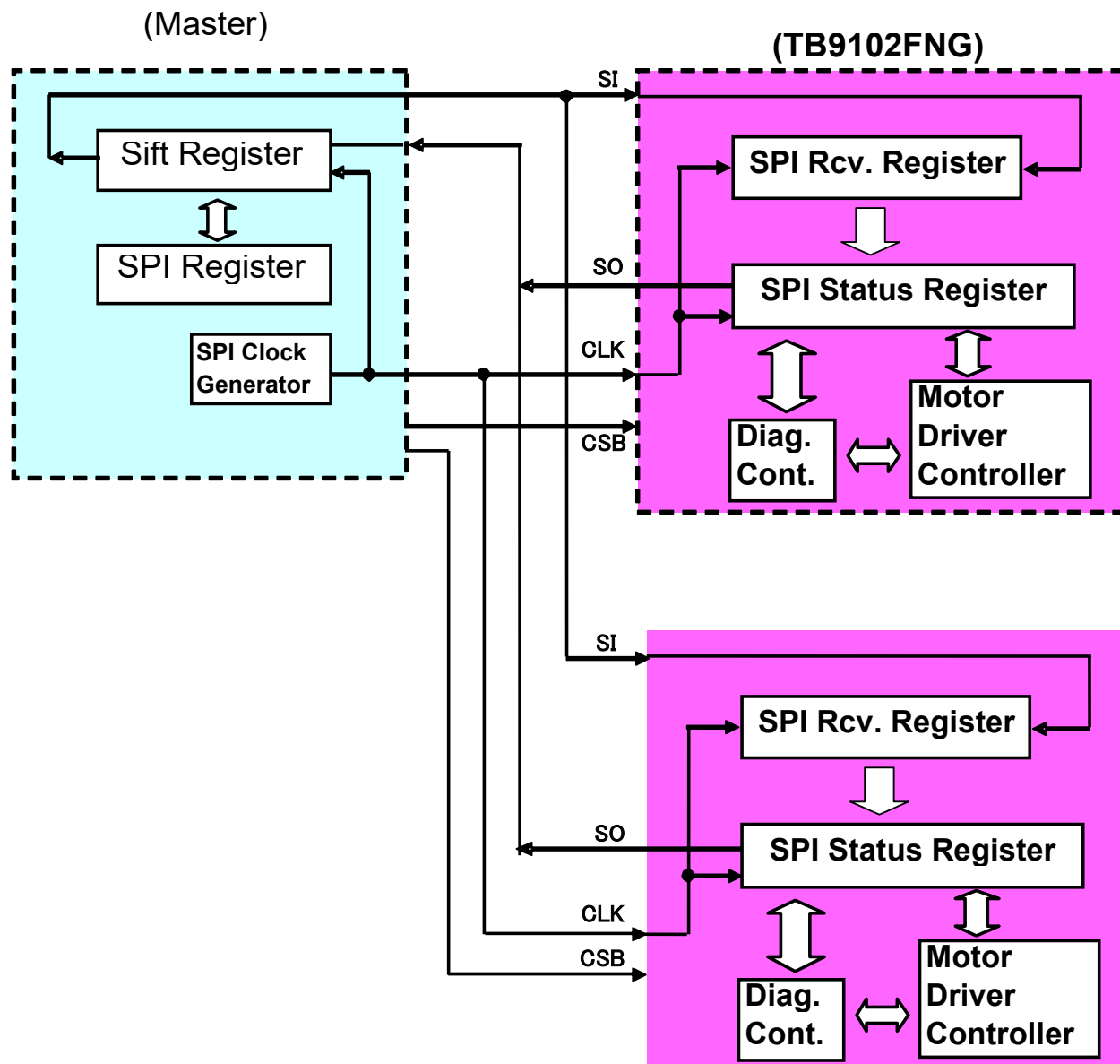
(1)-3. SPI 通信タイムチャート



注：タイミングチャートは機能・動作を説明するため、単純化している場合があります。

(1)-4. SPI 接続(例)

下図のように接続し、各 IC の CSB をコントロールすることで複数の制御を行う事が可能です。



(1)-5. SPI SI/SO Bit 機能

SI				SO			
Bit	Name	初期値	Notes	Bit	Name	初期値	Notes
15	OVreset	L	H: SPI status Register 内の Over Voltage Flag リセット。 またその際、過電圧検出にて強制 OFF となっている全てのモータ出力の正常化します。但し、本アドレス “H” を入力する前に正常化していれば、各モータ出力は正常復帰済みとなります。 また、Bit15 と Bit0 の両方を” H” にする事で、内部 SPI Status Register を CSB 入力の立ち上がりにて reset します。 L: (無機能)	15	VMfail	L	H-Bridge A の電源 VMA に対する過電圧検出 (26V (typ.)) 時、本ビットより ” H” を出力。 電圧が正常化 (25.5V (typ.)) しても本 Bit は、SI Bit15 または Bit0/Bit15 によりリセットされるまで、” H” を保持します。
14	OTreset	L	H: SPI status Register 内の Over Temp. Flag リセット。 またその際、過熱検出して強制 OFF となっている全てのモータ出力の正常化します。但し、本アドレス “H” を入力する前に正常化していれば、各モータ出力は正常復帰済みとなります。 L: (無機能)	14	OTfail	L	過熱検出 (170℃ (typ.)) 時、本ビットより” H” を出力。 温度が正常化 (160℃ (typ.)) しても本 Bit は、SI Bit14 または Bit0/15 により、リセットされるまで” H” を保持します。
13	OCreset	L	” H” にて SPI status Register 内の Over Current Flag リセット。また、過電流検出され強制 OFF となっていたドライバの正常化。	13	OCfail	L	いずれかのドライバにて過電流検出 (1.5A (typ.)) 時、本ビットから ” H” を出力。 また、一旦、過電流検出報知すると SI Bit13 (OCreset) または Bit0/15 により、にリセットされるまで、” H” を保持します。
12	C2Lcont.	L	Half-Bridge C2 Low-side SW cont.	12	C2Lst	L	Half-Bridge C2 Low-side SW status
11	C2Hcont.	L	Half-Bridge C2 High-side SW cont.	11	C2Hst	L	Half-Bridge C2 High-side SW status
10	C1Lcont.	L	Half-Bridge C1 Low-side SW cont.	10	C1Lst	L	Half-Bridge C1 Low-side SW status
9	C1Hcont.	L	Half-Bridge C1 High-side SW cont.	9	C1Hst	L	Half-Bridge C1 High-side SW status
8	B2Lcont.	L	Half-Bridge B2 Low-side SW cont.	8	B2Lst	L	Half-Bridge B2 Low-side SW status
7	B2Hcont.	L	Half-Bridge B2 High-side SW cont.	7	B2Hst	L	Half-Bridge B2 High-side SW status
6	B1Lcont.	L	Half-Bridge B1 Low-side SW cont.	6	B1Lst	L	Half-Bridge B1 Low-side SW status
5	B1Hcont.	L	Half-Bridge B1 High-side SW cont.	5	B1Hst	L	Half-Bridge B1 High-side SW status
4	A2Lcont.	L	Half-Bridge A2 Low-side SW cont.	4	A2Lst	L	Half-Bridge A2 Low-side SW status
3	A2Hcont.	L	Half-Bridge A2 High-side SW cont.	3	A2Hst	L	Half-Bridge A2 High-side SW status
2	A1Lcont.	L	Half-Bridge A1 Low-side SW cont.	2	A1Lst	L	Half-Bridge A1 Low-side SW status
1	A1Hcont.	L	Half-Bridge A1 High-side SW cont.	1	A1Hst	L	Half-Bridge A1 High-side SW status
0	STreset1	L	H: 本 Bit と Bit15 の両方を” H” にする事で、内部 SPI Status Register を CSB 入力の立ち上がりで reset。 L: (無機能)	0	(nop)	L	常に” L”を出力します。機能割り当てはありません。

(SPI Input : SI)

SPI 通信にて端子 SI より入力されるデータは信号 CSB の立ち上がりにて IC 内部に読み込まれ、各機能に反映されます。

Bit0 (STreset1) / Bit15 (OVreset) :

H: ノイズによる誤動作防止のため、Bit0 と Bit15 を組み合わせる事で SPI Status Register のデータをリセットします。Bit0 のみ “H” を読み込んだ場合は何も機能しません。また、SPI Status Register リセットにより同レジスタ内の各種異常検出結果 Flag もリセットされ、事前に異常検出により強制的に OFF されているモータ駆動出力を通常動作に戻します。
 なお、SPI Status Register をリセットした場合、各モータ駆動出力は全て off (Hi-Z) 状態になるため、再度モータ動作のデータセットが必要となります。
 本 Bit0 と Bit15 により SPI Status Register をリセットする際は、同時に送信される SI 入力の他の Bit (Bit1~12) の値は無視されますので、Motor 出力設定は STreset による SPI status Register リセット後、次の SPI 送信にて設定してください。

L: 何もしません。

Bit1~12 (A1Hcont. ~C2Lcont) :

3ch H-Bridge/6ch Half-Bridge を構成する 12 個のトランジスタの ON/OFF を制御します。
 本 Bit へ “H” を設定する事でその Bit に対応するトランジスタが ON します。また、同一 Half-Bridge にて High-side、Low-side 共に ON が設定された場合、その Half-Bridge 出力は強制的に Hi-Z 状態になります。

(例)	SI	Bit1	= “H”	:	Half-Bridge A1 High-side	Tr	ON
			= “L”	:	“ ”		OFF
		Bit2	= “H”	:	Half-Bridge A1 Low-side	Tr	ON
			= “L”	:	“ ”		OFF

たとえば	SI	Bit1=“H”、Bit2=“L”	:	Half-Bridge A=“H”
		Bit1=“L”、Bit2=“H”	:	Half-Bridge A=“L”
		Bit1=“L”、Bit2=“L”	:	Half-Bridge A= OFF (Hi-Z)
		Bit1=“H”、Bit2=“H”	:	Half-Bridge A= OFF (Hi-Z)

Bit13 (OCreset) :

本ビットへ “H” を設定する事で SPI Status Register 内の過電流検出結果の Flag をリセットします。また、過電流検出が行われ強制的に OFF しているモータ駆動出力は同ビットと同時に送信される Bit1~12 に従ったモータ駆動出力を行います。

H: Status Flag 内 過電流検出 Flag リセット。検出されたモータ駆動出力強制 OFF の解除。過電流検出リセット後のモータ駆動出力は同時に送信される SPI 信号 Bit1~12 に従います。

L: 何もしません。

Bit14 (OTreset) :

本ビットへ “H” を設定する事で SPI Status Register 内の過熱検出結果の Flag をリセットします。また、過熱検出が行われ強制的に OFF している全てのモータ駆動出力を正常に戻します。その際、上記 SPI 通信にて同時に送信される Bit1~12 に従ったモータ駆動出力を行います。
 なお、モータ動作は CHIP 温度が 160℃以下下がると自動的に正常動作に復帰します。
 その際、モータ動作は SPI Status Register 内 Bit1~12 のデータに基づきます。

H: Status Flag 内 過熱検出 Flag リセット。検出されたモータ駆動出力強制 OFF の解除。過熱検出リセット後のモータ駆動出力は同時に送信される SPI 信号 Bit1~12 に従います。

L: 何もしません。

Bit15 (OVreset) :

本ビットへ“H”を設定する事で SPI Status Register 内の過電圧検出結果の Flag をリセットします。また過電圧検出が行われ強制的に OFF している全てのモータ駆動出力を正常に戻します。その際、上記 SPI 通信にて同時に送信される Bit1~12 のデータに基づいたモータ動作となります。なお、モータ動作は 25.5V 以下になると自動的に正常動作に復帰します。その際、モータ動作は SPI Status Register 内 Bit1~12 のデータに基づきます。

H : Status Flag 内 過電圧検出 Flag リセット。検出されたモータ駆動出力強制 OFF の解除。 過熱検出リセット後のモータ駆動出力は同時に送信される SPI 信号 Bit1~12 にて従います。

L : 何もしません。

(SPI 出力 : S0)**Bit1~12 (A1Hst~C2Lst) :**

3ch の H-Bridge を構成する 12 個のトランジスタ出力状態を出力します。

H : ON

L : OFF (Hi-Z 状態)

Bit13 (OCfail) :

いずれかのトランジスタで過電流検出時 (1.5A (typ.))、本 Bit から H” を出力します。過電流検出動作は (5)-3 項を参照下さい。一旦、過電流検出すると SI Bit0 (STrest1) および Bit15 (OVreset) を同時に” H”にする事による SPI Status Register リセット、または Bit13 (OCreset) “H”にする事による OC リセットを行うまで本 Flag を保持します。

(過電流検出値より LSI の電流が下がってもこの Bit13 の状態 “H” が保持されます)

Bit14 (OTfail) :

過熱検出 (170℃ (typ.)) を行うと本 Bit から “H” を出力します。過熱検出動作は (5)-4 項を参照下さい。一旦、過熱検出すると SI Bit0 (STrest1) および Bit15 (OVreset) を同時に” H”にする事による SPI Status Register リセット、または Bit14 (OTreset) “H”にする事による OC リセットを行うまで本 Flag を保持します。

(過熱検出値より CHIP 温度が下がってもこの Bit14 の状態 “H” が保持されます)

Bit15 ((VMfail) :

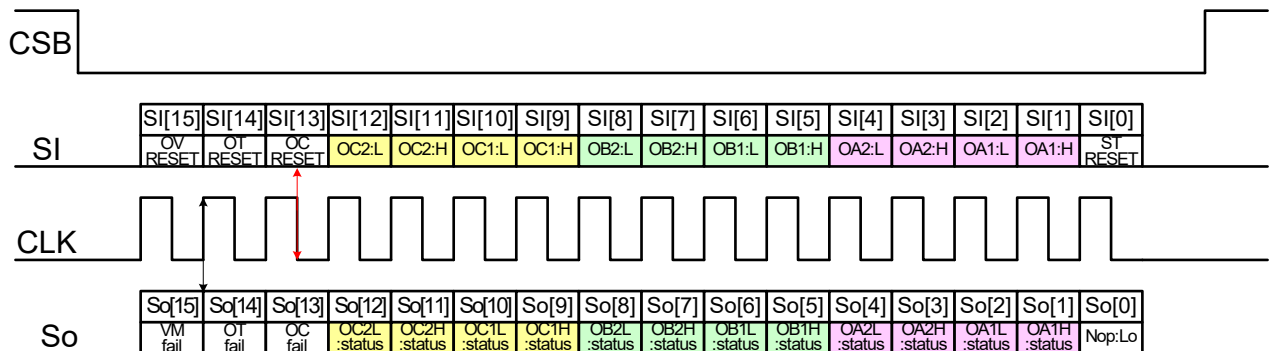
H-Bridge A の電源 (VMA) を監視し、この電圧が上昇し過電圧検出値 (26V (typ.)) を超えるとこの Bit に “H” を出力します。過電圧検出動作は (5)-2 項を参照下さい。

一旦、過電圧検出すると SI Bit0 (STrest1) および Bit15 (OVreset) を同時に” H”にする事による SPI Status Register リセット、または Bit15 (OVreset) “H”にする事による OC リセットを行うまで本 Flag を保持します。

(過電圧検出値より VMA が下がってもこの Bit15 の状態 “H” が保持されます)

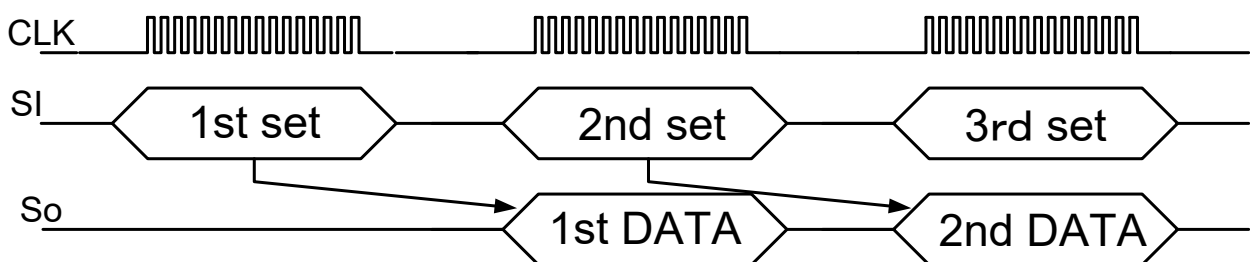
SPI Data

CSB が H→L になると SPI インタフェースがイネーブルになり、CLK の立ち上がりエッジで S0 からデータ出力し、CLK の立ち下がりエッジで SI からの入力データが内部シフトレジスタに読み込まれます。



SI Data and S0 Data

S0 の出力データは、下記図のようになっています。



(2) STANDBY モード／ BRAKE モード (MODE 端子、SEL 端子)

本製品は入力端子 SEL により STANDBY モード、または BRAKE モードを選択でき、その各モードへの移行を入力端子 MODE を“L”にする事により行います。各モードの詳細は下記表をご覧ください。

また、MODE 端子、SEL 端子には Pull-down 抵抗が内蔵されています。

(Brake Mode は、3ch H-Bridge として使用した場合を示しております。)

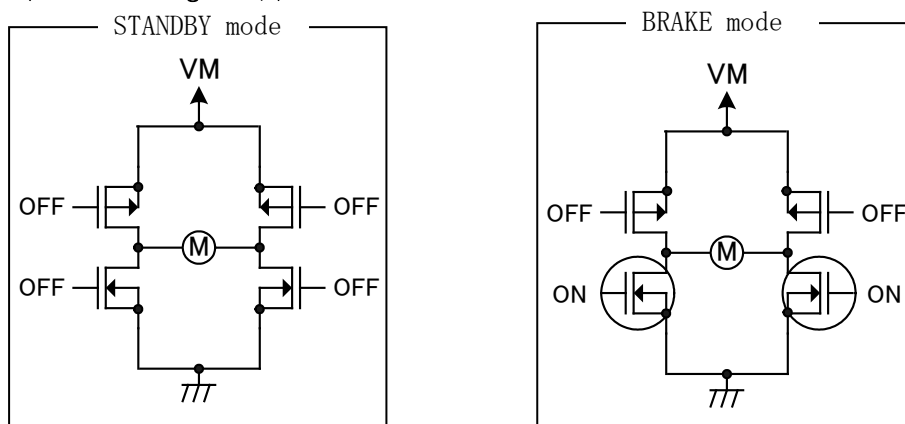
モード	MODE 端子	SEL 端子	モータ出力回路動作	入力データおよび 各アナログ回路電源
通常動作	H	H/L (OPEN)	通常動作	通常動作
Brake	L (OPEN)	H	H-side : OFF (Hiz) L-side : ON	各入力データ : 保持 アナログ回路 : 動作
Standby	L (OPEN)	L (OPEN)	H-side : OFF (Hiz) L-side : OFF (Hiz)	各入力データ : 放棄 (Clear) アナログ回路 : STOP

注1：上記動作は全て、常に外部電源 VMA、VMBC、VDD、VCC が供給されている事を前提とします。

注2：BRAKE モードにおいて入力端子 SEL を“L” または OPEN にする事で Standby モードへの直接移行は可能ですが、Standby モードで入力端子 SEL を“H”にしてもその入力は無視され BRAKE モードへは移行しません。なお、Standby モード時は、異常検出機能は OFF します。Standby モードではアナログ回路を含むすべての回路が OFF、また各入力データがクリア (初期) されています。したがって、上記の通り Standby モードで入力端子“SEL”を“H”にしても無視され BRAKE モードへは移行しない様に設計されています。Standby モードから Brake モードへの移行が必要な場合は必ず一旦通常動作移行後に Brake モードを設定頂く様お願いします。また、この際アナログ回路が起動する時間が必要となります。

注3：SEL端子を固定してMODE端子でStandbyモードを利用する場合、SIの入力信号でH-Bridge回路のローサイドをONさせてブレーキをかけて逆起電圧発生を抑えてから、Standbyモードに移行するようお願いします。モータ回転動作からStandby状態にすると逆起電圧が発生し、ICを破壊する場合がありますのでご注意ください。また、Brakeモードは、SI入力信号に関係なく、直接モータ出力(HVMOS)を止める動作となります。

●例：各モード(1ch H-Bridge のみ)



注 1：SPI 通信中に入力”MODE”、または”SEL”が切り替わった場合、その時に SPI 通信を中断し途中の

データを破棄し、入力に従ったモード遷移を行います

注 2：MODE 端子と SEL 端子を使用した場合の注意点は以下の通りです。

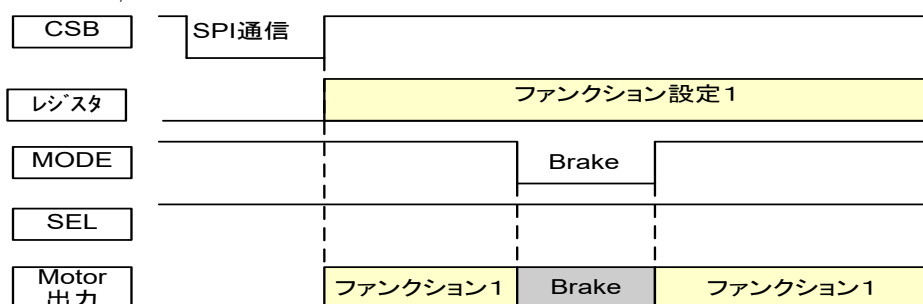
“●BRAKE モードの利用について”

MODE 端子を使用して BRAKE をかける場合、その時の SPI 通信のレジスタデータは、保持されます。したがって、BRAKE 解除後 2 回目の SPI 通信が終了し、新たなデータが書き込まれる迄は、BRAKE 前のデータにより MOTOR が動作します。BRAKE 解除直後、異なる MOTOR 動作を必要とする場合、1 回目の SPI 通信の CSB 立ち上がり直前で BRAKE を解除 (MODE 端子を L→H) にする様に制御して下さい。

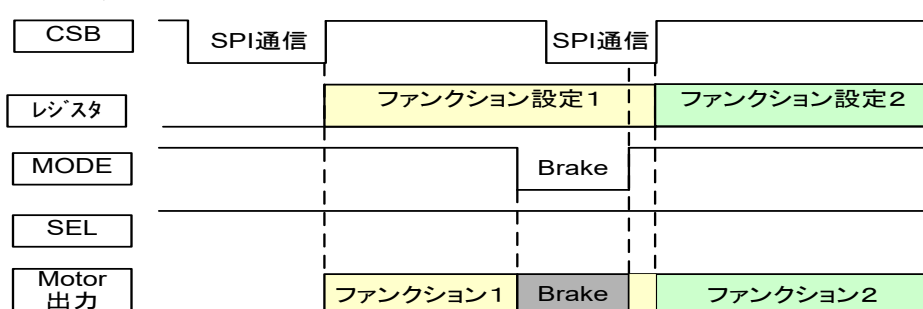
“●Standby モード利用について”

MODE 端子 (L 設定) と SEL 端子 (L 設定) の組み合わせにより Standby モードをかける場合、Standby モードになると SPI 通信で設定したレジスタデータを放棄 (Clear) されます。したがって、Standby モード解除後 SPI 通信にてファンクション動作を再設定してください。Standby モード中に SPI 通信を行っても、データは読み込まれません。

設定例 1) Brake ON/OFF



設定例 2) Brake 解除後新たなファンクション動作させる場合

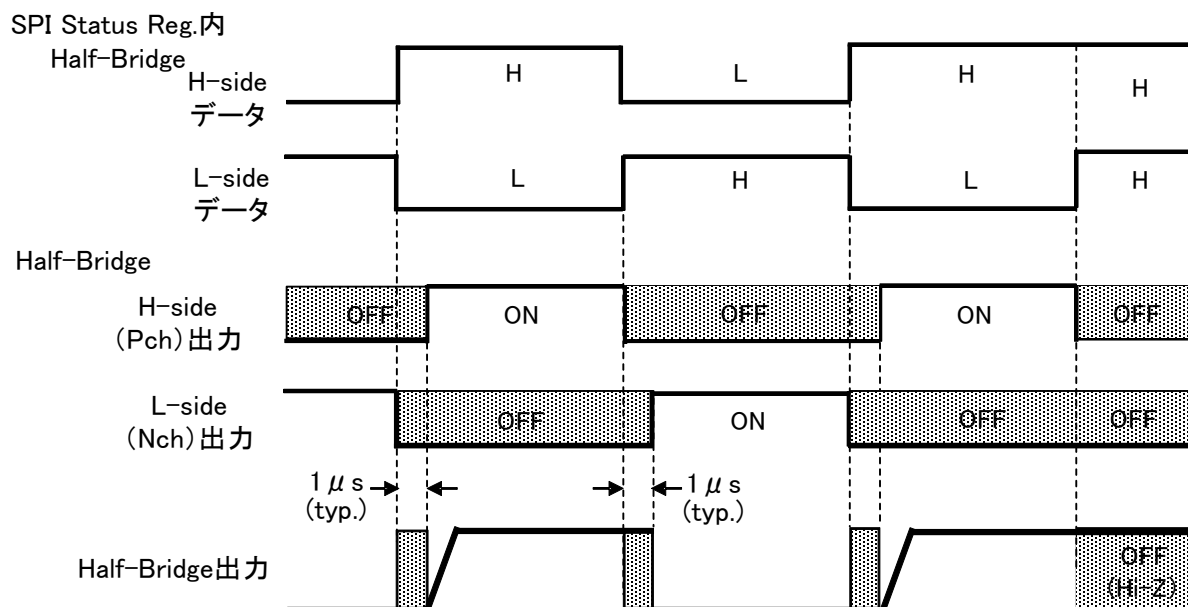


設定例 3) Standby 解除後のファンクション動作させる場合



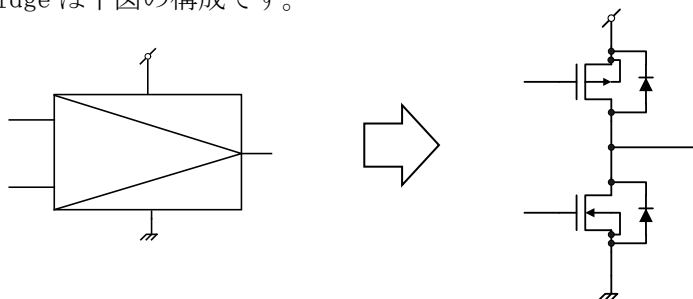
(3) DEAD TIME

本製品は各 H-Bridge 回路にてそれぞれ Half-Bridge を構成する Hi-side/Lo-side の同時 ON によるショート電流を防ぐため、下記の様に HVMOS が「OFF→ON」するタイミングで $1\mu\text{s}$ (typ.) の Hi-Z 状態を生成します。また、SPI 通信により同一 Half-Bridge にて Hi-side、Lo-side 共に ON が設定された場合、その Half-Bridge 出力は Hi-Z 状態になります。

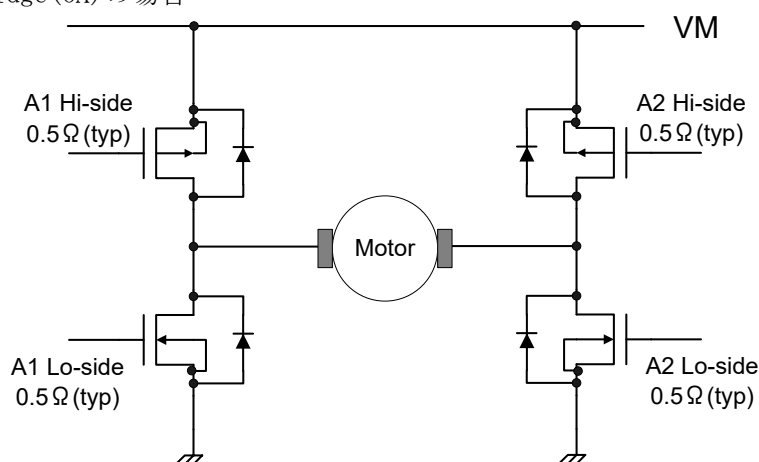


(4) Motor ドライバ部

各 Half-Bridge は下図の構成です。



例：H-Bridge (0A) の場合

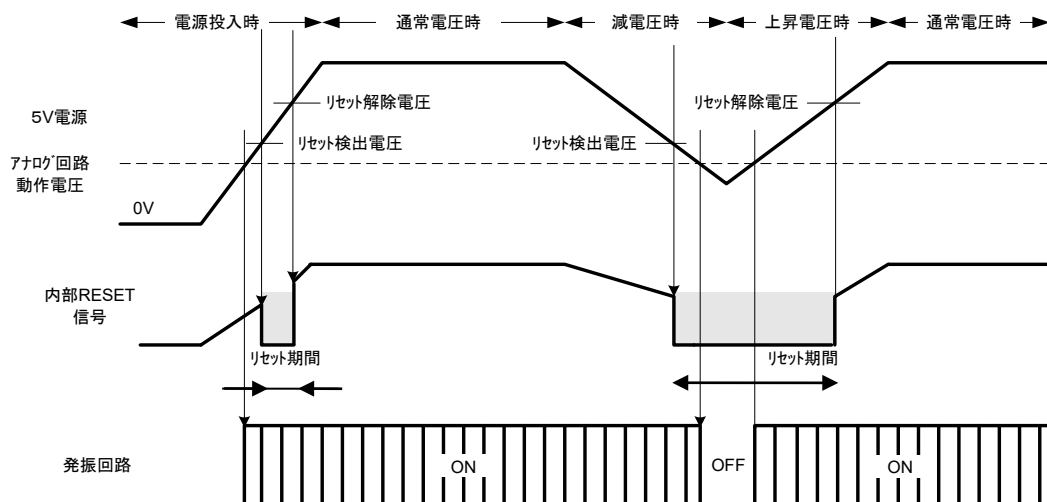


(5) 各種異常検出機能

(5)-1. 5V 電源 (VCC&VDD 電源) 電圧低下監視機能 (内部パワーオンリセット)

内部バンドギャップ電圧を基準として VCC 端子に外部より印加される電圧を監視し、電圧低下を検出します。5V 電源 VCC (VDD) が所定のリセット検出電圧以下 (4.0V (typ.)) になると全ての回路が初期化されドライバ出力は OFF (Hi-Z) となります。内部リセットはリセット解除電圧以上 (4.1V (typ.)) になると解除され初期状態から動作を開始します。リセット検出電圧にはヒス幅を設けています (電気的特性をご参考下さい。)

また、IC 内部でのリセット検出電圧信号、および解除信号にはチャタリング防止回路を設けており誤動作防止を考慮した設計になっています。



(5)-2. H-Bridge ドライバ電源 (VMA) 過電圧検出機能 (26V (typ.))

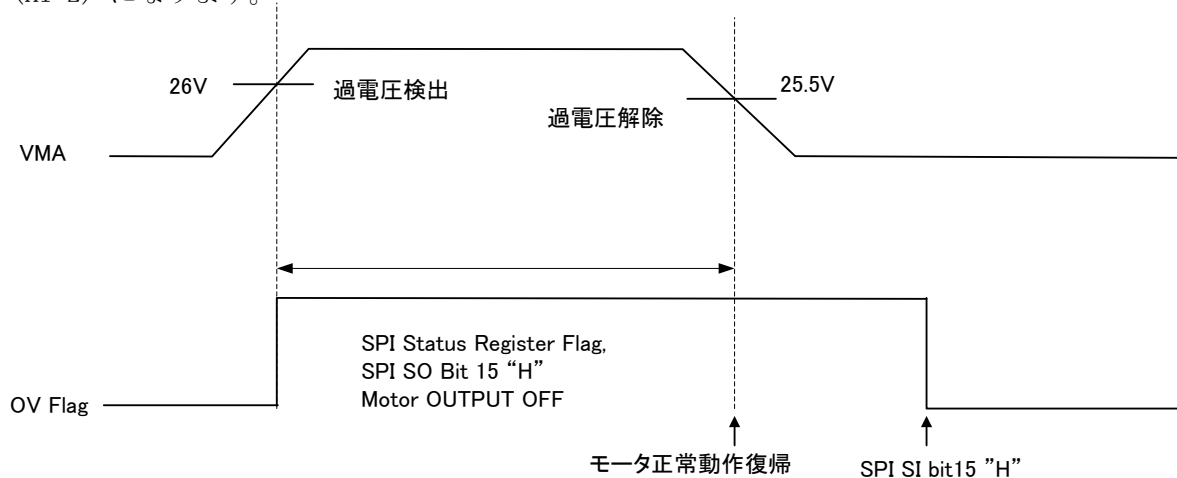
本製品はH-Bridge Aにバンドギャップ電圧を基準とした過電圧検出機能を設けており、同H-Bridge ドライバ電圧 (VMA) が26V (typ.) 以上になった場合、全てのドライバ出力をOFF (Hi-Z) し、過電圧からドライバを保護します。また、SPI SO Bit15より “H” を出力します。

上記検出処理は過電圧解除電圧 (25.5V (typ.)) 以下になると強制OFFされていたH-Bridgeドライバ出力はSPI Status Register内のデータに従った通常動作に戻ります。但し、SPI Status register内のFlagは “H” を維持します。本FlagはSI Bit0とBit15同時 “H” (SPI Status Register Reset)、またはBit15

に “H” を入力 (0Vreset) することで解除することが可能です。

SPI Status Register Resetの場合、同時に送信されたBit1~12の値は無視されますので、Motor出力設定は次のSPI送信にてモータ出力を設定してください。

また、IC 内部での過電圧検出、および解除信号にはチャタリング防止回路を設けており誤動作防止を考慮した設計になっています。上記により過電圧検出状態の解除を行っても、過電圧検出値を超えた電圧状態が継続していれば再び過電圧検出が行われ、全てのモータ駆動出力ドライバは再び OFF (Hi-Z) になります。



注意：過電圧検知機能は電源電位をクランプする機能ではありません。VMA、およびその他の電源は絶対最大定格以上にならないよう外部にて保護が必要です。H-Bridgeが3ch不要な場合 (1ch/2ch のみの場合) にも必ずVMA, VMBC電源およびGND (GNDA, GNB, GNC) を外部で接続し使用して下さい。本接続が行われない場合、過電圧検出が行われません。

(5)-3. 過電流検出機能 (1.5A (typ.))

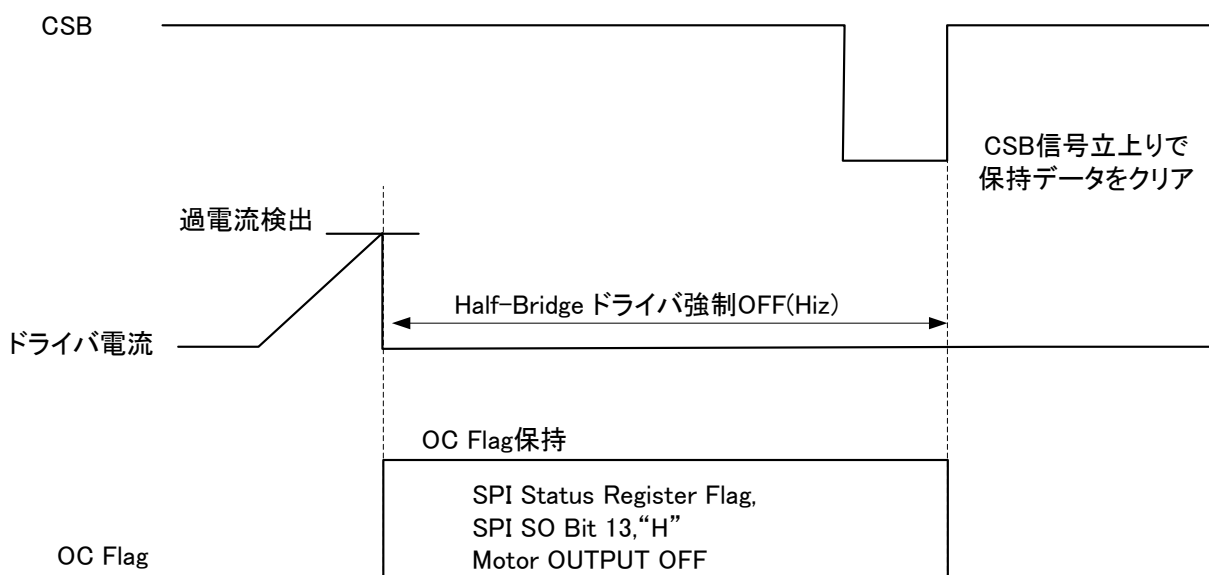
本製品はH-Bridge回路の各Half-Bridgeを構成するH-Side/L-Sideのドライバ毎に過電流検出機能を設けており、いずれかのドライバに±1.5A以上(typ.)の電流が流れた場合、過電流検出が行われたドライバ出力をOFFにします。さらにSPI出力 S0 Bit13より“H”を出力致します。一旦過電流を検出したドライバはその電流値が正常に戻ってもSPI SI Bit0/Bit15同時“H”によるSPI Status Register Reset、またはBit13を“H”にする事によりOresetをリセットするまで、ドライバはOFF状態を維持します。SI Bit0, Bit15, Bit13による過電流検出リセット後は下記の様な設定になります。

STreset : 本BitとBit15の両方に“H”を入力する事で、クロックCSBの立ち上がりでSPI Status Registerが全てリセットされ、各モータ駆動出力は全てOFFの状態となります(OFF状態のBitは、OFFを継続)。また、この時Bit0およびBit15と同時に送信されたBit1～12の値は無視されますのでMotor出力設定はSTresetによるSPI Status Registerリセット後の次のSPI送信にてMotor出力を設定してください。

Oreset : 本Bitに“H”を入力する事で過電流検出状態はリセットされます。この時同時に送信されるBit1～12は有効でモータ出力はこれらのBitにより設定されます。

また、IC内部での過電流検出、および解除信号にはチャタリング防止回路を設けており誤動作防止を考慮した設計となっております。

上記により過電流状態のリセットを行っても過電流状態が継続していれば再び過電流検出を行い、モータ駆動出力ドライバは再びOFFとなります。

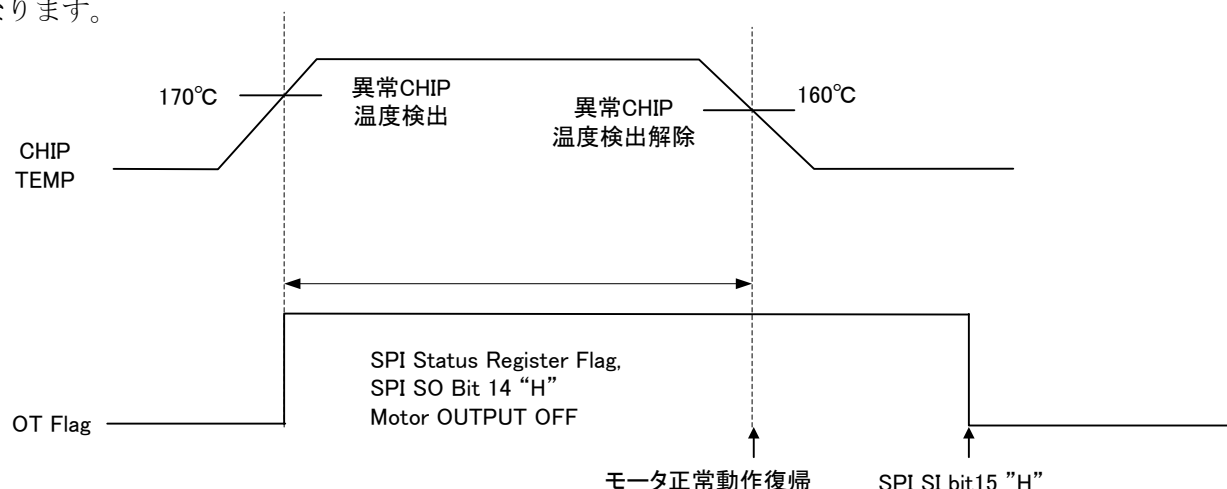


注：本検出回路は、出力短絡などの異常状態を一時的に回避する機能であって、ICが破壊しないことを保証するものではありません。したがって、出力短絡および出力の天絡時、地絡時にIC破壊の恐れがありますので、出力ライン、VCC, GNDラインの引き回しの設計は十分注意して下さい。

(5)-4. 過熱検出機能 (170℃検出 (typ.))

本チップ内部のモータ用ドライバ出力回路の近傍にてチップ温度をモニタし、170℃ (typ.) 以上になった場合、全てのドライバ出力をOFF (Hi-Z) にし、SPI Status Register SO Bit14を“H”に設定します。過熱検出後チップ温度が160℃ (typ.) 以下になると、強制OFFされていたH-Bridgeドライバ出力はSPI Status Register内のデータに従った通常動作に戻ります。但し、SPI Status register Bit14のFlagは“H”を維持します。本FlagはSI Bit0とBit15同時“H” (SPI Status Register Reset)、またはBit14に“H”を入力 (OVreset) することで解除することが可能です。SPI Status Register Resetの場合、同時に送信されたBit1～12の値は無視されますので、過熱検出リセット後のモータ出力設定は次のSPI送信にてモータ出力を設定してください。

IC内部での過熱検出、および解除信号にはチャタリング防止回路を設けており誤動作防止を考慮した設計となっております。上記により過熱検出状態の解除を行っても過熱検出値を超えた状態が継続していれば再び過熱検出状態となり、全てのモータ駆動出力ドライバは再びOFF (Hi-Z) になります。



注: 本製品の絶対最大定格の保証保存温度範囲は150℃ Maxです。この温度を越えての保存、使用はその後のICの正常動作を保証出来ないだけでなく発煙、発火を起こす場合もあります。如何なる場合もこの温度を超えての保存、使用はお避け下さい。

また、本ICは下記の過熱検出機能を内蔵していますが、この機能は本ICの温度を170℃以下に抑えるものではなく、また動作保証範囲外の機能であり補助的なものとしてお考え下さい。

(本機能につきましては出荷時、個々に実温度でのTESTはしておりません。TEST機能にて擬似的に検出回路動作の確認のみ行っております)

(6) 発振回路 (4MHz (typ.))

本製品は内部回路動作用に4MHzの発振回路を内蔵しており、内部ロジック回路の基本クロックDEAD TIME生成、各種異常検出機能回路のロジック回路に使用されます。

STANDBYモード時は、本発振回路も停止状態となりますので各種異常検出機能も動作しなくなりますのでご注意下さい。

(7) 電気的特性

絶対最大定格 (Ta=25°C)

項 目	記 号	適用端子	条 件	定 格	単位
電 源 電 圧	VM	VMA, VMBC	DC 印加	-0.3~+40	V
	VDD、VCC	VDD、VCC	DC 印加	-0.3~+6.0	
出力電流	IOUT	OA1、OA2、OB1、OB2、OC1、OC2	ショート検出時	±1.5	A
		OA1、OA2、OB1、OB2、OC1、OC2	—	±1.0	
		S0	—	±10	mA
入 出 力 電 圧	VIN、VOUT	TEST1、TEST3 SEL、CSB、CLK、 SI、MODE	—	-0.3~VDD+0.3 (max: 6V)	V
		OA1、OA2、OB1、OB2、OC1、OC2	注 2	-0.3~VM (max: 40V)	
		S0、TEST2	—	-0.3~VDD+0.3 (max: 6V)	V
保 存 温 度	Tstg	—	—	-55~+150	°C
リード温度・時間	Tsol	—	手半田付け時	260 (10 s)	
許 容 損 失	PD	—	基板 76.2×114.3×t1.6 単層、Cu 被覆率: 30%	1.32	W

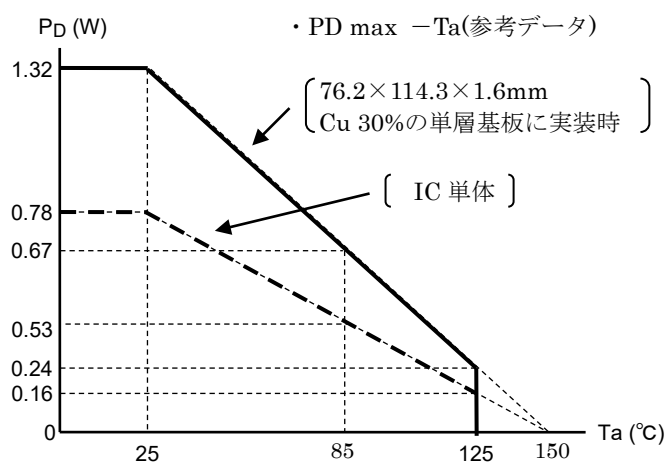
注 1: 本 IC への注入電流は「+」、本 IC からの流出電流は「-」で表示しています。

注 2: 逆起電圧を含め絶対最大定格を超えないようにしてください。

注 3: 絶対最大定格は瞬時たりとも超えてはならない規格です。絶対最大定格を超えると IC の破壊や傷や劣化の原因となり、IC 以外にも破壊や損傷や劣化を与えるおそれがあります。
 いかなる動作条件においても必ず絶対最大定格を超えないように設計を行ってください。
 ご使用に際しては、記載された動作範囲内でご使用ください。

●パッケージ (SSOP24-P-300-0.65A) 熱抵抗データ

項 目	記 号	定 格	条 件	単位
熱 抵 抗	Rθj-a	160	IC 単体	°C/W
		95	単層基板、基板サイズ: 76.2×114.3×1.6mm、Cu 被覆率: 30%、Cu 厚: 35 μm	°C/W
		60	4層基板、基板サイズ: 76.2×114.3×1.6mm Cu 被覆率: 30%、Cu 厚: 35 μm	°C/W



$$PD = (150 - Ta) / R\theta_{j-a}$$

IC 単体にての 25°C 時の許容損失
 $(150 - 25) / 160 = 0.781 \text{ (W)}$

76.2×114.3×1.6mm Cu 30%
 の単層基板に実装した際の 25°C 時
 の許容損失
 $(150 - 25) / 95 = 1.32 \text{ (W)}$

(7) 電氣的特性 (続き)

動作範囲

項目	記号	定格	単位	備考
電源電圧	VM	7 ~ 18	V	—
	VDD、VCC	4.5 ~ 5.5		5V系回路の動作範囲 (LOGIC回路、バイポーラ)
動作温度	Topr	-40 ~ 125	°C	—

I C全般の特性

特記なき場合の試験条件 VMA, VMBC=7~18V , VDD, VCC=4.5~5.5V , Ta=-40~125°C

項 目	記 号	適用端子	試 験 条 件	MIN	TYP.	MAX	単位
消費電流 (動作時)	I (VM)	VMA、VMBC	0A1/2, 0B1/2, 0C1/2端子 : OPEN (無負荷)	—	1.0	6.0	mA
	I (VDD+VCC)	VDD, VCC	(LOGIC回路のみ)	—	1.4	2.0	mA
Standby電流	Istby (VM)	VMA、VMBC	スタンバイモード時 (CSB=H、 CLK=SI=SEL=MODE=L) かつ各Motor駆動出力off時	—	1.0	30	μ A
	Istby (VDD +VCC)	VDD, VCC	—	—	3.0	10	μ A
“L” レベル 出力電圧	VOL (S0)	S0	IOL=2.5mA	—	0.05	0.4	V
“H” レベル 出力電圧	VOH (S0)	S0	IOH=-2.5mA	VDD-0.6	VDD-0.05	—	V
出力オフリーク電流	IO (OFF)	S0	CSB=H	-3	—	3	μ A
“L” レベル 入力電流	IIL1	CSB	VIN=0V	-100	-50	-10	μ A
	IIL2	SI, CLK, MODE, SEL		-10	—	10	
“H” レベル 入力電流	IIH1	CSB	VIN=VDD	-10	—	10	μ A
	IIH2	SI, CLK, MODE, SEL		10	50	100	
“L” 入力検出電圧	VIL1	MODE, SI, CLK, CSB, SEL	—	—	—	0.3*VDD	V
“H” 入力検出電圧	VIH1		—	0.75*VDD	—	—	
入力検出ヒス幅	VHYS1		—	—	0.5	—	

(7) 電氣的特性 (つづき)

モータドライバ特性

特記なき場合の試験条件 VMA, VMBC=7~18V, VDD, VCC=4.5~5.5V, Ta=-40~125°C

項 目	記 号	適用端子	試 験 条 件	MIN	TYP.	MAX	単位
High 出力 ON 抵抗	RHON	OA1, OA2 OB1, OB2 OC1, OC2	IOUT=-0.5A, Ta=+25℃	—	0.5	0.8	Ω
			IOUT=-0.5A, Ta=125℃	—	0.7	1.2	
			IOUT=-0.5A, Ta=-40℃	—	0.4	0.6	
Low 出力 ON 抵抗	RLON		IOUT=+0.5A, Ta=+25℃	—	0.5	0.8	
			IOUT=+0.5A, Ta=125℃	—	0.6	1.2	
			IOUT=+0.5A, Ta=-40℃	—	0.3	0.6	
出力 OFF リーク電流	ILO		出力 OFF 状態 VOUT=0V Ta=25℃	-1	-	-	μ A
			Ta=-40～125℃	-5	-	-	
			出力 OFF 状態 VOUT=VM Ta=25℃	-	-	1	
			Ta=-40～125℃	-	-	5	

注：ドライバ端子の電位は、モータの誘起電力により、電源電圧以上、または負電位になるため、端子の定格を超えないようご配慮願います。

検出機能

特記なき場合の試験条件 VMA, VMBC=7~18V、VDD, VCC=4.5~5.5V, Ta=-40~125°C

項 目	記 号	適用端子	試 験 条 件	MIN	TYP.	MAX	単位
VCC電圧低下 リセット解除電圧	VRSTH	VCC	—	3.9	4.1	4.3	V
VCC電圧低下 リセット検出電圧	VRSTL		—	3.8	4.0	4.2	V
リセット検出 ヒス幅	VRSTHYS		VRSTHYS=VRSTH-VRSTL	—	0.1	—	V
過電流検出電流 地絡時	ISLMAX	OA1, OA2 OB1, OB2 OC1, OC2	—	-2.5	-1.6	-1.0	A
過電流検出電流 天絡時	ISHMAX		—	1.0	1.5	2.5	
過電圧検出	VSDH	VMA, VMBC	モータドライバ部無負荷	24.5	26.0	27.5	V
過電圧解除	VSDL			24.0	25.5	27.0	
過熱検出温度	TSDH	OA1, OA2 OB1, OB2 OC1, OC2	(注 2) 設計値	155	170	—	°C
過熱ヒステリシス 温度	TSDHYS			—	10	—	

注2：設計値は、量産時のテストが不可能な項目です。

(7) 電気的特性 (つづき)

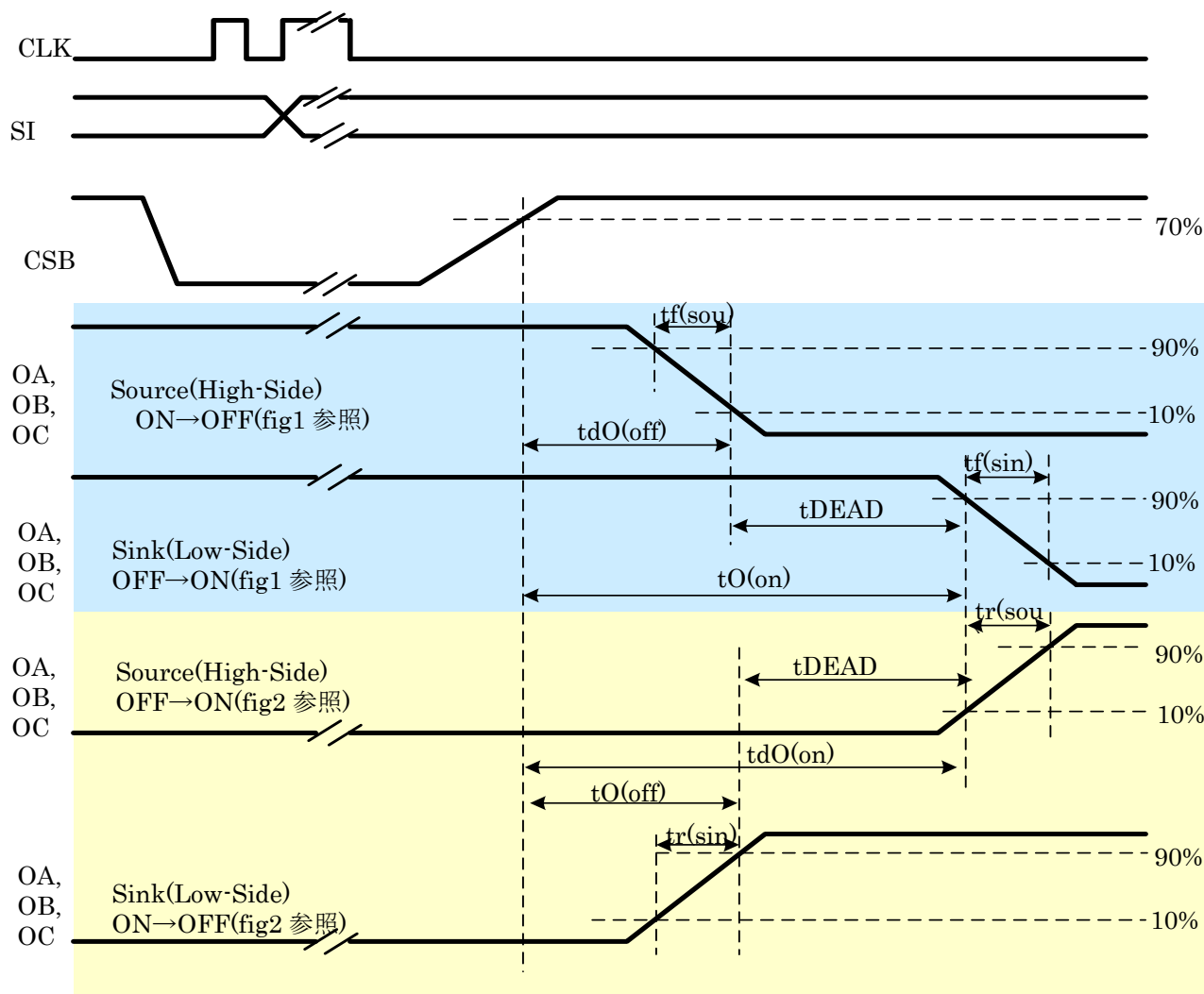
AC特性

モータ出力Delay時間

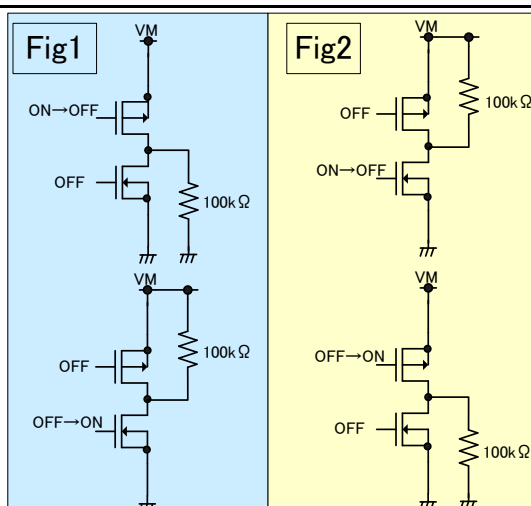
特記なき場合の試験条件 VMA, VMBC=7~18V、VDD=VCC=4.5~5.5V, Ta=-40~125°C

項 目	記 号	適用端子	試 験 条 件	MIN	TYP.	MAX	単位
Source(High-side) ON 時間	t d0(on)	CSB OA1, OA2 OB1, OB2 OC1, OC2	Rload=100Ω	—	4.5	7.0	μs
Source(High-side) OFF 時間	t d0(off)		Rload=100Ω	—	2.5	4.0	
Sink(Low-side) ON 時間	t 0(on)		Rload=100Ω	—	4.5	7.0	
Sink(Low-side) OFF 時間	t 0(off)		Rload=100Ω	—	2.5	4.0	
DEAD TIME	t DEAD		—	—	2.0	—	μs
Source(High-side) 立ち上がり時間	tr(sou)	OA1, OA2 OB1, OB2 OC1, OC2	Rload=100Ω	—	5.0	9.0	μs
Source(High-side) 立ち下がり時間	tf(sou)		Rload=100Ω	—	0.2	0.5	
Sink(Low-side) 立ち上がり時間	tr(sin)		Rload=100Ω	—	0.2	0.5	
Sink(Low-side) 立ち下がり時間	tf(sin)		Rload=100Ω	—	4.0	8.0	

A C タイミング図(モータ出力Delay時間)



ACタイミング測定回路



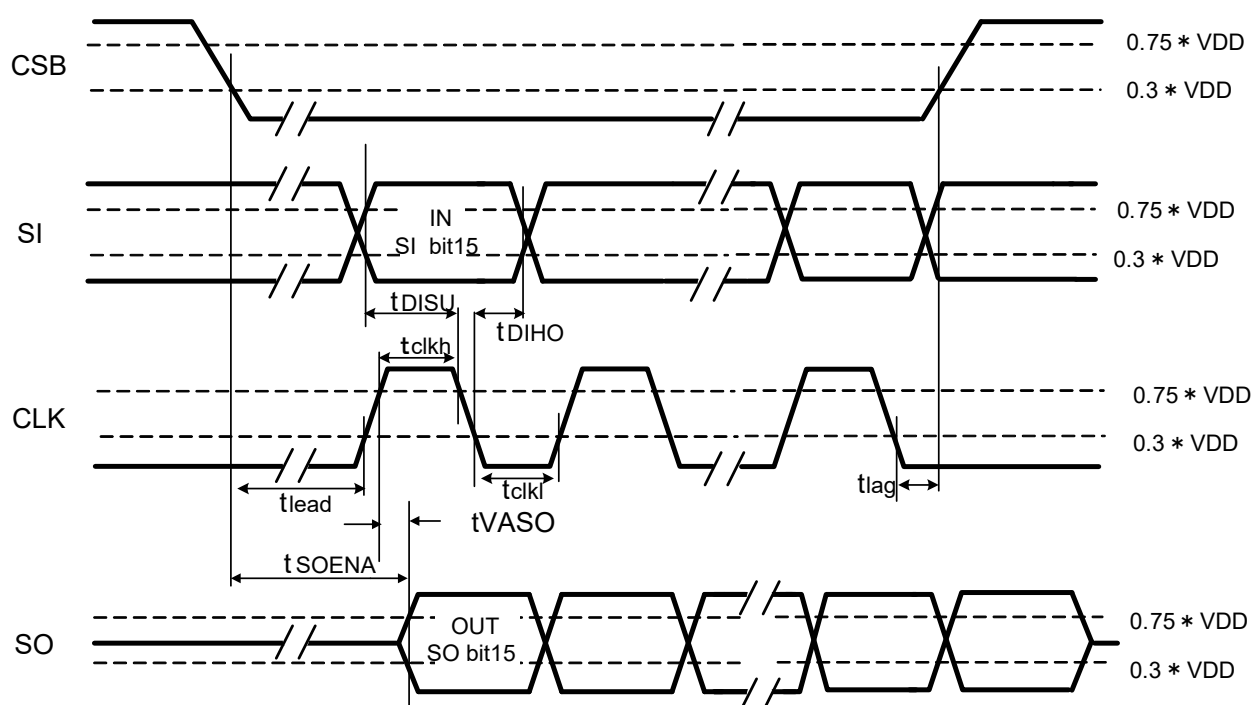
注1：測定回路内の部品は、特性確認のために使用しているものであり、応用機器の誤動作や故障が発生しないことを保証するものではありません。

注2：本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。

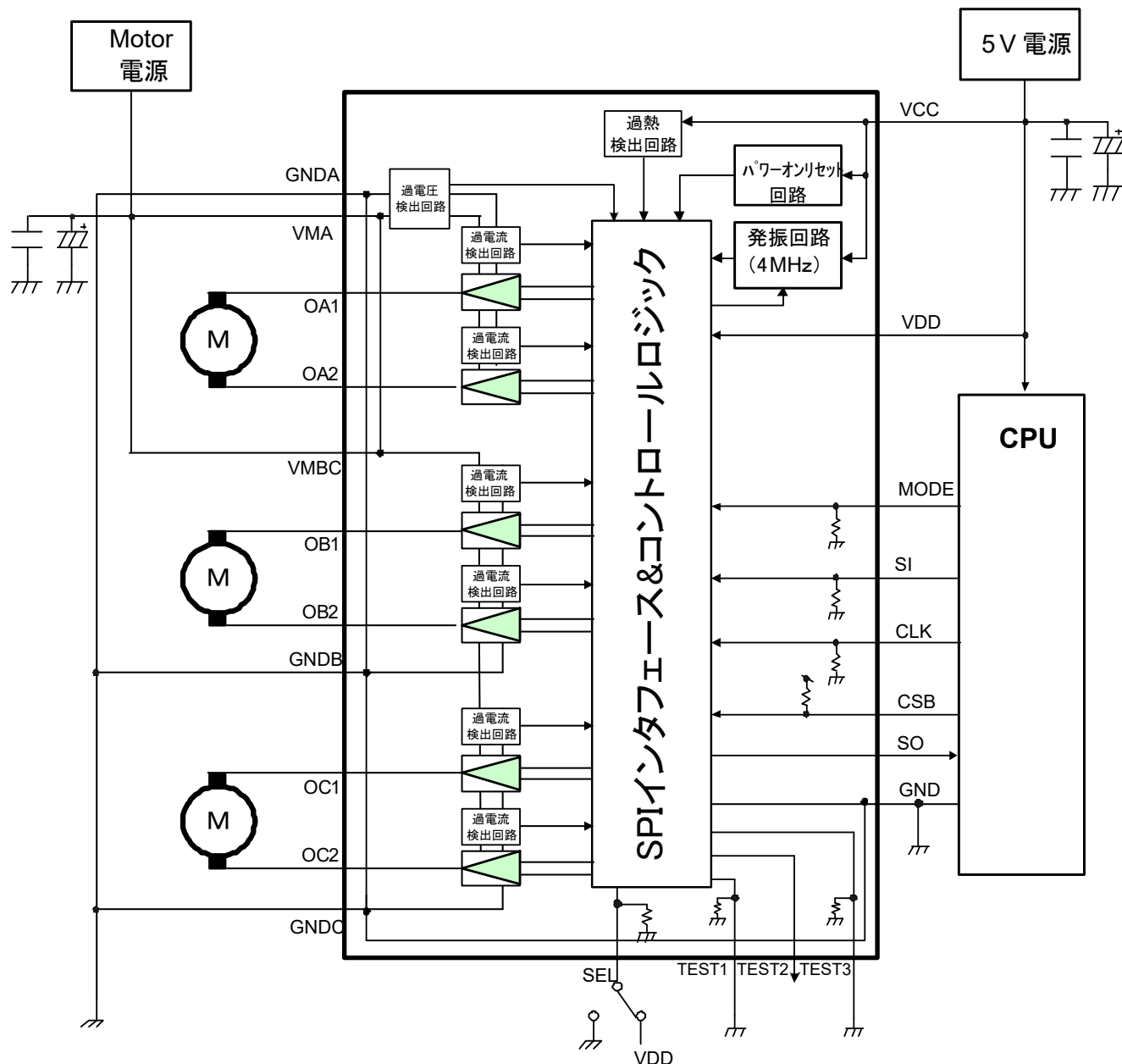
SPI Delay時間

特記なき場合の試験条件 VMA, VMBC=7~18V、VDD, VCC=4.5~5.5V、Ta=-40~125°C

項目	記号	適用端子	試験条件	MIN	TYP.	MAX	単位
CLK 周期	tpclk	CLK	—	—	—	1.0	MHz
CLK High 時間幅	tclkh		—	250	—	—	ns
CLK LOW 時間幅	tclkl		—	250	—	—	
CSB↓-CLK↑セットアップ時間	tlead	CSB, CLK	—	10	—	—	μs
CLK↓-CSB↑セットアップ時間	tlag		—	100	—	—	ns
SI セットアップ時間	tDISU	CLK, SI	—	125	—	—	ns
SI ホールド時間	tDIHO		—	125	—	—	
S0 Enable 時間	tSOENA	S0, CSB	CL=100pF	—	—	10	ns
S0 Valid 時間	tVASO	SI, S0	CL=100pF	—	—	125	ns



応用回路例 1 (3ch H-Bridge の場合)



注1 : ブロック図内の機能ブロック／回路などは機能を説明するため、一部省略、簡素化している場合があります。

注2 : 誤装着はしないで下さい(回転挿し等)。ICの破壊、機器の損傷を招くおそれがあります。

注3 : 応用回路例は量産設計を保証するものではありません。量産設計に際しては、十分な評価を行ってください。また、工業所有権の使用の許諾を行うものでもありません。

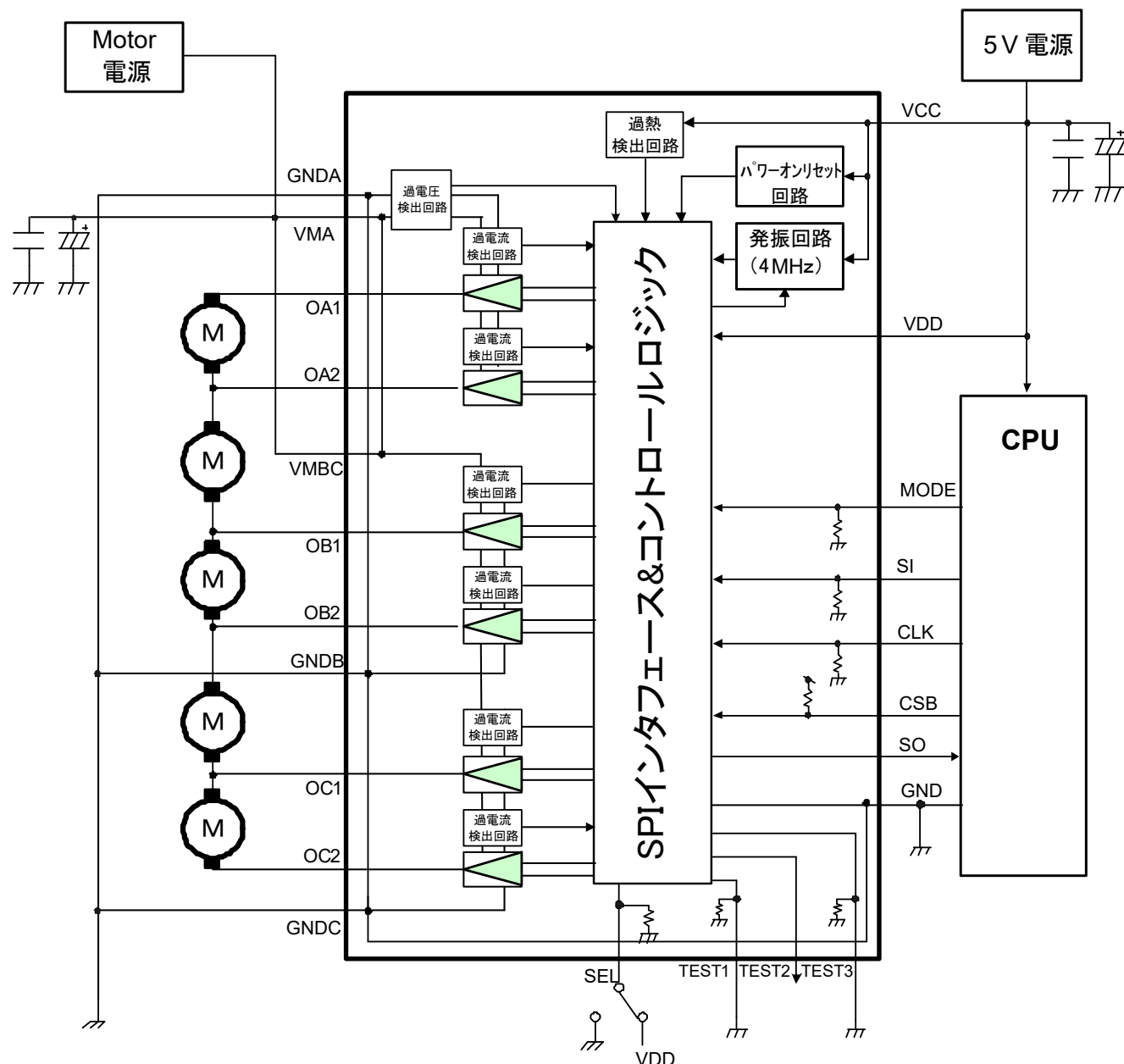
注4 : 出力間ショートおよび出力の天絡時、地絡時に IC 破壊の恐れがありますので、出力ライン VM, VCC, VDD, GND ラインの設計は十分注意して下さい。

注5 : VCC と VDD は、必ずショートしてお使いください。VDD と VCC 間に電圧差が生じると誤動作する場合があります。

注6 : 3ch H-Bridge を使用せず、2CH の H-Bridge (OBx, OCx) のみを使用する場合でも必ず外部基板上で全ての電源を接続する様にして下さい。

過電圧検出は H-Bridge A の電源 VMA で監視しているため VMA 電源を接続しない場合、過電圧検出は行われませんのでご注意下さい。

応用回路例2 (6ch Half-Bridge の場合)



注1 : ブロック図内の機能ブロック／回路などは機能を説明するため、一部省略、簡素化している場合があります。

注2 : 誤装着はしないで下さい(回転挿し等)。ICの破壊、機器の損傷を招くおそれがあります。

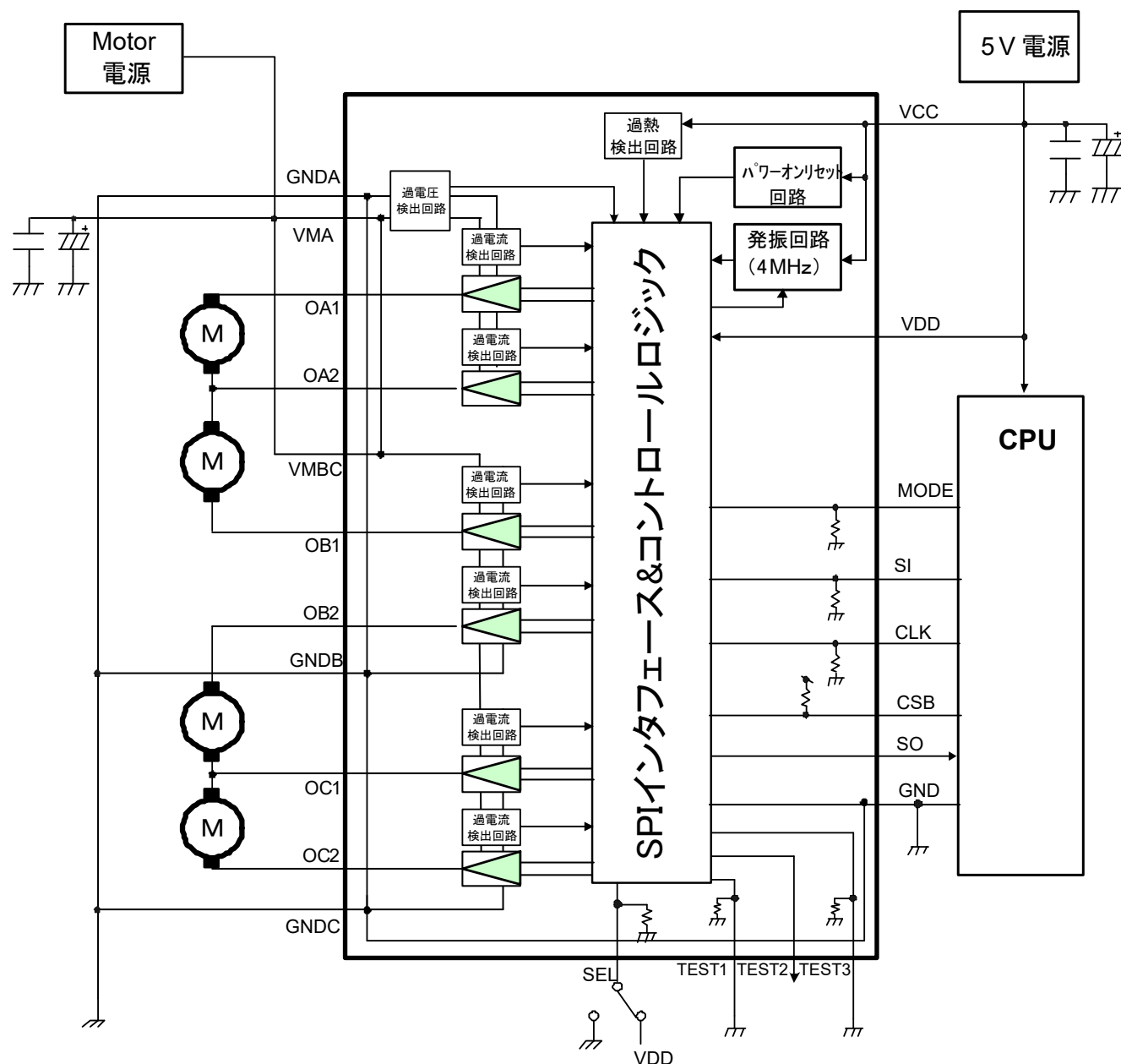
注3 : 応用回路例は量産設計を保証するものではありません。量産設計に際しては、十分な評価を行ってください。また、工業所有権の使用の許諾を行うものでもありません。

注4 : 出力間ショートおよび出力の天絡時、地絡時に IC 破壊の恐れがありますので、出力ライン VM, VCC, VDD, GND ラインの設計は十分注意して下さい。

注5 : VCC と VDD は、必ずショートしてお使いください。VDD と VCC 間に電圧差が生じると誤動作する場合があります。

注6 : 6ch Half-Bridge を使用せず、4ch Half-Bridge (OBx, OCx) のみを使用する場合でも必ず外部基板上で全ての電源を接続する様にして下さい。
過電圧検出は H-Bridge A の電源 VMA で監視しているため VMA 電源を接続しない場合、過電圧検出は行われませんのでご注意ください。

応用回路例3 (6ch Half-Bridge の場合)



注1 : ブロック図内の機能ブロック／回路などは機能を説明するため、一部省略、簡素化している場合があります。

注2 : 誤装着はしないで下さい(回転挿し等)。ICの破壊、機器の損傷を招くおそれがあります。

注3 : 応用回路例は量産設計を保証するものではありません。量産設計に際しては、十分な評価を行ってください。また、工業所有権の使用の許諾を行うものでもありません。

注4 : 出力間ショートおよび出力の天絡時、地絡時に IC 破壊の恐れがありますので、出力ライン VM, VCC, VDD, GND ラインの設計は十分注意して下さい。

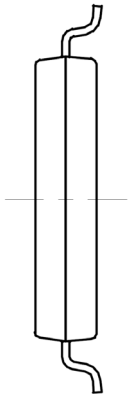
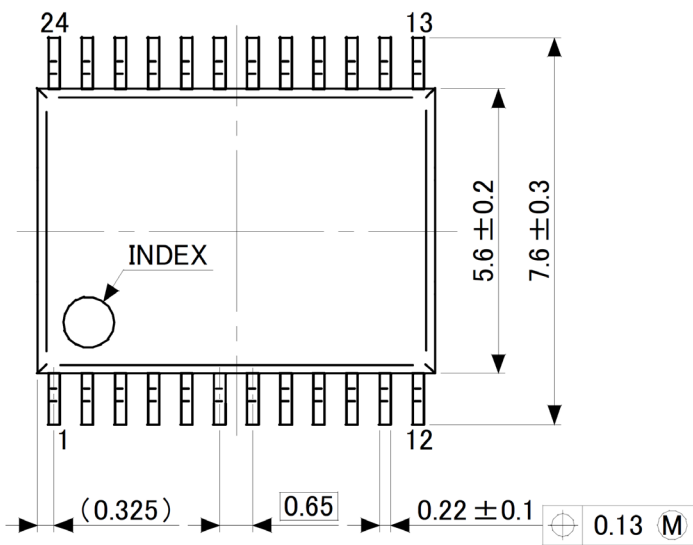
注5 : VCC と VDD は、必ずショートしてお使いください。VDD と VCC 間に電圧差が生じると誤動作する場合があります。

注6 : 6ch Half-Bridge を使用せず、4ch Half-Bridge (OBx, OCx) のみを使用する場合でも必ず外部基板上で全ての電源を接続する様にして下さい。
過電圧検出は H-Bridge A の電源 VMA で監視しているため VMA 電源を接続しない場合、過電圧検出は行われませんのでご注意ください。

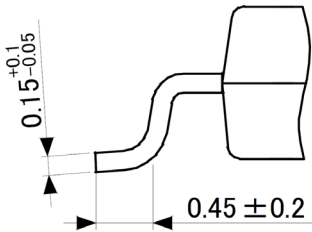
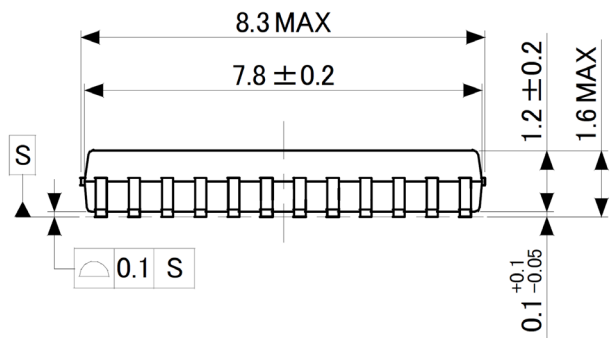
外形図

SS0P24-P-300-0.65A

Unit: mm



端子先端形状詳細図



質量: 0.14 g (標準)

使用上の留意点

- 1) 本仕様書で使用しているブロック図は機能・動作を説明するためのもので、一部省略／簡略化している場合があります。
- 2) 本仕様書で使用している等価回路図は機能・動作を説明するためのもので、一部省略／簡略化している場合があります。
- 3) 本仕様書で使用しているタイミングチャートは機能・動作を説明するためのもので、一部省略／簡略している場合があります。
- 4) 最大定格は瞬時たりとも超えてはならない規格です。最大定格を超えると I C の破壊や劣化、損傷の原因となり、I C 以外に損害を与えるおそれがあります。いかなる動作条件においても必ず最大定格を超えないよう設計を行ってください。ご使用に際しては、記載された動作範囲内でご使用ください。
- 5) 誤装着はしないでください。I C の破壊、機器の損傷を招く恐れがあります。

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（生命直結機器）、防衛関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事事務の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>