

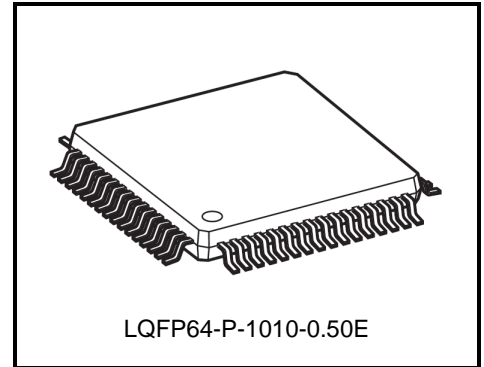
東芝 CMOS デジタル集積回路 シリコン モノリシック

TC90104AFG

マルチ方式対応ビデオデコーダ

TC90104AFG は、アナログ映像信号から、デジタル映像信号 (ITU-R BT.601/656 YCbCr16, 8 ビット信号) への変換を 1 チップに収めた LSI です。

また、3 ライン Y/C 分離機能とマルチ方式対応のビデオデコーダ機能、アナログ映像信号の入インタフェース用として 10bit ADC を 1ch、8bit ADC を 2ch 内蔵しており、D1, D2 のアナログコンポーネント信号に対応しています。



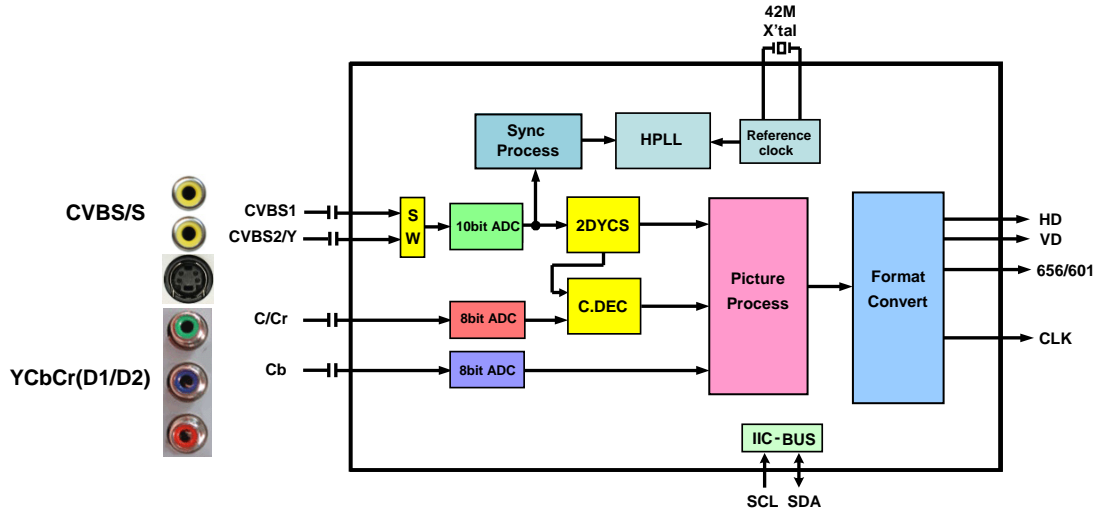
質量: 0.4 g (標準)

1. 特長

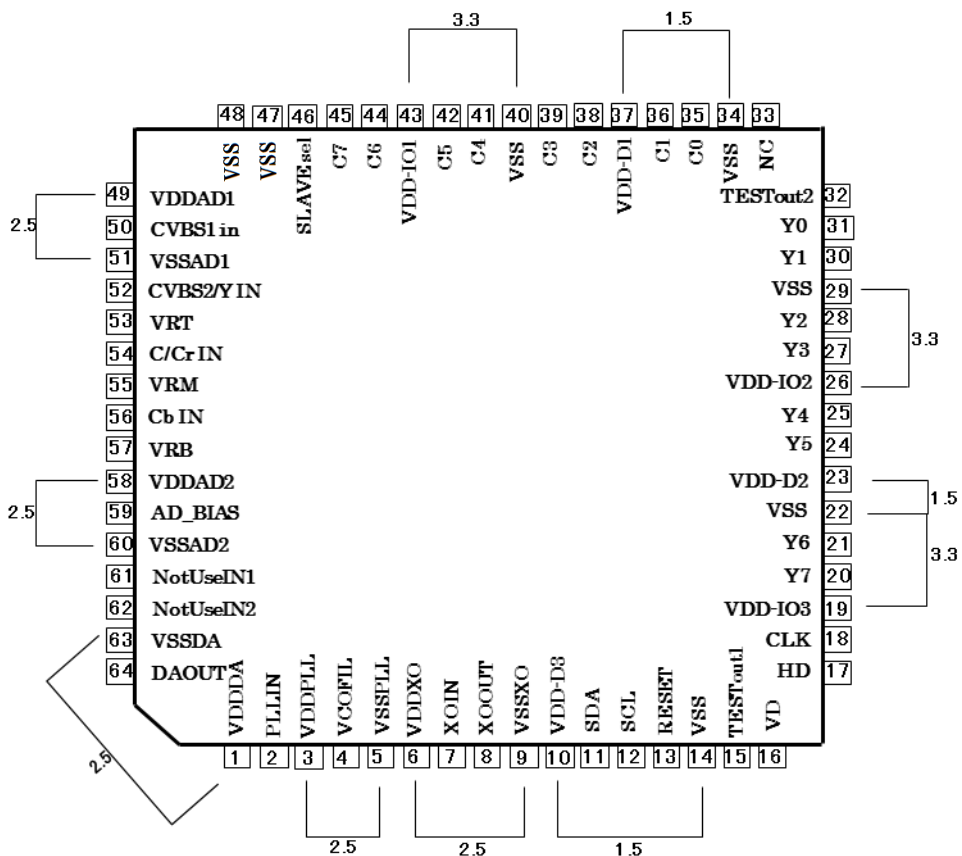
- 映像入力 : CVBS、Y/C (S-Video)、Y/Cb/Cr (D1, D2)
- マルチカラーシステム対応カラーデコーダ
- 同期再生/ビデオシステム判別
- Y/C 分離 : 3 ライン Y/C 分離 (NTSC/PAL)
フィルタ分離 (SECAM)
- 画質処理 Y : V エンハンス、LTI、シャープネス、ノイズキャンセラ、
コントラスト、ブライツネス
C : TOF、ACC、カラーゲイン、CTI、ノイズキャンセラ
- 出力 : ITU-R BT.601(D1 出力)/ ITU-R BT.656(D1 出力)/16bit 出力(D2 出力)/8bit シリアル出力(D2 出力)
- I²C-BUS 制御 :
- パッケージ : LQFP 64 Pin (0.50 mm ピッチ)
- 電源電圧 : 3 系統 (3.3 V, 2.5 V, 1.5 V)

2. ブロック図

ブロック図内の機能ブロック/回路/定数などは、機能を説明するため一部省略・簡略化している場合があります。



3. 端子配置図



4. 端子説明

端子番号	端子名称	端子機能	端子仕様	耐圧仕様 [V] (標準耐圧)	未使用時処理
1	VDDDA	DAC 2.5V 電源	VDD	2.5	-
2	PLLIN	クロック用 PLL 回路入力	IN	2.5	-
3	VDDPLL	PLL 回路 2.5V 電源	VDD	2.5	-
4	VCOFIL	VCO 制御電圧バイアス	Bias	2.5	-
5	VSSPLL	PLL 回路 GND	VSS	0	-
6	VDDXO	水晶発振回路 2.5V 電源	VDD	2.5	-
7	XOIN	水晶発振回路入力	IN	2.5	-
8	XOOUT	水晶発振回路出力	OUT	2.5	-
9	VSSXO	水晶発振回路 GND	GND	0	-
10	VDD-D3	1.5V ロジック電源	VDD	1.5	-
11	SDA	I ² C-BUS SDA	I/O	5	-
12	SCL	I ² C-BUS SCL	IN	5	-
13	RESET	システムリセット	IN	3.3	-
14	VSS	デジタル GND	GND	0	-
15	TESTout1	テスト出力 1	OUT	3.3	Open
16	VD	VD 出力	OUT	3.3	Open
17	HD	HD 出力	OUT	3.3	Open
18	CLK	クロック出力	OUT	3.3	-
19	VDD-IO3	I/O 3.3V 電源	VDD	3.3	-
20	Y7	Y7 信号出力 (MSB) *1	OUT	3.3	-
21	Y6	Y6 信号出力 *1	OUT	3.3	-
22	VSS	デジタル GND	GND	0	-
23	VDD-D2	1.5V ロジック電源	VDD	1.5	-
24	Y5	Y5 信号出力 *1	OUT	3.3	-
25	Y4	Y4 信号出力 *1	OUT	3.3	-
26	VDD-IO2	I/O 3.3V 電源	VDD	3.3	-
27	Y3	Y3 信号出力 *1	OUT	3.3	-
28	Y2	Y2 信号出力 *1	OUT	3.3	-
29	VSS	デジタル GND	GND	0	-
30	Y1	Y1 信号出力 *1	OUT	3.3	-
31	Y0	Y0 信号出力 (LSB) *1	OUT	3.3	-
32	TESTout2	テスト出力 2	OUT	3.3	Open

*1 SAV/EAV のデータ埋め込みは CVBS/D1 入力の 656 出力時のみです。D2 の 54MHz 8bit 出力では SAV/EAV は埋め込まれないので HD/VD 出力を用いて使用してください。

端子番号	端子名称	機能説明	端子仕様	耐圧仕様 [V] (標準耐圧)	未使用時処理
3 3	NC	Non-connection	OUT	3.3	-
3 4	VSS	デジタル GND	GND	0	-
3 5	C0	C0 信号出力 (LSB) *2	OUT	3.3	-
3 6	C1	C1 信号出力 *2	OUT	3.3	-
3 7	VDD-D1	1.5V ロジック電源	VDD	1.5	-
3 8	C2	C2 信号出力 *2	OUT	3.3	-
3 9	C3	C3 信号出力 *2	OUT	3.3	-
4 0	VSS	デジタル GND	GND	0	-
4 1	C4	C4 信号出力 *2	OUT	3.3	-
4 2	C5	C5 信号出力 *2	OUT	3.3	-
4 3	VDD-IO1	I/O 3.3V 電源	VDD	3.3	-
4 4	C6	C6 信号出力 *2	OUT	3.3	-
4 5	C7	C7 信号出力 (MSB) *2	OUT	3.3	-
4 6	SLAVE sel	I ² C-BUS スレーブアドレス選択	IN	3.3	-
4 7	VSS	デジタル GND	GND	0	-
4 8	VSS	デジタル GND	GND	0	-
4 9	VDDAD1	ADC 用 2.5V 電源	VDD	2.5	-
5 0	CVBS1 in	CVBS 映像信号入力	IN	2.5	0.1 μF 接続で GND
5 1	VSSAD1	ADC 用 GND	GND	0	-
5 2	CVBS2/Y IN	CVBS/Y 映像信号入力	IN	2.5	0.1 μF 接続で GND
5 3	VRT	ADC 用上限基準電圧	Bias	2.5	-
5 4	C/Cr IN	C/Cr 映像信号入力	IN	2.5	0.1 μF 接続で GND
5 5	VRM	ADC 用中間基準電圧	Bias	2.5	-
5 6	Cb IN	Cb 映像信号入力	IN	2.5	0.1 μF 接続で GND
5 7	VRB	ADC 用下限基準電圧	Bias	2.5	-
5 8	VDDAD2	ADC 用 2.5V 電源	VDD	2.5	-
5 9	AD_BIAS	ADC 用基準電圧	Bias	2.5	-
6 0	VSSAD2	ADC 用 GND	GND	0	-
6 1	NotUseIN1	抵抗 10kΩ で GND へ接続	IN	3.3	抵抗 10kΩ で GND
6 2	NotUseIN2	抵抗 10kΩ で GND へ接続	IN	3.3	抵抗 10kΩ で GND
6 3	VSSDA	クロック用 DAC GND	GND	0	-
6 4	DAOUT	クロック用 DAC 出力	OUT	2.5	-

*2 8bit 出力時は C7~C0 は Low 固定となりますので、OPEN で使用してください。

5. 機能説明

5.1 製品概要

- TC90104AFG は、コンポジットビデオ信号、Y/C 信号（S 信号）、コンポーネント信号（D1/D2）に対応しています。
- マルチ方式対応の 3 ライン Y C 分離 (2DYCS) の機能を内蔵しています。
- マルチ方式対応の色復調回路と同期再生回路を内蔵しています。
- 方式判別による信号システムオートモードと強制システム設定が選択できます。
- 各種画質改善機能を内蔵しています。
- ITU-R BT.601/656 に準拠したデジタル出力を備えています。

5.2 入力信号

5.2.1 入力信号対応表

入力信号フォーマット		周波数			有効画素		画素総数		
		fH [kHz]	fV [Hz]	fs [MHz]	水平	垂直	水平	垂直	
CVBS	NTSC	15.75/15.734	60/59.94	27	720	240	858	262.5	
	PAL/SECAM	15.625	50	27	720	288	864	312.5	
Y/C	NTSC	15.75/15.734	60/59.94	27	720	240	858	262.5	
	PAL	15.625	50	27	720	288	864	312.5	
YCbCr	D1	480i	15.75/15.734	60	27	720	240	858	262.5
		576i	15.625	50	27	720	288	864	312.5
	D2	480p	31.5/31.469	60	27	720	480	858	525
		576p	31.25	50	27	720	576	864	625

5.2.2 入力信号について

TC90104AFG は、CVBS 入力、S 端子入力 (Y/C)、コンポーネント信号 (Y/Cb/Cr) の入力に対して、ADC を 3ch 内蔵しています。

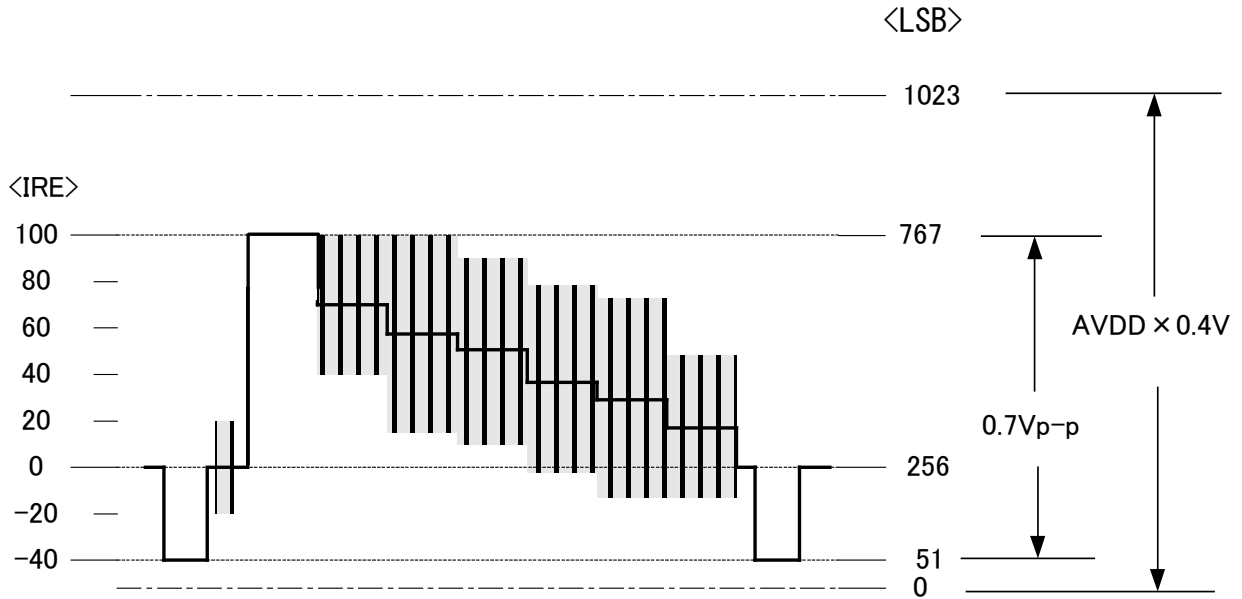
ADC の入力ダイナミックレンジは、AVDDx0.4 で設計されており、通常入力ダイナミックレンジは 1 Vp-p (AVDD = 2.5 V) となります。推奨標準入力振幅は NTSC 使用時に 140IRE 入力で 0.7 Vp-p (0.7 倍) としてください。

5.2.3 入出力対応表

入力信号		内部処理			出力信号						
入力フォーマット	f H [kHz]	サンプリング クロック [MHz]	内部処理 フォーマット	出力クロック [MHz]	RGB	601 656	HD	VD	ENB		
CVBS	NTSC	15.75/15.734	27	4:2:2	13.5 / 27	-	○	○	○	-	
	PAL	15.625	27	4:2:2	13.5 / 27	-	○	○	○	-	
Y/C	NTSC	15.75/15.734	27	4:2:2	13.5 / 27	-	○	○	○	-	
	PAL	15.625	27	4:2:2	13.5 / 27	-	○	○	○	-	
YCbCr	D1	480i	15.75/15.734	27	4:2:2	13.5 / 27	-	○	○	○	-
		576i	15.625	27	4:2:2	13.5 / 27	-	○	○	○	-
	D2	480p	31.5/31.469	27	4:2:2	27	-	○	○	○	-
		576p	31.25	27	4:2:2	27	-	○	○	○	-

5.2.4 アナログ入力信号標準入力レベル

1) コンポジットビデオ信号 / Y信号



輝度信号 Y (10bit AD) は、NTSC 使用時に 140IRE を 0.7 Vp-p で入力する必要があり、Y/C 入力時の C 入力は 2) 図のとおり CAD へ 40IRE を 0.2 Vp-p で入力します。(NTSC : 140IRE : 0.7 Vp-p 換算 : VDD = 2.5 V 時)
 YCbCr で使用するときには、CAD (8bit AD) への入力レベルに注意願います。
 CbCr (8bit AD) 入力レベルは 3) 図のように 100%入力で 0.7 Vp-p 標準入力にしてください。
 (Y : 140IRE を 0.7 Vp-p、CbCr : 100%を 0.7 Vp-p 入力とします。: VDD = 2.5 V 時)
 (上記波形図は 75%カラーバーです)

100%入力基準としたときの入出力レベル表

入力端子	入力レベル : Vp-p (※1)	出力レベル : LSB (※2)	備考
CVBS	0.7 Vp-p (500 mVp-p)	16-235 (8bit 換算)	入力レベルを 656/601 フォーマットとして出力
Y	0.7 Vp-p (500 mVp-p)	16-235 (8bit 換算)	入力レベルを 656/601 フォーマットとして出力
C	0.2 Vp-p (バースト)	31-225 (8bit 換算)	入力レベルを 656/601 フォーマットとして出力
Cb	0.7 Vp-p	31-225 (8bit 換算)	入力レベルを 656/601 フォーマットとして出力
Cr	0.7 Vp-p	31-225 (8bit 換算)	入力レベルを 656/601 フォーマットとして出力

※1 入力レベル : CVBS と Y 入力レベルは、NTSC 時の 100%入力レベル (140IRE) です。

(カッコ内はペDESTALから白 100%までのレベルです)

C (クロマ) 入力レベルは、NTSC 時のバーストレベルです。

CbCr 入力レベルは、カラー100%入力時のレベルです。

※2 出力レベル : CVBS と Y 出力レベルは、NTSC 時の 100%出力レベルです。

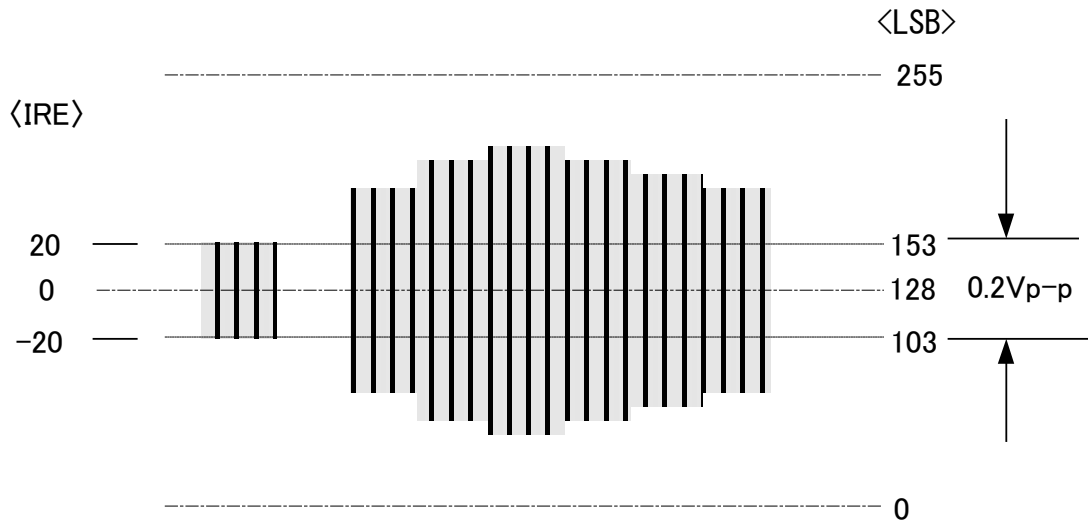
出力レベルは、ペDESTALから白 100%までのレベルとなります。

C 出力レベルは、カラー100%入力時の CbCr 出力レベルです。

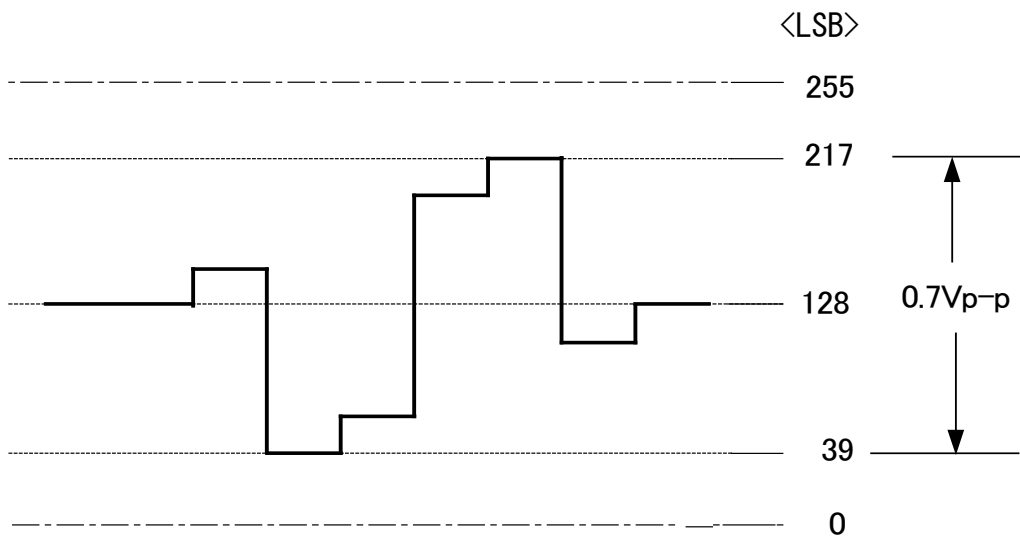
CbCr 出力レベルは、カラー100%入力時の CbCr 出力レベルです。

(注) 上記出力レベルは、コントラストやゲイン、ACC などの画質調整を可変させるとレベル変動致します。
 最大レベルを示すものではありません。

2) C 信号



3) Cb / Cr 信号



5.2.5 出力フォーマット

出力フォーマット (ITU-R BT.656/601) は以下の通りです。

出力信号	Bit	データレート	内容・その他
Y [0-7]	8	13.5 MHz/27 MHz (ITU-R BT.601/656)	Y/YCbCr (ITU-R BT.601/656)
C [0-7]	8	6.75 MHz	Cb/Cr (CLK : 13.5 MHz)
CLK	1	13.5MHz/27MHz	864fH/1728fH : 625line システム 858fH/1716fH : 525line システム 極性 : 反転 (初期設定)
HD	1	f H	水平同期再生出力
VD	1	f V	垂直同期再生出力

スルーモード時の HD / VD パルス幅

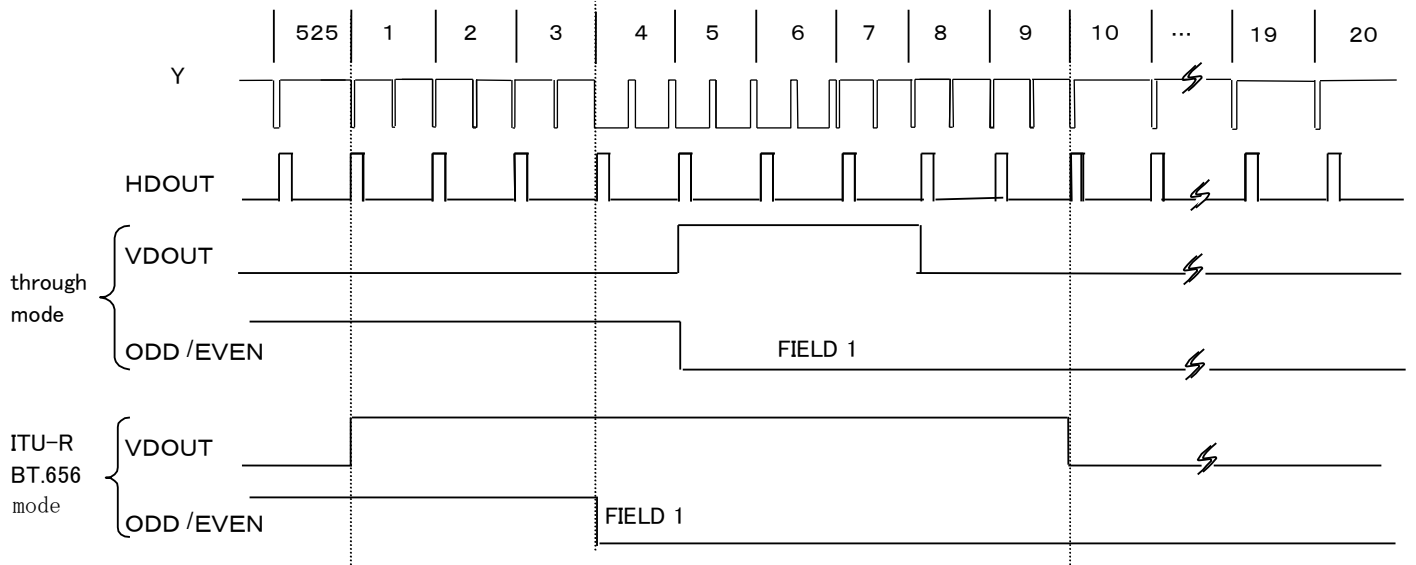
	525i 系	625i 系
HD パルス幅	4.74 μ s (27 MHz クロックで 128 サイクル分)	
VD パルス幅	3.0 H	2.5 H または 3.0 H

<注意事項>

- ITU-R BT.656 準拠モード設定時の HD パルス幅は、EAV から SAV で規定される区間と同一です。
- ITU-R BT.656 準拠モード設定時に非標準信号が入力された場合、必ずしも上表の値とは限りません。
- VD パルスは、HD 基準で同期をかけていますので、H 周期がジッタすると、VD 幅も同様にジッタします。

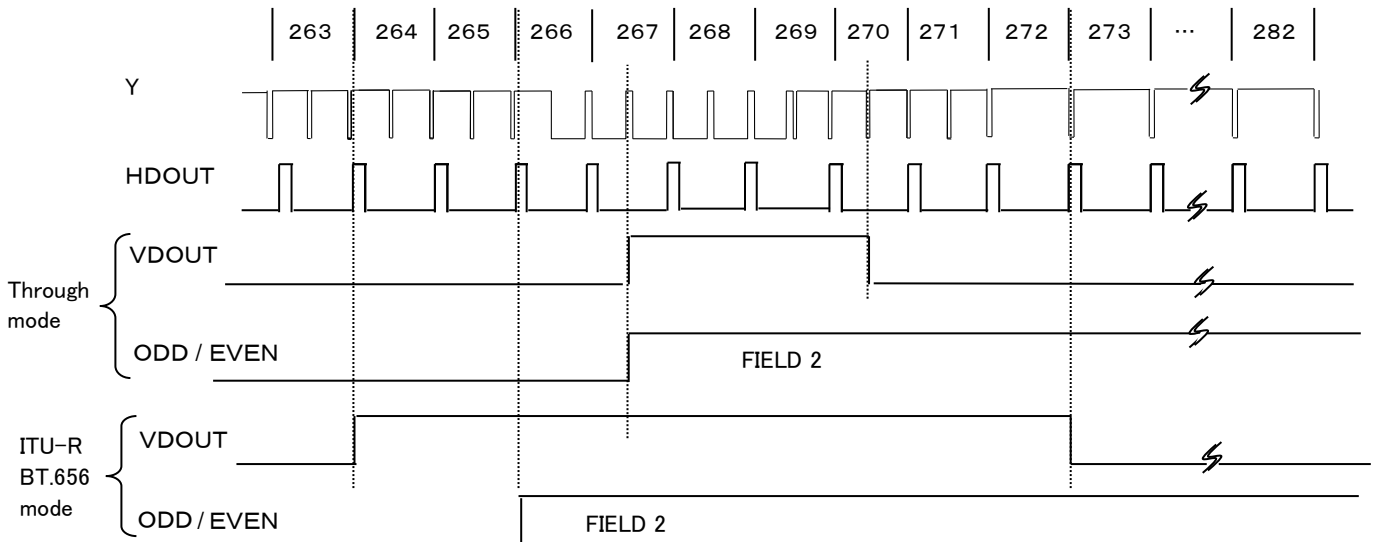
5.2.5.1. 525i/60Hz 入力時

(第1フィールド)



同期スルーモードと ITU-R BT.656 準拠の切り替え
 ITU-R BT.656: Field1; Line 4 EAV
 Field Blanking ; Start → Line 1 EAV、Finish → Line 10 EAV

(第2フィールド)

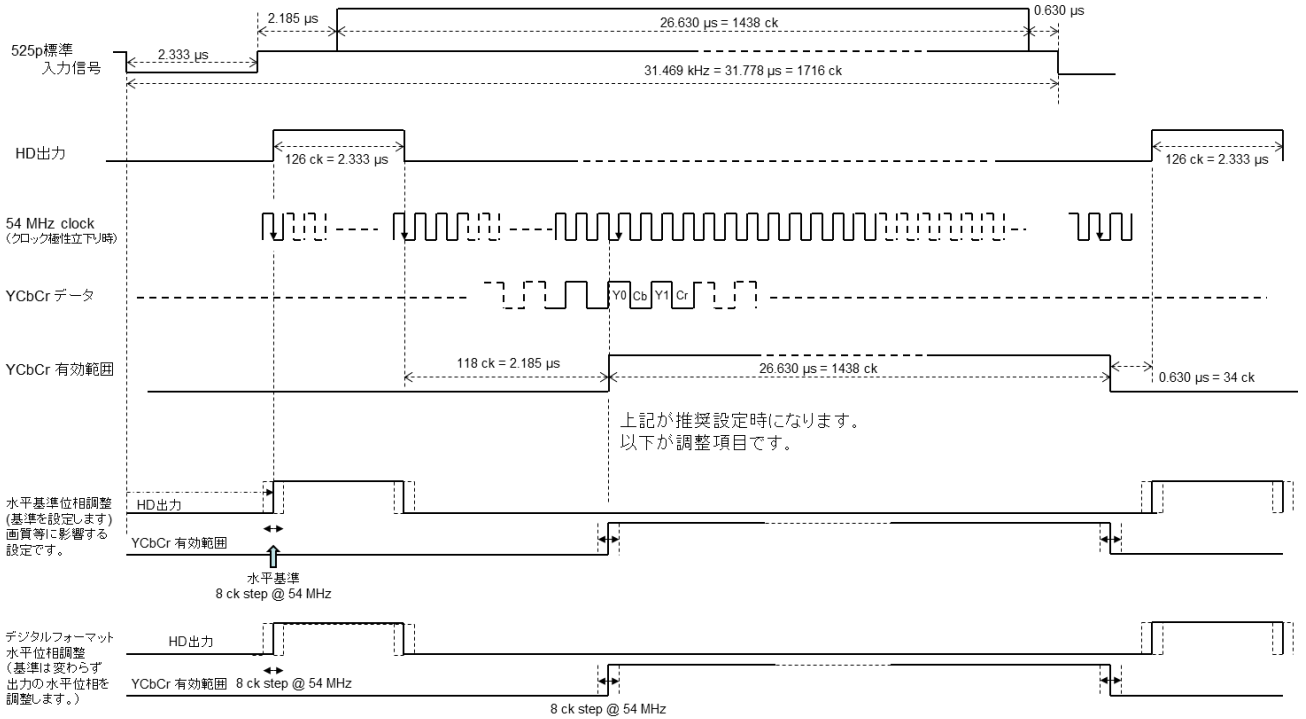


同期スルーモードと ITU-R BT.656 準拠の切り替え
 ITU-R BT.656: Field 2; Line 266 EAV
 Field Blanking ; Start → Line 264 EAV、Finish → Line 273 EAV

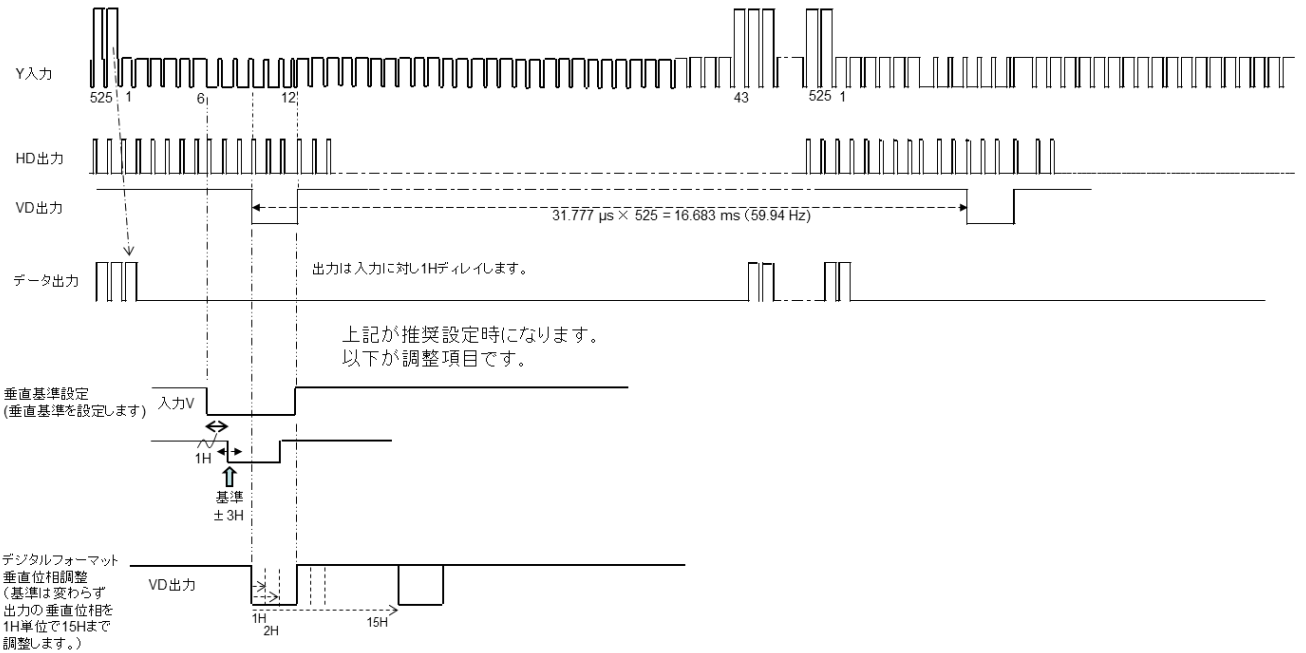
5.2.5.2. HD, VD タイミング (480p/60Hz 入力時)

525p/59.94(fH=31.469kHz) @54MHz_8bit出力

H out (H:31.469kHz=1716ck_Effective horizontal period:26.630μs=1438ck)



V出力 (垂直525ライン_垂直有効:480ライン)



6. 絶対最大定格

絶対最大定格は瞬時たりとも超えてはならない規格です。絶対最大定格を超えると IC の破壊や劣化、損傷の原因となり、IC 以外にも破壊や劣化、損傷を与える恐れがあります。いかなる動作条件でも、必ず絶対最大定格を超えないように応用機器の設計を行っていただくようお願い致します。

項目	記号	定格	単位
電源電圧 1 (1.5 V 系)	VDD1	-0.3 ~ VSS + 2.0	V
電源電圧 2 (2.5 V 系)	VDD2	-0.3 ~ VSS + 3.5	V
電源電圧 3 (3.3 V 系)	VDD3	-0.3 ~ VSS + 3.9	V
入力電圧 (1.5 V 系)	VIN1	-0.3 ~ VDD1 + 0.3	V
入力電圧 (2.5 V 系)	VIN2	-0.3 ~ VDD2 + 0.3	V
入力電圧 (3.3 V 系)	VIN3	-0.3 ~ VDD3 + 0.3	V
入力電圧 (3.3 V 系 5 V 耐圧)	VIN4 (注 1)	-0.3 ~ VSS + 5.5	V
電源端子間電位差 (1.5 V 系電源端子間)	Δ VDG1 (注 2)	0.3	V
電源端子間電位差 (2.5 V 系電源端子間)	Δ VDG2 (注 2)	0.3	V
電源端子間電位差 (3.3 V 系電源端子間)	Δ VDG3 (注 2)	0.3	V
許容損失	PD (注 3)	2190	mW
保存温度	Tstg	-40 ~ 125	°C

(注 1) SDA、SCL の端子耐圧は 5 V です。

(注 2) 1.5/ 2.5/ 3.3 V の各電圧系の VDD 端子グループ間を同電位で接続(ショート)した状態で、各電圧系の VDD 端子グループ間の最大電位差がそれぞれ絶対最大定格を超えないようにご使用ください。

この時、全 VSS 端子間の最大電位差は 0.01 V 以内としてください。

(注 3) Ta = 25°C 以上で使用する場合は、1°C につき 21.9 mW を減じて考えてください。

7. 動作範囲

本 IC は、電源電圧範囲 (1.40 V~1.60 V、2.3 V~2.7 V、3.0 V~3.6 V) を外れた場合の動作は保証出来ませんので、ご使用に際しては、記載された動作条件の範囲内でのご使用をお願い致します。

いったん、動作条件の範囲を外れてから範囲内に戻った場合、外れる前の状態とは異なりますので、いったん電源を立ち下げ、新たに立ち上げる必要があります。

項目	該当端子	記号	最小	標準	最大	単位
デジタル電源電圧	10, 23, 37	VDD-D	1.4	1.5	1.6	V
I/O 電源電圧	19, 26, 43	VDD-IO	3.0	3.3	3.6	V
XO 電源電圧	6	VDDXO	2.3	2.5	2.7	V
PLL 電源電圧	3	VDDPLL	2.3	2.5	2.7	V
アナログ電源電圧	1, 49, 58	VDDDA, VDDAD	2.3	2.5	2.7	V
動作温度		Topr	-40	—	85	°C

8. 電気特性

8.1 DC 特性

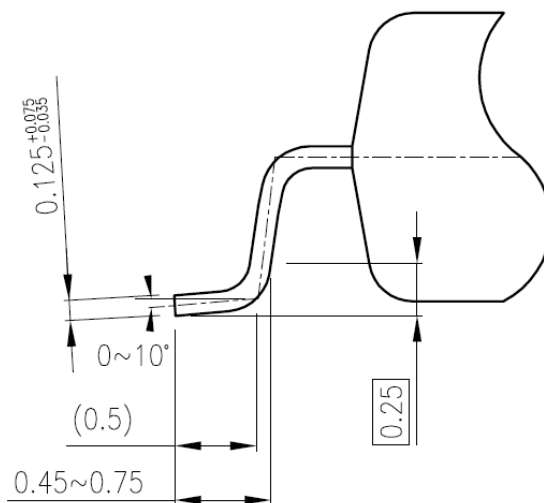
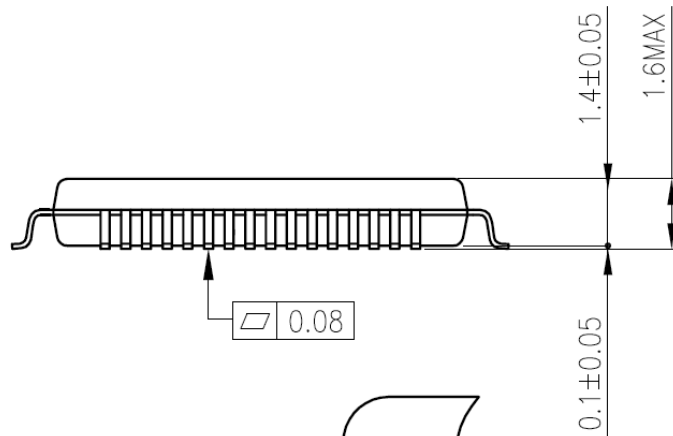
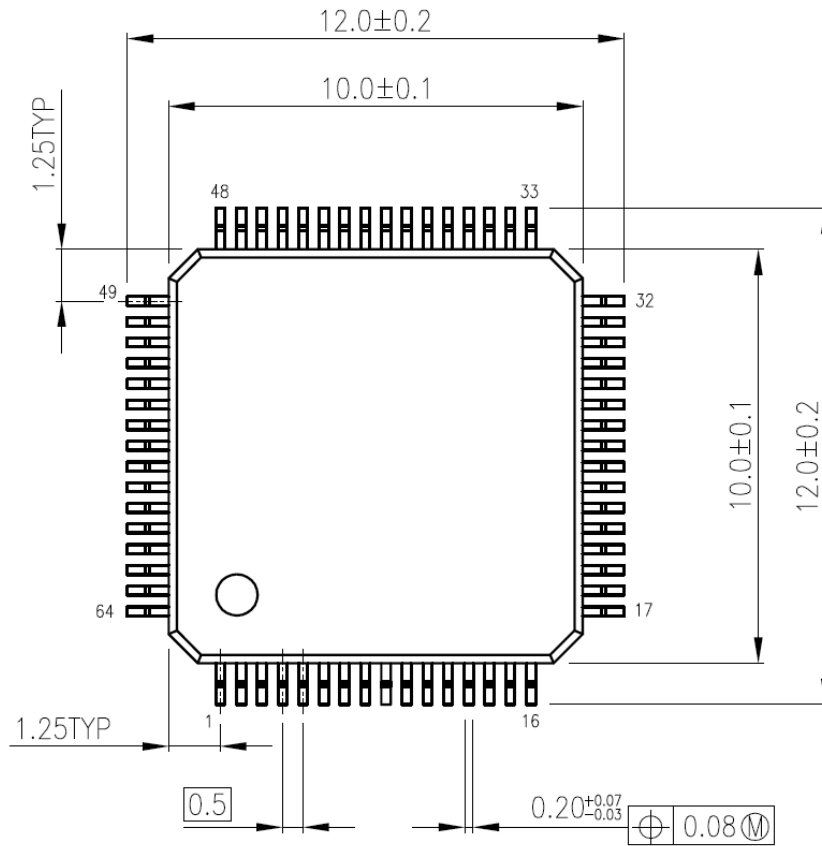
(Ta = 25°C, VDD1 = 1.50 ± 0.1 V, VDD2 = 2.50 ± 0.2 V, VDD3 = 3.30 ± 0.3 V)

項目	該当端子番号	記号	最小	標準	最大	単位	備考
電源 電流	10, 23, 37	IDD1 (1.5 V 系)	—	46	70	mA	3.3 V 系は I/O の負荷により変化します。
	1, 3, 6, 49, 58	IDD2 (2.5 V 系)	—	82	125	mA	
	19, 26, 43	IDD3 (3.3 V 系)	—	10	—	mA	
入力 電圧	13, 46, 47, 48, 61, 62	VIH	VDD3 x 0.8	—	VDD3	V	3.3 V 系 I/O 入力端子
	11, 12						5.0 V 耐圧 I/O 入力端子
	13, 46, 47, 48, 61, 62	VIL	VSS	—	VDD3 x 0.2	V	3.3 V 系 I/O 入力端子
	11, 12						5.0 V 耐圧 I/O 入力端子
入力 電流	13, 46, 47, 48, 61, 62	IIH	-10	—	10	μA	3.3 V 系 I/O 入力端子
	11, 12						5.0 V 耐圧 I/O 入力端子
	13, 46, 47, 48, 61, 62	IIL	-10	—	10	μA	3.3 V 系 I/O 入力端子
	11, 12						5.0 V 耐圧 I/O 入力端子
出力 電圧	15, 16, 17, 18, 20, 21, 24, 25, 27, 28, 30, 31, 32, 33, 35, 36, 38, 39, 41, 42, 44, 45	VOH	VDD3 - 0.6	—	VDD3	V	3.3 V 系 I/O 出力端子 4 mA 流出負荷時
		VOL	VSS	—	0.4	V	3.3 V 系 I/O 出力端子 4 mA 流入負荷時

9. 外形図

LQFP64-P-1010-0.50E

単位: mm



質量 : 0.4 g (標準)

10. 変更履歴

Date	Revision	内 容
2015/10/16	1.0	簡易版データシート初稿

製品取り扱い上のお願い

- 本資料に掲載されているハードウェア、ソフトウェアおよびシステム（以下、本製品という）に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。