

東芝 CMOS デジタル集積回路 シリコン モノリシック

TC9256APG/AFG, TC9257APG/AFG

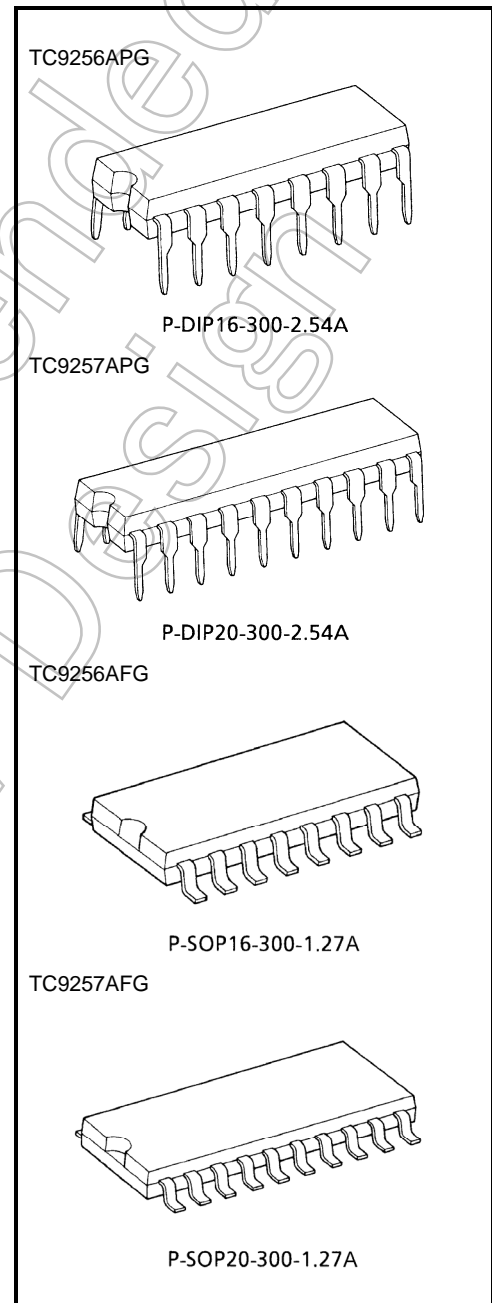
DTS 用 PLL

TC9256APG、TC9256AFG、TC9257APG、TC9257AFG は、2 モジュラスプリスケラを内蔵した DTS 用 PLL LSI です。

3 本のシリアルバスラインを通じて各機能が制御され、高性能なデジタルチューニングシステムが構成できます。

特 長

- ハイファイチューナやカーステレオの DTS 化に最適です。
- プリスケラを内蔵しており、FM_{IN} 入力時は 30~150 MHz (2 モジュラスタイプ)、AM_{IN} 入力時は 0.5~40 MHz (2 モジュラスタイプまたは直接分周) で動作します。
- 16 ビットプログラマブルカウンタと 2 つの並列出力位相比較器、水晶発振器、リファレンスカウンタを備えています。
- 水晶発振子 (X'tal) は、3.6 MHz、4.5 MHz、7.2 MHz または 10.8 MHz が使用できます。
- 15 種類の基準周波数が選択できます。(X'tal に 4.5MHz 使用時) (Ref. = 0.5 k、1 k、2.5 k、3 k、3.125 k、3.90625 k、5 k、6.25 k、7.8125 k、9 k、10 k、12.5 k、25 k、50 k、100 kHz)
- 中間周波数測定 (IF_{IN1}、IF_{IN2}) と低周波のパイロット信号の周期測定 (SC_{IN}) などに利用できる 20 ビット汎用カウンタを内蔵しています。(ただし、TC9256APG、TC9256AFG は周期測定機能はありません)
- PLL の位相誤差を高精度 ($\pm 0.55 \sim \pm 7.15 \mu\text{s}$) に検出できます。
- 豊富な汎用入出力端子を有しており、周辺回路部分の制御などに利用できます。
- N チャネルオープンドレイン出力 (オフ耐圧 12V) を 4 本有しており、制御信号などの出力に使用できます。(ただし、TC9256APF、TC9256AFG は 3 本です。)
- スタンバイモード (FM、AM、IF アンプ “オフ”) 機能を有し、消費電流の低減化に有効です。
- 全ての制御は 3 本のシリアルバスラインを通じて行なわれます。
- 動作電源範囲は $V_{DD} = 5.0 \pm 0.5 \text{ V}$ で、CMOS 構造です。
- 外囲は DIP-16 ピン (TC9256APG)、DIP-20 ピン (TC9257APG)、SOP-16 ピン (TC9256AFG)、SOP-20 ピン (TC9257AFG) です。



質量

P-DIP16-300-2.54A: 1.0 g (標準)

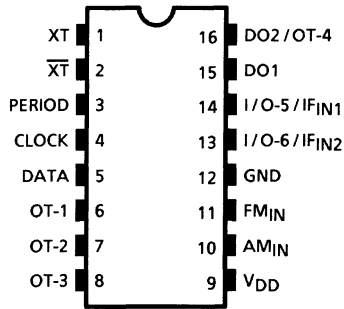
P-DIP20-300-2.54A: 1.24 g (標準)

P-SOP16-300-1.27A: 0.16 g (標準)

P-SOP20-300-1.27A: 0.48 g (標準)

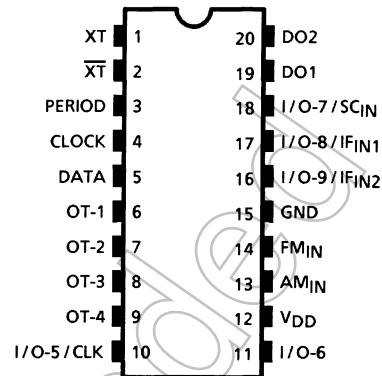
端子接続図 (Top View)

TC9256APG、TC9256AFG



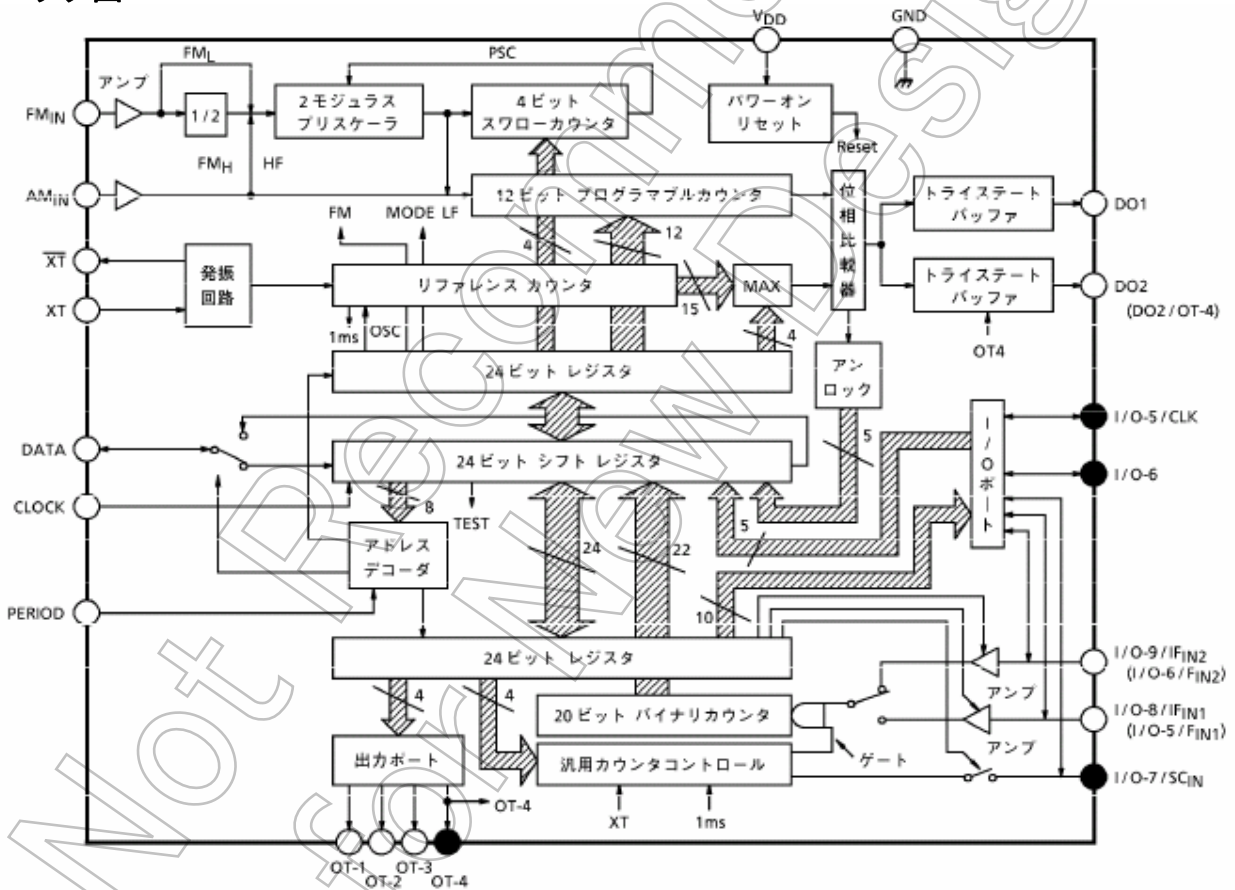
DIP-16PIN/SOP-16PIN

TC9257APG、TC9257AFG



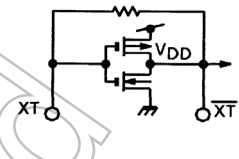
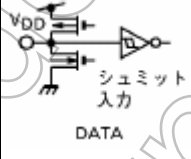
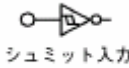

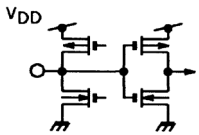
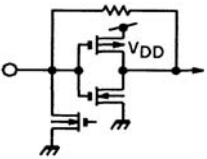
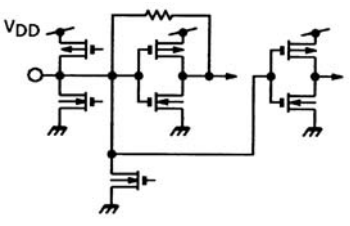
DIP-20PIN/SOP-20PIN

ブロック図



- (注) ● 端子は TC9256APG、TC9256AFG では存在しません。
 () 内は、TC9256APG、TC9256AFG の端子名称、他は TC9256APG、TC9256AFG、TC9257APG、TC9257AFG 共通端子です。

各端子の機能説明

| 端子番号 | 記号 | 端子名称 | 機能・動作説明 | 備考 | |
|------------|----------------------------------|------------------------------|--------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------|
| 1 | XT | 水晶発振端子 | 基準周波数および内部クロック用の水晶発振子、3.6 MHz、4.5 MHz、7.2 MHz または、10.8 MHz を接続します。 |  | |
| 2 | $\overline{\text{XT}}$ | | | | |
| 3 | PERIOD | ピリオド信号入力 | シリアル I/O ポート 分周数、分周方式の設定や汎用カウンタ、汎用 I/O ポートを制御するためのデータの授受をコントローラ間で行う端子です。 |  | |
| 4 | CLOCK | クロック信号入力 | | |  シュミット入力 CLOCK、PERIOD |
| 5 | DATA | シリアルデータ入出力 | | | |
| 6 | OT-1 | 汎用出力ポート | N チャネルオープンドレイン構造で、制御信号などの出力に使用します。電源投入時は、オフ状態に設定されます。(TC9256APG、TC9256AFG の OT-4 は DO2 との切り替えで CMOS 出力端子として使用することが出来ます。) |  N チャネルオープンドレイン | |
| 7 | OT-2 | | | | |
| 8 | OT-3 | | | | |
| 9 (—) | OT-4 | | | | |
| 10 (—) | I/O-5/CLK | 汎用 I/O ポート | CMOS 構造で、入力または出力として自由に使用できます。電源投入時は、入力ポートとなります。また、TC9257APG、TC9257AFG の I/O-5 端子はシステムクロック出力端子として切り替えて使用できます。 |  | |
| 11 (—) | I/O-6 | | | | |
| 13 (10) | AM _{IN} | プログラマブルカウンタ入力 | FM、AM 各バンドの局部発振器信号を入力します。アンプ内蔵で、C 結合小振幅動作です。 |  | |
| 14 (11) | FM _{IN} | | | | |
| 16 (13) | I/O-9 (-6) /IF _{IN2} | 汎用 I/O ポート 汎用カウンタ周波数測定用入力 | 汎用 I/O ポート入出力端子です。また、汎用カウンタの周波数測定用入力端子として切り替えて使用できます。周波数測定は中間周波数(IF)の測定などに使用します。アンプ内蔵で、C 結合小振幅動作です。 |  | |
| 17 (14) | I/O-8 (-5) /IF _{IN1} | | | | (注) 電源投入時は I/O ポートの入力に設定されます。 |

| 端子番号 | 記号 | 端子名称 | 機能・動作説明 | 備考 |
|------------|------------------------|------------------------------|---------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------|
| 18 (—) | I/O-7/SC _{IN} | 汎用 I/O ポート /汎用カウンタ周期測定用入力 | 汎用 I/O ポート入出力端子です。また、低周波信号の周期測定を行う信号入力端子として切り替えて使用できます。(TC9256APG、TC9256AFG にはこの端子はありません。) (注) 電源投入時は I/O ポートの入力が設定されます。 |  |
| 19 (15) | DO1 | 位相比較器出力 (汎用出力ポート) | 位相比較器のトライステート出力です。DO1、DO2 は、並列出力です。 (TC9256APG、TC9256AFG の DO2 は、汎用出力ポートとして切り替えて使用できます。) |  |
| 20 (16) | DO2 (DO2/OT-4) | | | |
| 15 (12) | GND | 電源印加端子 | 5.0 V ± 10%を印加します。 | — |
| 12 (9) | V _{DD} | | | |

(注 1) 端子記号 1~8 は、TC9256APG、TC9256AFG、TC9257APG、TC9257AFG 共通端子です。

(注 2) () 内は、TC9256APG、TC9256AFG の端子名、番号です。

Not Recommended for New Design

機能動作説明

○シリアル I/O ポート

TC9256APG、TC9256AFG、TC9257APG、TC9257AFG は、ブロック図に示すように、2組の24ビットのレジスタ、計48ビットにデータをセットすることで、各機能が制御されます。このレジスタの各データは、シリアルポートを介して DATA、CLOCK、PERIOD の3端子によりコントローラ側とやり取りが行われます。また、1回に行われるシリアル転送は、アドレス8ビット、データ24ビットの計32ビットです。

このように、レジスタ単位で全てが制御できるため、ここではアドレス8ビットと各レジスタの機能を中心に述べていきます。

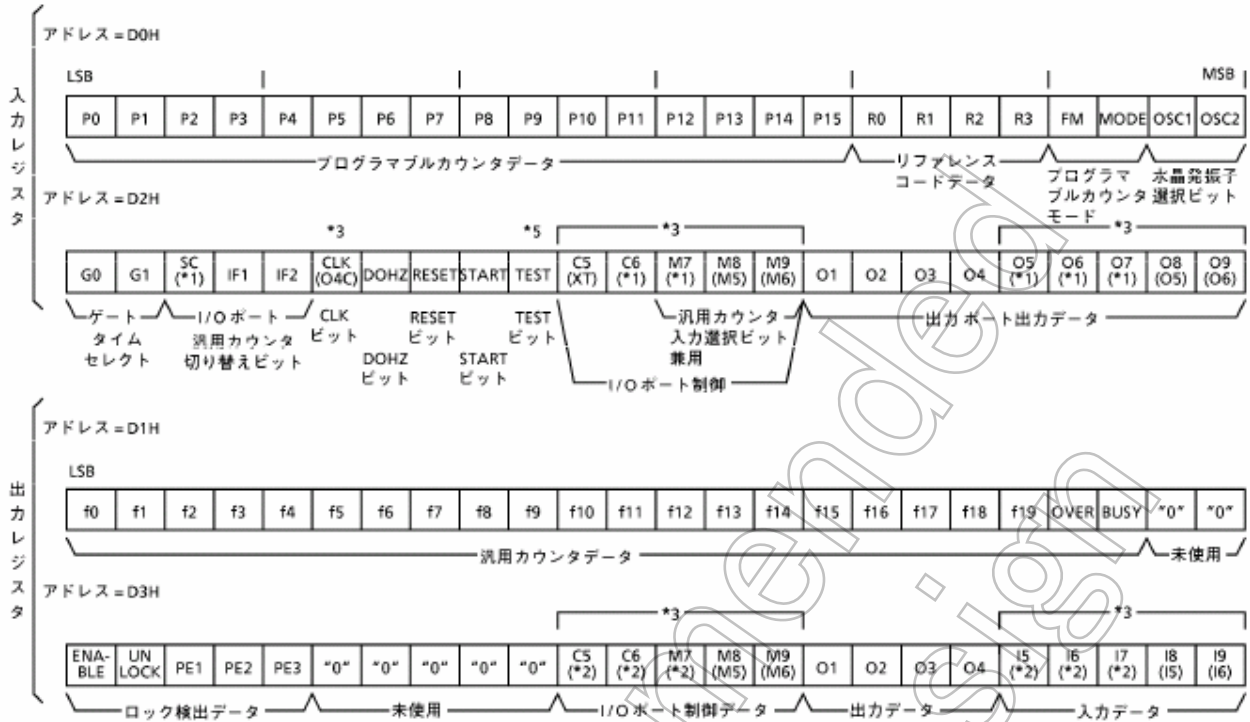
これらのレジスタは24ビット単位で構成され、8ビットのアドレスにより選択されます。各レジスタのアドレス割り付け一覧を“レジスタの割り当て”として以下に示します。

| レジスタ | アドレス | 24ビットの構成 | ビット数 |
|----------|------|--------------------------------------------|------|
| 入力レジスタ 1 | D0H | PLL の分周数の設定 | 16 |
| | | 基準周波数の設定 | 4 |
| | | PLL の入力とモードの設定 | 2 |
| | | 水晶発振子の選択 | 2 |
| | | 計 | 24 |
| 入力レジスタ 2 | D2H | 汎用カウンタの制御 (ロック検出ビット制御を含む) | 4 |
| | | I/O ポート、汎用カウンタ切り替えビット | 3 |
| | | I/O-5/CLK 端子切り替えビット | 1 |
| | | (TC9256APG、TC9256AFG の場合は DO2/OT-4 端子切り替え) | 1 |
| | | DO 端子制御 | 1 |
| | | TEST ビット | 5 |
| | | I/O ポート制御 (汎用カウンタ入力選択ビット兼用) | |
| | | 出力データ | 9 |
| | | Total | 24 |
| 出力レジスタ 1 | D1H | 汎用カウンタの計数データ | 22 |
| | | 未使用 | 2 |
| | | Total | 24 |
| 出力レジスタ 2 | D3H | ロック検出データ | 5 |
| | | I/O ポート制御データ | 5 |
| | | 出力データ | 4 |
| | | 入力データ(出力ポート選択時は不定です。) | 5 |
| | | 未使用 | 5 |
| Total | 24 | | |

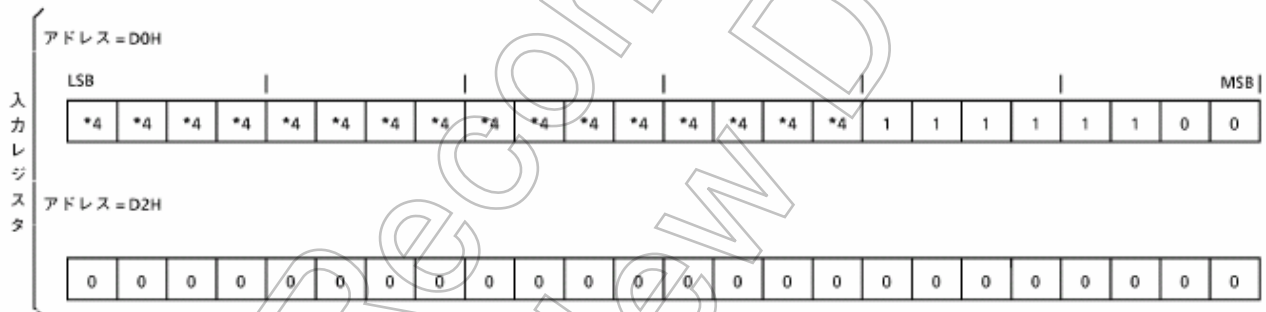
入力データは、PERIOD の立ち下がり、レジスタ 1 またはレジスタ 2 にラッチされ、各機能が動作します。

出力データは、CLOCK の 9 つめの立ち下がり、各データがパラレルに出力レジスタにラッチされた後、シリアルに DATA 端子から出力されます。

レジスタの割り当て



電源投入時は、入力レジスタは下記のように設定されます。



- (注) *1: TC9256APG、TC9256AFG では設定できません。
 *2: TC9256APG、TC9256AFG ではデータ "0" となります。
 *3: () 内は TC9256APG、TC9256AFG での名称です。
 *4: データは不定です。
 *5: TEST ビットにはデータ "0" を設定してください。

○シリアル転送フォーマット

図1のように、シリアル転送フォーマットは、アドレス8ビット、データ24ビットで構成されています。アドレスはD0H~D3Hを使用します。

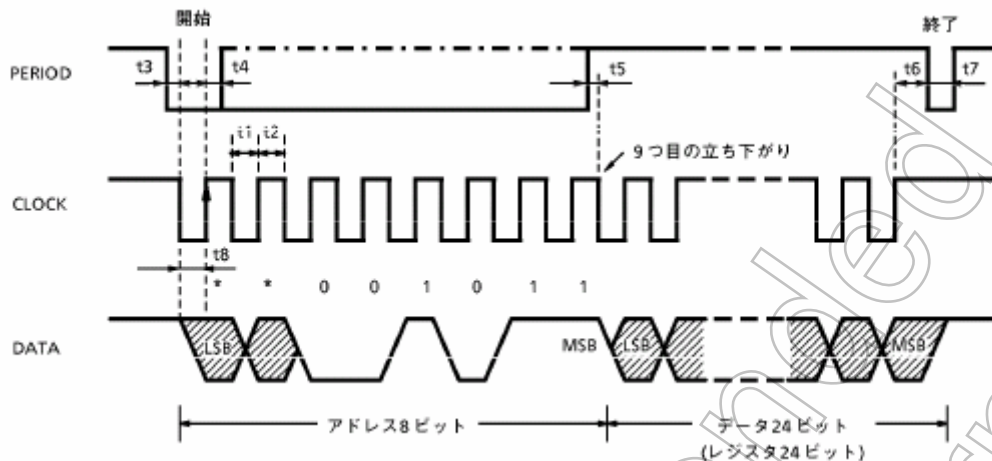


図 1

- シリアルデータ転送について

シリアルデータ転送は、クロック信号に同期して行われます。アイドル状態では、PERIOD、CLOCK、DATA端子のすべてのラインは“H”レベルにしておきます。そして、ピリオド信号が“L”レベルの期間にクロック信号の立ち下がりが含まれることによってシリアルデータ転送が始まり、クロック信号が“H”レベルの期間にピリオド信号を“L”レベルにすることによって終了します。ただし、シリアルデータ転送を開始してからピリオド信号が“L”レベルの期間内に、クロック信号の立ち下がりが8回を超えて含まれてはいけません。

シリアルデータは、クロック信号の立ち上がりで受信側が有効なデータとして受け取りますので、送信側は立ち上がり同期で出力するのが確実です。

出力レジスタ (D1H、D3H) からデータを受け取る場合、8ビットのアドレスを出力した後、次のクロック信号の立ち下りの前にシリアルデータ出力をハイインピーダンスとし、立ち下がりからシリアルデータ受け取りを開始します。その後、転送終了のピリオド信号の“L”レベルまでデータ受け取りを行い、ピリオド信号の立ち上がり直前に終了します。よって、DATA端子のインターフェースは、オープンドレインまたはトライステートの構成をとる必要があります。

(注1) 電源投入時は内部回路の一部が不定状態です。内部回路の状態設定のため、ダミーで1回データ転送を行った後に正規のデータ転送を実施してください。

(注2) $t1 \sim t8$ の時間は下記の通りです。

$$t1 \geq 1.0 \mu\text{s}$$

$$t2 \geq 1.0 \mu\text{s}$$

$$t3 \geq 0.3 \mu\text{s}$$

$$t4 \geq 0.3 \mu\text{s}$$

$$t5 \geq 0.3 \mu\text{s}$$

$$t6 \geq 1.0 \mu\text{s}$$

$$t7 \geq 1.0 \mu\text{s}$$

$$t8 \geq 0.3 \mu\text{s}$$

(注3) *印はアドレスのD*Hに相当します。

○水晶発振端子 (XT、 \overline{XT})

図2のように、水晶発振子とコンデンサを接続することにより内部動作に必要なクロックを発生できます。使用する水晶発振子に合わせて水晶発振子選択ビットにより 3.6 MHz、4.5 MHz、7.2 MHz、10.8 MHz の選択を行ってください。

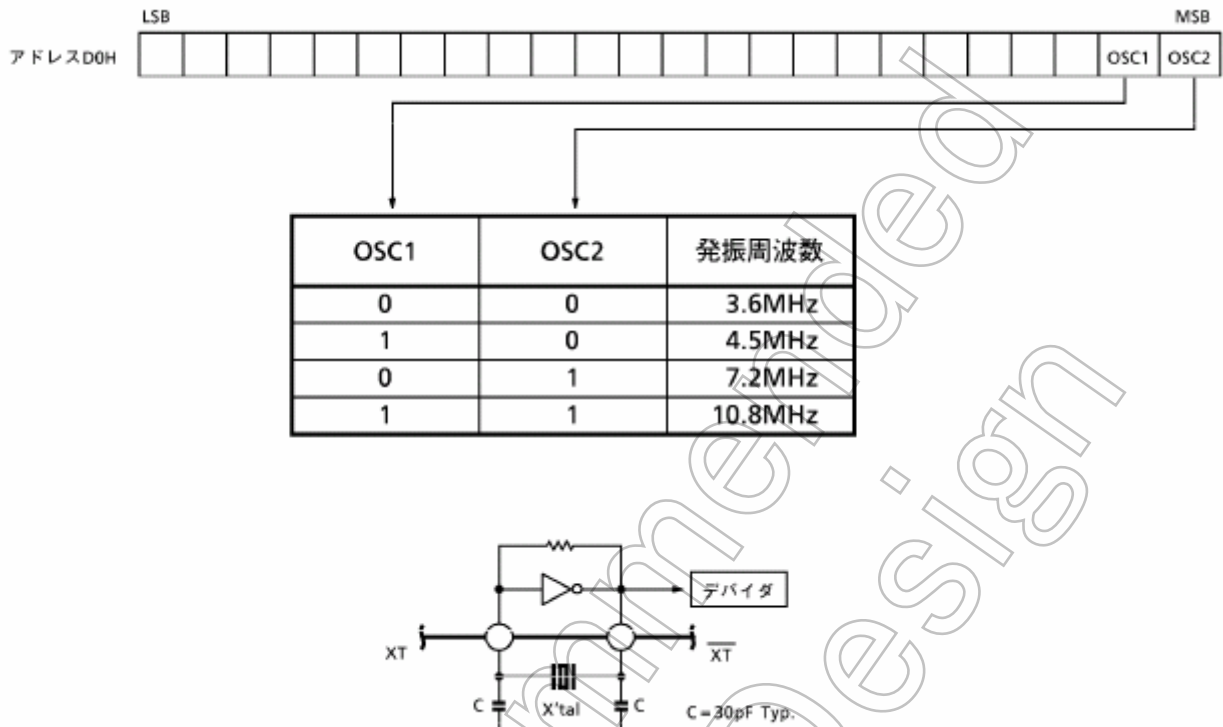


図 2

(注) 電源投入時は 3.6 MHz (OSC1 = "0"、OSC2 = "0") に設定されます。なお、このときはスタンバイモードに設定されていますので水晶発振は行いません。

○リファレンスカウンタ (基準周波数分周器)

リファレンスカウンタ部は水晶発振器およびカウンタで構成されています。

水晶発振子は 3.6 MHz、4.5 MHz、7.2 MHz、10.8 MHz の 4 種類が選択でき、最大 15 種類の基準周波数を発生させることが出来ます。

1. 基準周波数の設定

基準周波数は R0~R3 のビットによって設定します。



(注 1) *印の基準周波数は水晶発振子 4.5 MHz 使用時のみ発生します。

(注 2) *1: : スタンバイモード

R0、R1、R2、R3 ビットにすべて“1”をセットすることでスタンバイモードとなります。この場合はプログラマブルカウンタ停止、FM、AM、IF (IFIN 選択時) IN のアンプオフ (端子は “L” レベル) の状態に設定されます。これによりラジオオフ時などの消費電流の低減化に有効です。なお、DO 端子はハイインピーダンスとなります。

ただし、スタンバイモード時でも I/O ポート (I/O-5~9)、出力ポート (OT1~4) の制御や水晶発振のオン/オフの制御は可能です。

(注 3) 電源投入時はスタンバイモードに設定されます。このときは水晶発振は停止状態、I/O ポートは入力モードに設定されます。

○プログラマブルカウンタ

プログラマブルカウンタ部は、1/2 プリスケアラ、2 モジュラスプリスケアラ、4 ビット+ 12 ビットのプログラマブルバイナリカウンタから構成されています。

1. プログラマブルカウンタ部の設定

プログラマブルカウンタには、分周数データ 16 ビット、分周方式 2 ビットの設定を行います。

(1) 分周方式の設定

FM、MODE ビットにより入力端子と分周方式（パルススワロー方式、直接分周方式）の選択を行います。下表に示すように 4 通りの方式がありますので、使用する周波数帯に応じて選んでください。



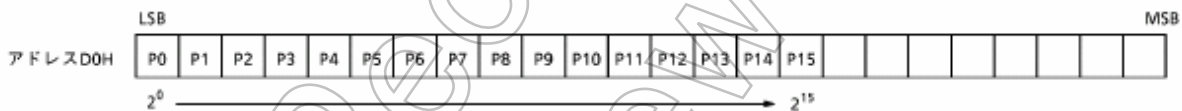
アドレスD0H

| モード | FM | MODE | 分周方式 | 受信帯域例 | 入力周波数範囲 | 入力端子 | 周波数 |
|-----------------|----|------|-----------|-----------------|-------------|--------------------------|--------------------|
| LF | 0 | 0 | 直接分周方式 | LW, MW, SWL | 0.5~ 20 MHz | AM _I IN | n |
| HF | 0 | 1 | パルススワロー方式 | SWH | 1~ 40 MHz | | |
| FM _L | 1 | 0 | | 1/2 + パルススワロー方式 | FM | 30~130 MHz 30~150 MHz | FM _I IN |
| FM _H | 1 | 1 | FM | | 30~130 MHz | | |

(2) 分周数の設定

プログラマブルカウンタの分周数は P0~P15 ビットにバイナリデータで設定します。

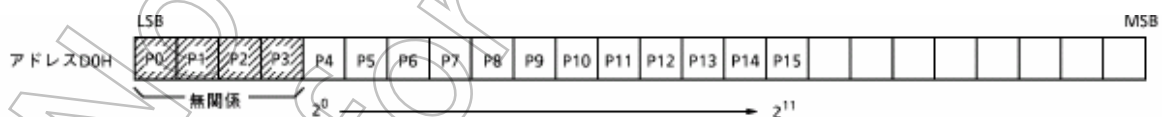
- パルススワロー方式(16 ビット)



分周数設定範囲(パルススワロー方式) : n = 210H~FFFFH (528~65535)

(注) 1/2 + パルススワロー方式では実際の分周数はプログラム値の 2 倍となります。

- 直接分周方式(12 ビット)



分周数設定範囲(直接分周方式) : n = 10H~FFFFH (16~4095)

直接分周方式では、P0~P3 のデータは無関係となり、P4 ビットが LSB となります。

2. プリスケーラとプログラマブルカウンタの回路構成

(1) パルススワロー方式の回路構成

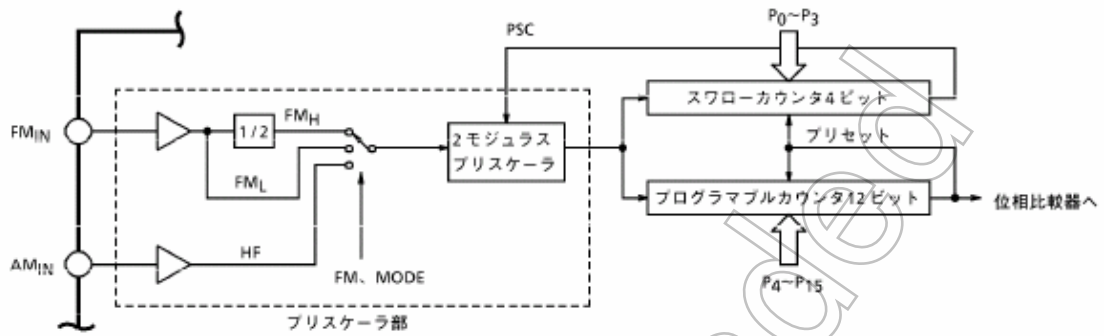


図 3

2 モジュラスプリスケーラとスワローカウンタ 4 ビット、プログラマブルカウンタ 12 ビットから構成されています。FM_{IN} (FM_H モード)時には前段に 1/2 プリスケーラが付加されます。

(2) 直接分周方式時の回路構成

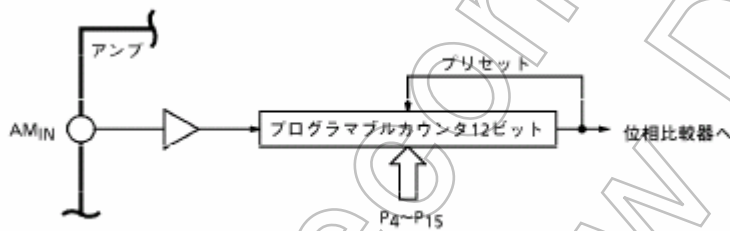


図 4

直接分周方式ではプリスケーラ部はスルーとなり、プログラマブルカウンタ 12 ビットが使用されます。

(注) FM_{IN}、AM_{IN} 各入力にはアンブが内蔵されており、コンデンサ結合、小振幅動作ができます。

○汎用カウンタ

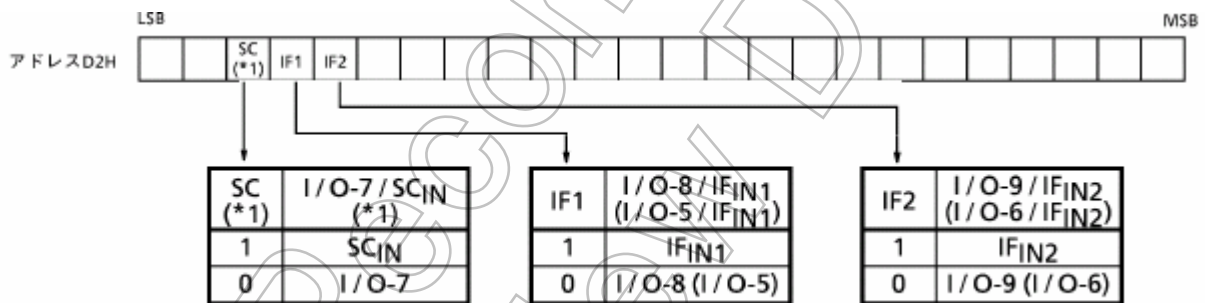
汎用カウンタは、オートサーチチューニング時に AM/FM バンドの中間周波数 (IF) を計数しオートストップ信号の検出などに用いる、20 ビット汎用カウンタです。また、低周波のパイロット信号の周期などを計測する周期測定機能も有しています。ただし、TC9256APG、TC9256AFG には周期測定機能 (SCIN モード) は設けてありません。また、各端子は I/O ポートとしても使用できます。

1. 汎用カウンタ制御ビット

(1) G0、G1 ビット.....汎用カウンタのゲートタイムを選択するビットです。



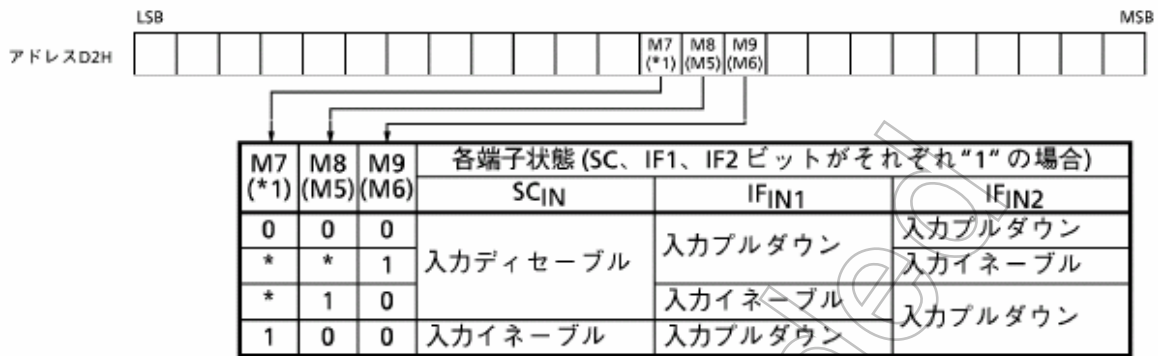
(2) SC、IF1、IF2 ビット.....I/O ポートと汎用カウンタの切り替えビットです。
データによって下記の端子の機能を切り替えます。



(注 1) () 内は TC9256APG、TC9256AFG の端子名称です。

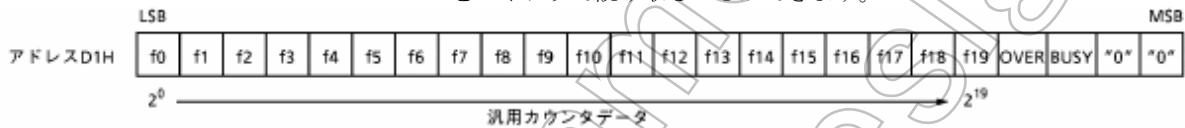
(注 2) (*1) は TC9256APG、TC9256AFG では設定できません。

- (3) M7、M8、M9 ビット.....M7 (*1)は I/O-7/SCIN、M8 (M5)は I/O-8/IFIN1、M9 (M6)は I/O-9/IFIN2 端子の状態を設定します。
 これらは、SC、IF1、IF2 各ビットを“1”に設定した場合に有効です。

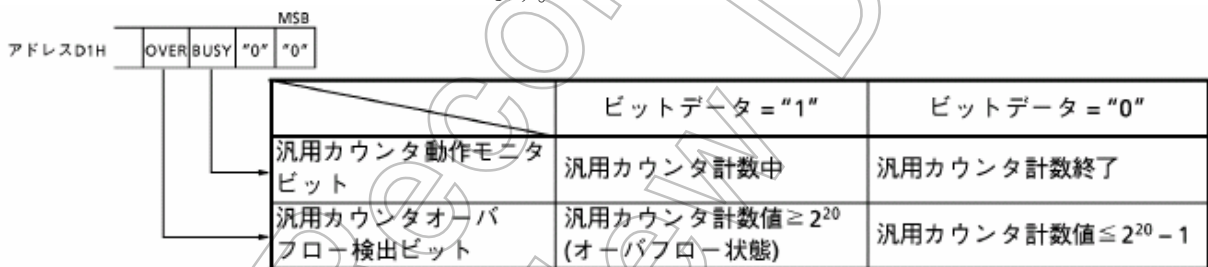


- (注 1) *印ビットは無関係です。
 (注 2) () 内は TC9256APG、TC9256AFG の端子名称です。
 (注 3) (*1) は TC9256APG、TC9256AFG では設定できません。

- (4) f0~f19 ビット.....出力レジスタ (D1H) の f0~f19 ビットから汎用カウンタで計数した結果をバイナリで読み取ることができます。



- (5) OVER、BUSY ビットOVER、BUSY ビットにて汎用カウンタの動作状態を検出することができます。



- (注) 汎用カウンタ使用時は BUSY ビットが“0” (計数終了)、OVER ビットが“0” (汎用カウンタデータ正常) であることを確認してから汎用カウンタ計数ビット (f0~f19) の内容を参照してください。

- (6) START ビット.....データ“1”を設定すると、汎用カウンタをリセットした後計数を開始します。



2. 汎用カウンタの回路構成

汎用カウンタ部は、入力アンプ、ゲートタイムコントロール回路および 20 ビットのバイナリカウンタから構成されています。

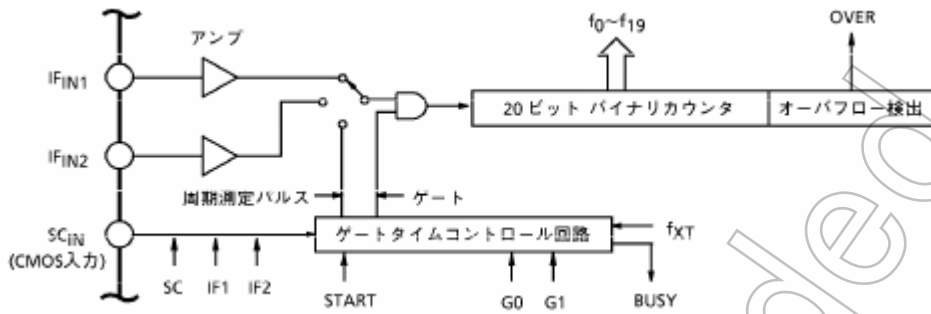
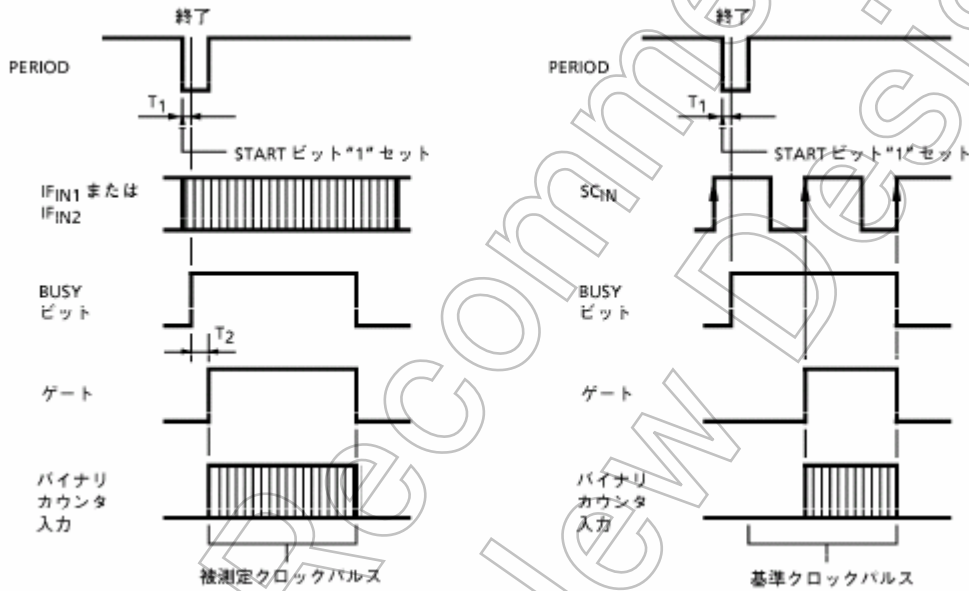


図 5

3. 汎用カウンタの計数タイミング



周波数測定タイミングチャート

周期測定タイミングチャート

$$0 < T_1 \leq 0.25 (\mu s), 0 < T_2 \leq 1 (ms)$$

図 6

(注 1) IFIN1、IFIN2 各入力にはアンプが内蔵されており、コンデンサ結合にて小振幅動作ができます。

(注 2) SCIN は、CMOS 入力構造ですのでロジックレベルの信号を入力してください。

汎用入出力ポート

シリアルポートで制御される汎用の出力または I/O ポートを有しています。

| 入出力形式 | TC9256APG、TC9256AFG | TC9257APG、TC9257AFG | 入出力構造 |
|--------|------------------------------------|---------------------|------------------|
| 出力ポート | 専用：3本 最大：4本(ただし、1本はCMOS出力となります) | 専用：4本 | Nチャンネルオープンドレイン出力 |
| I/Oポート | 最大：2本 | 専用：1本、最大：5本 | CMOS入出力 |

1. 汎用出力ポート (OT-1~OT-4)

OT-1~OT-4 端子は汎用出力専用ポートで制御信号などの出力として使用できます。また、Nチャンネルオープンドレイン出力構造でオフ耐圧は12Vです。

入力レジスタ (D2H) の O1~O4 ビットにセットされたデータはそれぞれの出力専用ポート OT-1~OT-4 端子からパラレルに出力されます。TC9256APG、TC9256AFG は OT-4 専用出力ポートはありませんが、入力レジスタ (D2H) の CLK (O4C) ビットに"1"をセットすることで DO2 端子を OT-4 出力ポート (CMOS出力構造) として切り替えて使用できます。

また、入力レジスタ (D2H) の O1~O4 ビットにセットされたデータは、出力レジスタ (D3H) のシリアルデータ O1~O4 として DATA 端子から読み出すことができます。

- (1) TC9257APG、TC9257AFG を使用する場合



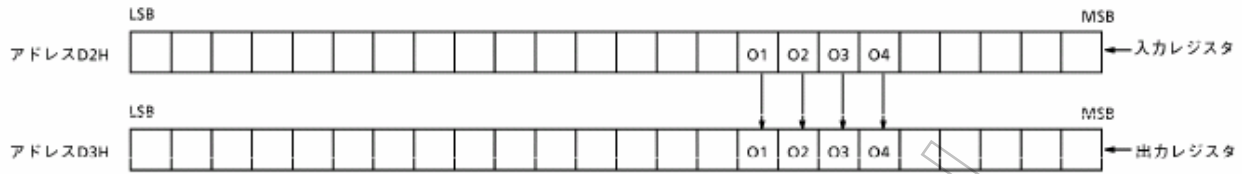
- (2) TC9256APG、TC9256AFG を使用する場合



(注1) () は TC9256APG、TC9256AFG での名称です。

(注2) (*1) は D2/OT-4 端子を OT-4 出力端子として切り替えて使用する場合の出力状態です。なお、この場合 OT-4 端子は CMOS 出力構造となります。

- (3) 出力レジスタ入力レジスタの O1~O4 ビットにセットされたデータは、出力レジスタ (D3H) よりシリアルデータ O1~O4 として読み出すことができます。



2. 汎用 I/O ポート (I/O-5~I/O-9)

I/O-5~I/O-9 端子は汎用 I/O ポートで制御信号の入出力として使用できます。これらは CMOS 入出力構造です。入力レジスタ (D2H) の C5、C6、M7~M9 ビットの内容によって I/O ポートの入力 / 出力設定を行います。

入力ポートに設定する場合は、C5、C6、M7~M9 ビットの各ビットに"0"をセットします。

I/O-5~I/O-9 からパラレルに入力されたデータは、シリアルクロック信号の 9 個目の立ち下がりによって内部レジスタにラッチされシリアルデータ I5~I9 として DATA 端子から読み出すことができます。

出力ポートに設定する場合は、C5、C6、M7~M9 ビットの各ビットに"1"をセットします。

入力レジスタ(D2H) の O5~O9 ビットにセットされたデータは、それぞれの汎用 I/O ポート I/O-5~I/O-9 端子からパラレルに出力されます。

これらは SC、IF1、IF2、CLK 各ビットに"0"に設定した場合に有効です。

- (1) TC9257APG、TC9257AFG を使用する場合



- 出力ポート時のデータ設定

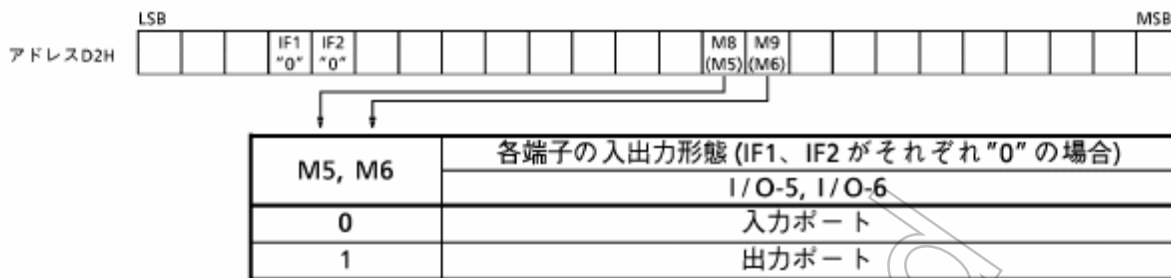


- (注 1) TC9257APG、TC9257AFG の I/O-7~I/O-9 端子は汎用カウンタの入力端子と兼用されていますので、I/O ポートとして使用する場合は入力レジスタ (D2H) の SC、IF1、IF2 各ビットにそれぞれ"0"をセットしてください。また、I/O-5 端子は CLK 端子と兼用されていますので I/O ポートとして使用する場合は入力レジスタ (D2H) の CLK ビットに"0"をセットしてください。

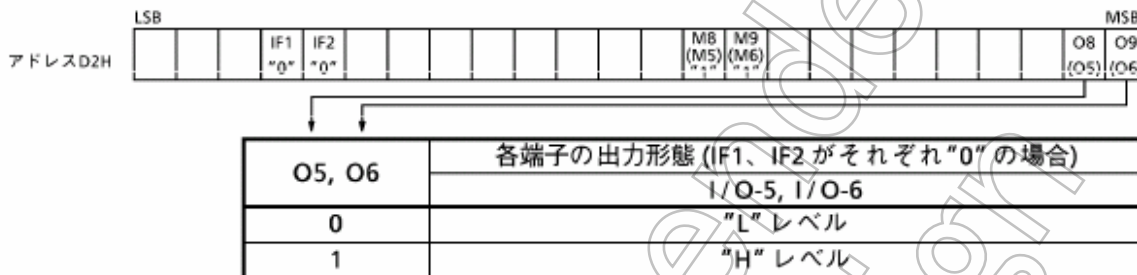
- (注 2) () は TC9256APG、TC9256AFG での名称です。

- (注 3) (*1)は TC9256APG、TC9256AFG では設定できません。

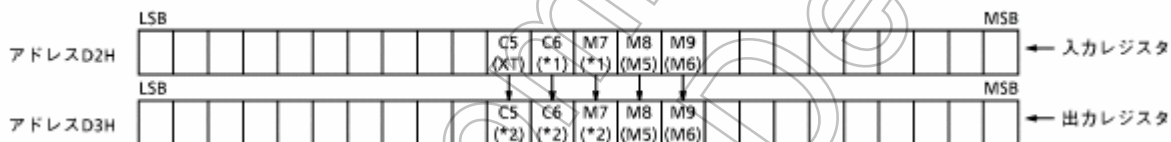
(2) TC9256APG、TC9256AFG を使用する場合



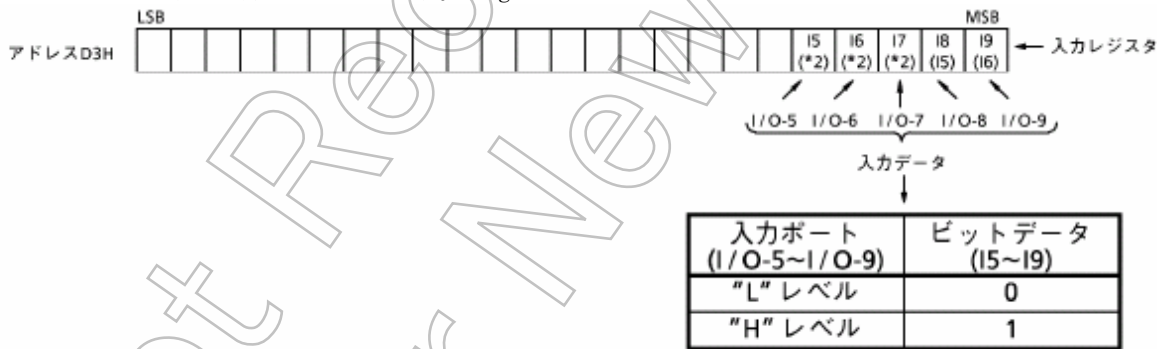
• 出力ポート時のデータ設定



(3) 出力レジスタ 入力レジスタ (D2H) の C5、C6、M7～M9 ビットにセットされたデータは、出力レジスタ (D3H) よりシリアルデータ C5、C6、M7～M9 として読み出すことができます。



I/O-5～I/O-9 端子からパラレルに入力されたデータは、出力レジスタ (D3H) よりシリアルデータ I/5～I/9 として読み出すことができます。 register (D3H).



(注1) ()は TC9256APG、TC9256AFG での名称です。

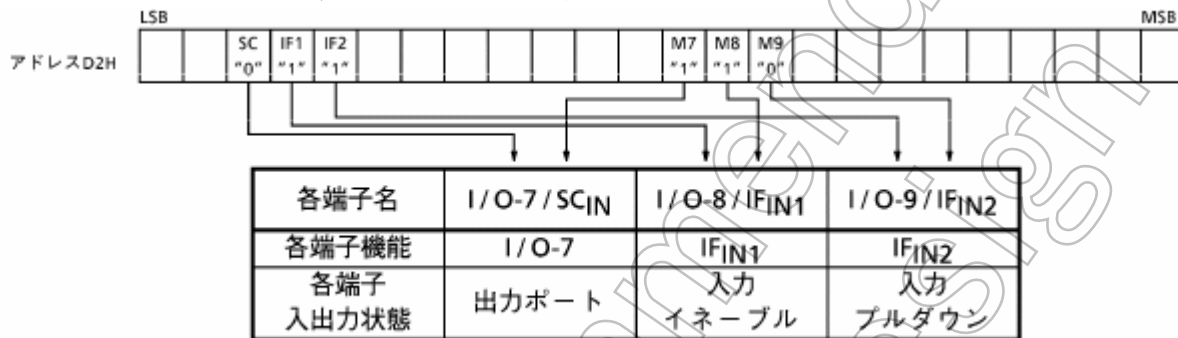
(注2) (*1)は TC9256APG、TC9256AFG では設定できません。

(*2)は TC9256APG、TC9256AFG ではデータ"0"となります。

- (注 3) I/O-5~I/O-9 端子を出力とした使用の場合は、出力レジスタ (D3H) の I5~I9 のデータは不定となります。
- (注 4) 電源投入時、入力レジスタ (D2H) の I/O ポート制御ビット C5、C6、M7~M9 および出力のデータビット O5~O9 は"0"に設定されます。
(汎用 I/O ポートは入力ポートに設定されます。また、汎用 I/O ポートと汎用カウンタ入力兼用端子は I/O ポートの入力時に、汎用出力ポートの出力状態はハイインピーダンス (N チャネルオープンドレイン出力 "オフ" 状態) に設定されます。
- (注 5) TC9256APG、TC9256AFG の I/O-5、I/O-6 は汎用カウンタの入力端子と兼用されていますので、I/O ポートとして使用する場合は入力レジスタ 2 の IF1、IF2 の各ビットのそれぞれに"0"をセットしてください。

次に汎用カウンタおよび I/O ポート使用時のデータ設定の一例を示します。

● TC9257APG、TC9257AFG 使用の場合



上記のように I/O ポートと汎用カウンタは必要に応じて各端子ごとに切り替えて使用できます。

Not Recommended for New

○位相比較器

位相比較器はリファレンスカウンタにより供給される基準周波数信号とプログラマブルカウンタ分周出力との位相差を比較し、その誤差分を出力します。そして、この2つの周波数および位相差が一致するようにローパスフィルタをとおしてVCOを制御します。

位相比較器から並列して2つのトライステートバッファ DO1、DO2 端子が出力されているため、FM、AM 各バンドごとにフィルタ定数を最適に設計することができます。

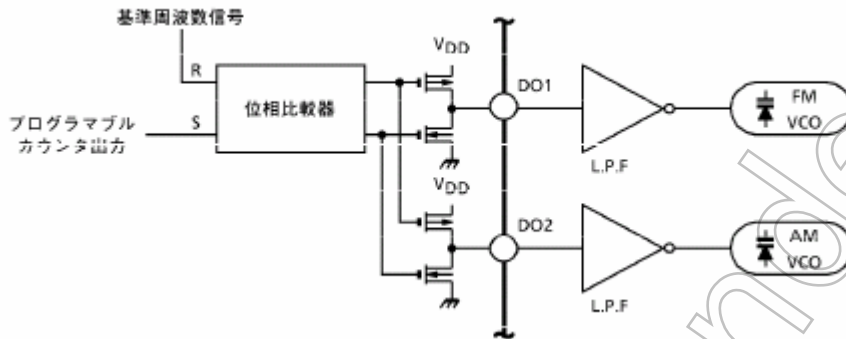
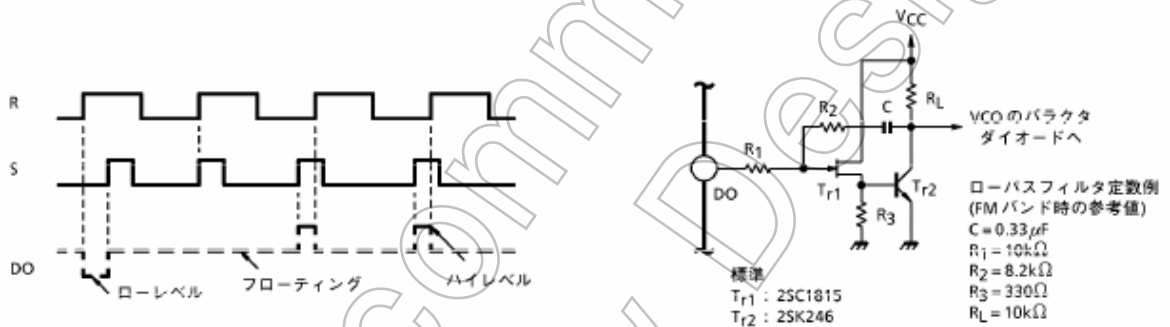


図 7



DO 出力タイミングチャート

アクティブローパスフィルタ回路例

図 8

図 9

上図に、DO 出力タイミングチャートと FET とトランジスタのダーリントン接続によるアクティブローパスフィルタ回路例を示します。

なお、上図に示されるフィルタ回路は一参考例であり、システムのバンド構成や求める特性に合わせて実際の回路は検討、設計願います。

(注) TC9256APG、TC9256AFG の DO2 端子は OT-4 端子として切り替えて使用することができます。

○ロック検出ビット

PLL系のロック状態を検出するビットです。基準周波数とプログラマブルカウンタ分周出力の位相差を基準周波数の周期で検出するアンロック検出ビット (UNLOCK ビット) と、より高精度 ($\pm 0.55 \mu\text{s} \sim \pm 7.15 \mu\text{s}$) に検出が可能な位相誤差検出ビット (PE1~PE3 ビット) を備えています。

1. アンロック検出ビット (UNLOCK)

基準周波数とプログラマブルカウンタ分周出力の位相差を基準周波数の周期で検出するビットです。ロックしていない状態、つまり基準周波数とプログラマブルカウンタ分周出力が一致していない状態のときに、アンロック F/F はセットされます。

また、入力レジスタ (D2H) のアンロックリセットビット (RESET) を“1”にセットするたびにアンロック F/F はリセットされます。

このようにしてアンロック F/F をリセット後、出力レジスタ (D3H) のアンロック検出ビット (UNLOCK) を参照することにより、ロック状態を検出することができます。基準周波数の周期でロック検出ストローブがアンロック F/F に入力するため、アンロック F/F をリセット後、基準周波数の周期以上の時間を設けてからアンロック検出ビット (UNLOCK) を参照する必要があります。この時間が短いと正しいロック状態を検出することができません。このため、出力レジスタ (D3H) にロックイネーブルビット (ENABLE) が設けてあります。これは入力レジスタ (D2H) に RESEST ビットに“1”をセットするごとくにリセットされ、ロック検出のタイミングで“1”にセットされます。つまり、このロックイネーブルビット (ENABLE) が“1”の状態でもロック状態を正しく検出することができます。

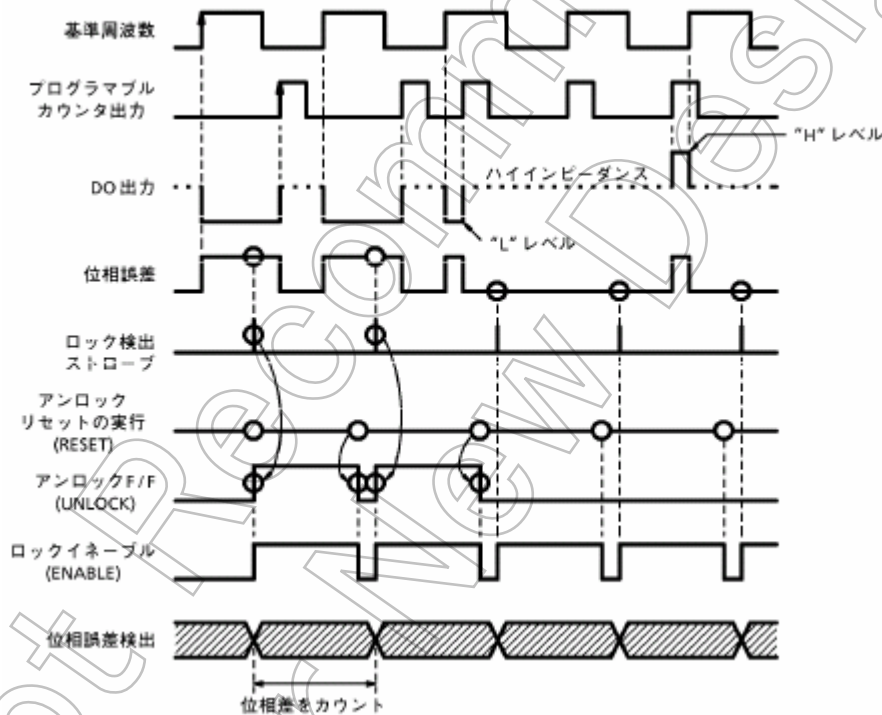
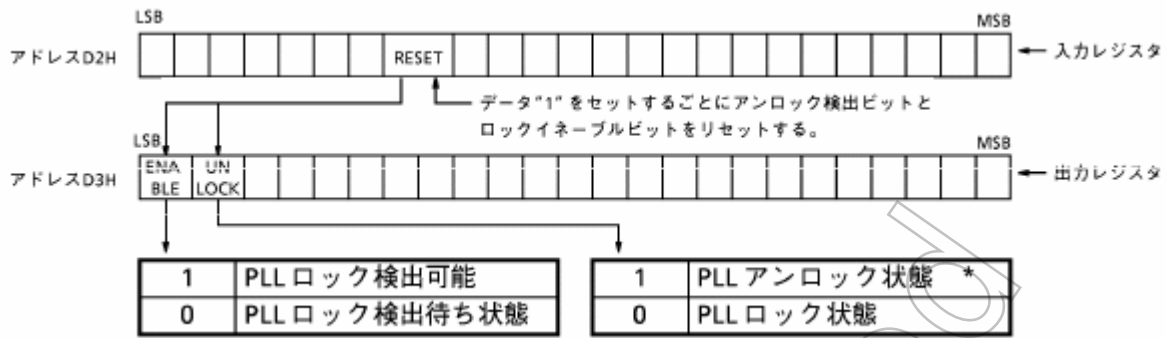


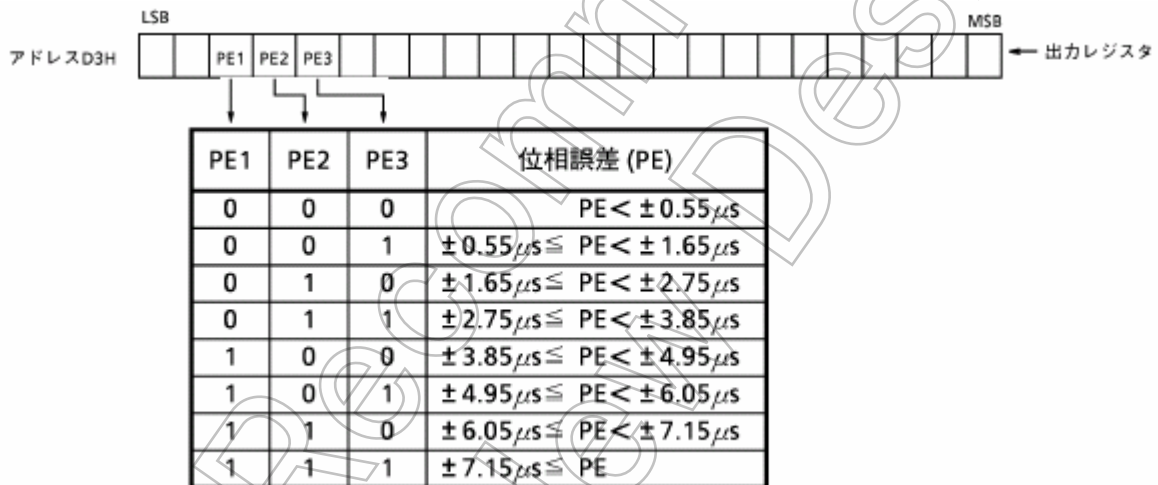
図 10



(注) *印は、基準周波数に対する位相差 180°以上の誤差状態を示しています。

2. 位相検出ビット (PE1~PE3)

UNLOCK ビットは、基準周波数とプログラマブルカウンタ分周出力の位相差を基準周波数の周期で検出しますが、位相誤差検出ビット (PE1~PE3 ビット) では基準周波数の周期以内で $\pm 0.55 \sim \pm 7.15 \mu s$ の高精度な位相誤差検出が可能です。(UNLOCK ビットが"1"の場合は、基準周波数に対して位相差 180°以上となり PE1~PE3 ビットでは正しい位相誤差検出ができませんので、通常 UNLOCK ビットが"0"の場合に PE1~PE3 ビットを利用します。) なお、PE1~PE3 ビットは、基準周波数の周期の $-180 \sim 180^\circ$ の位相差内で常時位相誤差の検出を行います。



位相誤差データは、出力レジスタ (D3H) よりシリアルデータ PE1~PE3 として読み出すことができます。

次にロック検出動作の一例として、ロック状態から周波数を変更し位相誤差が $\pm 4.95 \mu\text{s}$ 以上 $\pm 6.05 \mu\text{s}$ 未満となるまでの動作フローを以下に示します。

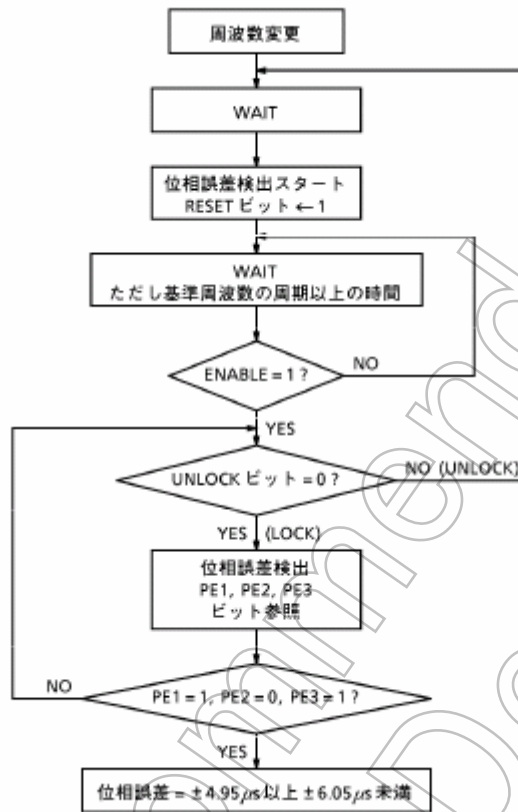


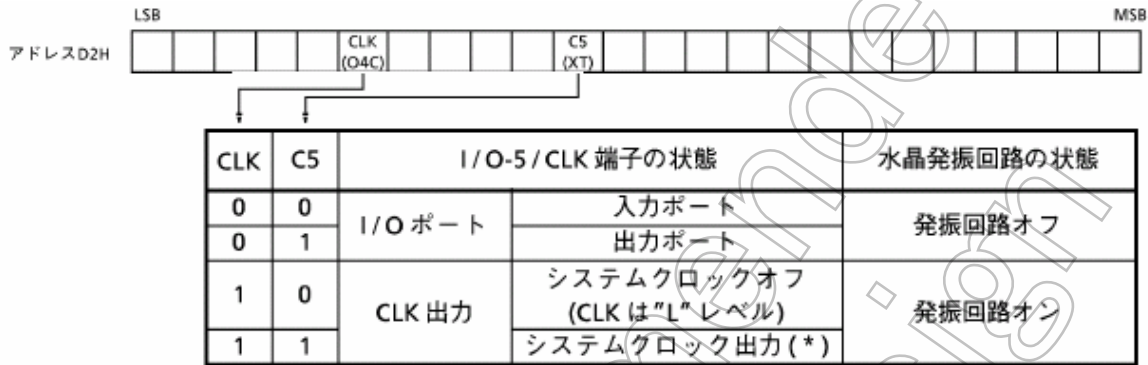
図 11

○その他の制御ビット

1. CLK (O4C) 、 C5 (XT) ビット.....TC9257APG,TC9257AFG では I/O-5/CLK 端子、TC9256APG,TC9256AFG では OT-4/DO2 端子の機能を切り替えるための制御ビットです。

(1) TC9257APG、TC9257AFG を使用する場合、CLK ビットにて I/O-5 端子と CLK 端子の切り替えを制御します。

- 入力レジスタ (D0H) の R0~R3 ビットがすべて"1" (スタンバイモード) の場合



- 入力レジスタ (D0H) の R0~R3 ビットがいずれかが"0" (スタンバイモード以外) の場合



(注 1) “(*)” 印のシステムクロックは、水晶発振子によって下表のような周波数を出します。

| 水晶発振子 (MHz) | システムクロック (kHz) | デューティ (%) |
|-------------|----------------|-----------|
| 10.8 | 600 | 50 |
| 7.2 | | |
| 3.6 | | |
| 4.5 | 750 | |

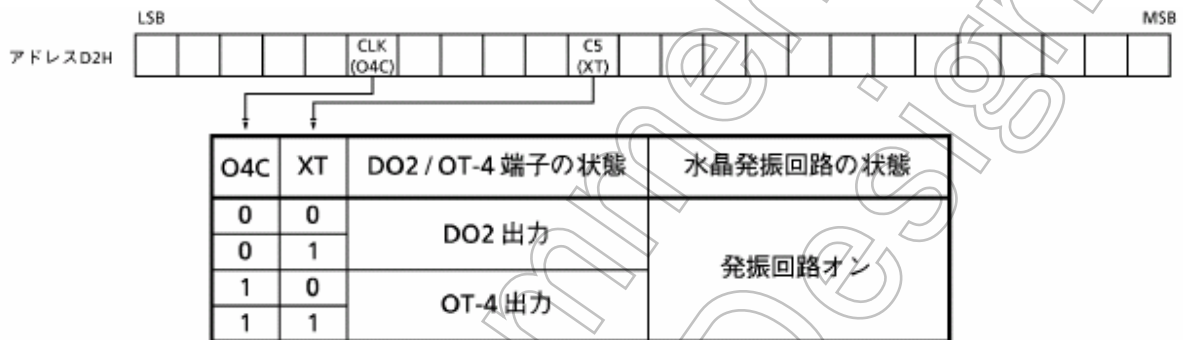
(注 2) () は TC9256APG、TC9256AFG での名称です。

(2) TC9256APG、TC9256AFG を使用する場合、O4C ビットにて DO2 端子と OT-4 端子の切り替えを制御します。

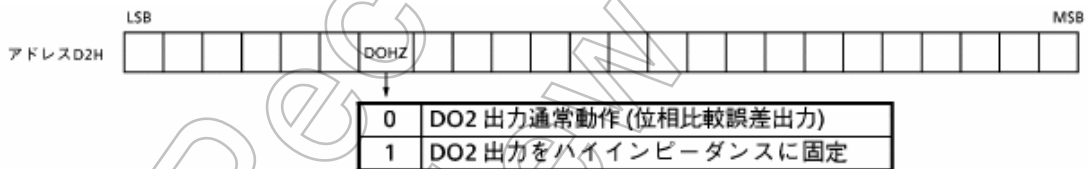
- 入力レジスタ (D0H) の R0~R3 ビットがすべて"1" (スタンバイモード) の場合



- 入力レジスタ (D0H) の R0~R3 ビットがいずれかが"0" (スタンバイモード以外) の場合



2. DOHZ ビット.....DO2 端子の出力状態を制御するビットです。



3. TEST ビット.....通常はデータ"0"を設定してください。



(注) () は TC9256APG、TC9256AFG での名称です。

絶対最大定格 (Ta = 25°C)

| 項目 | 記号 | 定格 | 単位 |
|-------------------|------------------|----------------------------|----|
| 電源電圧 | V _{DD} | -0.3~6.0 | V |
| 入力電圧 | V _{IN} | -0.3~V _{DD} + 0.3 | V |
| N-ch オープンドレインオフ耐圧 | V _{OFF} | 13 | V |
| 消費電力 | P _D | 300 (200)* | mW |
| 動作温度 | T _{opr} | -40~85 | °C |
| 保存温度 | T _{stg} | -65~150 | °C |

*: () は、フラットパッケージ品に適用

電気的特性 (特に指定のない限り、Ta = -40~85°C、V_{DD} = 4.5~5.5 V)

| 項目 | 記号 | 測定回路 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|--------|------------------|------|--------------------------------------------------------------------------------|-----|-----|-----|----|
| 動作電源電圧 | V _{DD1} | — | PLL 動作時 (通常動作) | 4.5 | 5.0 | 5.5 | V |
| 動作電源電流 | I _{DD1} | — | V _{DD} = 5.0 V, X _T = 10.8 MHz, FM _{IN} = 150 MHz | — | 7 | 15 | mA |

(スタンバイモード)

| 項目 | 記号 | 測定回路 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|----------|------------------|------|------------------------------------------------------------|-----|-----|-----|----|
| 水晶発振電源電圧 | V _{DD2} | — | PLL 停止時 (水晶発振動作) | 4.0 | 5.0 | 5.5 | V |
| 動作電源電流 | I _{DD2} | — | V _{DD} = 5.0 V, X _T = 10.8 MHz, PLL 停止 | — | 0.8 | 1.5 | mA |
| 動作電源電流 | I _{DD3} | — | V _{DD} = 5.0 V, X _T 停止, PLL 停止 | — | 120 | 240 | μA |

(動作周波数範囲)

| 項目 | 記号 | 測定回路 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|-------------------------------------------------------|------------------|------|-------------------------------------------------------------------------------------|-----|----|------|-----|
| 水晶発振周波数 | f _{XT} | — | X _T -X _T 端子に水晶発振子を接続 | 3.6 | ~ | 10.8 | MHz |
| FM _{IN} (FM _H , FM _L) | f _{FM} | — | FM _H , FM _L モード, V _{IN} = 0.2 V _{p-p} | 30 | ~ | 130 | MHz |
| FM _{IN} (FM _L) | f _{FML} | — | FM _L モード, V _{IN} = 0.3 V _{p-p} | 30 | ~ | 150 | MHz |
| AM _{IN} (HF) | f _{HF} | — | HF モード, V _{IN} = 0.2 V _{p-p} | 1 | ~ | 40 | MHz |
| AM _{IN} (LF) | f _{LF} | — | LF モード, V _{IN} = 0.2 V _{p-p} | 0.5 | ~ | 20 | MHz |
| IF _{IN1} , IF _{IN2} | f _{IF} | — | V _{IN} = 0.2 V _{p-p} | 0.1 | ~ | 15 | MHz |
| SC _{IN} | f _{SC} | — | V _{IH} = 0.7V _{DD} , V _{IL} = 0.3V _{DD} , 方形波入力 | — | ~ | 100 | kHz |

(動作入力振幅範囲)

| 項目 | 記号 | 測定回路 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|-------------------------------------------------------|------------------|------|---------------------------------------------------------------------|-----|----|-----------------------|------------------|
| FM _{IN} (FM _H , FM _L) | V _{FM} | — | FM _H , FM _L モード, f _{IN} = 30~130 MHz | 0.2 | ~ | V _{DD} - 0.5 | V _{P-P} |
| FM _{IN} (FM _L) | V _{FML} | — | FM _L モード, f _{IN} = 30~150 MHz | 0.3 | ~ | V _{DD} - 0.5 | V _{P-P} |
| AM _{IN} (HF) | V _{HF} | — | HF モード, f _{IN} = 1~40 MHz | 0.2 | ~ | V _{DD} - 0.5 | V _{P-P} |
| AM _{IN} (LF) | V _{LF} | — | LF モード, f _{IN} = 0.5~20 MHz | 0.2 | ~ | V _{DD} - 0.5 | V _{P-P} |
| IF _{IN1} , IF _{IN2} | V _{IF} | — | f _{IN} = 0.1~15 MHz | 0.2 | ~ | V _{DD} - 0.5 | V _{P-P} |

(OT1~OT4 N チャネルオープンドレイン)

| 項目 | 記号 | 測定回路 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|--------------|------------------|------|-------------------------|-----|------|-----|----|
| 出力電流 “L” レベル | I _{OL1} | — | V _{OL} = 1.0 V | 5.0 | 10.0 | — | mA |
| オフリーク電流 | I _{OFF} | — | V _{OFF} = 12 V | — | — | 2.0 | μA |

(I/O-5~I/O-9, SC_{IN})

| 項目 | 記号 | 測定回路 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|------|---------|------------------|------------------------------------------------|---------------------|------|---------------------|----|
| 入力電圧 | “H” レベル | V _{IH1} | — | 0.7 V _{DD} | ~ | V _{DD} | V |
| | “L” レベル | V _{IL1} | — | 0 | ~ | 0.3 V _{DD} | |
| 入力電流 | “H” レベル | I _{IH} | V _{IH} = 5 V | — | — | 2.0 | μA |
| | “L” レベル | I _{IL} | V _{IL} = 0 V | — | — | -2.0 | |
| 出力電流 | “H” レベル | I _{OH4} | V _{OH} = 4.0 V (SC _{IN} を除く) | -2.0 | -4.0 | — | mA |
| | “L” レベル | I _{OL4} | V _{OL} = 1.0 V (SC _{IN} を除く) | 2.0 | 4.0 | — | |

(PERIOD、CLOCK、DATA)

| 項目 | 記号 | 測定回路 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|------|---------|------------------|--------------------------------|---------------------|------|---------------------|----|
| 入力電圧 | “H” レベル | V _{IH2} | — | 0.8 V _{DD} | ~ | V _{DD} | V |
| | “L” レベル | V _{IL2} | — | 0 | ~ | 0.2 V _{DD} | |
| 入力電流 | “H” レベル | I _{IH} | V _{IH} = 5 V | — | — | 2.0 | μA |
| | “L” レベル | I _{IL} | V _{IL} = 0 V | — | — | -2.0 | |
| 出力電流 | “H” レベル | I _{OH5} | V _{OH} = 4.0 V (DATA) | -1.0 | -3.0 | — | mA |
| | “L” レベル | I _{OL5} | V _{OL} = 1.0 V (DATA) | 1.0 | 3.0 | — | |

(DO1、DO2)

| 項目 | 記号 | 測定回路 | 測定条件 | 最小 | 標準 | 最大 | 単位 |
|--------------|-----------------|------------------|------------------------------------------------|------|------|------|----|
| 出力電流 | “H” レベル | I _{OH3} | V _{OH} = 4.0 V | -2.0 | -4.0 | — | mA |
| | “L” レベル | I _{OL3} | V _{OL} = 1.0 V | 2.0 | 4.0 | — | |
| トライステートリーク電流 | I _{TL} | — | V _{TLH} = 5 V, V _{TLL} = 0 V | — | — | ±1.0 | μA |

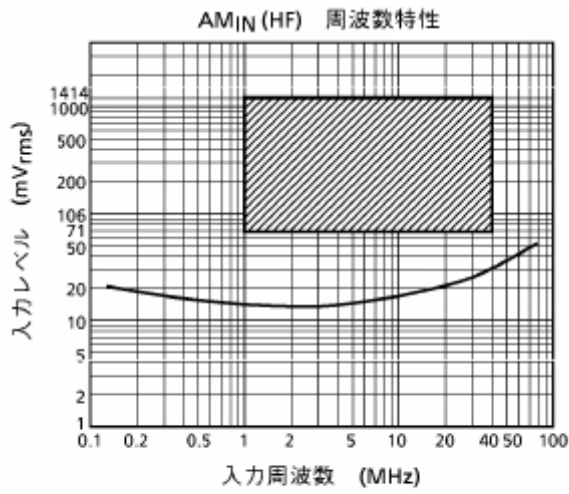
(XT)

| 項 目 | | 記 号 | 測定回路 | 測 定 条 件 | 最小 | 標準 | 最大 | 単位 |
|---------|---------|-----------|------|-------------------------|------|------|----|----|
| 出 力 電 流 | "H" レベル | I_{OH2} | — | $V_{OH} = 4.0\text{ V}$ | -0.1 | -0.3 | — | mA |
| | "L" レベル | I_{OL2} | | $V_{OL} = 1.0\text{ V}$ | 0.1 | 0.3 | — | |

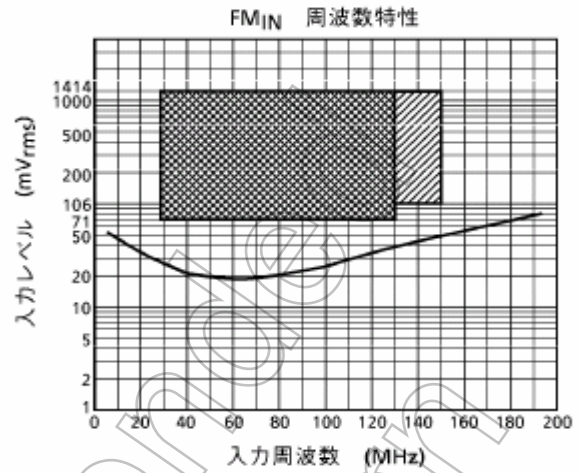
(入力帰還抵抗)

| 項 目 | | 記 号 | 測定回路 | 測 定 条 件 | 最小 | 標準 | 最大 | 単位 |
|-------------|--|-----|------|---------------------------------------------------------------|-----|------|------|------------|
| 入 力 帰 還 抵 抗 | | Rf1 | — | $F_{M_{IN}}, A_{M_{IN}}, I_{F_{IN}} (T_a = 25^\circ\text{C})$ | 350 | 700 | 1400 | k Ω |
| | | Rf2 | | $XT - \overline{XT} (T_a = 25^\circ\text{C})$ | 500 | 1000 | 4000 | |

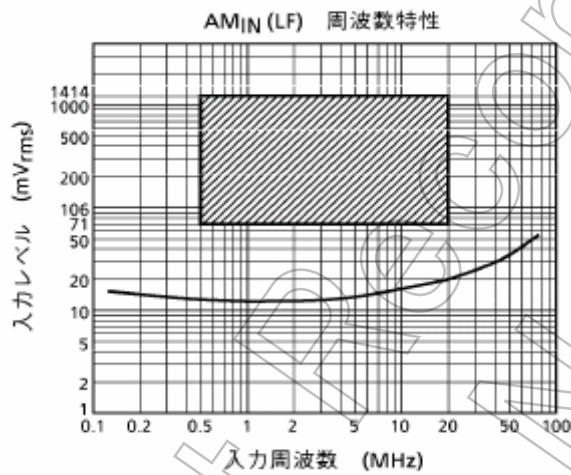
Not Recommended for New Design



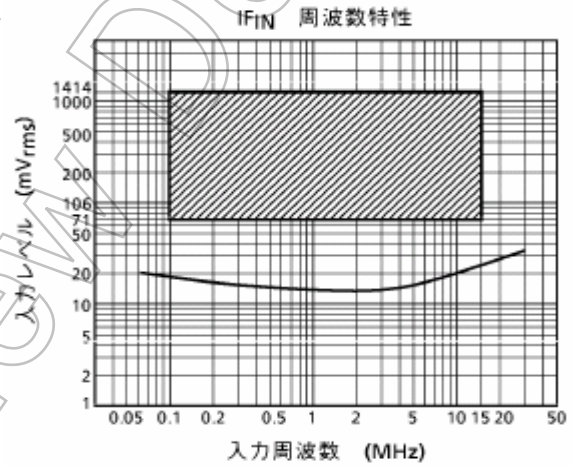
(注) 動作保証範囲 ($V_{DD}=4.5\sim 5.5V, T_a=-40\sim 85^\circ C$)
 標準品代表特性 ($V_{DD}=5V, T_a=25^\circ C$)



(注) FM_{IN} : FM_H 動作保証範囲 ($V_{DD}=4.5\sim 5.5V, T_a=-40\sim 85^\circ C$)
 FM_{IN} : FM_L
 標準品代表特性 ($V_{DD}=5V, T_a=25^\circ C$)



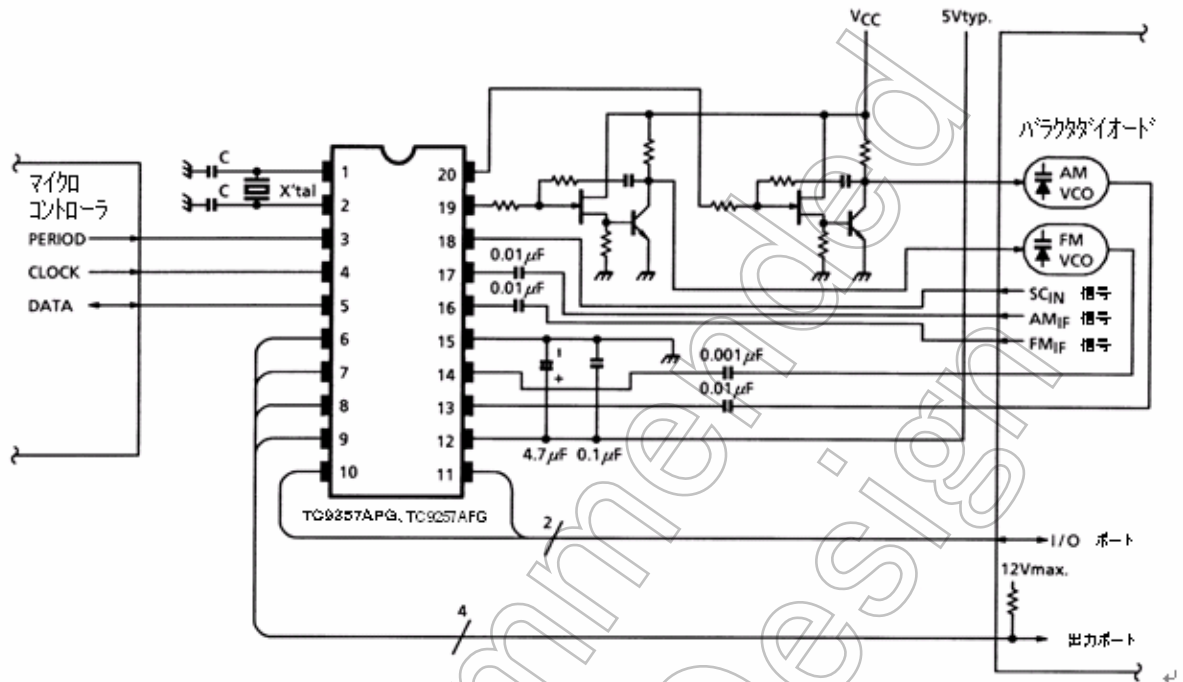
(注) 動作保証範囲 ($V_{DD}=4.5\sim 5.5V, T_a=-40\sim 85^\circ C$)
 標準品代表特性 ($V_{DD}=5V, T_a=25^\circ C$)



(注) 動作保証範囲 ($V_{DD}=4.5\sim 5.5V, T_a=-40\sim 85^\circ C$)
 標準品代表特性 ($V_{DD}=5V, T_a=25^\circ C$)

応用回路例

(TC9257APG、TC9257AFG 使用例)

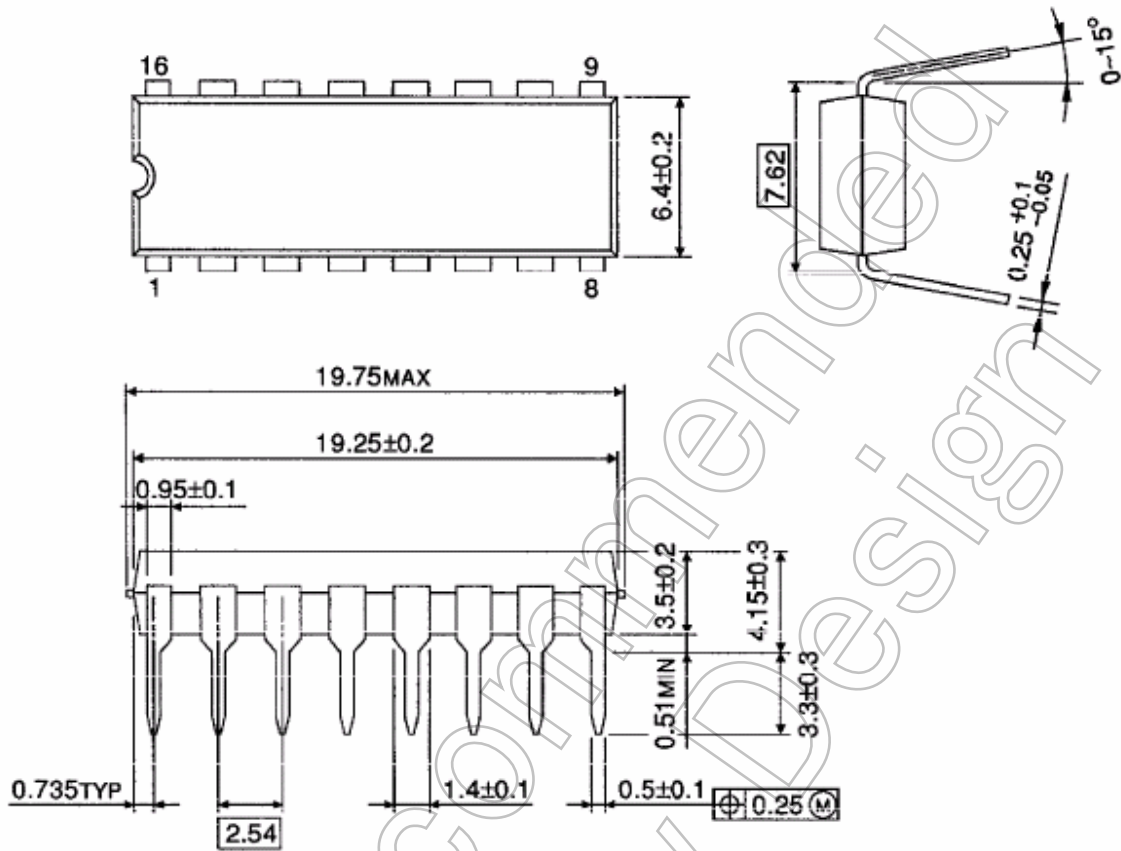


Not Recommended for New Design

外形図

P-DIP16-300-2.54A

単位 : mm



質量 : 1.0g (標準)

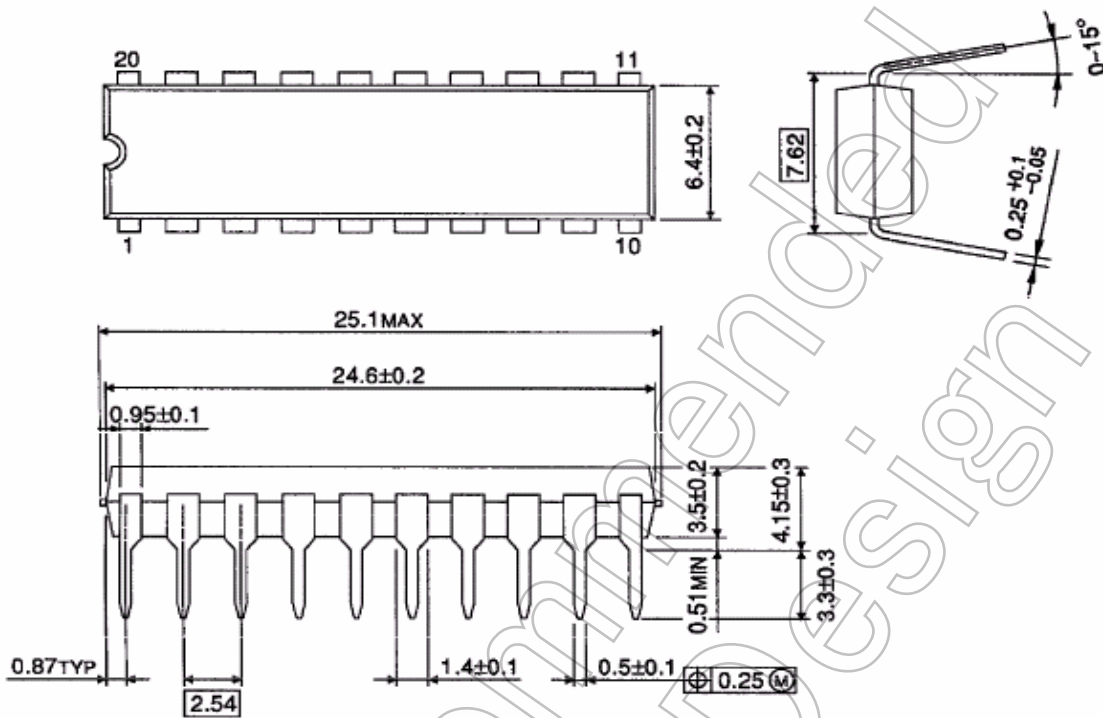
注) リード表面処理 : パラジウムメッキ

Not Recommended for New Design

外形図

P-DIP20-300-2.54A

単位：mm



質量：1.24g (標準)

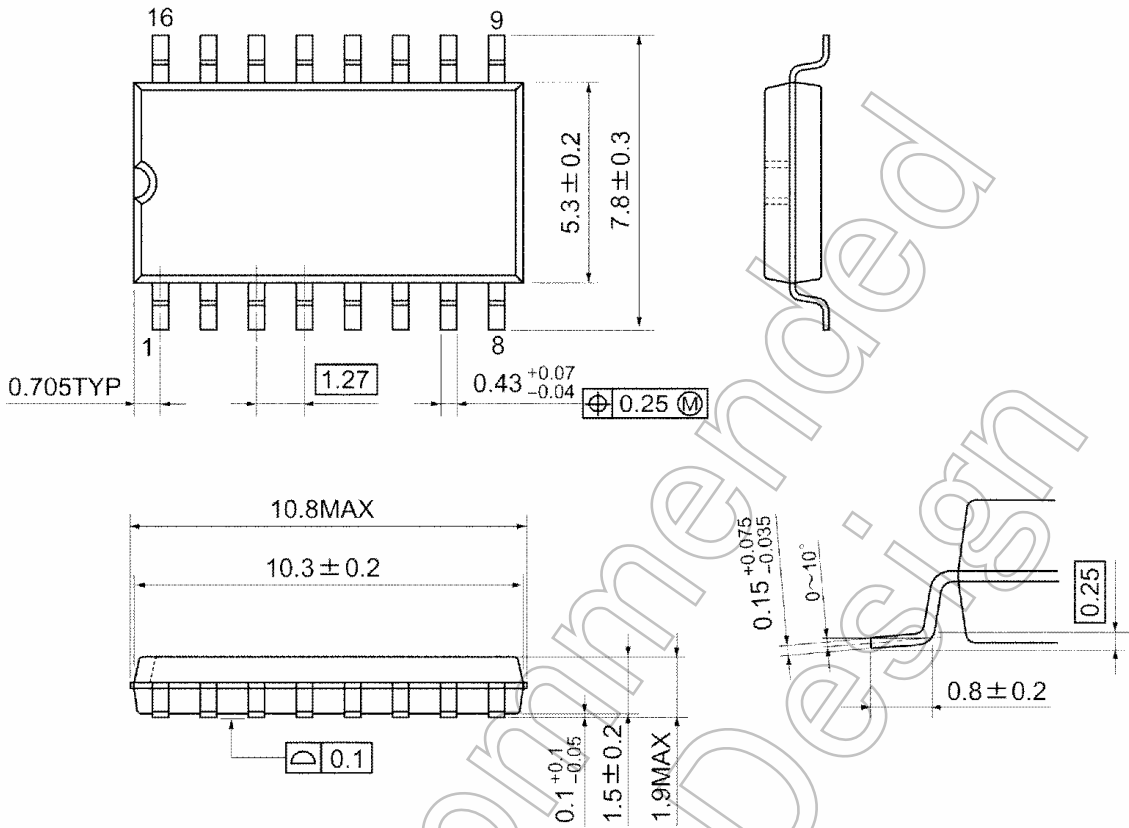
注) リード表面処理：パラジウムメッキ

Not Recommended for New Design

外形図

P-SOP16-300-1.27A

単位 : mm

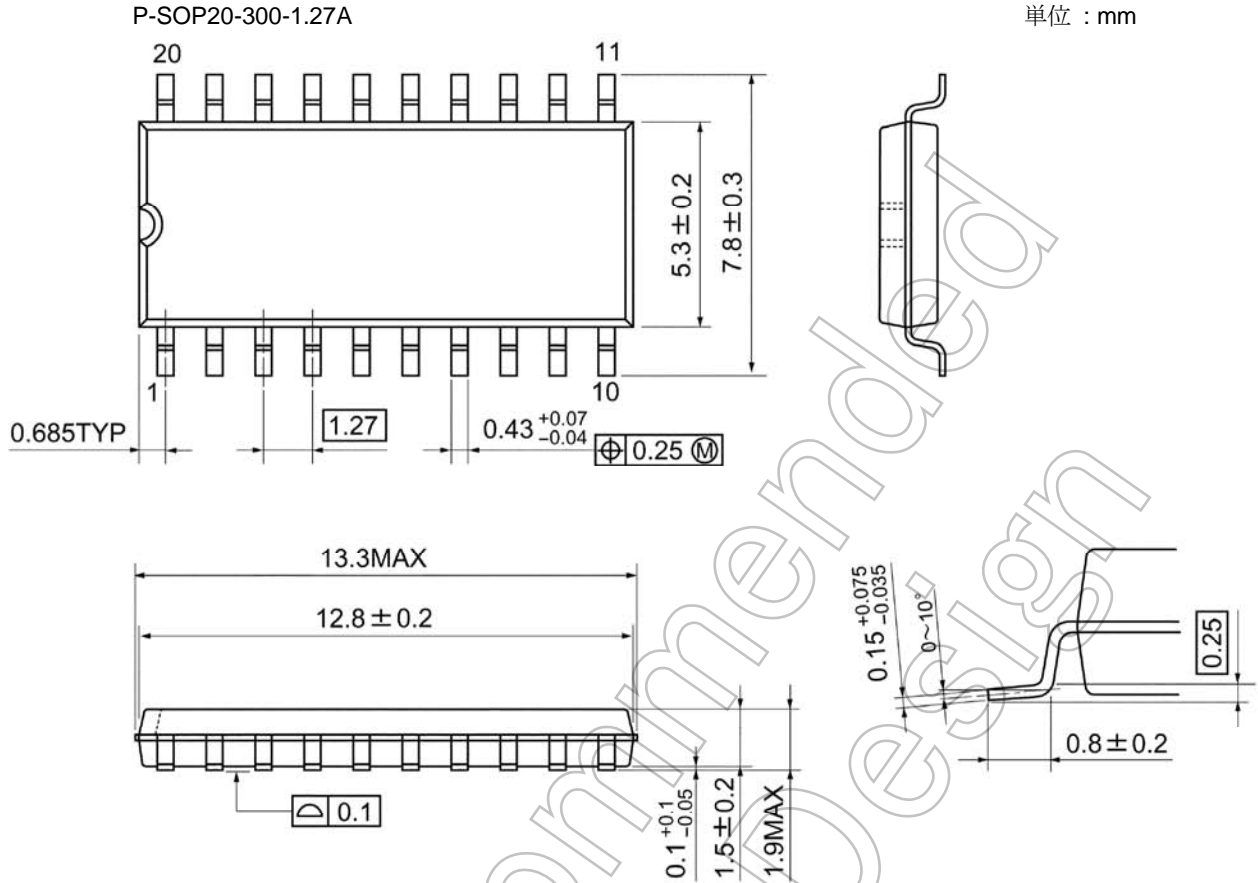


重量 : 0.16g(標準)

注) リード表面処理 : パラジウムメッキ

Not Recommended for New Design

外形図



重量 : 0.48g(標準)

注) リード表面処理 : パラジウムメッキ

Not Recommended for New Design

当社半導体製品取り扱い上のお願い

060629TBA

- 当社は品質、信頼性の向上に努めておりますが、一般に半導体製品は誤作動したり故障することがあります。当社半導体製品をご使用いただく場合は、半導体製品の誤作動や故障により、生命・身体・財産が侵害されることのないように、購入者側の責任において、機器の安全設計を行うことをお願いします。
なお、設計に際しては、最新の製品仕様をご確認の上、製品保証範囲内でご使用いただくと共に、考慮されるべき注意事項や条件について「東芝半導体製品の取り扱い上のご注意とお願い」、「半導体信頼性ハンドブック」などをご確認ください。 021023_A
- 本資料に掲載されている製品は、一般的電子機器（コンピュータ、パーソナル機器、事務機器、計測機器、産業用ロボット、家電機器など）に使用されることを意図しています。特別に高い品質・信頼性が要求され、その故障や誤作動が直接人命を脅かしたり人体に危害を及ぼす恐れのある機器（原子力制御機器、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、医療機器、各種安全装置など）にこれらの製品を使用すること（以下“特定用途”という）は意図もされていませんし、また保証もされていません。本資料に掲載されている製品を当該特定用途に使用することは、お客様の責任でなされることとなります。 021023_B
- 本資料に掲載されている製品を、国内外の法令、規則及び命令により製造、使用、販売を禁止されている応用製品に使用することはできません。 060106_Q
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。 021023_C
- 本資料に掲載されている製品は、外国為替及び外国貿易法により、輸出または海外への提供が規制されているものです。 021023_E
- 本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。 021023_D

はんだ付け性については、以下の条件で確認しています。

- (1) お客様の使用されるはんだ槽 (Sn-37Pb 半田槽) の場合
はんだ温度 230°C、浸漬時間 5 秒間 1 回、R タイプ フラックス使用
- (2) お客様の使用されるはんだ槽 (Sn-3.0Ag-0.5Cu 半田槽) の場合
はんだ温度 245°C、浸漬時間 5 秒間 1 回、R タイプ フラックス使用