

32 ビット RISC マイクロコントローラ TMPR454F10TFG

1. 概要と特長

TMPR454F10TFG は、浮動小数点ユニット (FPU) を搭載した ARM[®] Cortex[®]-R4 コアを採用し、ベクトル制御用ハードウェアエンジンやレゾルバデジタルコンバータをデジタル化して内蔵した、車載走行系機器向けモータ制御用 32 ビット RISC マイクロコントローラです。

また、各種ペリフェラルやマイクロコントローラ全体に対する機能安全監視機構を備えており、本製品を搭載するシステムが、ISO 26262 ASIL D および IEC61508 SIL 3 の安全基準要件を満たすために有用であるように開発されています。

TMPR454F10TFG の機能概要と特長は次のとおりです。

1.1. 機能概要

(1) CPU コア: 1 ユニット

- ARM 社製 Cortex-R4 コアを搭載
- 浮動小数点ユニット (FPU) 搭載
- 最大動作周波数: 160 MHz (内部)、16 MHz (外付け水晶発振子) (-40 ~ +125 °C 時)
- 機能安全監視機構 (fRSmartComp によるリダンダントコア比較方式)

(2) メモリ

- NANO FLASH[™] ROM: 1 MB (プログラム、データ用として使用可能)
- ブート ROM: 8 KB (ブートモードでの Flash 書き替えで使用)
- RAM: 64 KB (プログラム、データ用として使用可能)
- RAM: 16 KB (プログラム、データおよび DMAC との共有メモリとして使用可能)
- キャリブレーション RAM: 8 KB (開発用途としてのみ使用可能)
- スタンバイ RAM: 4 KB (スタンバイモードによる低消費電力でのデータ保持が可能)
- フラッシュキャッシュ: 8 KB (Flash ROM へのアクセスレイテンシを短くするためのキャッシュ)
- 機能安全監視機構

(3) 割り込みコントローラ (INTC)

- 内部要因... 転送終了割り込み、アラーム割り込みなど
- 外部要因... ノンマスカブル割り込み: NMI_N 端子の立ち下がりエッジ検出
(Cortex-R4 の FIQ に接続、リセット解除後は禁止状態)
マスカブル割り込み: キャプチャ機能付きタイマのキャプチャ入力 6 本
- 機能安全監視機構

ARM および Cortex は、ARM Limited (またはその子会社) の EU またはその他の国における登録商標です。CoreSight は、ARM Limited (またはその子会社) の EU またはその他の国における商標です。NANO FLASH は、株式会社 東芝の商標です。

(4) 汎用パラレルポート (GPIO)

- ポート数: 最大 54 (他の機能端子との兼用端子を含む)
 - ✧ PA[7:0]、PB[4:0]、PC[6:0]、PD[5:0]、PE[4:0]、PF[3:0]、PG[6:0]、PH[5:0]、PK[5:0]
- ビット操作命令対応
- 機能安全監視機構

(5) DMA コントローラ (DMAC): 2 ユニット

- 共有メモリに転送定義 (ディスクリプタ) を格納
- データバッファ段数: 1
- 32 チャンネル
- 領域 → 領域、領域 → 固定、固定 → 領域、固定 → 固定の転送が可能
- ディスクリプタチェーン転送モードをサポート
- 単位サイズ of データ転送ごとのチャンネル優先順位判定
- 割り込み: 1 (転送終了)
- 機能安全監視機構

(6) 32 ビットコンペア機能付き汎用タイマ (TCMP): 5 ユニット

- 基本クロック: 80 MHz
- デバイダ: 2 ~ 128 分周 (システムクロック分周)
- コンペア一致によるカウンタクリア機能を選択可能
- コンペア一致に同期してコンペアレジスタにロードするダブルバッファ機能を選択可能
- コンペア一致信号外部出力: 2 チャンネル/ユニット
- 割り込み: 3 (コンペア一致 × 2、カウンタオーバフロー)
- 機能安全監視機構

(7) 32 ビットキャプチャ/コンペア機能付き汎用タイマ (TCAP0): 1 ユニット

- 32 ビットベースタイマ: 1 チャンネル/ユニット
 - ✧ 基本クロック: 80 MHz
 - ✧ デバイダ: 2 ~ 128 分周 (システムクロック分周)
 - ✧ ベースタイマ読み出し機能
 - ✧ ベースタイマ・プリセット可能
 - ✧ ベースタイマ・スタート/停止機能
 - ✧ ベースタイマ割り込み: 5 (ビット 10、ビット 11、ビット 12、ビット 13、オーバフロー)
 - ✧ コンペア一致によるカウンタクリア機能
- キャプチャレジスタ: 6 チャンネル/ユニット
 - ✧ キャプチャトリガ入力
 - 外部トリガ入力: 6 チャンネル
 - ✧ エッジ検出キャプチャ機能 (立ち上がり/立ち下がりエッジ)
 - ✧ エッジ検出割り込み: 12 (2/チャンネル)
 - ✧ キャプチャトリガ入力に対するノイズフィルタ機能
- コンペアレジスタ: 2 チャンネル/ユニット
 - ✧ ダブルバッファ機能
 - ✧ コンペア一致割り込み: 2 (1/チャンネル)
- 機能安全監視機構

(8) 32 ビットキャプチャ機能付きクロック監視用タイマ (TCAP1): 1 ユニット

- 32ビットベースタイマ: 1チャンネル/ユニット
 - ◇ 基本クロック: 80 MHz
 - ◇ デバイダ: 2~128分周 (システムクロック分周)
 - ◇ ベースタイマ読み出し機能
 - ◇ ベースタイマ・プリセット可能
 - ◇ ベースタイマ・スタート/停止機能
 - ◇ ベースタイマ割り込み: なし
 - キャプチャレジスタ: 8チャンネル/ユニット
 - ◇ キャプチャトリガ入力
 - 内部トリガ: 8チャンネル
 - ◇ エッジ検出キャプチャ機能 (立ち上がり/立ち下がりエッジ)
 - ◇ エッジ検出割り込み: 3 (1/チャンネル3、2/チャンネル7)
 - 機能安全監視機構
- (9) 24ビットPWMジェネレータ: 4ユニット
- 独立した24ビットカウンタ
 - 基本クロック: 80 MHz
 - デバイダ: 2~8分周 (システムクロック分周)
 - カウンタ読み出し機能
 - カウンタプリセット可能
 - カウンタスタート/停止機能
 - PWM出力極性反転機能
 - ダブルバッファ機能 (デューティレジスタ)
 - 複数ユニットの同期スタート/停止機能
 - 割り込み: 1 (周期一致)
 - 機能安全監視機構
- (10) ウォッチドッグタイマ (WDT): 2ユニット
- クロックは、システムクロックとは独立した、外部クロック (EXTCLK) または内部発振器のクロックから選択可能
 - 20ビットカウンタ
 - ウィンドウ・モード設定が可能
 - デバッグ時に停止
 - CPUコアでのプログラム実行でカウンタをクリアする方式
 - 割り込み: 1 (クリアタイミングがウィンドウ内に入っていない場合)
 - 機能安全監視機構
- (11) 汎用シリアル・インタフェース (UART/SIO): 3ユニット
- IOインタフェースモードと、非同期通信 (UART) モードの選択が可能。
 - ◇ IOインタフェースモード
 - 送受信データとともに、その同期信号 (SCLK) の送受信を行うモード
 - ◇ 非同期通信 (UART) モード
 - 4バイトFIFOを用いて、全二重通信、または半二重通信が選択可能
 - 割り込み: 2
 - 機能安全監視機構

(12) 拡張シリアル・インタフェース (ESEI): 2 ユニット

- マスタモード/スレーブモード
 - ✧ マスタモード時のスレーブ選択信号出力
 - ESEI0 : 3 出力 (SSO00, SSO01, SSO02)
 - ESEI1 : 1 出力 (SSO1)
- データフレーム長: 5 ~ 16 ビット
- クロックの極性と位相を設定可能
- データのパリティチェック
- 4 線式の SPI と接続可能
- 20 データフレームまでの送受信が連続的に可能なので、CPU 負荷を大きく削減可能
- DMAC への転送要求
- 送信時のフレーム間隔設定が可能
- 割り込み: 3

(13) CAN: 3 ユニット

- CAN バージョン 2.0 B Active 準拠
- 32 個のメールボックス (送信/受信兼用: 31 個、受信専用: 1 個)
- CAN バスボーレート: 最大 1 Mbps
- ボーレートプリスケアラ内蔵
- メッセージ送信順番は次の 2 種類の内部アービトレーションから選択可能
 - ✧ メールボックス番号の小さい順
 - ✧ ID 優先度の高い順
- メッセージ送信/受信時のタイムスタンプ機能
- 32 個のメッセージ受信マスクレジスタ
 - ✧ メールボックスごとにマスクレジスタを用意
- ID 拡張ビット用受信マスクビット
- 割り込み: 3
 - ✧ 受信割り込み
 - ✧ 送信割り込み
 - ✧ グローバル割り込み (ワーニングレベル, エラーバッシブ, バスオフなど 8 種の要因含む)
- スリープモード (CAN バスアクティビティまたは CPU アクセスによるウェイクアップ)
- トリプル CAN ワイヤード OR 機能サポート
- 機能安全監視機構

(14) CRC 演算支援回路: 1 ユニット

- AUTOSAR 準拠 CCITT-16 を採用
- 32 ビットデータをレジスタに書き込むだけで自動的に CRC コードを計算
- データを連続的に書き込むことで、連続データについても CRC コードを計算可能
- 誤り検出率 99.998%

(15) EXCITER (レゾルバ励磁用信号発生器): 1 ユニット

- EXCITER は擬似三角波キャリア信号を生成し、レジスタ定義の正弦波電圧指令値との比較から外部 PWM 出力信号を生成します。
- 周期および位相をプログラマブルに設定可能
- 割り込み: 1

- 機能安全監視機構
- (16) レゾルバデジタルコンバータ (RDC): 1 ユニット
- 変換精度: 12 ビット ± 4 LSB
 - 応答速度: $\pm 0.2^\circ$ 以下 (10,000 rpm 時)
 - 最大回転速度: 240,000 rpm
 - 主な機能
 - ◇ 入力信号のオフセット除去
 - ◇ 入力値の振幅補正
 - ◇ 励磁信号の遅延補正
 - 割り込み: 2 (エラー検出、Sin/Cos ゼロクロス)
 - 機能安全監視機構
- (17) ベクトルエンジン (VE): 1 ユニット
- ベクトル制御で実行される基本的な処理の組み込み
 - ◇ 座標軸変換
 - ◇ 相変換
 - ◇ 電流制御
 - ◇ SIN/COS 演算
 - PMD および ADC を制御する I/F の組み込み
 - ◇ 出力制御
 - ◇ 入力処理
 - ◇ 回転角入力
 - ◇ プログラマブルスケジューラ
 - 割り込み: 1
 - 機能安全監視機構
- (18) プログラマブルモータドライバ (PMD): 1 ユニット
- PWM 波形
 - 同期 PWM (1 パルス制御)
 - デッドタイム/最小 ON パルス幅生成回路
 - 割り込み: 12
 - 機能安全監視機構
- (19) 12 ビット 逐次比較方式 AD コンバータ: 4 ユニット
- 変換精度: 12 ビット ± 6 LSB (ADC1、2、3)、12 ビット ± 7 LSB (ADC0)
 - 変換時間: 2 μ s
 - アナログ入力 (外部ピン)
 - ◇ ADC0 専用: 11 入力 (AIN00 ~ 010)
 - ◇ ADC1 専用: 4 入力 (AIN10 ~ 13)
 - ◇ ADC2 専用: 3 入力 (AIN20 ~ 22)
 - ◇ ADC3 専用: 3 入力 (AIN30 ~ 32)
 - 変換トリガモード
 - ◇ コマンドトリガ
 - ◇ タイマトリガ
 - ◇ PMD トリガ

- 割り込み: 1 (AD 変換終了)
 - 機能安全監視機構
- (20) 動作モードコントロール
- ノーマルモード
 - ✧ Flash 起動
 - デバッグモード 1、2
 - ✧ ARM[®] CoreSight[™] (JTAG / SWD / SWV / Trace)、NBD または JWire ツールの接続選択が可能
 - ブートモード
 - ✧ ブート ROM 起動
 - ✧ Flash 書き替えサポート
 - スタンバイモード
 - ✧ スタンバイ時のパラメータデータバックアップ用
- (21) クロック
- システムクロック
 - ✧ f_{CPU} : 160 MHz = 外部発振周波数 (16 MHz) × 10 通倍 (PLL) (プロセッサ用)
 - ✧ f_{SYS} : 80 MHz = $f_{CPU} / 2$ (ペリフェラル用)
 - ウォッチドッグタイマ用クロックを下記から選択可能
 - ✧ 外部クロック入力 (EXTCLK)
 - ✧ 内部発振器クロック (INTCLK)
- (22) デバッグ機能
- SWD 方式 (2 線式) あるいは JTAG 方式 (5 線式) が選択可能
 - トレース出力 (各方式共通): 4 ビット
 - NBD-IF による RAM モニタ機能
 - JWire による RAM モニタ機能
- (23) クロックモニタ: 1 ユニット
- 監視対象クロック: $f_{CPU} = 160$ MHz
 - 基準クロック: システムクロックとは独立した、外部クロック入力 (EXTCLK)、内部発振器クロック (INTCLK)、または外部発振器クロック (OSCCLK: 16 MHz) から選択可能
 - 機能安全監視機構
- (24) 動作電圧
- VDD15 = 1.5 V (1.35 ~ 1.65 V) (内部ロジック)
 - VDD5 = 5.0 V (4.5 ~ 5.5 V) (AD コンバータ, I/O)
- (25) 動作温度
- $T_a = -40 \sim +125$ °C ($f_{CPU} = 160$ MHz 時)
- (26) パッケージ
- 144 ピン HQFP パッケージ (20 mm × 20 mm × 1.4 mm、0.5 mm pitch)

1.2. ブロック図

図 1.1に、TMPR454F10TFG のブロック図を示します。黄色のブロックは、モジュールが備える機能安全監視機構と機能安全に関連するモジュールです。

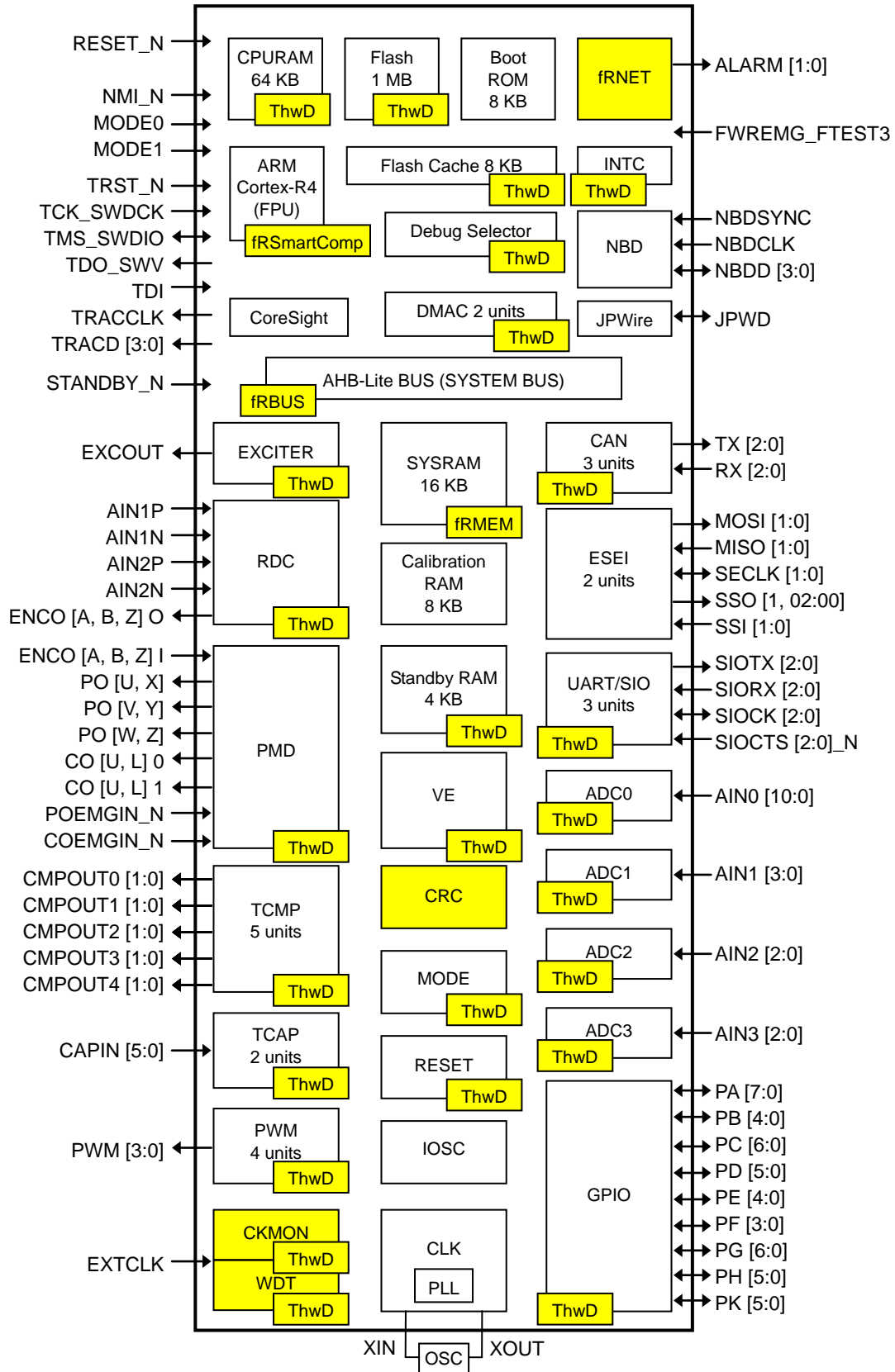


図 1.1 TMPR454F10TFG ブロック図

2. ピン配置とピン機能

本製品のピン配置図およびピン機能を示します。

2.1. ピン配置図

本製品のピン配置図は、図 2.1のとおりです。

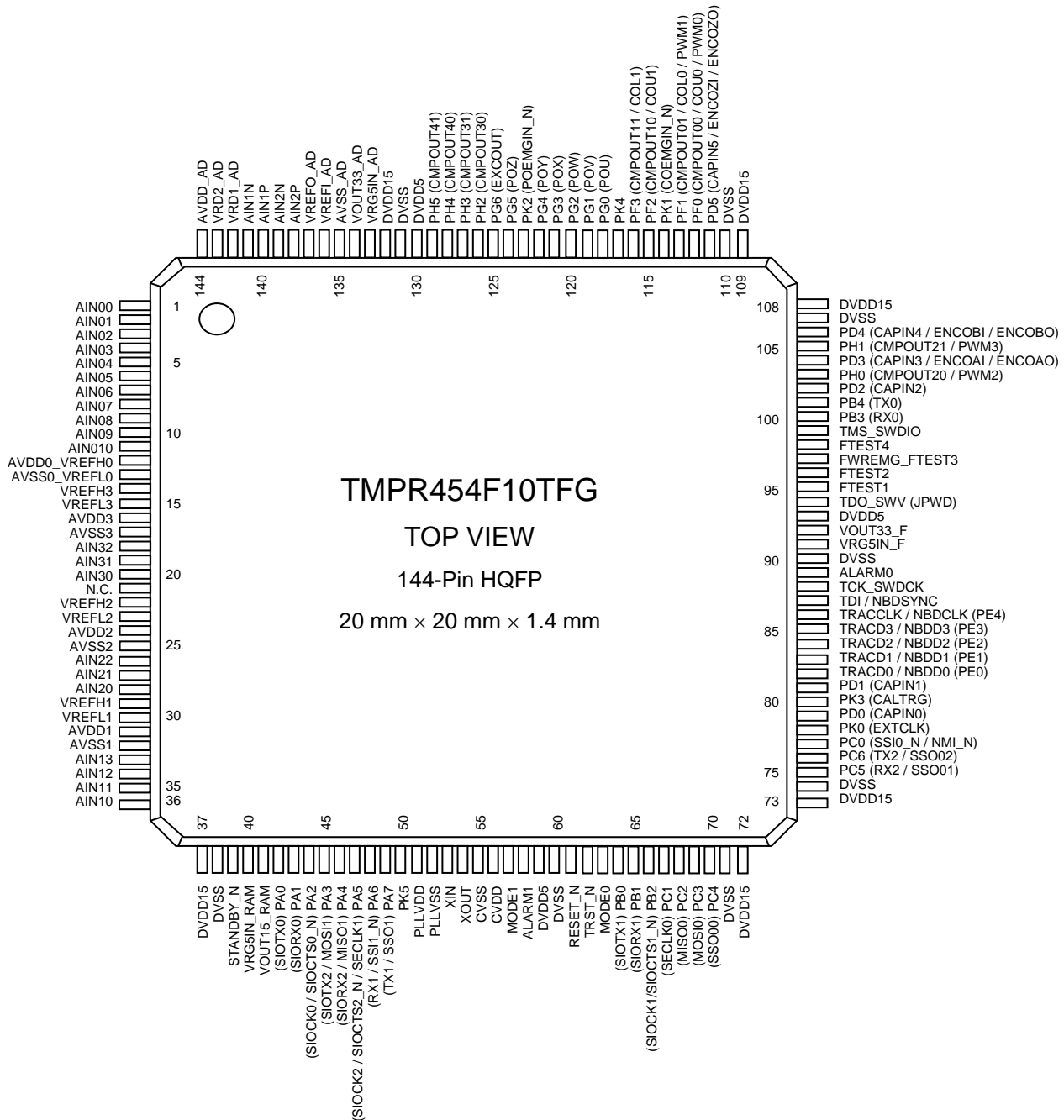


図 2.1 ピン配置図

2.2. ピン名称と機能

本製品のピン名称と機能を、表 2.1に示します。

表 2.1 ピン名称と機能

ピン番号	ピン名称	入出力	機能	内蔵 PU/PD 抵抗 (注1)
1	AIN00	入力	ADC0 アナログ入力 0	—
2	AIN01	入力	ADC0 アナログ入力 1	—
3	AIN02	入力	ADC0 アナログ入力 2	—
4	AIN03	入力	ADC0 アナログ入力 3	—
5	AIN04	入力	ADC0 アナログ入力 4	—
6	AIN05	入力	ADC0 アナログ入力 5	—
7	AIN06	入力	ADC0 アナログ入力 6	—
8	AIN07	入力	ADC0 アナログ入力 7	—
9	AIN08	入力	ADC0 アナログ入力 8	—
10	AIN09	入力	ADC0 アナログ入力 9	—
11	AIN010	入力	ADC0 アナログ入力 10	—
12	AVDD0_VREFH0	—	ADC0 アナログ電源_基準電圧入力 (H)	—
13	AVSS0_VREFL0	—	ADC0 アナログ GND_基準電圧入力 (L)	—
14	VREFH3	入力	ADC3 アナログ基準電圧入力 (H)	—
15	VREFL3	入力	ADC3 アナログ基準電圧入力 (L)	—
16	AVDD3	—	ADC3 アナログ電源	—
17	AVSS3	—	ADC3 アナログ GND	—
18	AIN32	入力	ADC3 アナログ入力 2	—
19	AIN31	入力	ADC3 アナログ入力 1	—
20	AIN30	入力	ADC3 アナログ入力 0	—
21	N.C.	—	N.C. (この端子は OPEN で使用してください)	—
22	VREFH2	入力	ADC2 アナログ基準電圧入力 (H)	—
23	VREFL2	入力	ADC2 アナログ基準電圧入力 (L)	—
24	AVDD2	—	ADC2 アナログ電源	—
25	AVSS2	—	ADC2 アナログ GND	—
26	AIN22	入力	ADC2 アナログ入力 2	—
27	AIN21	入力	ADC2 アナログ入力 1	—
28	AIN20	入力	ADC2 アナログ入力 0	—
29	VREFH1	入力	ADC1 アナログ基準電圧入力 (H)	—
30	VREFL1	入力	ADC1 アナログ基準電圧入力 (L)	—
31	AVDD1	—	ADC1 アナログ電源	—
32	AVSS1	—	ADC1 アナログ GND	—
33	AIN13	入力	ADC1 アナログ入力 3	—
34	AIN12	入力	ADC1 アナログ入力 2	—
35	AIN11	入力	ADC1 アナログ入力 1	—
36	AIN10	入力	ADC1 アナログ入力 0	—
37	DVDD15	—	デジタル 1.5 V 電源	—
38	DVSS	—	デジタル GND	—
39	STANDBY_N	入力	スタンバイ入力 (スタンバイ RAM 使用時は「H」を入力してください)	PD
40	VRG5IN_RAM	入力	レギュレータ 5 V 入力 (スタンバイ RAM 用)	—
41	VOOUT15_RAM	出力	レギュレータ 1.5 V 出力モニタ (スタンバイ RAM 用)	—
42	PA0 SIOTX0	入出力 出力	入出力ポート A0 UART/SIO0 送信データ	PPU/PPD

ピン番号	ピン名称	入出力	機能	内蔵 PU/PD 抵抗 (注1)
43	PA1 SIORX0	入出力 入力	入出力ポート A1 UART/SIO0 受信データ	PPU/PPD
44	PA2 SIOCK0 SIOCTS0_N	入出力 入出力 入力	入出力ポート A2 UART/SIO0 クロック UART/SIO0 CTS 入力	PPU/PPD
45	PA3 MOSI1 SIOTX2	入出力 入出力 出力	入出力ポート A3 ESEI1 マスタ出カスレーブ入力 UART/SIO2 送信データ	PPU/PPD
46	PA4 MISO1 SIORX2	入出力 入出力 入力	入出力ポート A4 ESEI1 マスタ入カスレーブ出力 UART/SIO2 受信データ	PPU/PPD
47	PA5 SECLK1 SIOCK2 SIOCTS2_N	入出力 入出力 入出力 入力	入出力ポート A5 ESEI1 クロック入出力 UART/SIO2 クロック UART/SIO2 CTS 入力	PPU/PPD
48	PA6 SSI1_N RX1	入出力 入力 入力	入出力ポート A6 ESEI1 スレーブセレクト入力 CAN1 受信データ	PPU/PPD
49	PA7 SSO1 TX1	入出力 出力 出力	入出力ポート A7 ESEI1 スレーブセレクト出力 CAN1 送信データ	PPU/PPD
50	PK5	入出力	入出力ポート K5	PPU/PPD
51	PLLVD	—	クロック逡倍回路用 1.5 V 電源	—
52	PLLVS	—	クロック逡倍回路用 GND	—
53	XIN	入力	16 MHz 発振子接続端子	—
54	XOUT	出力	16 MHz 発振子接続端子	—
55	CVSS	—	発振器用 GND	—
56	CVDD	—	発振器用 1.5 V 電源	—
57	MODE1	入力	モード 1 入力	PU
58	ALARM1 (注 4、5)	出力	アラーム 1 出力 (入出力ポート M1 モニタのみ)	PU
59	DVDD5	—	デジタル 5 V 電源	—
60	DVSS	—	デジタル GND	—
61	RESET_N	入力	リセット入力	PD
62	TRST_N	入力	デバッグリセット入力 (入出力ポート M2 モニタのみ)	PD
63	MODE0	入力	モード 0 入力	PD
64	PB0 SIOTX1	入出力 出力	入出力ポート B0 UART/SIO1 送信データ	PPU/PPD
65	PB1 SIORX1	入出力 入力	入出力ポート B1 UART/SIO1 受信データ	PPU/PPD
66	PB2 SIOCK1 SIOCTS1_N	入出力 入出力 入力	入出力ポート B2 UART/SIO1 クロック UART/SIO1 CTS 入力	PPU/PPD
67	PC1 SECLK0	入出力 入出力	入出力ポート C1 ESEI0 クロック入出力	PPU/PPD
68	PC2 MISO0	入出力 入出力	入出力ポート C2 ESEI0 マスタ入カスレーブ出力	PPU/PPD
69	PC3 MOSI0	入出力 入出力	入出力ポート C3 ESEI0 マスタ出カスレーブ入力	PPU/PPD
70	PC4 SSO00	入出力 出力	入出力ポート C4 ESEI0 スレーブセレクト出力 0	PPU/PPD
71	DVSS	—	デジタル GND	—
72	DVDD15	—	デジタル 1.5 V 電源	—
73	DVDD15	—	デジタル 1.5 V 電源	—
74	DVSS	—	デジタル GND	—

ピン番号	ピン名称	入出力	機能	内蔵 PU/PD 抵抗 (注1)
75	PC5 SSO01 RX2	入出力 出力 入力	入出力ポート C5 ESEI0 スレーブセレクト出力 1 CAN2 受信データ	PPU/PPD
76	PC6 SSO02 TX2	入出力 出力 出力	入出力ポート C6 ESEI0 スレーブセレクト出力 2 CAN2 送信データ	PPU/PPD
77	PC0 SSI0_N NMI_N	入出力 入力 入力	入出力ポート C0 ESEI0 スレーブセレクト入力 ノンマスクパル割り込み入力 (立ち下がりエッジ検出) (NMI_N 使用時は外部でプルアップしてください)	PPU/PPD
78	PK0 EXTCLK	入出力 入力	入出力ポート K0 WDT 用外部クロック、またはクロックモニタ用の基準クロック信号源	PPU/PPD
79	PD0 CAPIN0	入出力 入力	入出力ポート D0 キャプチャ入力 0	PPU/PPD
80	PK3 CALTRG	入出力 入出力	入出力ポート K3 CAL トリガ入出力	PPU/PPD
81	PD1 CAPIN1	入出力 入力	入出力ポート D1 キャプチャ入力 1	PPU/PPD
82	TRACD0 NBDD0 PE0	出力 入出力 入出力	トレースデータ 0 出力 NBD データ 0 入出力 入出力ポート E0	PPU/PPD
83	TRACD1 NBDD1 PE1	出力 入出力 入出力	トレースデータ 1 出力 NBD データ 1 入出力 入出力ポート E1	PPU/PPD
84	TRACD2 NBDD2 PE2	出力 入出力 入出力	トレースデータ 2 出力 NBD データ 2 入出力 入出力ポート E2	PPU/PPD
85	TRACD3 NBDD3 PE3	出力 入出力 入出力	トレースデータ 3 出力 NBD データ 3 入出力 入出力ポート E3	PPU/PPD
86	TRACCLK NBDCLK PE4	出力 入力 入出力	トレースクロック出力 NBD クロック入力 入出力ポート E4	PPU/PPD
87	TDI NBDSYNC	入力 入力	JTAG データ入力 NBD 同期入力	PU
88	TCK_SWDCK	入力	JTAG クロック入力_SWD クロック入力	PD
89	ALARM0 (注4、5)	出力	アラーム 0 出力 (入出力ポート M0 モニタのみ)	PD
90	DVSS	—	デジタル GND	—
91	VRG5IN_F	入力	レギュレータ 5 V 入力 (Flash ROM 用)	—
92	VOUT33_F	出力	レギュレータ 3.3 V 出力モニタ (Flash ROM 用)	—
93	DVDD5	—	デジタル 5 V 電源	—
94	TDO_SWV JPWD	出力 入出力	JTAG データ出力_SW ビューワ出力 JPWire データ入出力	—
95	FTEST1	—	テスト端子 1 (オープンで使用してください)	—
96	FTEST2	—	テスト端子 2 (外部でプルダウンしてください)	—
97	FWREMG_FTEST3 (注2)	入力	テスト端子 3 (外部でプルダウンしてください)	—
98	FTEST4	—	テスト端子 4 (外部でプルダウンしてください)	—
99	TMS_SWDIO	入出力	JTAG テストモードセレクト入力_SWD 入出力	PU
100	PB3 RX0	入出力 入力	入出力ポート B3 CAN0 受信データ	PPU/PPD
101	PB4 TX0	入出力 出力	入出力ポート B4 CAN0 送信データ	PPU/PPD
102	PD2 CAPIN2	入出力 入力	入出力ポート D2 キャプチャ入力 2	PPU/PPD

ピン番号	ピン名称	入出力	機能	内蔵 PU/PD 抵抗 (注1)
103	PH0 PWM2 CMPOUT20	入出力 出力 出力	入出力ポート H0 PWM2 出力 コンペアー致 20 出力	PPU/PPD
104	PD3 ENCOAI CAPIN3 ENCOAO	入出力 入力 入力 出力	入出力ポート D3 ABZ デコーダ A 相入力 キャプチャ入力 3 ABZ エンコーダ A 相出力	PPU/PPD
105	PH1 PWM3 CMPOUT21	入出力 出力 出力	入出力ポート H1 PWM3 出力 コンペアー致 21 出力	PPU/PPD
106	PD4 ENCObI CAPIN4 ENCObO	入出力 入力 入力 出力	入出力ポート D4 ABZ デコーダ B 相入力 キャプチャ入力 4 ABZ エンコーダ B 相出力	PPU/PPD
107	DVSS	—	デジタル GND	—
108	DVDD15	—	デジタル 1.5 V 電源	—
109	DVDD15	—	デジタル 1.5 V 電源	—
110	DVSS	—	デジタル GND	—
111	PD5 ENCOZI CAPIN5 ENCOZO	入出力 入力 入力 出力	入出力ポート D5 ABZ デコーダ Z 相入力 キャプチャ入力 5 ABZ エンコーダ Z 相出力	PPU/PPD
112	PF0 COU0 PWM0 CMPOUT00	入出力 出力 出力 出力	入出力ポート F0 昇圧 PWM0 上アーム出力 PWM0 出力 コンペアー致 00 出力	PPU/PPD
113	PF1 COL0 PWM1 CMPOUT01	入出力 出力 出力 出力	入出力ポート F1 昇圧 PWM0 下アーム出力 PWM1 出力 コンペアー致 01 出力	PPU/PPD
114	PK1 COEMGIN_N	入出力 入力	入出力ポート K1 昇圧 PWM 緊急停止入力 (COEMGIN_N 使用時は外部でプルアップしてください)	PPU/PPD
115	PF2 COU1 CMPOUT10	入出力 出力 出力	入出力ポート F2 昇圧 PWM1 上アーム出力 コンペアー致 10 出力	PPU/PPD
116	PF3 COL1 CMPOUT11	入出力 出力 出力	入出力ポート F3 昇圧 PWM1 下アーム出力 コンペアー致 11 出力	PPU/PPD
117	PK4	入出力	入出力ポート K4	PPU/PPD
118	PG0 POU	入出力 出力	入出力ポート G0 3 相 PWM U 相上アーム出力	PPU/PPD
119	PG1 POV	入出力 出力	入出力ポート G1 3 相 PWM V 相上アーム出力	PPU/PPD
120	PG2 POW	入出力 出力	入出力ポート G2 3 相 PWM W 相上アーム出力	PPU/PPD
121	PG3 POX	入出力 出力	入出力ポート G3 3 相 PWM U 相下アーム出力	PPU/PPD
122	PG4 POY	入出力 出力	入出力ポート G4 3 相 PWM V 相下アーム出力	PPU/PPD
123	PK2 POEMGIN_N	入出力 入力	入出力ポート K2 3 相 PWM 緊急停止入力 (POEMGIN_N 使用時は外部でプルアップしてください)	PPU/PPD

ピン番号	ピン名称	入出力	機能	内蔵 PU/PD 抵抗 (注1)
124	PG5 POZ	入出力 出力	入出力ポート G5 3相 PWM W 相下アーム出力	PPU/PPD
125	PG6 EXCOUT	入出力 出力	入出力ポート G6 励磁信号出力	PPU/PPD
126	PH2 CMPOUT30	入出力 出力	入出力ポート H2 コンペアー致 30 出力	PPU/PPD
127	PH3 CMPOUT31	入出力 出力	入出力ポート H3 コンペアー致 31 出力	PPU/PPD
128	PH4 CMPOUT40	入出力 出力	入出力ポート H4 コンペアー致 40 出力	PPU/PPD
129	PH5 CMPOUT41	入出力 出力	入出力ポート H5 コンペアー致 41 出力	PPU/PPD
130	DVDD5	—	デジタル 5 V 電源	—
131	DVSS	—	デジタル GND	—
132	DVDD15	—	デジタル 1.5 V 電源	—
133	VRG5IN_AD	入力	レギュレータ 5 V 入力 (RDC 用)	—
134	VOUT33_AD	出力	レギュレータ 3.3 V 出力モニタ (RDC 用)	—
135	AVSS_AD (注3)	—	RDC アナログ GND	—
136	VREFI_AD (注3)	—	RDC アナログ基準電源	—
137	VREFO_AD (注3)	—	RDC アナログ基準電源	—
138	AIN2P (注3)	入力	RDC COS プラス入力	—
139	AIN2N (注3)	入力	RDC COS マイナス入力	—
140	AIN1P (注3)	入力	RDC SIN プラス入力	—
141	AIN1N (注3)	入力	RDC SIN マイナス入力	—
142	VRD1_AD (注3)	—	RDC アナログ基準電源	—
143	VRD2_AD (注3)	—	RDC アナログ基準電源	—
144	AVDD_AD (注3)	—	RDC アナログ電源 (134 ピンの VOOUT33_AD と外部で接続してください)	—

注1) 内蔵 PU/PD 抵抗には下記の 4 種類があります。

PU : プルアップ

PD : プルダウン

PPU : プログラマブルプルアップ

PPD : プログラマブルプルダウン

注2) FWREMG_FTEST3 端子は、Flash 書き込み時の緊急入力端子として機能します。それ以外のときは、常時外部でプルダウンしてください。

注3) RDC をご使用にならない場合は、RDC 関連端子を表 2.2 に示すとおり処理してください。

表 2.2 RDC 未使用時の端子処理

ピン番号	ピン名称	端子処理
135	AVSS_AD	GND
136	VREFI_AD	Open
137	VREFO_AD	Open
138	AIN2P	GND
139	AIN2N	GND
140	AIN1P	GND
141	AIN1N	GND
142	VRD1_AD	Open
143	VRD2_AD	Open
144	AVDD_AD	134 ピンの VOOUT33_AD と外部で接続してください

注4) ALARM0には、外付けでプルアップ抵抗を付けないでください。ALARM1には、外付けでプルダウン抵抗を付けないでください。また、ALARM0、1出力に外部でローパスフィルタを挿入してください。

注5) ALARM0、1は、機能安全のアラーム出力端子です。機能安全をご使用にならない場合は、これらの出力を無視してください。

2.3. リセット解除後の端子状態

リセット中およびリセット解除後の端子状態を、表 2.3に示します。ここでは、RESET_N 端子が「L」の期間を「リセット中」、RESET_N 端子が「H」になって以降を「リセット解除後」とします。

表 2.3 リセット中およびリセット解除後の端子状態

ピン番号	ピン名称	I/O	内蔵 PU/PD 抵抗 (注1)	リセット中		リセット解除後	
				I/O/Disable	PU/PD	I/O/Disable	PU/PD
1	AIN00	I	—	Disable (注3)	—	IN	—
2	AIN01	I	—	Disable (注3)	—	Disable	—
3	AIN02	I	—	Disable (注3)	—	Disable	—
4	AIN03	I	—	Disable (注3)	—	Disable	—
5	AIN04	I	—	Disable (注3)	—	Disable	—
6	AIN05	I	—	Disable (注3)	—	Disable	—
7	AIN06	I	—	Disable (注3)	—	Disable	—
8	AIN07	I	—	Disable (注3)	—	Disable	—
9	AIN08	I	—	Disable (注3)	—	Disable	—
10	AIN09	I	—	Disable (注3)	—	Disable	—
11	AIN010	I	—	Disable (注3)	—	Disable	—
12	AVDD0_VREFH0	—	—	—	—	—	—
13	AVSS0_VREFL0	—	—	—	—	—	—
14	VREFH3	I	—	—	—	—	—
15	VREFL3	I	—	—	—	—	—
16	AVDD3	—	—	—	—	—	—
17	AVSS3	—	—	—	—	—	—
18	AIN32	I	—	Disable (注3)	—	Disable	—
19	AIN31	I	—	Disable (注3)	—	Disable	—
20	AIN30	I	—	Disable (注3)	—	IN	—
21	N.C.	—	—	—	—	—	—
22	VREFH2	I	—	—	—	—	—
23	VREFL2	I	—	—	—	—	—
24	AVDD2	—	—	—	—	—	—
25	AVSS2	—	—	—	—	—	—
26	AIN22	I	—	Disable (注3)	—	Disable	—
27	AIN21	I	—	Disable (注3)	—	Disable	—
28	AIN20	I	—	Disable (注3)	—	IN	—
29	VREFH1	I	—	—	—	—	—
30	VREFL1	I	—	—	—	—	—
31	AVDD1	—	—	—	—	—	—
32	AVSS1	—	—	—	—	—	—
33	AIN13	I	—	Disable (注3)	—	Disable	—
34	AIN12	I	—	Disable (注3)	—	Disable	—
35	AIN11	I	—	Disable (注3)	—	Disable	—
36	AIN10	I	—	Disable (注3)	—	IN	—
37	DVDD15	—	—	—	—	—	—

ピン 番号	ピン名称	I/O	内蔵 PU/PD 抵抗 (注1)	リセット中		リセット解除後	
				I/O/Disable	PU/PD	I/O/Disable	PU/PD
38	DVSS	—	—	—	—	—	—
39	STANDBY_N	I	PD	IN	PD	IN	PD
40	VRG5IN_RAM	I	—	—	—	—	—
41	VOUT15_RAM	O	—	OUT	—	OUT	—
42	PA0 SIOTX0	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
43	PA1 SIORX0	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
44	PA2 SIOCK0 SIOCTS0_N	I/O I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
45	PA3 MOSI1 SIOTX2	I/O I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
46	PA4 MISO1 SIORX2	I/O I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
47	PA5 SECLK1 SIOCK2 SIOCTS2_N	I/O I/O I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
48	PA6 SSI1_N RX1	I/O I I	PPU/PPD	Disable (注3)	OFF	IN	OFF
49	PA7 SSO1 TX1	I/O O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
50	PK5	I/O	PPU/PPD	Disable (注3)	OFF	IN	OFF
51	PLLVD	—	—	—	—	—	—
52	PLLVS	—	—	—	—	—	—
53	XIN	I	—	IN	—	IN	—
54	XOUT	O	—	OUT	—	OUT	—
55	CVSS	—	—	—	—	—	—
56	CVDD	—	—	—	—	—	—
57	MODE1	I	PU	IN	PU	IN	PU
58	ALARM1	O	PU	Disable (注3)	PU	OUT	PU
59	DVDD5	—	—	—	—	—	—
60	DVSS	—	—	—	—	—	—
61	RESET_N	I	PD	IN	PD	IN	PD
62	TRST_N	I	PD	IN	PD	IN	PD
63	MODE0	I	PD	IN	PD	IN	PD
64	PB0 SIOTX1	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
65	PB1 SIORX1	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
66	PB2 SIOCK1 SIOCTS1_N	I/O I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
67	PC1 SECLK0	I/O I/O	PPU/PPD	Disable (注3)	OFF	IN	OFF
68	PC2 MISO0	I/O I/O	PPU/PPD	Disable (注3)	OFF	IN	OFF
69	PC3 MOSI0	I/O I/O	PPU/PPD	Disable (注3)	OFF	IN	OFF
70	PC4	I/O	PPU/PPD	Disable (注3)	OFF	IN	OFF

ピン 番号	ピン名称	I/O	内蔵 PU/PD 抵抗 (注1)	リセット中		リセット解除後	
				I/O/Disable	PU/PD	I/O/Disable	PU/PD
	SSO00	O					
71	DVSS	—	—	—	—	—	—
72	DVDD15	—	—	—	—	—	—
73	DVDD15	—	—	—	—	—	—
74	DVSS	—	—	—	—	—	—
75	PC5 SSO01 RX2	I/O O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
76	PC6 SSO02 TX2	I/O O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
77	PC0 SSI0_N NMI_N	I/O I I	PPU/PPD	Disable (注3)	OFF	IN	OFF
78	PK0 EXTCLK	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
79	PD0 CAPIN0	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
80	PK3 CALTRG	I/O I/O	PPU/PPD	Disable (注3)	OFF	IN	OFF
81	PD1 CAPIN1	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
82	TRACD0 NBDD0 PE0	O I/O I/O	PPU/PPD	Disable (注3)	PPU	Trace_OUT/ NBD_IN (注2)	PPU
83	TRACD1 NBDD1 PE1	O I/O I/O	PPU/PPD	Disable (注3)	PPU	Trace_OUT/ NBD_IN (注2)	PPU
84	TRACD2 NBDD2 PE2	O I/O I/O	PPU/PPD	Disable (注3)	PPU	Trace_OUT/ NBD_IN (注2)	PPU
85	TRACD3 NBDD3 PE3	O I/O I/O	PPU/PPD	Disable (注3)	PPU	Trace_OUT/ NBD_IN (注2)	PPU
86	TRACCLK NBDCLK PE4	O I I/O	PPU/PPD	Disable (注3)	PPU	Trace_OUT/ NBD_IN (注2)	PPU
87	TDI NBDSYNC	I I	PU	IN	PU	IN	PU
88	TCK_SWDCK	I	PD	IN	PD	IN	PD
89	ALARM0	O	PD	Disable (注3)	PD	OUT	PD
90	DVSS	—	—	—	—	—	—
91	VRG5IN_F	I	—	—	—	—	—
92	VOOUT33_F	O	—	OUT	—	OUT	—
93	DVDD5	—	—	—	—	—	—
94	TDO_SWV JPWD	O I/O	—	OUT	—	OUT	—
95	FTEST1	—	—	—	—	—	—
96	FTEST2	—	—	—	—	—	—
97	FWREMG_FTEST3	I	—	—	—	—	—
98	FTEST4	—	—	—	—	—	—
99	TMS_SWDIO	I/O	PU	IN	PU	IN	PU
100	PB3 RX0	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF

ピン 番号	ピン名称	I/O	内蔵 PU/PD 抵抗 (注1)	リセット中		リセット解除後	
				I/O/Disable	PU/PD	I/O/Disable	PU/PD
101	PB4 TX0	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
102	PD2 CAPIN2	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
103	PH0 PWM2 CMPOUT20	I/O O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
104	PD3 ENCOAI CAPIN3 ENCOAO	I/O I I O	PPU/PPD	Disable (注3)	OFF	IN	OFF
105	PH1 PWM3 CMPOUT21	I/O O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
106	PD4 ENCObI CAPIN4 ENCObO	I/O I I O	PPU/PPD	Disable (注3)	OFF	IN	OFF
107	DVSS	—	—	—	—	—	—
108	DVDD15	—	—	—	—	—	—
109	DVDD15	—	—	—	—	—	—
110	DVSS	—	—	—	—	—	—
111	PD5 ENCOZI CAPIN5 ENCOZO	I/O I I O	PPU/PPD	Disable (注3)	OFF	IN	OFF
112	PF0 COU0 PWM0 CMPOUT00	I/O O O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
113	PF1 COL0 PWM1 CMPOUT01	I/O O O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
114	PK1 COEMGIN_N	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF
115	PF2 COU1 CMPOUT10	I/O O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
116	PF3 COL1 CMPOUT11	I/O O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
117	PK4	I/O	PPU/PPD	Disable (注3)	OFF	IN	OFF
118	PG0 POU	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
119	PG1 POV	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
120	PG2 POW	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
121	PG3 POX	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
122	PG4 POY	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
123	PK2 POEMGIN_N	I/O I	PPU/PPD	Disable (注3)	OFF	IN	OFF

ピン 番号	ピン名称	I/O	内蔵 PU/PD 抵抗 (注1)	リセット中		リセット解除後	
				I/O/Disable	PU/PD	I/O/Disable	PU/PD
124	PG5 POZ	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
125	PG6 EXCOUT	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
126	PH2 CMPOUT30	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
127	PH3 CMPOUT31	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
128	PH4 CMPOUT40	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
129	PH5 CMPOUT41	I/O O	PPU/PPD	Disable (注3)	OFF	IN	OFF
130	DVDD5	—	—	—	—	—	—
131	DVSS	—	—	—	—	—	—
132	DVDD15	—	—	—	—	—	—
133	VRG5IN_AD	I	—	—	—	—	—
134	VOUT33_AD	O	—	OUT	—	OUT	—
135	AVSS_AD	—	—	—	—	—	—
136	VREFI_AD	—	—	—	—	—	—
137	VREFO_AD	—	—	—	—	—	—
138	AIN2P	I	—	IN	—	IN	—
139	AIN2N	I	—	IN	—	IN	—
140	AIN1P	I	—	IN	—	IN	—
141	AIN1N	I	—	IN	—	IN	—
142	VRD1_AD	—	—	—	—	—	—
143	VRD2_AD	—	—	—	—	—	—
144	AVDD_AD	—	—	—	—	—	—

注1) 内蔵 PU/PD 抵抗には下記の 4 種類があります。

PU: プルアップ

PD: プルダウン

PPU: プログラマブルプルアップ

PPD: プログラマブルプルダウン

注2) トレース出力か NBD 入力かは、動作モードで決まります。

デバッグモード 1 のときは、NBD_IN になります。

デバッグモード 2、ノーマルモード、ブートモードのときは、Trace_OUT になります。TRACD[3:0] は 4b0001 を、TRACCLK は 20 MHz のトレースクロックを出力します。ただし、Flash メモリの全プロテクトビットがプロテクト状態であり、かつ、SECBIT レジスタがセキュリティ有効の設定の場合、出力は停止します。

注3) ダイレクトリセットにより、RESET_N 端子が「L」の間 Disable 状態となります。

製品取り扱い上のお願い

- 本資料に掲載されているハードウェア、ソフトウェアおよびシステム（以下、本製品という）に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情報の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。