

32 ビット RISC マイクロコントローラ

TXZ ファミリ

リファレンスマニュアル
DMA コントローラ
(DMAC-B)

Revision 2.0

2018-04

東芝デバイス&ストレージ株式会社

目次

序章	5
関連するドキュメント	5
表記規約	6
用語・略語	8
1. 概要	9
2. 構成	10
3. 機能説明・動作説明	11
3.1. 転送モード	11
3.1.1. ノーマル転送	11
3.1.1.1. 単位ノーマル転送	11
3.1.1.2. 連続ノーマル転送	12
3.1.2. リピート転送	13
3.1.3. チェーン転送	14
3.1.3.1. 単位チェーン転送	16
3.1.3.2. 連続チェーン転送	17
3.2. チャンネル制御データ	18
3.2.1. チャンネル制御データメモリマップ	18
3.2.2. チャンネル制御データの構造	19
3.2.2.1. 転送元データ最終アドレス(DMASrcEndPtr)	19
3.2.2.2. 転送先データ最終アドレス(DMADstEndPtr)	19
3.2.2.3. 転送モード設定(DMAChnlCfg)	20
3.3. 初期設定	22
3.3.1. DMA へのクロック供給	22
3.3.2. チャンネル制御データの準備	22
3.3.3. レジスタの共通初期設定	22
3.4. 優先順位	23
3.5. 転送要求の種類	23
3.6. アービトレーション	24
3.7. データサイズとアドレス	24
3.8. 転送回数	24
3.9. DMA 起動	25
3.10. 割り込み	25
3.10.1. 転送終了割り込み	25
3.10.2. 転送エラー割り込み	25
4. レジスタ説明	26
4.1. レジスタ一覧	26
4.2. レジスタ詳細	27

4.2.1. [DMAxStatus] (DMAC Status Register).....	27
4.2.2. [DMAxCfg] (DMAC Configuration Register).....	27
4.2.3. [DMAxCtrlBasePtr] (Channel control data base pointer Register).....	27
4.2.4. [DMAxAltCtrlBasePtr] (Channel alternate control data base pointer Register).....	27
4.2.5. [DMAxChnlSwRequest] (Channel software request Register).....	28
4.2.6. [DMAxChnlUseburstSet] (Channel useburst set Register).....	28
4.2.7. [DMAxChnlUseburstClr] (Channel useburst clear Register).....	28
4.2.8. [DMAxChnlReqMaskSet] (Channel request mask set Register).....	29
4.2.9. [DMAxChnlReqMaskClr] (Channel request mask clear Register).....	29
4.2.10. [DMAxChnlEnableSet] (Channel enable set Register).....	29
4.2.11. [DMAxChnlEnableClr] (Channel enable clear Register).....	30
4.2.12. [DMAxChnlPriAltSet] (Channel primary-alternate set Register).....	30
4.2.13. [DMAxChnlPriAltClr] (Channel primary-alternate clear Register).....	31
4.2.14. [DMAxChnlPrioritySet] (Channel priority set Register).....	31
4.2.15. [DMAxChnlPriorityClr] (Channel priority clear Register).....	31
4.2.16. [DMAxErrClr] (Bus error clear Register).....	32
5. 使用方法の例.....	33
5.1. 基本動作.....	33
6. 改訂履歴.....	34
製品取り扱い上のお願い.....	36

図目次

図 2.1	DMAC ブロック図(ユニット共通)	10
図 3.1	単位ノーマル転送	11
図 3.2	連続ノーマル転送	12
図 3.3	リピート転送	13
図 3.4	チェーン転送時のチャンネル制御データ、タスクリストの役割	14
図 3.5	単位チェーン転送	16
図 3.6	連続チェーン転送	17
図 3.7	制御データテーブルのメモリマップ	18

表目次

表 2.1	信号一覧表	10
表 3.1	設定関係一覧	21
表 3.2	チャンネル優先順位	23
表 6.1	改訂履歴	34

序章

関連するドキュメント

文書名
製品個別情報
例外
クロック制御と動作モード

表記規約

- 数値表記は以下の規則に従います。
 - 16 進数表記: 0xABC
 - 10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
 - 2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は [m:n]とまとめて表記する場合があります。
例: S[3: 0] は S3,S2,S1,S0 の 4 つの信号名をまとめて表記しています。
- 本文中 [] で囲まれたものはレジスタを定義しています。
例: [ABCD]
- 同種で複数のレジスタ、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1], [XYZ2], [XYZ3] → [XYZn]
- 「レジスタ一覧」中のレジスタ名でユニットまたはチャンネルは「x」で一括表記しています。
ユニットの場合、「x」は A,B,C... を表します。
例: [ADACR0], [ADBCR0], [ADCCR0]→[ADxCR0]
チャンネルの場合、「x」は 0,1,2,..を表します。
例: [T32A0RUNA], [T32A1RUNA], [T32A2RUNA]→[T32AxRUNA]
- レジスタのビット範囲は [m:n] と表記します。
例: [3: 0] はビット 3 から 0 の範囲を表します。
- レジスタの設定値は 16 進数または 2 進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16 進数)、 [XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
バイト: 8 ビット
ハーフワード: 16 ビット
ワード: 32 ビット
ダブルワード: 64 ビット
- レジスタ内の各ビットの属性は以下の表記を使用しています。
R: リードオンリー
W: ライトオンリー
R/W: リード / ライト
- 断りのない限り、レジスタアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスタは書き換えを行わないでください。
また、読み出した値を使用しないでください。
- Default 値が「—」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスタに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスタの定義に従ってください。
- ライトオンリーのレジスタの Reserved ビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスタの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスタへのリードモディファイライト処理は行わないでください。

Arm, Cortex および Thumb は Arm Limited(またはその子会社)の US またはその他の国における登録商標です。 All rights reserved.



Flash メモリについては、米国 SST 社 (Silicon Storage Technology, Inc) からライセンスを受けた Super Flash® 技術を使用しています。Super Flash® は SST 社の登録商標です。

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

DMA Direct Memory Access

1. 概要

1 ユニットあたりの DMA コントローラ (DMAC) の主な機能を、以下に説明します。

機能分類	機能	動作説明
転送要因と種類	起動要因	周辺機能またはソフトウェアにより DMA 起動が可能
	シングル転送	データ転送を 1 回実施した後、次の転送要求を待ちます
	バースト転送	データ転送を 1 回または複数回実施します
転送モード	ノーマル転送	ノーマル転送には、次の 2 種類があります。 - 単位ノーマル転送: 1 回の転送要求で単位ごとにデータを転送 - 連続ノーマル転送: 1 回の転送要求で全データを転送
	リピート転送	リピート転送は、単位ノーマル転送を繰り返し連続して実施します。 ソフト処理で、無限に繰り返すことが可能です。
	チェーン転送	チェーン転送は、転送リストに基づいてデータの転送を実施します。 ノーマル転送同様、次の 2 種類があります。 - 単位チェーン転送: 1 回の転送要求で単位ごとにデータを転送 - 連続チェーン転送: 1 回の転送要求で全データを転送
チャンネル制御データ	転送アドレス	転送元および転送先のアドレスを設定します。
	転送データサイズ	8 ビット、16 ビット、32 ビット
	優先順位	チャンネル番号と 2 段階の優先度設定で実行時の優先度が決まります。
	アービトレーション	チャンネルごとに転送の調停を実施します。 アービトレーションの有無を設定することが可能です (無し、1~512 回) この設定で、効率よくバースト転送を実施することが可能です。
転送回数	ノーマル転送	最大 1024 回
	リピート転送	無限 (ただしソフト処理が必要)
	チェーン転送	最大 256 × 1024 回
割り込み機能	転送終了割り込み	データ転送が完了すると、転送終了割り込みが発生します。
	エラー割り込み	データ転送中にバスエラーやメモリプロテクションエラーが発生した場合、エラー割り込みが発生します。

2. 構成

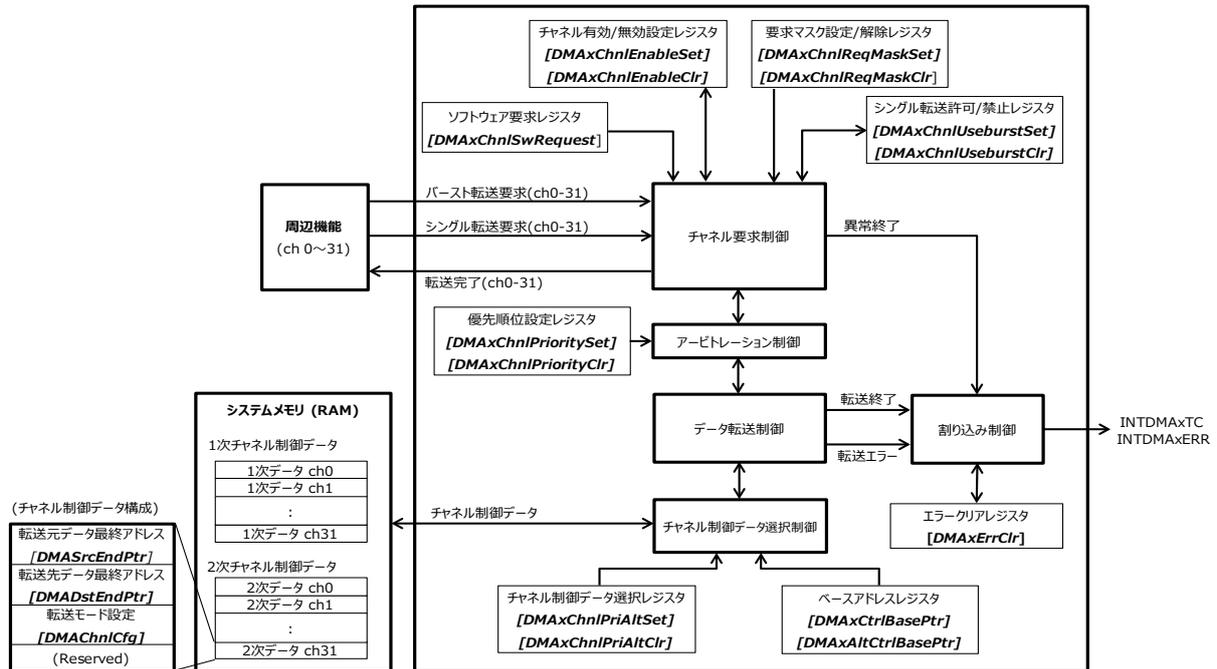


図 2.1 DMACブロック図(ユニット共通)

表 2.1 信号一覧表

No.	信号名	信号名称	I/O	参照リファレンスマニュアル
1	INTDMAxTC	DMAC 転送終了割り込み	出力	例外
2	INTDMAxERR	DMAC 転送エラー割り込み	出力	例外
3	-	シングル転送要求	入力	製品個別情報
4	-	バースト転送要求	入力	製品個別情報
5	-	チャンネル制御データ	入出力	このマニュアル

3. 機能説明・動作説明

本 DMAC は、DMA レジスタとチャンネル制御データによって制御されます。チャンネル制御データはメモリ上に配置しますが、チャンネル制御データの構造については「3.2 チャンネル制御データ」を参照してください。

チャンネル制御データには、1 次データと 2 次データがあり、動作モードによってどちらか一方のみを使用する場合と、両方を使用する場合があります。

3.1. 転送モード

各転送モードについて説明します。

3.1.1. ノーマル転送

ノーマル転送は、チャンネル制御データを 1 つ使用します(1 次データ、2 次データのどちらでも使用可能です)。転送要求に対する処理方法で次の 2 つがあります。

- 単位ノーマル転送
 - 1 回の転送要求で単位ごとにデータ転送を実施します。その後、次の転送要求を待ちます。
- 連続ノーマル転送：
 - 1 回の転送要求で全てのデータ転送を実施します。次の転送要求を待ちません。

3.1.1.1. 単位ノーマル転送

DMA は転送要求を受け付けると、単位ごとにデータを転送します。その後にアービトレーションを行い、次の転送要求を待ちます。この動作を総転送回数実施した後、転送終了割り込みを発生します。

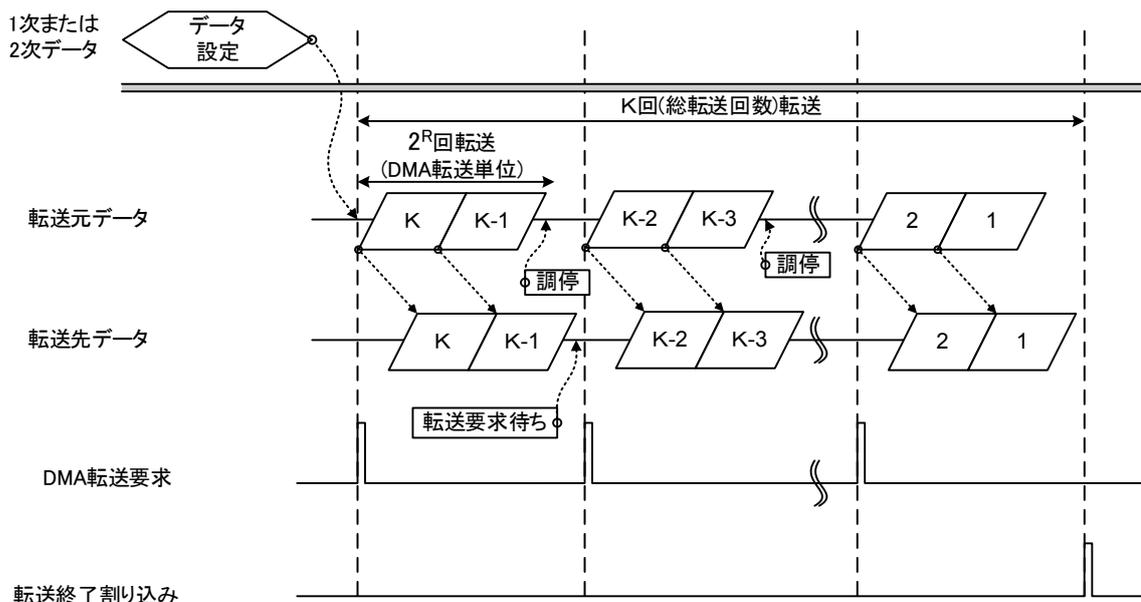


図 3.1 単位ノーマル転送

3.1.1.2. 連続ノーマル転送

基本的な動作は単位ノーマル転送と同じですが、連続ノーマル転送ではアービトレーション実施後、次の転送要求を待ちません。なお総転送回数分の転送実施後、転送終了割り込みを発生します。

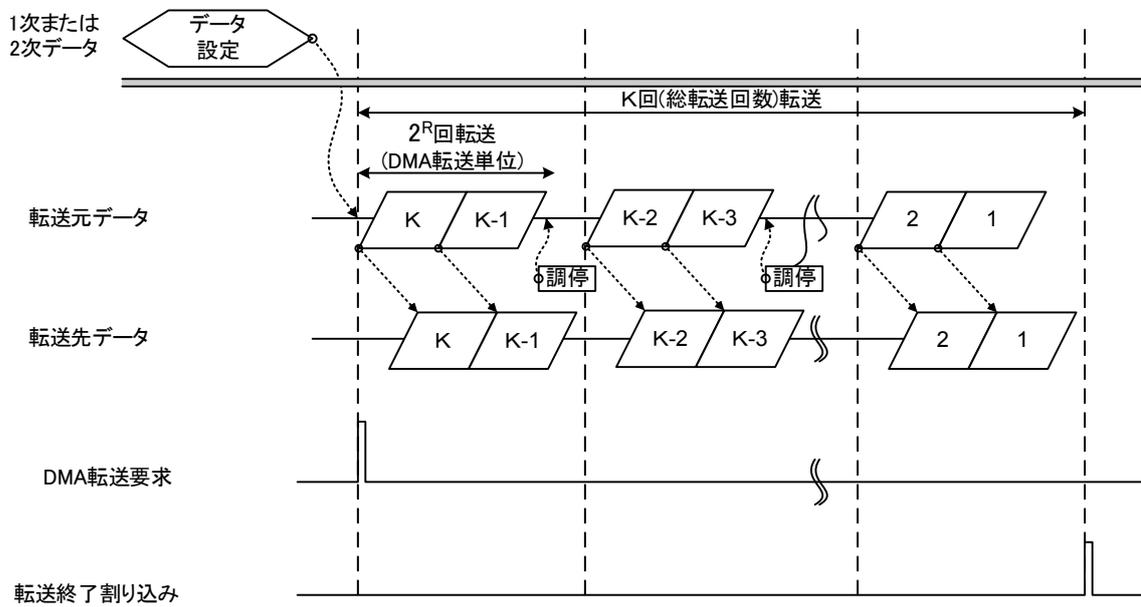


図 3.2 連続ノーマル転送

3.1.2. リポート転送

リポート転送は、チャンネル制御データを2つ使用します。スタートは1次データ、2次データどちらでも構いませんが、双方を交互に使用しながら連続した単位ノーマル転送を行います。一方のチャンネル制御のデータ転送が完了後、転送終了割り込みが発生し、他方のチャンネル制御のデータ転送に遷移します。割り込み処理で、完了したチャンネル制御データの再設定を行ってください。これを繰り返すことで、無限にデータ転送を継続することができます。チャンネルの制御データにDMA無効を設定することでDMA転送を終了します。

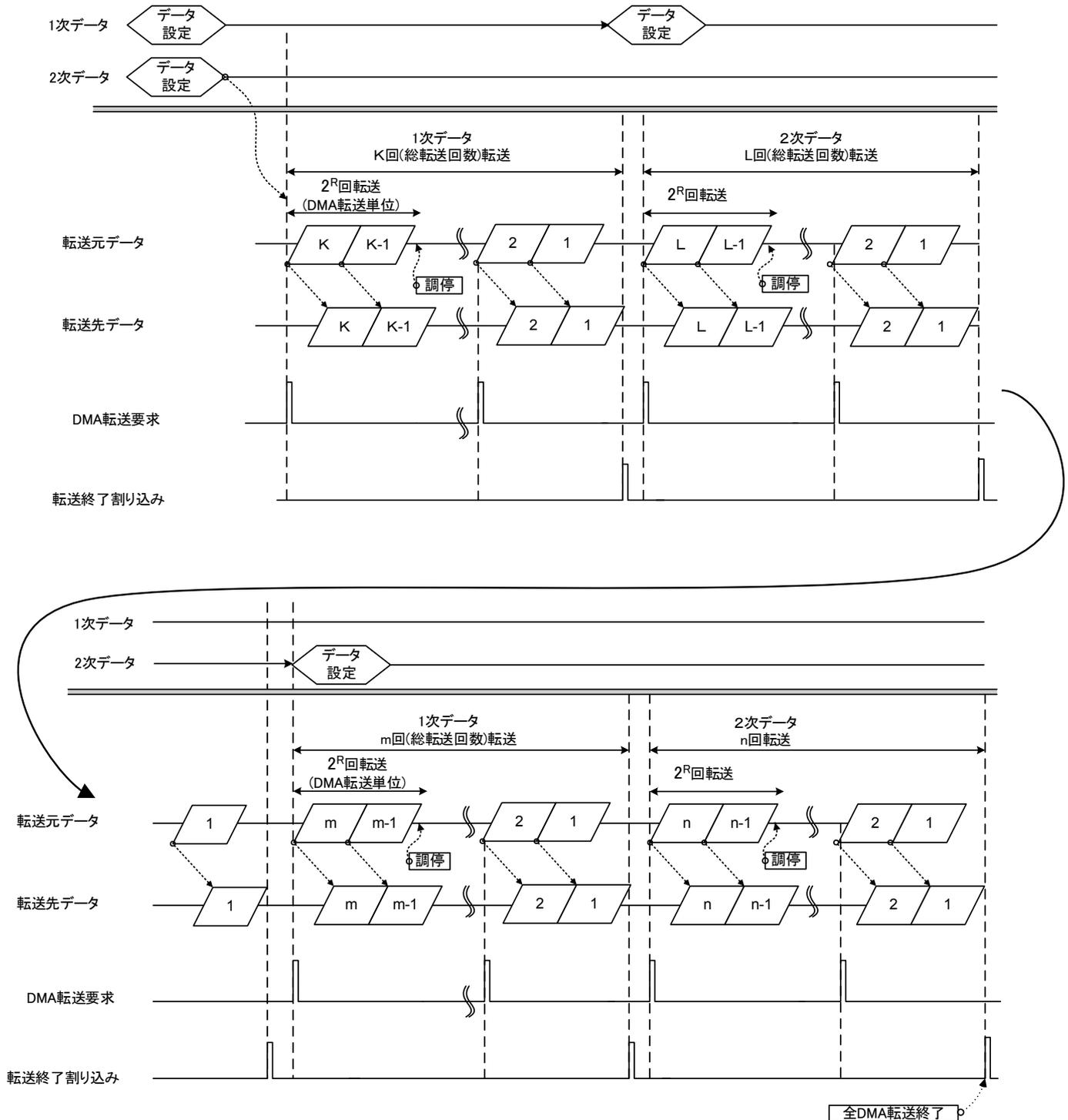


図 3.3 リポート転送

3.1.3. チェーン転送

チェーン転送は、チャンネル制御データを2つ使用し、ノーマル転送を複数回実施します。

ノーマル転送では転送回数が不足する場合や、転送元または転送先が不連続なエリアである場合のデータ転送に使用します。例えば、パケットデータからヘッダを除いた実データのみ取り出し、メモリ領域エリアに連続的に配置することが可能です。

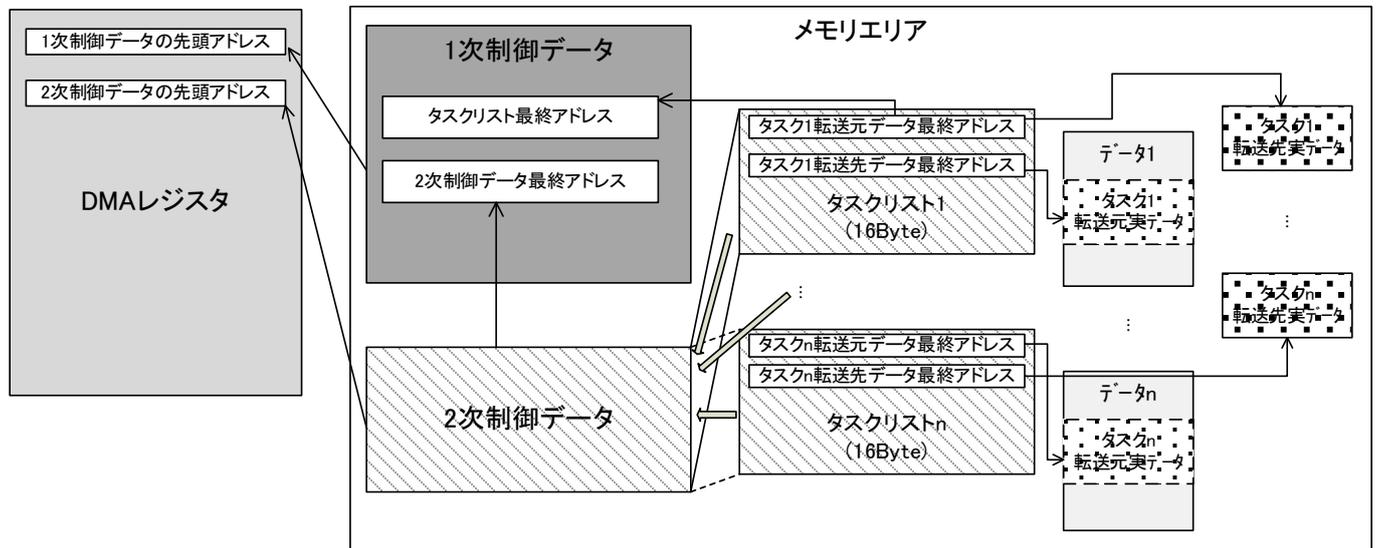


図 3.4 チェーン転送時のチャンネル制御データ、タスクリストの役割

チェーン転送を利用するには、1次および2次のチャンネル制御データに加えタスクリストが必要です。1次、2次のチャンネル制御データおよびタスクリストの役割について説明します。

- **タスクリスト**
チャンネル制御データと同じ構成の4ワードを1セットとし、これを複数セット用意します。各セットには、転送元の実データの最終アドレス、転送先実データの最終アドレス、転送モードが設定されます。
- **1次チャンネル制御データ**
タスクリストを2次制御データエリアへDMA転送するために使用されます。4ワード単位で転送するため、 $1024 \div 4 = 256$ タスクが最大転送回数になります。
- **2次チャンネル制御データ**
2次制御データエリアに転送されてくる、各タスクリストを実行するために使用されます。各動作はノーマル転送になりますので、1024回が最大転送回数になります。

チェーン転送は、1 次チャンネル制御データで 2 次チャンネル制御データを書き換えながら、ノーマル転送を複数回実施します。ノーマル転送と同様に、チェーン転送も以下の 2 種類があります。

- 単位チェーン転送
 - 1 回の転送要求で単位ごとにデータ転送を実施します。
 - その後、次の転送要求を待ちます。
- 連続チェーン転送
 - 1 回の転送要求で全てのデータ転送を実施します。
 - 次の転送要求を待ちません。

3.1.3.1. 単位チェーン転送

DMA 転送要求を受け、1 次制御データによるタスクリストの 2 次制御データエリアへの転送、タスクリストによる実データ転送を行った後、次の転送要求までいったん停止します。次の転送要求で同様の転送を繰り返し、DMA 転送無効に設定された最後のタスクリストまで DMA 転送を実行します。最後のタスクリストによる転送終了後、転送終了割り込みを発生します。

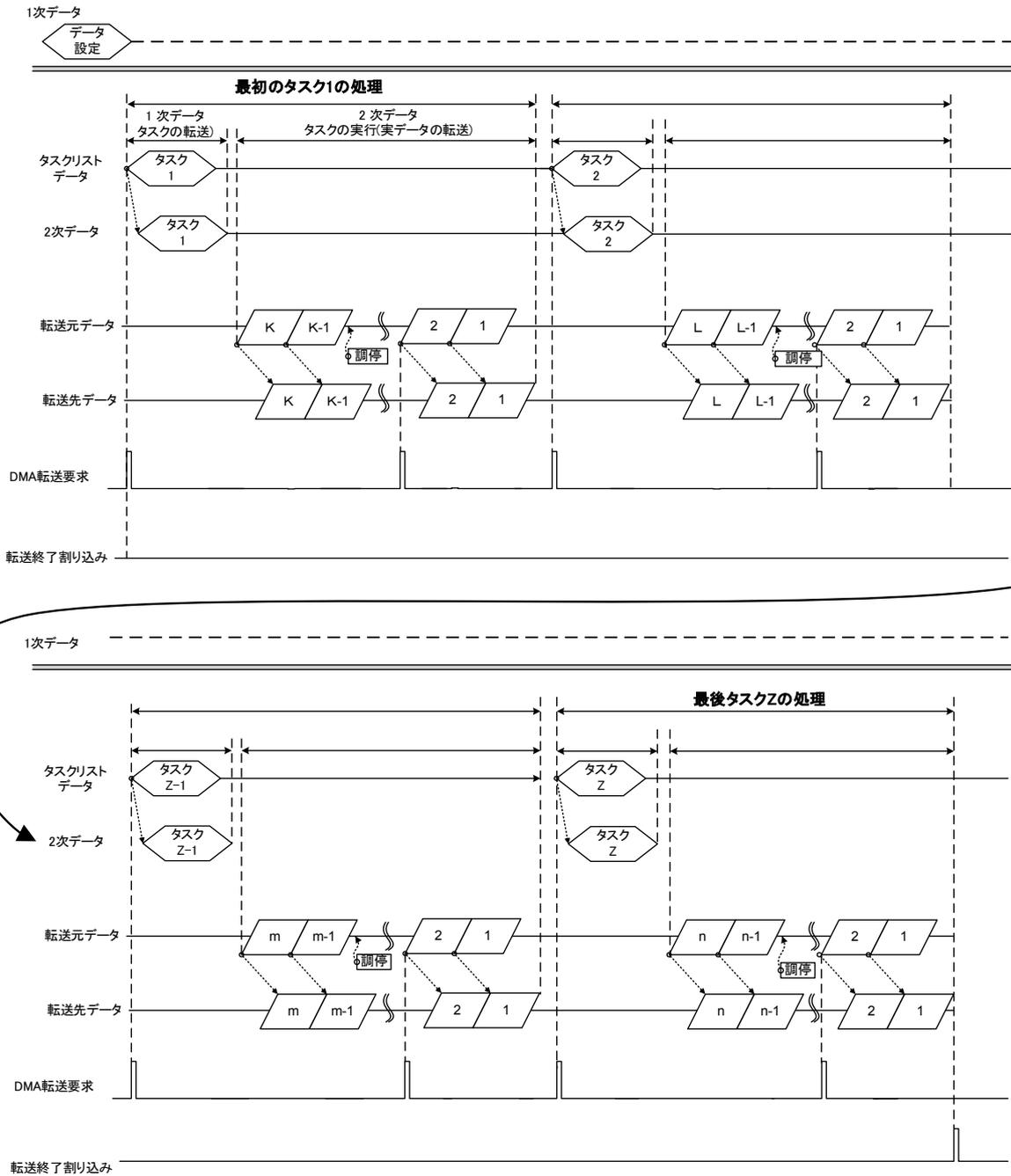


図 3.5 単位チェーン転送

3.1.3.2. 連続チェーン転送

単位チェーン転送では各タスクリストの転送終了後にいったん停止し、次の転送要求を待ちますが、連続チェーン転送では次の転送要求を待たずに、次の転送を開始し、DMA 転送無効が設定された最後のタスクリストによる転送完了まで転送を行います。最後のタスクリストによる転送終了後、割り込みを発生します。

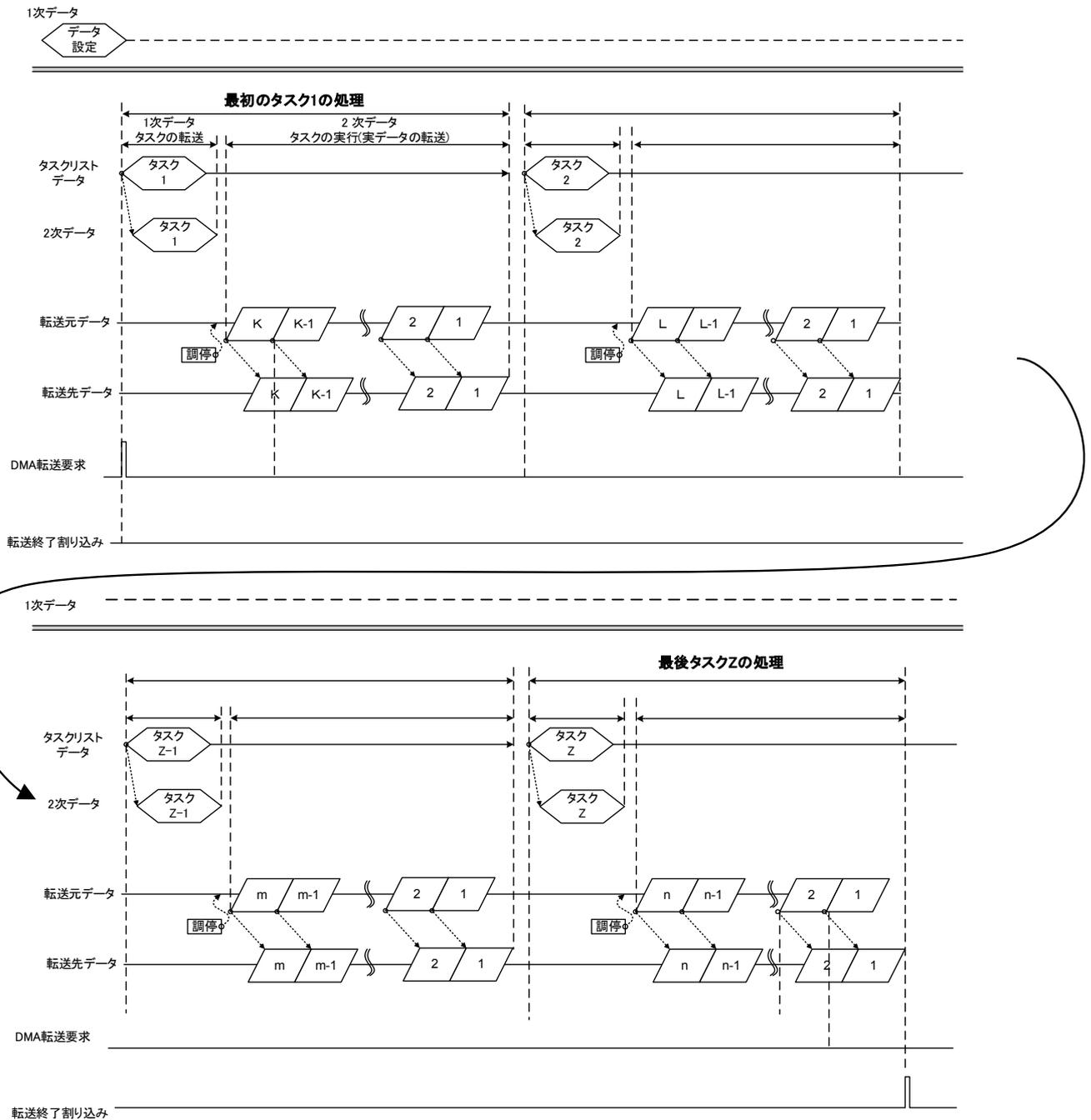


図 3.6 連続チェーン転送

3.2. チャネル制御データ

DMA コントローラ はチャネル制御データによって制御され、チャネル制御データのテーブルはメモリ上に配置されます。転送モードによって、各 DMA チャネルは、1つのチャネル制御データ（1次データまたは2次データ）、または2つのチャネル制御データ（1次データおよび2次データ）をテーブル内に持ちます。チャネル制御データには、転送元データの最終アドレス、転送先データの最終アドレス、転送モード設定が含まれます。

3.2.1. チャネル制御データメモリマップ

図 3.7 制御データテーブルのメモリマップにチャネル制御データのメモリマップ例を示します。

チャネル制御データとして、1チャネルにつき4ワードのデータをチャネル数分連続した空間に配置し、1KB(最大)の領域を使用します。このため、チャネル制御データのスタートアドレスは、アドレス[9:0]が0x000となるように配置する必要があります。

1次データ用のスタートアドレスを[*DMAXCtrlBasePtr*]に設定し、2次データ用のスタートアドレスを[*DMAXAltCtrlBasePtr*]に返します。

チャネル制御データの内容		アドレス	チャネル制御データテーブル			
転送元データの最終アドレス	0x000	}	1次データ	アドレス	2次データ	アドレス
転送先データの最終アドレス	0x004		1次 ch0	0x000	2次 ch0	0x200
転送モード設定	0x008		1次 ch1	0x010	2次 ch1	0x210
Reserved	0x00C		1次 ch2	0x020	2次 ch2	0x220
			1次 ch3	0x030	2次 ch3	0x230
			1次 ch4	0x040	2次 ch4	0x240
			1次 ch5	0x050	2次 ch5	0x250
			1次 ch6	0x060	2次 ch6	0x260
			1次 ch7	0x070	2次 ch7	0x270
			1次 ch8	0x080	2次 ch8	0x280
			1次 ch9	0x090	2次 ch9	0x290
			1次 ch10	0x0A0	2次 ch10	0x2A0
			1次 ch11	0x0B0	2次 ch11	0x2B0
			1次 ch12	0x0C0	2次 ch12	0x2C0
			1次 ch13	0x0D0	2次 ch13	0x2D0
			1次 ch14	0x0E0	2次 ch14	0x2E0
			1次 ch15	0x0F0	2次 ch15	0x2F0
			1次 ch16	0x100	2次 ch16	0x300
			1次 ch17	0x110	2次 ch17	0x310
			1次 ch18	0x120	2次 ch18	0x320
			1次 ch19	0x130	2次 ch19	0x330
			1次 ch20	0x140	2次 ch20	0x340
			1次 ch21	0x150	2次 ch21	0x350
			1次 ch22	0x160	2次 ch22	0x360
			1次 ch23	0x170	2次 ch23	0x370
			1次 ch24	0x180	2次 ch24	0x380
			1次 ch25	0x190	2次 ch25	0x390
			1次 ch26	0x1A0	2次 ch26	0x3A0
			1次 ch27	0x1B0	2次 ch27	0x3B0
			1次 ch28	0x1C0	2次 ch28	0x3C0
			1次 ch29	0x1D0	2次 ch29	0x3D0
			1次 ch30	0x1E0	2次 ch30	0x3E0
			1次 ch31	0x1F0	2次 ch31	0x3F0

図 3.7 制御データテーブルのメモリマップ

図 3.7 制御データテーブルのメモリマップは、32 チャンネル全ての1次/2次データを使用する場合の例です。製品で使用可能なチャンネル数、チャンネル番号により必要な領域は異なります。

3.2.2. チャンネル制御データの構造

チャンネル制御データは以下の3つのデータから構成されます。

- 転送元データの最終アドレス
- 転送先データの最終アドレス
- 転送モード設定

それぞれの内容について以下に説明します。

3.2.2.1. 転送元データ最終アドレス(DMASrcEndPtr)

転送するデータの最終アドレスを設定します。アドレスのアライメントは、転送データサイズに合わせてください。このアドレスを元に DMA が転送元のスタートアドレスを計算します。

Bit	Bit symbol	機能
[31:0]	src_data_end_ptr	転送元データの最終アドレス

3.2.2.2. 転送先データ最終アドレス(DMADstEndPtr)

転送先の最終アドレスを設定します。アドレスのアライメントは、転送データサイズに合わせてください。このアドレスを元に DMA が転送先のスタートアドレスを計算します。

Bit	Bit symbol	機能
[31:0]	dst_data_end_ptr	転送先の最終アドレス

3.2.2.3. 転送モード設定(DMAChnlCfg)

DMA 転送に必要なパラメータを設定します。

Bit	Bit symbol	機能
[31:30]	dst_inc	転送先アドレスのインクリメント (注 2) 00: 1byte 01: 2byte 10: 4byte 11: インクリメントなし
[29:28]	dst_size	転送先データサイズ(注 1) 00: 1byte 01: 2byte 10: 4byte 11: Reserved
[27:26]	src_inc	転送元アドレスのインクリメント (注 2) 00: 1byte 01: 2byte 10: 4byte 11: インクリメントなし
[25:24]	src_size	転送元データサイズ(注 1) 00: 1byte 01: 2byte 10: 4byte 11: Reserved
[23:18]	-	"000000"を設定してください
[17:14]	R_power	アービトレーションの実行単位 0000: 1 回転送後 0001: 2 回転送後 0010: 4 回転送後 0011: 8 回転送後 0100: 16 回転送後 0101: 32 回転送後 0110: 64 回転送後 0111: 128 回転送後 1000: 256 回転送後 1001: 512 回転送後 1010 - 1111: アービトレーションしない 設定した転送回数ごとに、アービトレーションを実行します。
[13:4]	n_minus_1	転送回数 0x000: 1 回 0x001: 2 回 0x002: 3 回 : 0x3FF: 1024 回 (注 3) 転送するデータの総数から 1 を引いた値を設定します。
[3]	next_useburst	シングル転送設定変更 (注 4) 0: 残りの転送はシングル転送も使用する 1: 残りの転送はシングル転送を使用しない(バースト転送を使用する) 単位チェーン転送で 2 次データを用いた DMA 転送終了時に、シングル転送を禁止しバースト転送を継続するかどうかを指定します。
[2:0]	cycle_ctrl	転送モード 000: DMA 動作を停止します。 001: 単位ノーマル転送 010: 連続ノーマル転送 011: リピート転送 100: 連続チェーン転送(1次データ) 101: 連続チェーン転送(2次データ) 110: 単位チェーン転送(1次データ) 111: 単位チェーン転送(2次データ)

注 1) <dst_size>は<src_size>と同じ値を設定してください。

注 2) <dst_size>と<src_size>の設定により、<dst_inc>と<src_inc>の設定は表 3.1 のように制限されます。

注 3) 1024 回はノーマル転送の場合の上限です。

注 4) 最後から 2 番目の 2^R 回転送("R"は<R_power>で設定)終了時に残りの転送回数が 2^R 回未満の場合、自動的にシングル転送を許可しますが、このビットを"1"とすることで、シングル転送を禁止にし、バースト転送を継続できます。

表 3.1 設定関係一覧

<src_inc>/<dst_inc>	<src_size>/<dst_size>		
	00 (1byte)	01 (2byte)	10 (4byte)
00(1byte)	○	—	—
01(2byte)	○	○	—
10(4byte)	○	○	○
インクリメントなし	○	○	○

<dst_size> ≠ <src_size> の設定がされた場合は、単位転送を更新するときに、<dst_size>に<src_size>の値が設定されます。

3.3. 初期設定

DMA を使用する場合は、次の設定が必要です。

1. DMA へのクロック供給
2. チャネル制御データの準備
3. レジスタの共通初期設定

3.3.1. DMA へのクロック供給

DMA を使用する場合は、f_{sys} 供給停止レジスタ A(*[CGFSYSENA]*, *[CGFSYSMENA]*)、f_{sys} 供給停止レジスタ B(*[CGFSYSENB]*, *[CGFSYSMENB]*)、fc 供給停止レジスタ (*[CGFCEN]*) で該当するクロックイネーブルビットを”1” (クロック供給)に設定してください。該当レジスタ、ビット位置は製品によって異なります。そのため製品によって、レジスタが存在しない場合があります。詳細はリファレンスマニュアルの「クロック制御と動作モード」を参照してください。

3.3.2. チャネル制御データの準備

使用するチャネルのチャネル制御データを準備する必要があります。データの構成、配置などの詳細は「3.2. チャネル制御データ」を参照ください。

3.3.3. レジスタの共通初期設定

本 DMA には、転送終了割り込みで異常終了を知らせる機能もあります。詳細は「3.10 割り込み」を参照してください。

意図しない割り込みを防ぐ為、DMA を使用開始する前に全てのユニットに対して次の処理を実施してください。

```
[DMAxCfg] = 0x00000001;  
[DMAxChnlReqMaskSet] = 0xFFFFFFFF;  
[DMAxChnlEnableSet] = 0xFFFFFFFF;
```

次に、最初に使用するチャネル制御データをレジスタ設定してください。初期設定は”1 次データ”になっています。”1 次データ”→”2 次データ”に切り替える場合は、*[DMAxChnlPriAltSet]* レジスタの該当チャネルのビットに”1”をライトしてください。”2 次データ”→”1 次データ”に切り替える場合は、*[DMAxChnlPriAltClr]* レジスタの該当チャネルのビットに”1”をライトしてください。

最初に使用するチャネル制御データとして”2 次データ”を選択できるのは、ノーマル転送とリピート転送のみです。チェーン転送では、”1 次データ”を選択してください。

設定値は、*[DMAxChnlPriAltSet]* レジスタをリードすることで確認可能です。またリピート転送、チェーン転送では、各チャネル制御データで設定したデータ転送が完了すると自動的に”1 次データ”⇔”2 次データ”の設定が切り替わります。

3.4. 優先順位

DMA コントローラは、各チャンネルの優先順位に応じてデータ転送を実行します。優先順位は次の組み合わせで決められ、表 3.2 のとおりになります。

- 優先度設定（「高優先」「通常」の設定が可能で、「高優先」が最優先）
- チャンネル番号（チャンネル 0 が最優先で、番号の小さい順に優先されます）

優先度設定の初期設定は「通常」になっています。「通常」から「高優先」に変更する場合は、**[DMAxChnlPrioritySet]** レジスタの該当チャンネルのビットに”1”をライトしてください。「高優先」から「通常」に変更する場合は、**[DMAxChnlPriorityClr]** レジスタの該当チャンネルのビットに”1”をライトしてください。

表 3.2 チャンネル優先順位

優先度設定	チャンネル番号	優先順（降順）
高優先	Ch 0	最高優先度のチャンネル
高優先	Ch 1	—
:	:	—
高優先	Ch 31	—
通常	Ch 0	—
通常	Ch 1	—
:	:	—
通常	Ch 31	最低優先度のチャンネル

3.5. 転送要求の種類

本 DMA は、バースト転送とシングル転送の各要求に対応しています。各ペリフェラルと転送要求の起動要因接続については、リファレンスマニュアルシステム編の「製品個別情報」章を参照してください。

- シングル転送：
 - データ転送を 1 回実施した後、次の転送要求を待ちます。
 - チャンネルごとにシングル転送要求の許可、禁止を設定可能です。
- バースト転送：
 - データ転送を 1 回または複数回実施します。
 - 次の転送要求を待つかどうかは、チャンネルごとに設定が可能です。詳細は「3.6 アービトレーション」を参照してください。
 - バースト転送要求は、常時許可設定になっています（禁止設定はできません）。

シングル転送要求を許可する場合は、**[DMAxChnlUseburstSet]** レジスタの該当チャンネルのビットに”1”をライトしてください。禁止にする場合は、**[DMAxChnlUseburstClr]** レジスタの該当チャンネルのビットに”1”をライトしてください。

バースト転送は常時許可設定となっている為、バースト転送とシングル転送の要求が重複して発生しないよう注意が必要です（もし同時に発生した場合は、バースト転送要求が優先して処理されます）。

バースト転送とシングル転送の両方に起動要因が接続されているペリフェラルの場合、バースト転送で複数回数の転送を実施後、端数をシングル転送で実施してください。単位チェーン転送モードを用いると、バースト転送からシングル転送に切り替える機能があります。

3.6. アービトレーション

転送要求が発生すると、本 DMA は要求が発生している全てのチャンネルの中から「3.4 優先順位」に従って転送処理するチャンネルを選択します。これが、アービトレーション(調停)です。

アービトレーションの実行単位は[DMACHnlCfg]<R_power>で設定することが可能です。設定値を大きくすると、当該チャンネルが DMA を占有するため、他のチャンネルの待ち時間が増えます。このため、高優先度チャンネルの転送を効率よく実施するには、低優先度チャンネルに対して大きなアービトレーション単位を設定しないでください。

またバースト転送に対応した周辺機能の場合、DMAC のアービトレーション単位と周辺機能のバーストサイズを合わせる必要があります。

チェーン転送の場合、1 次データのアービトレーション単位は必ず[DMACHnlCfg]<R_power>=0010 と設定してください。

3.7. データサイズとアドレス

本 DMA は、1、2、4 バイトのデータサイズをサポートしています。転送元は[DMACHnlCfg]<src_size>、転送先は[DMACHnlCfg]<dst_size>でそれぞれ設定可能ですが、どちらも同じ値を設定してください。

またアドレスは 1、2、4 バイトのインクリメントか固定をサポートしています。転送元は[DMACHnlCfg]<src_inc>、転送先は[DMACHnlCfg]<dst_inc>で個別に設定可能です。インクリメントの場合、インクリメントサイズはデータサイズ以上となるように設定してください。詳細は「3.2.2.3. 転送モード設定(DMACHnlCfg)」を参照ください。

3.8. 転送回数

転送回数は、総転送回数から 1 を引いた数値を[DMACHnlCfg]<n_minus_1>に設定します。値は 0~1023 まで設定することが可能で、これは 1 つのチャンネル制御データで 1~1024 回の転送ができることを意味します。

ノーマル転送は 1 つのチャンネル制御データを使用するため、転送回数上限は 1024 回です。

チェーン転送は 2 つのチャンネル制御データを使用するため、転送回数上限は 256×1024 回です。

リピート転送も同じく 2 つのチャンネル制御データを使用しますが、ソフト処理で無限に繰り返し実行可能な為、転送回数上限は無限です。

また本 DMA は、アービトレーションに入る直前に[DMACHnlCfg]<n_minus_1>を更新します。これにより、値から残りの転送回数が分かります。

3.9. DMA 起動

DMA を使用する場合は、該当ユニットおよび該当チャンネルをマスク解除 ($[DMAxChnlReqMaskClr]$ の該当ビットを"1"ライト) してください。ただし、同一要因を同時に解除しないでください。

周辺機能からの転送要求があれば、チャンネル制御データの設定に従って実行されます。ソフトウェアスタートをする場合は、 $[DMAxChnlSwRequest]$ の該当ビットに"1"をライトしてください。

3.10. 割り込み

本 DMA は、転送終了割り込みと転送エラー割り込みの 2 つを発生します。

3.10.1. 転送終了割り込み

チャンネル制御データで設定した転送等が完了すると、転送終了割り込みが発生します。

リピート転送の場合は、転送終了割り込み処理を利用して次のチャンネル制御データを設定することが可能です。

またこの割り込みは、通常動作時以外に下記の場合にも発生します。

- 該当 DMA が disable 状態の時に、DMA 転送要求が発生した場合も転送終了割り込みが発生します。
- チャンネル制御データが未設定で、該当チャンネルを Enable またはリクエストマスクを解除し、DMA 転送要求が発生した場合も、転送終了割り込みが発生します。

ノーマル転送やチェーン転送の場合は、該当チャンネルが無効 ($[DMAxChnlEnableSet]$ の該当ビットが"0") かつマスク解除 ($[DMAxChnlReqMaskSet]$ の該当ビットが"0") の状態になっています。この状態でもう一度周辺機能から割り込み要求が発生した場合、異常終了を意味する転送終了割り込みが発生しますので注意が必要です。

なお DMA によるデータ送信処理の場合、転送終了割り込みが発生した時点ではデータ送信は完了していません。送信完了後または FIFO などが空になった後に送信割り込みが発生しますので、それまでに該当チャンネルの有効 ($[DMAxChnlEnableSet]$ の該当ビットに"1"をライト) とマスク処理 ($[DMAxChnlReqMaskSet]$ の該当ビットに"1"をライト) を完了させてください。

3.10.2. 転送エラー割り込み

バスエラーやメモリプロテクションエラーを検出すると、転送エラー割り込みが発生します。この時 DMA は、該当チャンネルを無効 ($[DMAxChnlEnableSet]$ の該当ビットが"0") にし、 $[DMAxErrClr]=0x00000001$ にセットします。

エラー発生時は、 $[DMAxErrClr]=0x00000001$ とライトしてクリアしてください。

4. レジスタ説明

4.1. レジスタ一覧

DMA のレジスタとアドレスを以下に示します。

機能名		チャンネル/ユニット	ベースアドレス (Base)		
			TYPE1	TYPE2	TYPE3
DMA コントローラ	DMAC	Unit A	0x4004C000	0x400A4000	0x40044000
		Unit B	0x4004D000	0x400A5000	0x40045000
		Unit C	0x4004E000	0x400A6000	0x40046000
		Unit D	0x4004F000	0x400A7000	0x40047000

注) 製品によって搭載されるチャンネル/ユニット数、および、ベースアドレスタイプは異なります。
詳細はリファレンスマニュアルの「製品個別情報」を参照してください。

レジスタ名	アドレス(Base+)
DMAC status	[DMACxStatus] 0x000
DMAC configuration	[DMACxCfg] 0x004
Channel control data base pointer	[DMACxCtrlBasePtr] 0x008
Channel alternate control data base pointer	[DMACxAltCtrlBasePtr] 0x00C
Channel software request	[DMACxChnlSwRequest] 0x014
Channel useburst set	[DMACxChnlUseburstSet] 0x018
Channel useburst clear	[DMACxChnlUseburstClr] 0x01C
Channel request mask set	[DMACxChnlReqMaskSet] 0x020
Channel request mask clear	[DMACxChnlReqMaskClr] 0x024
Channel enable set	[DMACxChnlEnableSet] 0x028
Channel enable clear	[DMACxChnlEnableClr] 0x02C
Channel primary-alternate set	[DMACxChnlPriAltSet] 0x030
Channel primary-alternate clear	[DMACxChnlPriAltClr] 0x034
Channel priority set	[DMACxChnlPrioritySet] 0x038
Channel priority clear	[DMACxChnlPriorityClr] 0x03C
Bus error clear	[DMACxErrClr] 0x04C

4.2. レジスタ詳細

4.2.1. [DMAxStatus] (DMAC Status Register)

Bit	Bit Symbol	リセット後	Type	機能
31:29	-	0	R	リードすると"0"が読めます。
28	-	1	R	リードすると"1"が読めます。
27:21	-	0	R	リードすると"0"が読めます。
20:16	-	0x1F	R	リードすると"0x1F"が読めます。
15:8	-	0	R	リードすると"0"が読めます。
7:4	-	不定	R	リードすると"不定値"が読めます。
3:1	-	0	R	リードすると"0"が読めます。
0	Master_enable	0	R	DMA 動作 0:禁止 1:許可

4.2.2. [DMAxCfg] (DMAC Configuration Register)

Bit	Bit Symbol	リセット後	Type	機能
31:1	-	0	W	"0"をライトしてください。
0	Master_enable	0	W	DMA 動作 0:禁止 1:許可 DMA 動作状態を設定します。

注) 全てのユニットに[DMAxCfg] = 0x00000001, [DMAxChnlReqMaskSet] = 0xFFFFFFFF, [DMAxChnlEnableSet] = 0xFFFFFFFF を設定した後、使用するユニットのチャンネルをマスク解除([DMAxChnlReqMaskClr] の該当ビットを"1") に設定してください。ただし、同一要因を各ユニットで同時に解除しないでください。

4.2.3. [DMAxCtrlBasePtr] (Channel control data base pointer Register)

Bit	Bit Symbol	リセット後	Type	機能
31:10	Ctrl_base_ptr	0x000000	R/W	1次データベースアドレス 1次データのベースアドレスを指定します。
9:0	-	0	R	リードすると"0"が読めます

4.2.4. [DMAxAltCtrlBasePtr] (Channel alternate control data base pointer Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	alt_ctrl_base_ptr	0x00000000	R	2次データベースアドレス 2次データのベースアドレスが読み出せます。 2次データのベースアドレスは、1次データの設定値から情報を得られるため、ソフトウェアで計算する必要はありません。

4.2.5. [DMAxChnISwRequest] (Channel software request Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_sw_request	0x00000000	W	DMA 要求 0: 転送要求しない 1: 転送要求する ソフトウェアによって DMA 要求を発生させる場合、各チャンネルの対応 bit に"1"ライトします。

ソフトウェア DMA リクエストが、対応するチャンネルビットをセットされることで発生させます。単位ノーマル転送で、周辺回路からの転送要求の代わりに使用できます。

4.2.6. [DMAxChnIUseburstSet] (Channel useburst set Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_useburst_set	0x00000000	R	シングル転送禁止 0: シングル転送許可 1: シングル転送禁止 各ビットが指定された番号のチャンネルに対応しています。 リードの場合、該当するチャンネルのシングル転送の許可/禁止状態が確認できます。 以下の場合、自動的にビットが操作されます。 ・最後から 2 番目の 2^R 回転送("R"は制御データの [DMAChnICfg]<R_power>で設定)終了時に残りの転送回数が 2^R 回未満の場合、このビットは"0"にクリアされます。 ・単位チェーン転送で、制御データの [DMAChnICfg]<next_useburst>が"1"に設定されている場合、2 次データによる DMA 転送終了後にこのビットに"1"が設定されます。
			W	1: シングル転送を禁止する "1"をライトすることで該当するチャンネルのシングル転送が禁止され、バースト転送要求のみが有効になります。"0"の書き込みは意味を持ちません。シングル転送禁止を解除する際は、[DMAxChnIUseburstClr] で行います。

注) 転送回数<n_minus_1>がアービトレーション<R_power>未満の場合、DMA 要求が発生しなくなります。よって、転送回数<n_minus_1>がアービトレーション<R_power>未満の場合は、必ず Set レジスタの各チャンネルの対応 bit は"0"としてください。

4.2.7. [DMAxChnIUseburstClr] (Channel useburst clear Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_useburst_clr	0x00000000	W	シングル転送許可 1: シングル転送を許可する 各ビットが指定された番号のチャンネルに対応しています。 "1"をライトすることで該当するチャンネルのシングル転送を許可します。"0"の書き込みは意味を持ちません。 シングル転送の禁止および設定の確認は、[DMAxChnIUseburstSet]で行います。

4.2.8. [DMAxChnlReqMaskSet] (Channel request mask set Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_req_mask_set	0x00000000	R	DMA 要求マスクの状態 0: DMA 外部要求は有効 1: DMA 外部要求は無効 各ビットが指定された番号のチャンネル(00-31)に対応しています。 リードの場合、該当するチャンネルの DMA 外部要求マスク有効/無効の状態が確認できます。
			W	DMA 要求マスク 1: 周辺回路からの DMA 要求をマスクする "1"をライトすることで該当するチャンネルに対する転送要求を無効にします。"0"の書き込みは意味を持ちません。マスクを無効にする際は、 [DMAxChnlReqMaskClr] で行います。

注) 全てのユニットに**[DMAxCfg] = 0x00000001**, **[DMAxChnlReqMaskSet] = 0xFFFFFFFF**, **[DMAxChnlEnableSet] = 0xFFFFFFFF** を設定した後、使用するユニットのチャンネルをマスク解除(**[DMAxChnlReqMaskClr]** の該当ビットを"1") に設定してください。ただし、同一要因を各ユニットで同時に解除しないでください。

4.2.9. [DMAxChnlReqMaskClr] (Channel request mask clear Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_req_mask_clr	0x00000000	W	DMA 要求マスクの解除 1: 該当するチャンネルの DMA 要求マスクを解除する 各ビットが指定された番号のチャンネル(00-31)に対応しています。 "1"をライトすることで該当するチャンネルの DMA 要求マスクを無効にします。 "0"の書き込みは意味を持ちません。 有効の設定および設定の確認は、 [DMAxChnlReqMaskSet] で行います。

4.2.10. [DMAxChnlEnableSet] (Channel enable set Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_enable_set	0x00000000	R	DMA 動作の状態 0: 該当チャンネルは無効 1: 該当チャンネルは有効 各ビットが指定された番号のチャンネルに対応しています。 リードの場合、該当するチャンネルの有効/無効の状態が確認できます。 また、以下の場合に自動的に無効になります。 ・DMA サイクル終了 ・ [DMAChnlCfg]<cycle_ctrl> が"000"の制御データをリードしたとき ・バスエラーが発生したとき
			W	DMA 動作の設定 1: 該当チャンネルを有効にする "1"をライトすることで該当するチャンネルを有効にします。"0"の書き込みは意味を持ちません。無効にする際は、 [DMAxChnlEnableClr] で行います。

注) 全てのユニットに**[DMAxCfg] = 0x00000001**, **[DMAxChnlReqMaskSet] = 0xFFFFFFFF**, **[DMAxChnlEnableSet] = 0xFFFFFFFF** を設定した後、使用するユニットのチャンネルをマスク解除(**[DMAxChnlReqMaskClr]** の該当ビットを"1") に設定してください。ただし、同一要因を各ユニットで同時に解除しないでください。

4.2.11. [DMAxChnlEnableClr] (Channel enable clear Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_enable_clr	0x00000000	W	<p>DMA 無効 1: 該当するチャンネルを無効にする</p> <p>各ビットが指定された番号のチャンネルに対応しています。 "1"をライトすることで該当するチャンネルを無効にします。"0"の書き込みは意味を持ちません。 有効の設定および設定の確認は、[DMAxChnlEnableSet]で行います。 また、以下の場合に自動的に無効になります。</p> <ul style="list-style-type: none"> ・DMA サイクル終了 ・[DMAChnlCfg]<cycle_ctrl>が"000"の制御データをリードしたとき ・バSErrorが発生したとき

4.2.12. [DMAxChnlPriAltSet] (Channel primary-alternate set Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_pri_alt_set	0x00000000	R	<p>1次データ/2次データ選択の状態 0: 1次データ 1: 2次データ</p> <p>各ビットが指定された番号のチャンネルに対応しています。 リードの場合、該当するチャンネルのデータが1次か2次かを確認できます。 また、以下の場合に自動的に設定が切り替わります。</p> <ul style="list-style-type: none"> ・リピート転送、単位チェーン転送または連続チェーン転送で1次データによるデータ転送が終了したとき ・リピート転送、単位チェーン転送または連続チェーン転送で2次データによるデータ転送が終了したとき
			W	<p>1次データ/2次データ選択の設定 1: 2次データを使用する</p> <p>"1"をライトすることで該当するチャンネルで最初に使用するデータを2次に設定します。"0"の書き込みは意味を持ちません。 無効にする際は、[DMAxChnlPriAltClr]で行います。最初のデータとして2次を指定できるのは、単位ノーマル転送、連続ノーマル転送、リピート転送です。</p>

4.2.13. [DMAxChnlPriAltClr] (Channel primary-alternate clear Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_pri_alt_clr	0x00000000	W	<p>2次データ設定の解除 1: 1次データを使用する</p> <p>各ビットが指定された番号のチャンネルに対応しています。 "1"をライトすることで該当するチャンネルのデータを1次に設定します。 "0"の書き込みは意味を持ちません。 2次の設定および設定の確認は、[DMAxChnlPriAltSet]で行います。 また、以下の場合に自動的に設定が切り替わります。 ・単位チェーン転送または連続チェーン転送で1次データによるデータ転送が終了したとき ・リピート転送で1次データによるデータ転送が終了したとき ・リピート転送、単位チェーン転送または連続チェーン転送で2次データによるデータ転送が終了したとき</p>

4.2.14. [DMAxChnlPrioritySet] (Channel priority set Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_priority_set	0x00000000	R	<p>優先度設定の状態 0: 通常優先度 1: 高優先度</p> <p>各ビットが指定された番号のチャンネルに対応しています。リードの場合、該当するチャンネルが高優先度か通常優先度かを確認できます。</p>
			W	<p>優先度設定 1: 高優先度に設定する</p> <p>"1"をライトすることで該当するチャンネルの優先度を高優先度に設定します。"0"の書き込みは意味を持ちません。 通常優先度に戻す際は、[DMAxChnlPriorityClr]で行います。</p>

4.2.15. [DMAxChnlPriorityClr] (Channel priority clear Register)

Bit	Bit Symbol	リセット後	Type	機能
31:0	chnl_priority_clr	0x00000000	W	<p>高優先度設定の解除 1: 通常優先度に設定する</p> <p>各ビットが指定された番号のチャンネルに対応しています。 "1"をライトすることで該当するチャンネルの優先度を通常に戻します。"0"の書き込みは意味を持ちません。高優先度の設定および設定の確認は、[DMAxChnlPrioritySet]で行います。</p>

4.2.16. [DMAxErrClr] (Bus error clear Register)

Bit	Bit Symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます
0	err_clr	0	R	バスエラーまたはメモリプロテクションエラーの発生状態 0: エラーなし 1: エラー発生 リードするとバスエラーまたはメモリプロテクションエラーが発生しているかどうかを確認できます。
			W	エラー解除 1: エラー解除 "1"をライトすることでエラーを解除することができます。 "0"の書き込みは意味を持ちません。

5. 使用方法の例

5.1. 基本動作

DMA の基本動作を使用した設定例を以下に示します。

1. UART と DMA の ch0 を使用します

a. DMA ch0 を使用する IP 側の設定 (DMA 要求出力許可);

2. ノーマル転送の DMA ch0 の設定;

a. Write “XX (read address of UART) “ to `src_data_end_ptr`

周辺機能側の読み出しアドレスの設定 ;

b. Write “0x2000_xxxx + 40” to `dst_data_end_ptr`

データの転送先アドレスの設定 ;

c. Write these values to `[DMAChnlCfg]` for ch0:

ch0 の制御データの設定 ;

`dst_inc= 01` (destination halfword address increment)

`dst_size= 01` (halfword transfer size)

`src_inc= 11` (no address increment for source)

`src_size= 01` (halfword transfer size)

`R_power= 0000` (arbitrate after each DMA transfer)

`n_minus_1= 0x14` (transfer 21 halfwords)

`next_useburst= 0` (not applicable)

`cycle_ctrl= 001` (単位ノーマル転送)

3. DMA の動作許可

Write `master_enable =1` to `[DMAxCfg]`

4. ch0 のシングル転送要求の禁止 (i.e., do not react to data available, wait for buffer full)

Write `[DMAxChnlUseburstSet][0]=1`

5. ch0 の転送バッファフル要求の許可

Write `[DMAxChnlReqMaskClr][0]=1`

6. ch0 の primary data structure for ch0

Write `[DMAxChnlPriAltClr][0]=1`

7. Enable ch0

Write `[DMAxChnlEnableSet][0]=1`

6. 改訂履歴

表 6.1 改訂履歴

Revision	Date	Description
1.0	2017-01-23	新規作成
1.1	2017-05-18	<p>1.概要 表 1.1 機能分類 の名称変更 チェーン転送の “分散した” を削除 アービトレーションの動作説明を変更 特殊動作 は、起動要因へ変更し、表最初に記載</p> <p>3.1.1 注を追記 図 3.1 修正(VISIO 化) 3.1.1.2 説明文修正。 図 3.2 修正(VISIO 化) 図 3.3 修正(VISIO 化) 3.1.3 図 3.4 を移動 タスクリストの “終端” → “最終” へ変更 図 3.5 修正(VISIO 化)</p> <p>4.チャンネル制御データ を 3.2 章として移動 3.4 デフォルト → 初期設定 3.6 バースト転送とアービトレーション → アービトレーション へ変更 説明文を一部変更</p> <p>3.9DMA 起動 の文中、“ペリフェラル” → “周辺機能” 3.10 割り込み の文中、“生成” → “発生” 3.10.1 転送終了割り込み の文中、“異常終了割り込み” → “異常終了として転送終了割り込み” リピート転送 の説明は、文頭側へ移動 “この割り込み” → “転送終了割り込み” “ペリフェラル” → “周辺機能”</p> <p>4 章を 3 章内へ移動 3.2.2.3. 転送モード設定(DMAChnlCfg) の注 2、注 3 を修正</p> <p>5 章レジスタ を 4 章へ変更 4.2 レジスタ詳細 を追加、レジスタ詳細は、この下へ移動。</p> <p>4.2.5. [DMAxChnlSwRequest] へ SW リクエストの説明を追加</p> <p>6 章 使用方法の例 を 5 章へ変更 2.Primary としての → ノーマル転送の IP → 周辺機能</p>
1.2	2017-08-24	<p>・社名変更による変更 表紙 商標の見直し 製品取り扱い上のお願いの差し替え</p>
2.0	2018-04-23	<p>目次フォント修正 リファレンスマニュアル → ドキュメント 表 1. 1 タイトル削除 3.1.1 注) を削除 3.2.2.3 注 1 : → 注 1), 注 2 : → 注 2), 注 3 : → 注 3), 注 4 : → 注 4) へ修正 3.3.1 クロック供給 修正 4.1. (Base)、TYPE1、TYPE2、TYPE3、注を追加 レジスタ名 修正</p>

		4.2.1 レジスタ読み出し値を修正 4.2.2, 4.2.7, 4.2.8, 4.2.9, 4.2.11, 4.2.13, 4.2.15, 4.2.16 (リセット後の値を修正) 5.1 レジスタ名を太字斜体へ修正, channel 0 を ch0 へ変更
--	--	--

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。