

## MOSFET dv/dt 影響について

### 概要

MOSFET のドレイン - ソース間の  $dv / dt$  が大きいことが問題を引き起こすことがあります。  
この現象の発生要因とその対策について説明します。

## 目次

|   |    |
|---|----|
| 概要 .....  | 1  |
| 目次 .....  | 2  |
| 1. MOSFET の $dv/dt$ とは.....                                   | 3  |
| 1.1. $dv/dt$ 発生のタイミング.....                                    | 3  |
| 1.1.1. スイッチング過渡期の $dv/dt$ .....                               | 3  |
| 1.1.2. ダイオード逆回復動作時の $dv/dt$ .....                             | 4  |
| 1.2. MOSFET スイッチング動作（インダクタ負荷） .....                           | 5  |
| 1.2.1. ターンオン時のスイッチング .....                                    | 5  |
| 1.2.2. ターンオフ時のスイッチング.....                                     | 6  |
| 2. $dv/dt$ 問題.....  | 7  |
| 2.1. スイッチング時に於ける $dv/dt$ 問題について.....                          | 8  |
| 2.1.1. $dv/dt$ による寄生バイポーラトランジスタのターンオン問題.....                  | 8  |
| 2.1.2. $dv/dt$ とアバランシェ耐量.....                                 | 9  |
| 2.2. ボディーダイオードの逆回復動作時などオフ時状態 MOSFET に対する $dv/dt$ 問題について ..... | 10 |
| 2.2.1. 逆回復 $dv/dt$ による寄生バイポーラトランジスタのターンオン問題.....              | 10 |
| 2.2.2. $dv/dt$ によるセルフターンオン現象.....                             | 11 |
| 製品取り扱い上のお願い.....  | 13 |

### 1. MOSFET の $dv/dt$ とは

$dv/dt$  は MOSFET のスイッチング過渡期もしくは、その影響を受けて MOSFET のドレイン・ソース間の電圧が急峻に変化する時の時間に対する電圧の変化量を指します。 $dv/dt$  が大きすぎると使用条件によっては誤動作や破壊につながる問題が起きる可能性があります。MOSFET では、この  $dv/dt$  耐量を規定している製品もあります。

#### 1.1. $dv/dt$ 発生のタイミング

通常動作で問題となる  $dv/dt$  が発生するポイントは下記となります。

- ① スwitching 過渡期にドレイン・ソース間電圧に  $dv/dt$  が発生します。
- ② インバータ回路などのインダクタ負荷で MOSFET をハーフブリッジ回路で使用する場合、MOSFET のボディダイオードが環流モードから逆回復動作に入ると MOSFET のドレイン・ソース間電圧に  $dv/dt$  が発生します。

##### 1.1.1. スwitching 過渡期の $dv/dt$

MOSFET のスイッチング時におけるドレイン・ソース間の電圧変化は、ゲート電圧のミラー効果期間に起こります。ゲート電圧を変えると、ドレイン電流が変化し、それにつれてドレイン電位が変わり、 $v_{GD}$  が変化します。この変化が MOSFET のドレイン・ソース間の電圧変化量  $dv/dt$  です。

ドレイン・ソース間電圧が  $dv/dt$  で変化している期間（ミラー効果期間）はゲート・ドレイン間に、 $C_{gd} \cdot dv_{GD}/dt$  の電流が流れます。この期間は、等価的にゲート-GND に大容量のコンデンサがつながっている様に見えます。この等価的な容量がミラー容量であり、この期間は、ゲート電圧は上昇しません。

インダクタ負荷のスイッチング回路を図 1.1、波形を図 1.2 に示します。実際の回路において  $dv/dt$  が問題になるケースの多くがインダクタ負荷です。

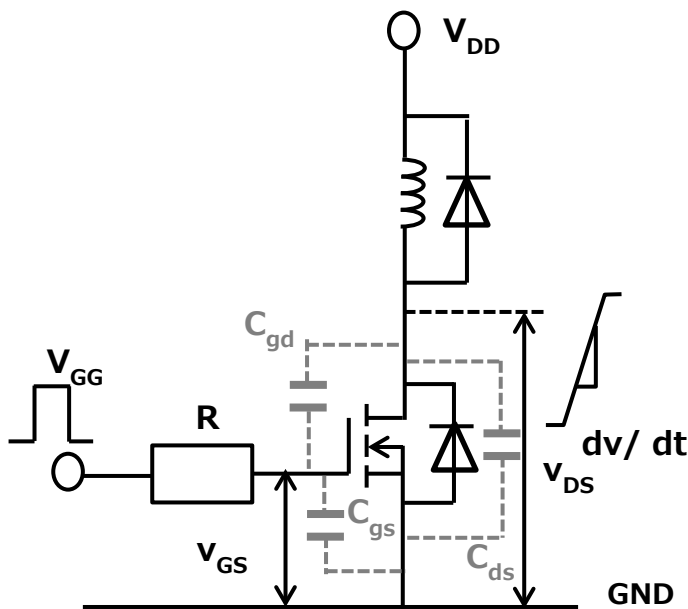


図 1.1 インダクタ負荷の  
スイッチング回路

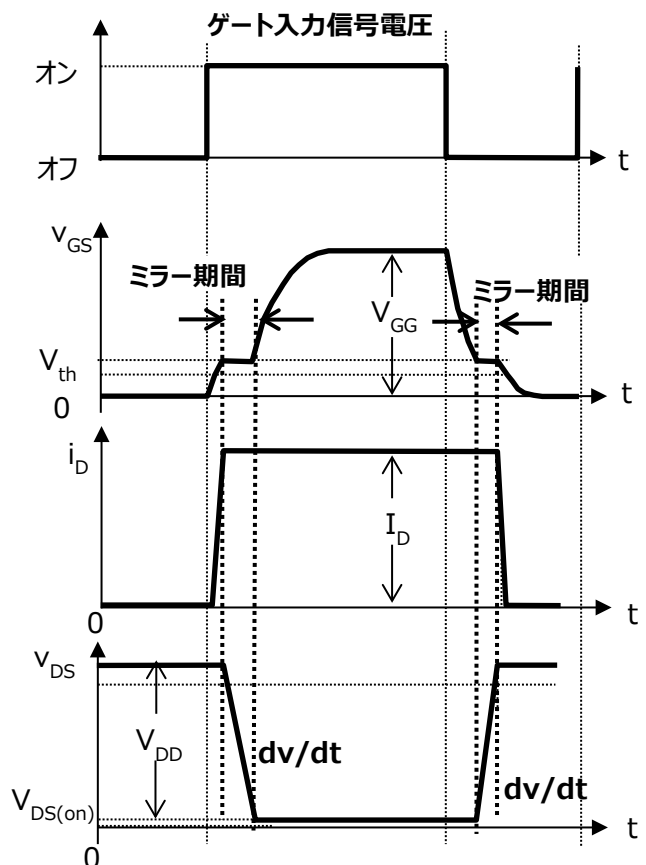


図 1.2 インダクタ負荷のスイッチング波形

### 1.1.2. ダイオード逆回復動作時の $dv/dt$

インバータ回路などのインダクタ負荷で MOSFET を上下動作で使用する場合のダイオードの逆回復時にボディダイオードに掛かる  $dv/dt$  について説明します。

図 1.3 において MOSFET  $Q_2$  にインダクタ電流が流れている状態から  $Q_2$  がオフすると電流は  $Q_1$  のボディダイオードに環流電流  $I_F$  (図 1.3 ①電流) として流れます。この時の MOSFET  $Q_1$  の電圧はボディダイオードの順方向電圧  $V_F$  です。

次に再び  $Q_2$  がオンすると電流は  $Q_2$  に流れ始め (図 1.3 ②)、 $Q_1$  のボディダイオードは逆回復動作に入り、ドレイン・ソース間の電圧が急激に上昇します。この時の電圧変動率がダイオードの逆回復時の  $dv/dt$  です。図 1.4 に波形を示します。

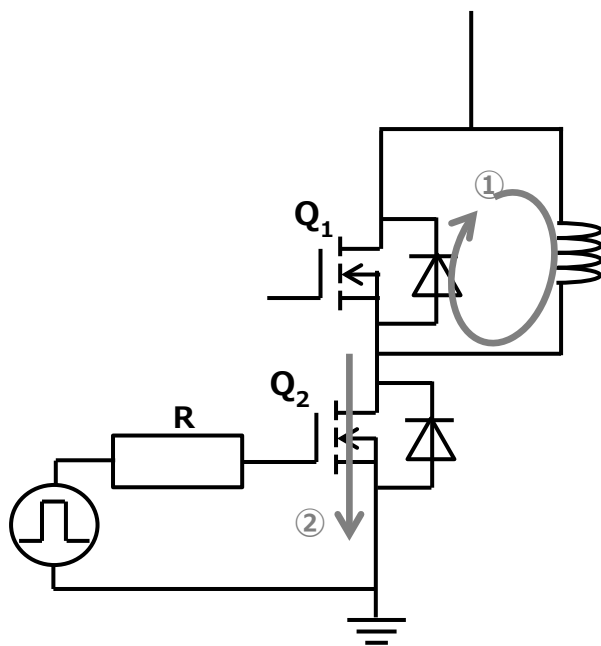


図 1.3 MOSFET 上下動作  
スイッチング回路

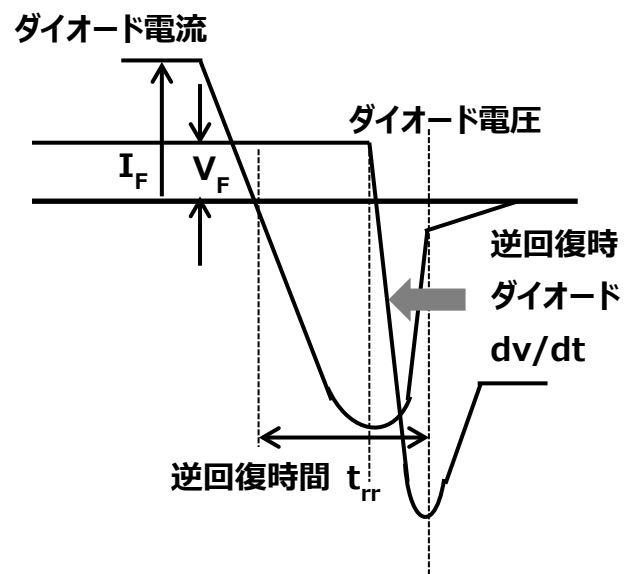


図 1.4 ダイオード逆回復時波形

### 1.2. MOSFET スイッチング動作（インダクタ負荷）

図 1.1 において dv/dt が発生するスイッチング過渡期について補足します。  
本説明はインダクタ負荷における説明であり、抵抗負荷と異なります。またインダクタに並列に挿入されているダイオード(FWD)の逆回復電流もターンオンで加味しております。

#### 1.2.1. ターンオン時のスイッチング

図 1.1 回路におけるターンオン波形を図 1.5 に示します。  $t_2 \sim t_3$  (MOSFET のスイッチング過渡期間) において dv/dt が発生します。

##### (1) $0 \sim t_1$ (MOSFET のオフ期間)

ゲート電圧  $V_{GS}$  は、ゲート抵抗  $R$  と MOSFET のゲート・ソース間容量  $C_{gs}$  およびゲート・ドレイン間容量  $C_{gd}$  の時定数  $CR$  により上昇し、下記式で表されます。

$$V_{GS} = V_{GG} \{1 - \exp\{-t/[R(C_{gs} + C_{gd})]\}\} \quad \text{———— (1)}$$

##### (2) $t_1 \sim t_2$ (MOSFET のスイッチング過渡期間)

$t_1$  で MOSFET のゲート電圧が、ゲートしきい値電圧  $V_{th}$  を超え、ドレイン電流が流れ始めます。ドレイン電流  $i_D$  が、負荷電流  $I_0$  (環流電流) に等しくなると FWD は順方向から逆回復状態に入り、FWD の逆回復電流により  $i_D$  は増加します。この期間、MOSFET の  $v_{DS}$  は  $V_{DD}$  のままの状態であり、ゲート電圧は  $0 \sim t_1$  期間の延長となり、(1)式で上昇します。

##### (3) $t_2 \sim t_3$ (MOSFET のスイッチング過渡期間)

FWD の逆回復電流がゼロとなり、それに伴い、MOSFET のドレイン電流が負荷電流  $I_0$  となると、ゲート電圧は一旦、ドレイン電流が  $I_0$  となるゲート電圧  $V_{GS1}$  に低下します。ドレイン電圧が降下し始め、その電圧変化  $dv_{DS}/dt$  によりドレイン・ゲート間容量  $C_{gd}$  に変位電流 ( $i_{DG} = C_{gd} \cdot dv_{DS} / dt$ ) が流れます。この電流がゲート印加パルス電圧  $V_{GG}$  とゲート抵抗  $R$  によって決まる電流  $(V_{GG} - V_{GS}) / R$  と等しくなるように  $dv_{DS} / dt$  が定まります。

この期間、ゲート電圧波形  $V_{GS}$  は  $V_{GS} = V_{GS1}$  でほぼ一定の状態です。(ミラー効果期間)

##### (4) $t_3 \sim$ (MOSFET のオン期間)

ドレイン・ソース間電圧  $v_{DS}$  は、ほぼゼロとなるから、ゲート電圧は再度  $R$  と  $C_{gs} + C_{gd}$  によって上昇します。ゲート電圧は  $V_{GS} = [V_{GG} - V_{GS1}] \{1 - \exp[-(t - t_3) / R(C_{gs} + C_{gd})]\} + V_{GS1}$  となります。

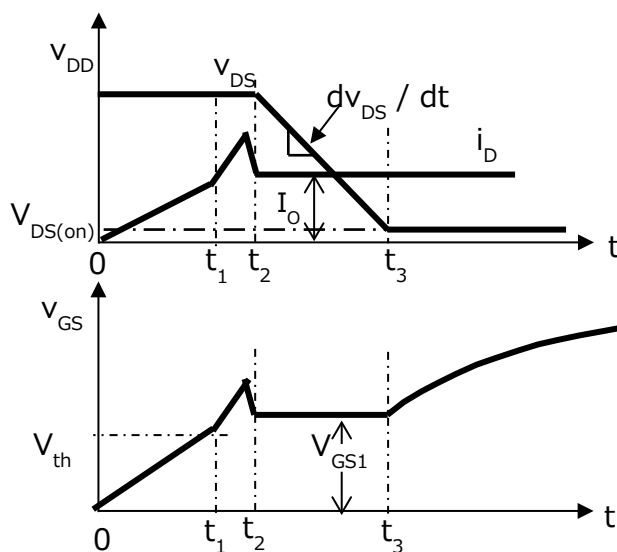


図 1.5 ターンオン波形

### 1.2.2. ターンオフ時のスイッチング

図 1.1 回路におけるターンオフ波形を図 1.6 に示します。  $t_2 \sim t_3$  (MOSFET のスイッチング過渡期間) において  $dv/dt$  が発生します。

#### (1) $0 \sim t_1$ ( MOSFET のオン期間)

ゲート電圧  $v_{GS}$  は、ゲート抵抗  $R$  と MOSFET のゲート・ソース間容量  $C_{gs}$  およびゲート・ドレイン間容量  $C_{gd}$  の時定数  $CR$  により下降し、下記式で表されます。

$$v_{GS} = V_{GG} \cdot \exp\{-t / [R \cdot (C_{gs} + C_{gd})]\} \quad \text{————— (2)}$$

#### (2) $t_1 \sim t_2$ (MOSFET のスイッチング過渡期間)

$t_1$  で MOSFET のドレイン電流能力が負荷電流  $I_0$  となるゲート電圧  $V_{GS1}$  に達すると、ドレイン電圧が上昇し始め、その電圧変化  $dv_{DS}/dt$  によりドレイン・ゲート間容量  $C_{gd}$  に変位電流  $i_G = C_{gd} \cdot (dv_{DS}/dt)$  が流れます。この電流がゲート印加パルス電圧  $0V$  と  $R$  によって決まる電流  $v_{GS}/R$  と等しくなるように  $dv_{DS}/dt$  が定まります。

この  $t_1 \sim t_2$  期間、ゲート電圧  $v_{GS}$  は  $v_{GS} = V_{GS1}$  でほぼ一定の状態となり、MOSFET のドレイン・ソース間電圧  $v_{DS}$  が供給電源  $V_{DD}$  まで上昇します。

#### (3) $t_2 \sim t_3$ ( MOSFET のスイッチング過渡期間)

MOSFET のドレイン・ソース間電圧  $v_{DS}$  が供給電源  $V_{DD}$  まで上昇すると、FWD が通電し始め、同時にドレイン電流  $i_D$  が低下し始めます。ゲート電圧は再度、 $R$  と  $C_{gs} + C_{gd}$  による時定数によって

$$v_{GS} = V_{GS1} \cdot \exp\{-(t - t_2) / [R \cdot (C_{gs} + C_{gd})]\} \text{ で下降し始め } v_{GS} = V_{th} \text{ まで降下します。}$$

#### (4) $t_3 \sim$ (MOSFET のオフ期間)

ドレイン電流  $i_D$  がゼロ、ドレイン・ソース間電圧  $v_{DS} = V_{DD}$  で  $dv_{DS}/dt = 0$  ですからゲート電圧は再度  $R$  と  $C_{gs} + C_{gd}$  によって下降します。ゲート電圧  $v_{GS}$  は  $v_{GS} = V_{GS1} \cdot \exp\{-(t - t_2) / [R \cdot (C_{gs} + C_{gd})]\}$  で下降し続けます。

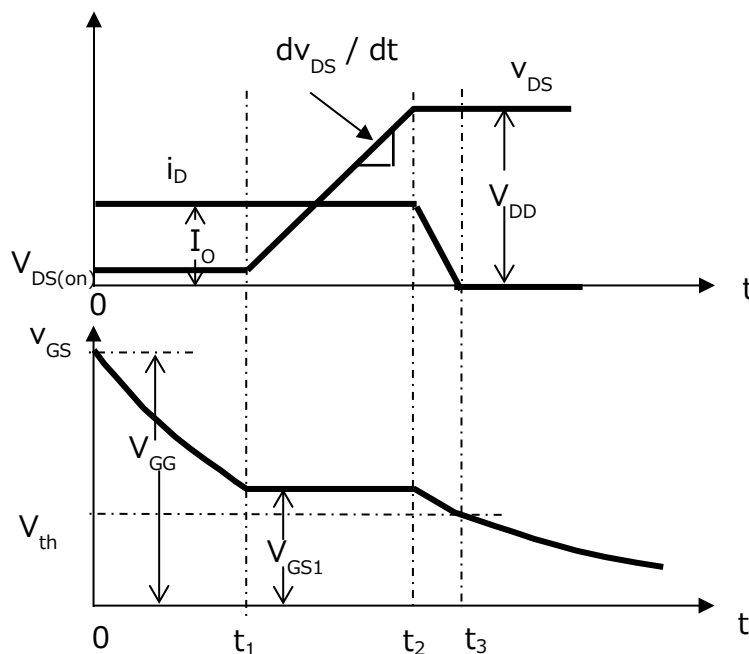


図 1.6 ターンオフ波形

## 2. $dv/dt$ 問題

$dv/dt$  が大きいことが原因で MOSFET が誤動作や発振をしたり、破壊を招いたりする場合があります。これらの現象について述べます。

図 2.1 に MOSFET の構造断面図および等価回路を示します。

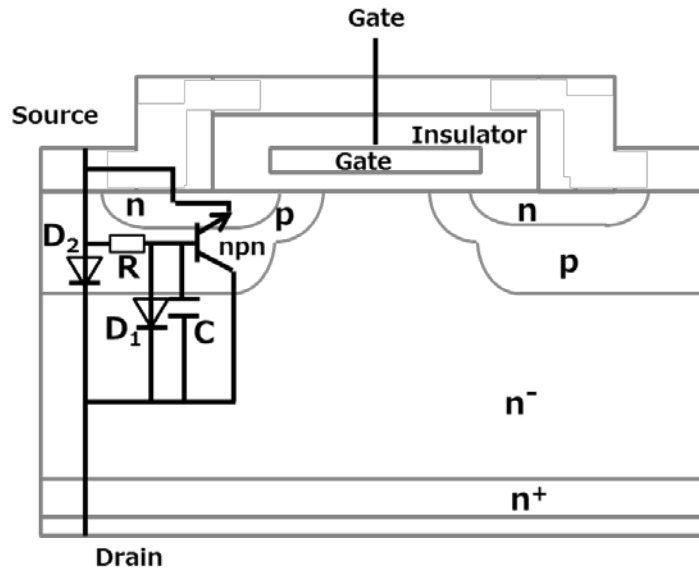


図 2.1 MOSFET 構造断面図および等価回路

### ① スイッチング時に於ける $dv/dt$ 問題

MOSFET のターンオフ時に、急峻なドレイン・ソース間  $dv/dt$  が発生する場合、MOSFET 内部の寄生 npn バイポーラトランジスタ（図 2.1）が誤動作し、寄生 npn バイポーラトランジスタが 2 次降伏に突入し、MOSFET の破壊をもたらす可能性があります。

MOSFET のターンオフ時、配線の浮遊インダクタンスの影響を受け、高いサージ電圧を発生し、アバランシェ降伏電圧に達する場合があります。急峻な  $dv/dt$  はアバランシェ耐量の低下を招きます。

### ② ボディーダイオードの逆回復時の $dv/dt$ 問題

MOSFET のボディーダイオードの逆回復動作時の MOSFET のドレイン・ソース間立ち上がり電圧  $dv/dt$  によって、MOSFET 内部の寄生 npn バイポーラトランジスタがオンして MOSFET を破壊に至らしめる可能性があります。

### 2.1. スイッチング時に於ける $dv/dt$ 問題について

#### 2.1.1. $dv/dt$ による寄生バイポーラトランジスタのターンオン問題

図 2.2 に  $dv/dt$  による MOSFET の寄生 npn バイポーラトランジスタターンオンの等価回路を示します。

MOSFET のターンオフ時にドレイン・ソース間に電圧変化  $dv/dt$  が発生します。この  $dv/dt$  によって変位電流が MOSFET の pn 接合容量  $C$  とこの層の抵抗  $R$  を通して流れます。この電流は下記式で表されます。

$$変位電流は i = C \cdot (dv/dt)$$

この電流が流れると、抵抗  $R$  に、 $i \times R$  による電圧降下が生じ、この電圧が寄生バイポーラトランジスタのベース・エミッタ間に掛かります。この電圧が、寄生 npn トランジスタがオンするベース・エミッタ間電圧以上となると寄生 npn トランジスタがオンします。

$dv/dt$  が大きいほど変位電流  $i$  は大きく、寄生 npn トランジスタのベース・エミッタ間に掛かる電圧も大きくなり、寄生 npn トランジスタはオンしやすくなります。

この時、MOSFET のドレイン・ソース間電圧  $v_{DS}$  が高い状態にあると寄生 npn トランジスタは、2 次降伏に入り、破壊する可能性があります。

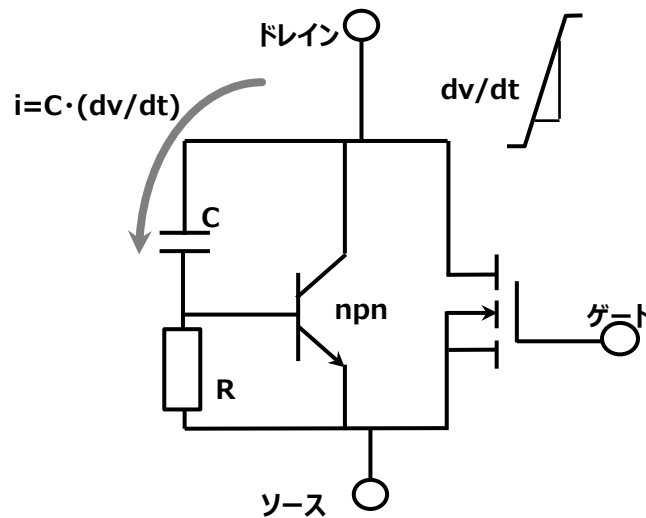


図 2.2 寄生 npn バイポーラトランジスタ誤動作等価回路



### 2.1.2. dv/dt とアバランシェ耐量

MOSFET のスイッチング速度が速いと dv/dt は大きくなります。同時に di/dt も大きくなります。MOSFET のターンオフ時の di/dt に起因するものですが、回路の浮遊インダクタンス L によって下記サージ電圧 v が発生します。

$$v = L \cdot di/dt$$

場合によっては、このサージ電圧が MOSFET のノイズや発振の原因になることもあります。

またサージ電圧が高いと、素子の定格を超えアバランシェ領域に入る場合もあります。MOSFET にアバランシェ電流が流れ、素子が許容できる電流またはエネルギーを超えると破壊に至る可能性があります。

#### 【アバランシェ動作について】

アバランシェ破壊には次の 2 つのモードがあります。図 2.3 にアバランシェ確認回路、図 2.4 にアバランシェ電流等価回路を、また図 2.5 に波形を示します。

#### (a) 電流破壊モード

ドレイン・ソース間に耐圧以上の電圧が印加されると図 2.4 の等価回路のダイオード部分に逆方向から抵抗 R にアバランシェ電流 i が流れます。図 2.4 の等価回路のトランジスタのベース・エミッタ間には  $i \times R$  の順方向電圧が印加されます。この電圧が、寄生 npn トランジスタがオンするベース・エミッタ間電圧以上となると寄生 npn トランジスタがターンオンし、トランジスタに電流が流れます。この時、ドレイン・ソース間電圧が高いと寄生 npn トランジスタは 2 次降伏に入り、破壊につながります。

#### (b) エネルギー破壊モード

アバランシェ動作で、MOSFET がブレイクダウン電圧  $BV_{DSS}$  領域に入ると、ドレイン負荷のインダクタンスエネルギーが消費するまで電流として MOSFET のドレイン・ソース間に流れます。この電流と電圧  $BV_{DSS}$  により損失が発生し、このエネルギーで温度が上昇し、定格チャネル温度を超えると破壊に至る可能性があります。

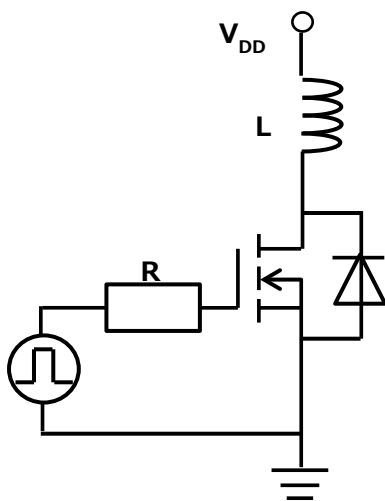


図 2.3 アバランシェ確認回路

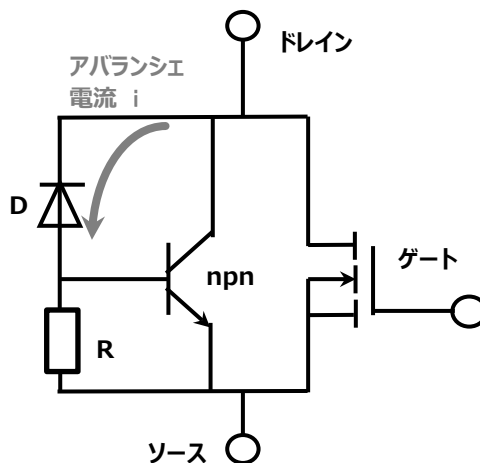


図 2.4 アバランシェ等価回路

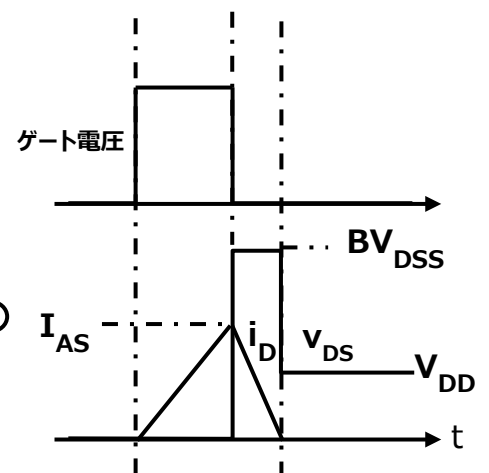


図 2.5 アバランシェ波形

2.2. ボディーダイオードの逆回復動作時などオフ時状態 MOSFET に対する  $dv/dt$  問題について2.2.1. 逆回復  $dv/dt$  による寄生バイポーラトランジスタのターンオン問題

インバータ回路などのインダクタ負荷で MOSFET を上下動作で使用する場合、MOSFET のボディーダイオードが環流電流を流している状態から、逆回復動作に入ると、リカバリー電流がボディーダイオードに流れます。この時、MOSFET のドレイン・ソース間立ち上がり電圧  $dv/dt$  が発生します。この電流およびリカバリー  $dv/dt$  によって MOSFET 内部の寄生 npn バイポーラトランジスタが誤オンすると MOSFET を破壊に至らしめる可能性があります。

図 2.6 の MOSFET 等価回路において電圧変化  $dv/dt$  により、MOSFET のドレイン・ゲートの pn 接合容量  $C$  に変位電流が流れ ( $i = C \cdot (dv/dt)$ )、この電流と抵抗  $R$  により、電圧降下が発生します。この電圧が寄生 npn トランジスタがオンするベース・エミッタ間電圧以上となると、寄生 npn トランジスタをターンオンさせます。この時、ドレイン・ソース間電圧  $V_{DS}$  が高いと寄生 npn トランジスタが 2 次降伏に入り、プロセスは異なりますが 2.1.1.  $dv/dt$  による寄生 npn バイポーラトランジスタのターンオン問題と同様に  $dv/dt$  による素子破壊の可能性があります。

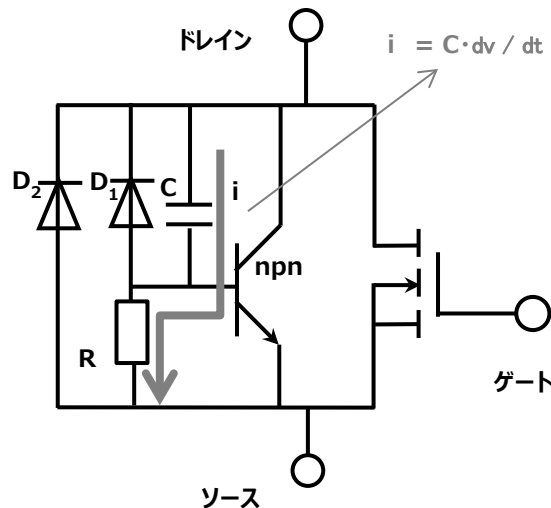


図 2.6 ボディーダイオード  $dv/dt$  発生時の等価回路

### 2.2.2. dv/dt によるセルフターンオン現象

ブリッジ回路で構成されるインバータ回路や非絶縁型同期整流コンバータ回路など、複数の MOSFET が高速スイッチング動作で使用される場合、オフしている MOSFET のドレイン・ソース間に急峻に立ち上がる電圧が掛かります。電圧の時間に対する変化  $dv/dt$  によって MOSFET のゲート・ドレイン間容量  $C_{gd}$  とゲート・ソース間容量  $C_{gs}$  の比でゲート電圧が発生もしくは  $C_{gd}$  を通してゲート抵抗  $R$  に電流が流れることで、ゲートに異常な電圧が発生します。このゲートに発生する電圧で MOSFET が誤動作する現象がセルフターンオンです。

ここでは詳しい説明は省きますが、原理的には MOSFET に  $dv/dt$  が与えられると MOSFET のゲート・ドレイン間容量  $C_{gd}$  を通して電流が流れます。  $i = C_{gd} \frac{dv}{dt}$

この電流  $i$  によって下記の MOSFET のゲート・ソース間電圧  $v_{GS}$  が発生します。

$$v_{GS} = RC_{gd} \frac{dv}{dt} \left\{ 1 - \exp\left(\frac{-t}{(C_{gs} + C_{gd})R}\right) \right\} \dots\dots\dots (2)$$

(ゲート電圧  $v_{GS}$  の計算式においては MOSFET の容量、 $C_{gs}$ 、 $C_{gd}$  は電圧変化が無いものと仮定しております。)

時間  $t$  が短い期間は  $C_{gs}$ 、 $C_{gd}$  との比  $v_{GS} \approx \frac{C_{gd}}{(C_{gs} + C_{gd})} v(t)$  で、時間  $t$  が  $t >> (C_{gs} + C_{gd}) \cdot R$  の期間はゲート・ドレイン間容量  $C_{gd}$  を通して流れる電流  $i = C_{gd} \frac{dv}{dt}$  とゲート抵抗  $R$  との積でゲート電圧が発生します。

下記シミュレーションにより、 $dv/dt$  とゲート抵抗によるセルフターンオン例を示します。図 2.7 の確認回路で  $Q_1$  の MOSFET のダイオードが環流モード状態で  $Q_2$  をオンさせると  $Q_1$  のボディダイオードは逆回復モードに入り、 $Q_1$  の電圧は上昇、 $dv/dt$  が掛かります。この  $dv/dt$  電流が  $Q_1$  のゲートに流れ、ゲート抵抗で電圧を生じ、 $Q_1$  がセルフターンオンする可能性があります。図 2.8 セルフターンオンした波形を示します。但し、意図的にゲート抵抗を合わせ込んでセルフターンオンをさせた波形です。

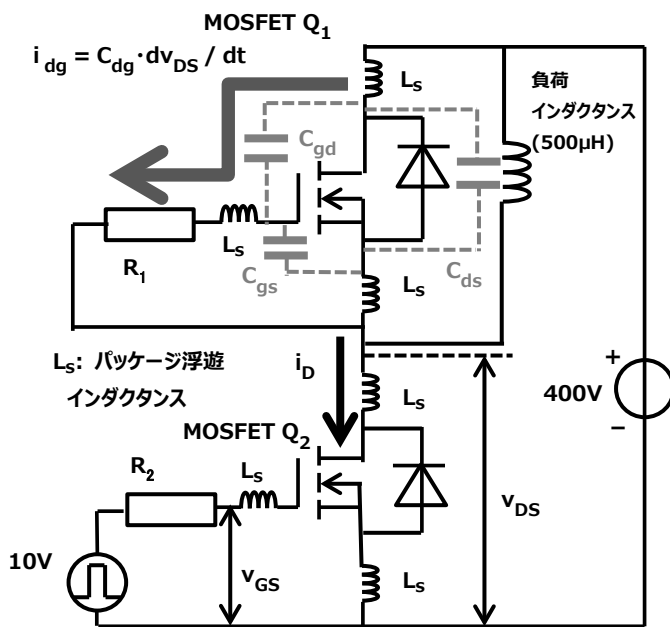


図 2.7 セルフターンオン確認回路

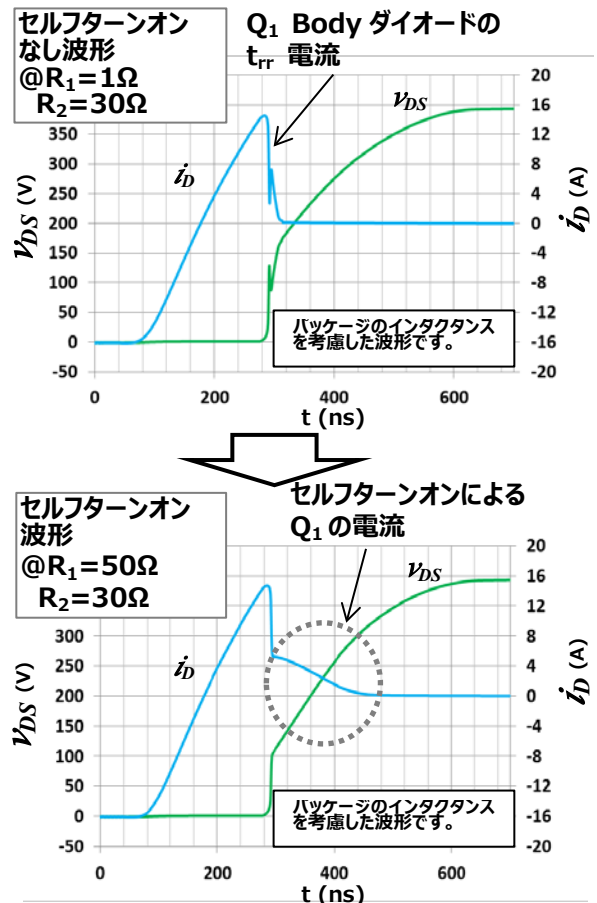


図 2.8 セルフターンオン波形

セルフターンオン対策として図 2.9 のようにゲート・ソース間にコンデンサを挿入することで改善ができます。但し、同時にスイッチングスピードも変わりますので注意が必要です。

図 2.8 のセルフターンオン波形においてゲート・ソース間にコンデンサを挿入することで改善された波形を図 2.10 に示します。

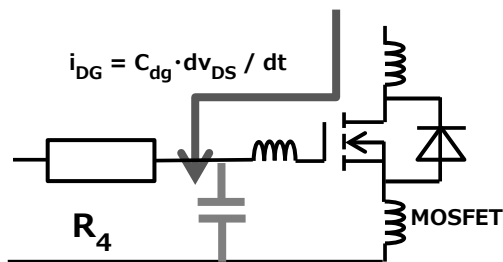


図 2.9 ゲート・ソース間容量挿入

セルフターンオン改善波形

@ $R_1=50\Omega$ ,  $R_2=30\Omega$

ゲート・ソース間に  $C=3000\text{pF}$  追加

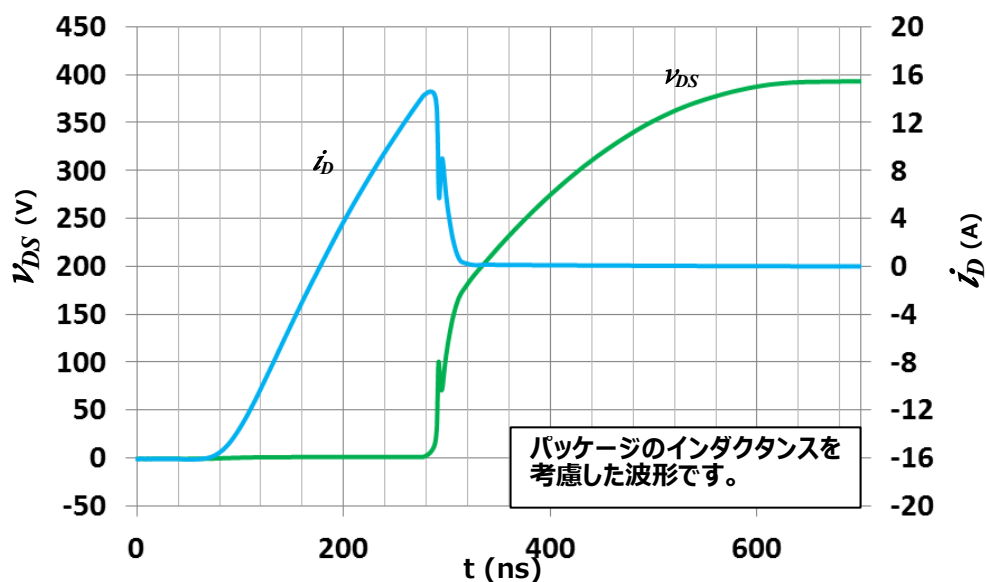


図 2.10 セルフターンオン改善波形

## 製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。  
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。