

東芝 CDMOS 集積回路 Silicon Monolithic

TC7716FTG

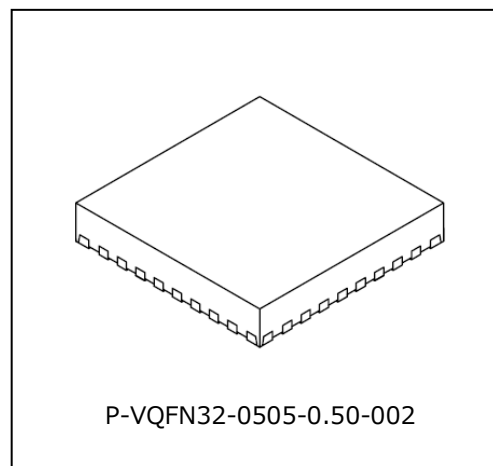
家庭・商用再生可能エネルギー関連システム(1000V AC 以下あるいは 1500 V DC 以下)
電圧昇圧用コントロール IC

概要

TC7716FTG は、太陽電池パワーコンディショナ用 DC 電圧昇圧用制御 IC です。太陽光パネル電圧入力端子、12-bit AD コンバータ、検出用回路、3 つの昇圧およびフルブリッジ制御入出力端子、UART-I/F を内蔵しています。

特長

- プロセス : CD-0.13
- 電源電圧(VDD) : 7.2 V ~ 14.0 V
- 起動電圧 : 7.0 V
- 12bit AD コンバータ(以下 ADC と言う)内蔵
- UART インタフェース
- H-SW ソフトスタート
- 昇圧コンバータ+H-SW 制御またはフルブリッジ LLC 制御
- 出力パルス Duty
 - 昇圧コンバータ制御用 : 外部入力
 - H-SW 制御用 : 50%
 - フルブリッジ LLC 制御用 : 外部入力
- 昇圧コンバータスイッチングパルス : 外部入力
- H-SW スwitchング周波数(4 値可変)
 - : 50.000 kHz
 - : 59.524 kHz
 - : 69.444 kHz
 - : 80.645 kHz
- 保護機能内蔵
 - 過電流保護(OCP)
 - 出力過電圧保護(OVP、タイマラッチ型)
 - 低入力電圧検出(UVLO)
 - 過熱保護(TSD)
- パッケージ QFN 32 (5.0 mm × 5.0 mm 、0.5 mm Pitch)



質量 : 70 mg (標準)

本製品は、MOS 構造の素子を搭載しており、静電気に対し非常にデリケートであるため、お取り扱いに際しては、アースバンドや導電マットの使用、イオナイザー等による静電気の除去および、温湿度管理等の静電対策に充分ご配慮願います。

端子配置 (Top View)

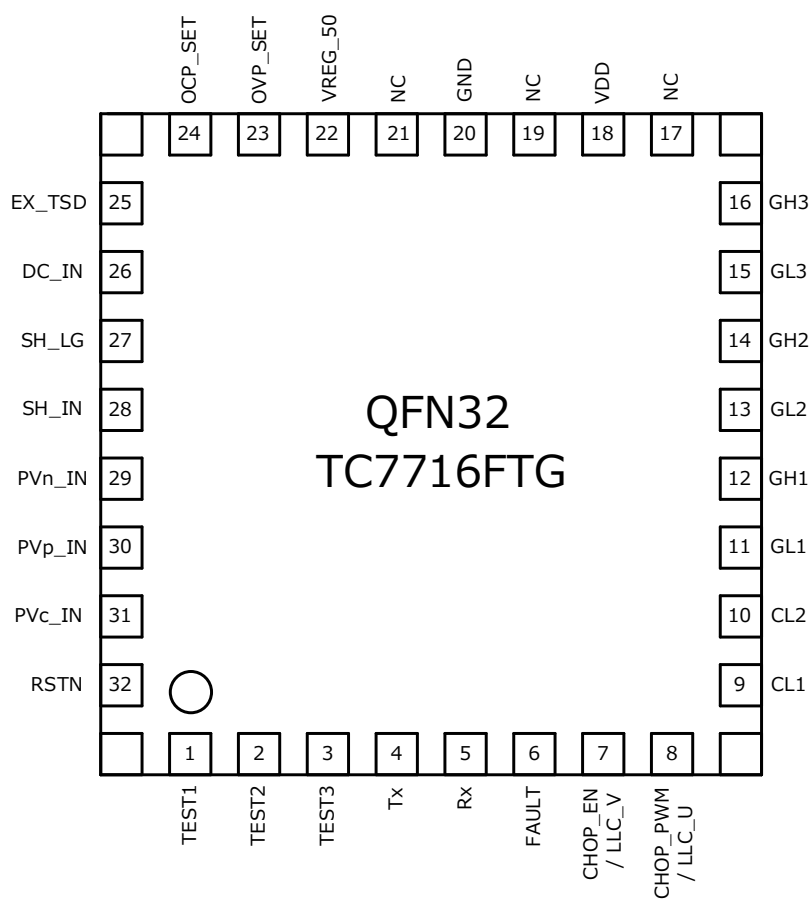


図-1

端子機能説明(1)

表-1(1)

番号	端子名	機 能 説 明
1	TEST1	IC のテスト用端子です。 通常使用時は GND(20pin)に接続します。
2	TEST2	
3	TEST3	
4	Tx	IC 内部の UART(注 1)モジュールからシリアル Data を出力する端子です。 (詳細は「UART 送信プロトコル」の項目を参照)
5	Rx	IC 内部の UART(注 1)モジュールにシリアル Data を入力する端子です。 (詳細は「UART 受信プロトコル」の項目を参照)
6	FAULT	保護回路検出モニタ端子です。 正常動作時、この端子は "H" (= 5.0 V) になっていますが、OVP 回路、OCP 回路、TSD 回路のいずれかが動作するとこの端子は "Low" (= 0 V) になります。
7	CHOP_EN / LLC_V	昇圧用ハーフブリッジの動作開始信号を入力する端子です。 また、H-SW をフルブリッジコンバータとして動作させるときに PFM 信号を入力する端子です。
8	CHOP_PWM / LLC_U	昇圧用ハーフブリッジの同期整流の PWM 信号を入力する端子です。 また、H-SW をフルブリッジ LLC コンバータとして動作させるときに PFM 信号を入力する端子です。
9	CL1	IC 内部に必要なクロックを生成するための水晶発振子を接続する端子です。 CL1～CL2 端子間に水晶発振子を接続して 10MHz の発振器を構成します。 10 MHz は 12 bit ADC のサンプリングクロックとして使われる以外に H-SW の PWM 制御用の スイッチング信号の生成にも使われます。
10	CL2	
11	GL1(注 2)	H-SW 右側ローサイドの FET ゲートドライバ IC に PWM 信号を出力する端子です。
12	GH1(注 2)	H-SW 右側ハイサイドの FET ゲートドライバ IC に PWM 信号を出力する端子です。
13	GL2(注 2)	H-SW 左側ローサイドの FET ゲートドライバ IC に PWM 信号を出力する端子です。
14	GH2(注 2)	H-SW 左側ハイサイドの FET ゲートドライバ IC に PWM 信号を出力する端子です。
15	GL3(注 2)	昇圧用ハーフブリッジ、ローサイドの FET ゲートドライバ IC に PWM 信号を出力する端子です。
16	GH3(注 2)	昇圧用ハーフブリッジ、ハイサイドの FET ゲートドライバ IC に PWM 信号を出力する端子です。
17	NC	ノンコネクション端子です。通常使用時は GND に接続します。
18	VDD	IC の電源供給端子です。 動作電圧は 7.2 V(min) ~ 14.0 V(max)。UVLO 機能により 6.5 V(typ.)で起動を開始し、6.0 V(typ.)以下で動作を停止します。 なお、供給する VDD 電圧(0 V → 8.0 V)は 200 μ s 以上で立ち上げてください。
19	NC	ノンコネクション端子です。通常使用時は GND に接続します。
20	GND	IC のグランド(GND)端子です。
21	NC	ノンコネクション端子です。通常使用時は GND に接続します。
22	VREG_50	5 V レギュレータ出力端子です。5.0 V(typ.)出力で 3.0 mA(max)の電流を引くことができます。 出力電圧を安定化するために対 GND 端子(20pin)間に 2.2 μ F の容量を接続します。 この端子から OVP_SET 端子(23pin)、OCP_SET 端子(24pin)および温度検出用サーミスタ素子へ電圧を供給します。
23	OVP_SET	過電圧保護回路 OVP のしきい値を設定する端子です。 VREG_50(22pin)の電圧(5.0 V)から抵抗を対 GND 端子(20pin)に接続して、しきい値を設定します。
24	OCP_SET	過電流保護回路 OCP のしきい値を設定する端子です。 VREG_50(22pin)の電圧(5.0 V)から抵抗を対 GND 端子(20pin)に接続して、しきい値を設定します。

端子機能説明(2)

表-1(2)

番号	端子名	機 能 説 明
25	EX_TSD	H-SW 周辺の温度を監視するサーミスタ素子を接続する端子です。 VREG_50 端子(22pin)間にサーミスタ素子を接続します。 また、GND 端子(20pin)間に抵抗を接続して TSD 動作温度に相当するしきい値電圧を設定します。
26	DC_IN	昇圧用ハーフブリッジで昇圧された電圧を抵抗で分圧して入力する端子です。 この端子が OVP_SET 端子(23pin)で設定されたしきい値を越えて 2.0 μ s (typ.)経過すると OVP 回路が動作して GL1 端子(11pin)、GH1 端子(12pin)、GL2 端子(13pin)、GH2 端子(14pin)、GL3 端子(15pin)、GH3 端子(16pin)を “L”にしてスイッチングを停止(ラッチ動作)し、FAULT 端子(6pin)は “H”から“L”(=0 V)になります。 停止動作を解除するためには、VDD 端子(18pin)を 5.5 V 以下にして再起動するか RSTN 端子(32pin)を “L” (≤ 1.0 V)にして再起動します。 再起動を開始すると FAULT 端子(6pin)は “L”から“H”に戻ります。 (詳細は「過電圧検出のしきい値設定回路、昇圧電圧入力回路の定数と ADC 入力電圧への変換式」の項目を参照)
27	SH_LG	昇圧回路に流れている電流を検出する端子(SH_IN 端子(28pin))の基準となる端子です。 この端子は GND 端子(20pin)と同電位に設定してください。
28	SH_IN	昇圧回路に流れている電流を検出する端子です。 この電流を抵抗で電圧に変換して入力します。 この端子と SH_LG 端子(27pin)間の電圧が OCP_SET 端子(24pin)で設定されたしきい値以上になると OCP 回路が動作して GL1 端子(11pin)、GH1 端子(12pin)、GL2 端子(13pin)、GH2 端子(14pin)、GL3 端子(15pin)、GH3 端子(16pin)を“L”(= 0 V)にしてスイッチングを停止し、FAULT 端子(6pin)は“H” (= 5.0 V)から“L”になります。 昇圧回路電流がしきい値電圧に相当する電流値以下になると OCP は解除されて 1.0ms(typ.)後に再起動を開始します。 再起動を開始すると FAULT 端子(6pin)は “L”から“H”に戻ります。
29	PVn_IN	太陽光パネルのマイナス側電圧、プラス側電圧・中点電圧から、マイナス側・プラス側の地絡・天絡を検出する端子です。
30	PVp_IN	PVn_IN 端子は、太陽光パネルのマイナス側-GND 間の電圧を抵抗で分圧して入力します。 PVp_IN 端子は、太陽光パネルのプラス側-GND 間の電圧を抵抗で分圧して入力します。 PVc_IN 端子は、太陽光パネルの中点-GND 間の電圧を抵抗で分圧して入力します
31	PVc_IN	(詳細は「PV 電圧/電流/天絡・地絡検出電圧入力回路の定数と ADC 入力電圧への変換式」の項目を参照)
32	RSTN	内部レジスタに外部から強制的にリセットをかけるための端子です。 この端子を 1.0 V 以下にすると IC 内部のレジスタは強制的にリセットされます。 また、4.0 V 以上にするとしきい値を解除します。 この端子に VREG_50 端子電圧を超える電圧を印加しないでください。

注 1: UART は、Universal Asynchronous Receiver Transmitter(汎用非同期受信・送信機)の略

注 2: GL1(11pin)、GH1(12pin)、GL2(13pin)、GH2(14pin)、GL3(15pin)、GH3(16pin)には、IC 内部のプルダウン抵抗は接続されていません。

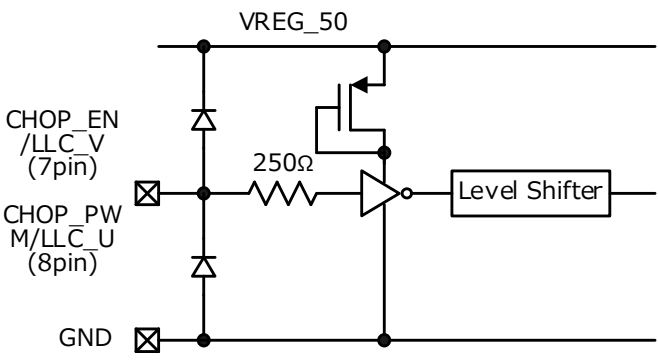
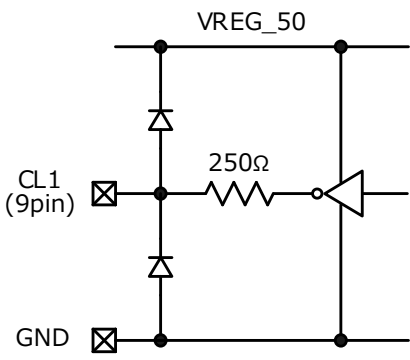
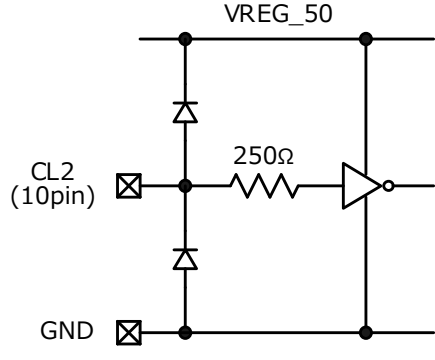
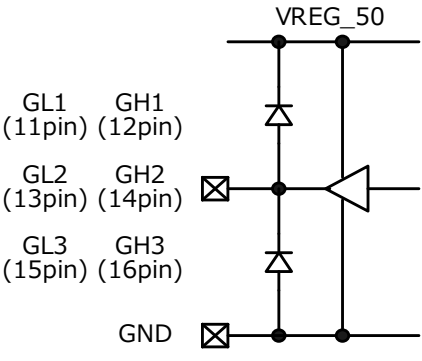
入出力等価回路図(1)

表-2(1)

端子名	等価回路図
TEST1 TEST2 TEST3	
Tx	
Rx	
FAULT	

入出力等価回路図(2)

表-2(2)

端子名	等価回路図
CHOP_EN / LLC_V CHOP_PWM / LLC_U	
CL1	
CL2	
GL1 GH1 GL2 GH2 GL3 GH3	

入出力等価回路図(3)

表-2(3)

端子名	等価回路図
VREG_50	
OVP_SET	
OCP_SET	
EX_TSD	

入出力等価回路図(4)

表-2(4)

端子名	等価回路図
DC_IN	
SH_LG	
SH_IN	
PVn_IN PVp_IN PVC_IN	

入出力等価回路図(5)

表-2(5)

端子名	等価回路図
RSTN	

ブロック図

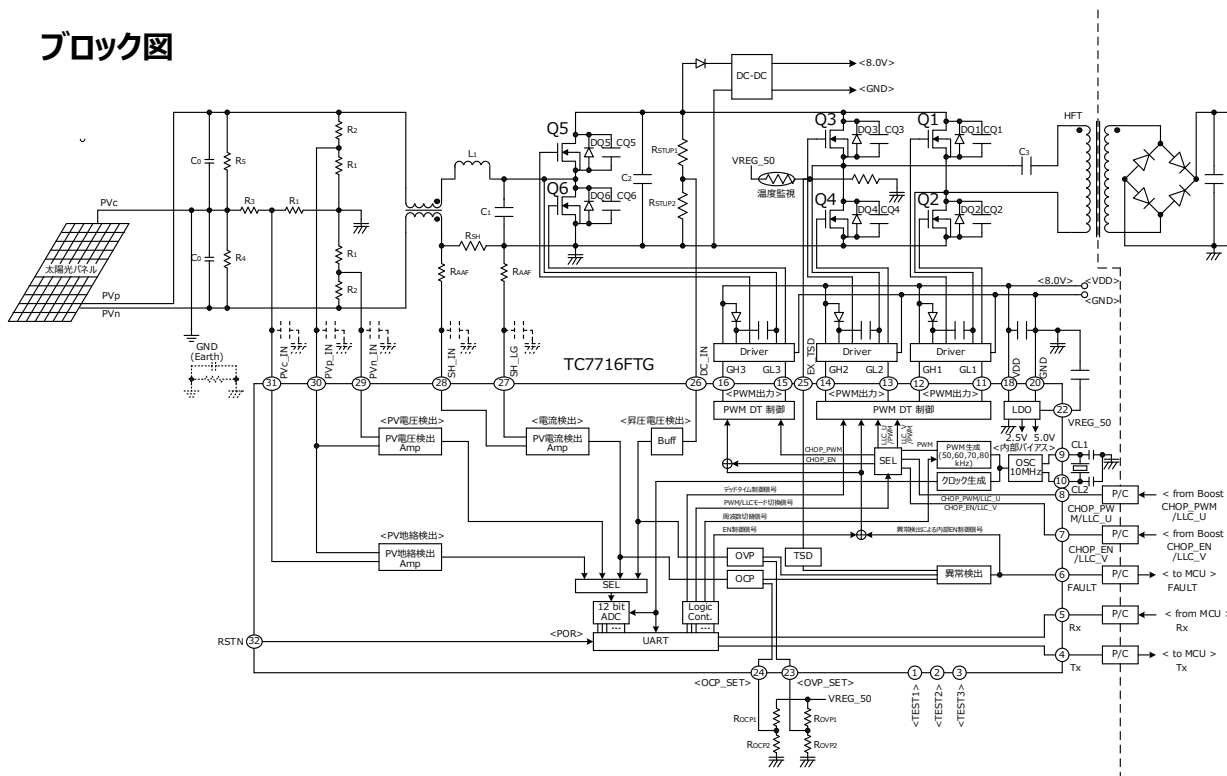


図-2

(※)ブロック図内の機能ブロック/回路/定数などは、機能を説明するため、一部省略・簡略化している場合があります。

応用回路例

この応用回路例は、参考例であり、量産設計に際しては、十分な評価を行ってください。また、工業所有権の使用の許諾を行うものではありません。

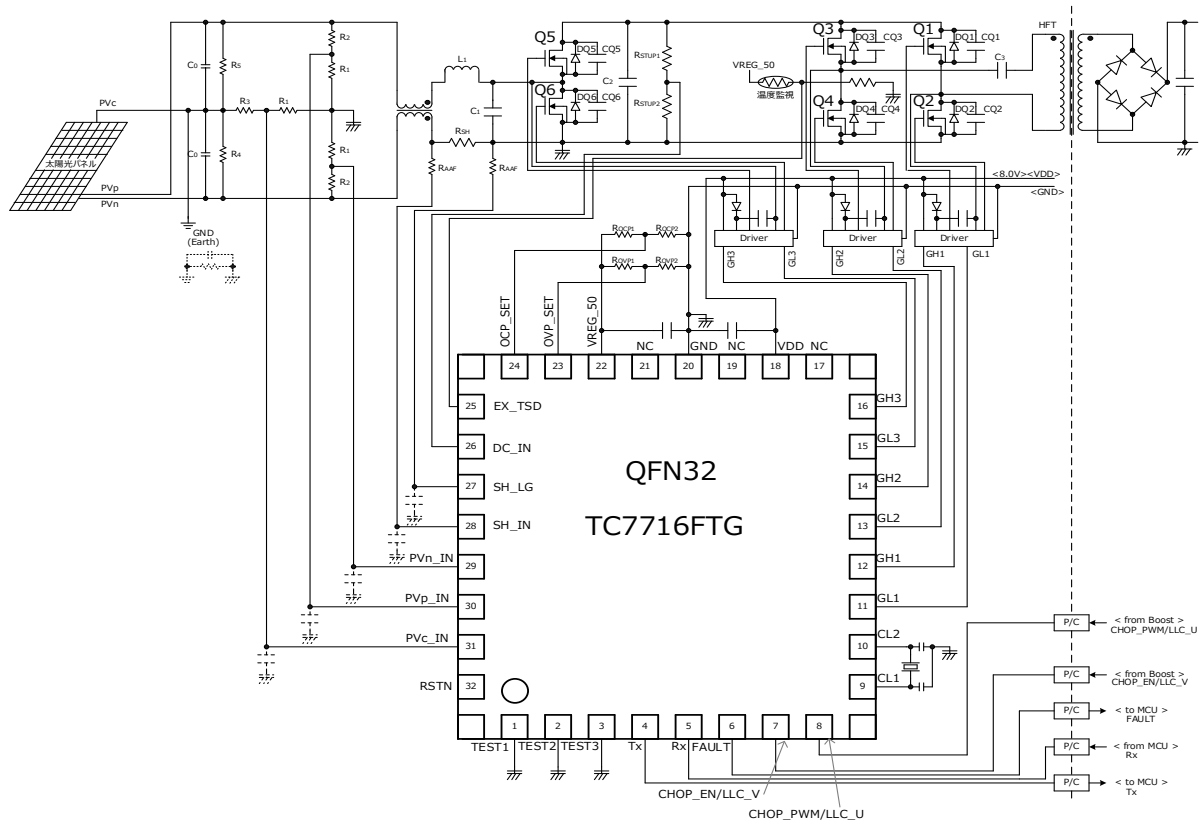


図-3

応用回路例(フォトカプラ周辺回路)

この応用回路例は、参考例であり、量産設計に際しては、十分な評価を行ってください。また、工業所有権の使用の許諾を行うものではありません。

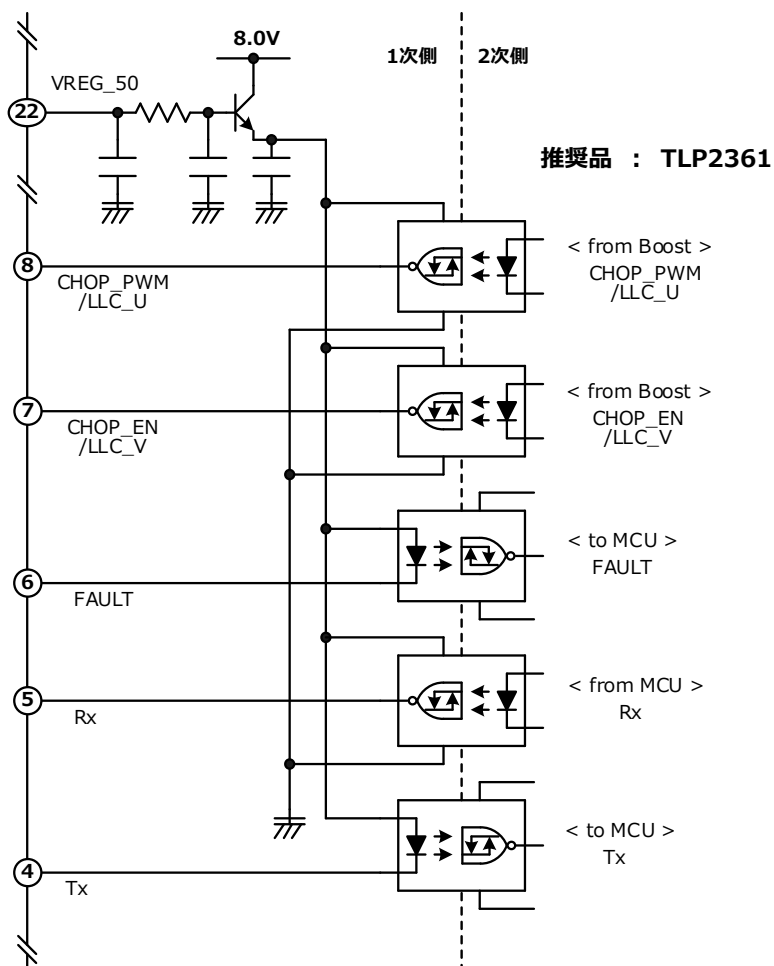


図-4

(1)PV 電圧/電流/天絡・地絡検出電圧入力回路の定数と ADC 入力電圧への変換式

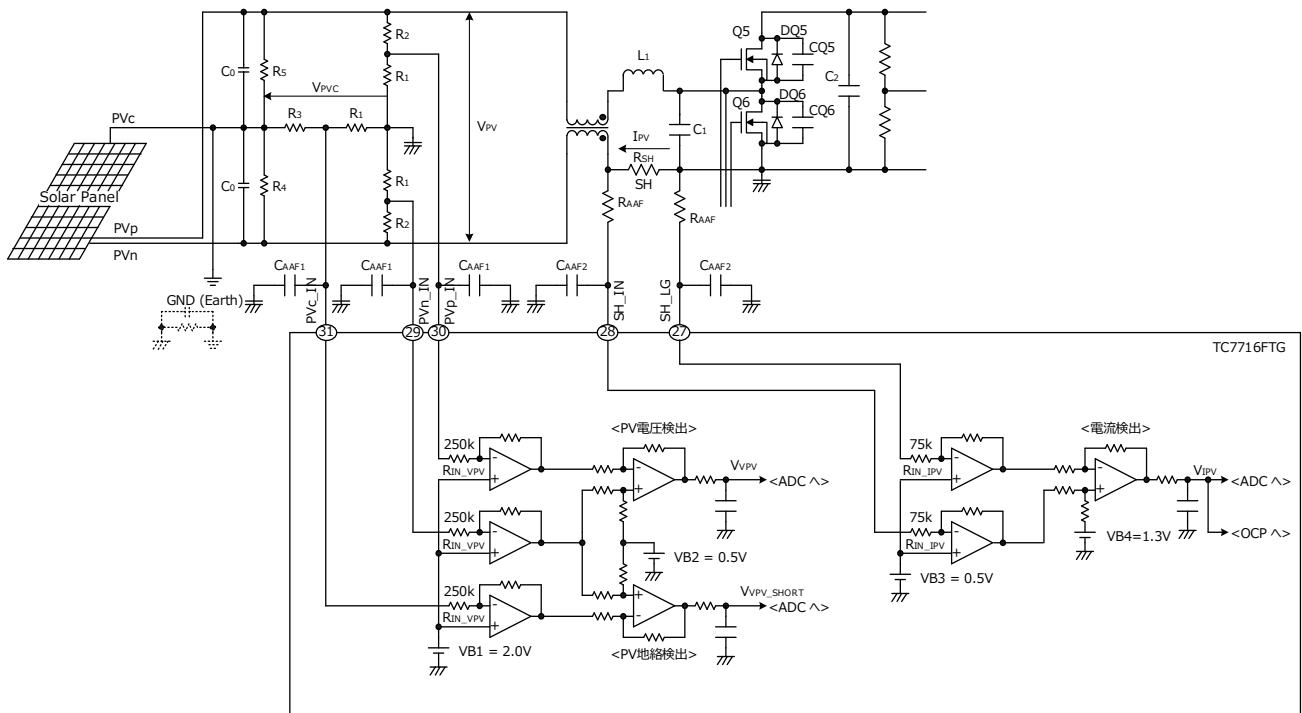


図-5

図-5 は PV 電圧/電流/天絡・地絡検出電圧入力回路定数と IC 内部の ADC 入力までの等価回路です。各端子に入力された電圧は、それぞれ次式によって電圧変換されて IC 内の ADC に入力されます。

いま、 $R_1 \sim R_5$ (k Ω)、 R_{SH} (m Ω)、 R_{AAF} (k Ω)、 V_{PV} (V)、 I_{PV} (A)、 V_{PVC} (V)とすると、それぞれ次式となります。

1)PV 電圧検出電圧 : $V_{V_{PV}}$ (V)

$$V_{V_{PV}} = V_{PV} \times \frac{R_1}{R_1 + R_2 + 4 R_1 \times R_2 \times 10^{-3}} + 0.5$$

ただし、 $V_{V_{PV}}$ (V)は、 V_{PV} (V)電圧に対して $0.452V \leq V_{V_{PV}} \leq 4.548V$ となるように抵抗値を設定します。

2)PV 電流検出電圧 : $V_{I_{PV}}$ (V)

$$V_{I_{PV}} = 1.5 \times R_{SH} \times I_{PV} \times \frac{1}{75 + R_{AAF}} + 1.3$$

ただし、 $V_{I_{PV}}$ (V)は、 I_{PV} (A)電流に対して $0.452V \leq V_{I_{PV}} \leq 4.548V$ となるように抵抗値を設定します。

3)PV 天絡・地絡検出電圧 : $V_{V_{PV_SHORT}}$ (V)

$$V_{V_{PV_SHORT}} = V_{PVC} \times \frac{R_1}{R_1 + R_2 + 4 R_1 \times R_2 \times 10^{-3}} + 0.5$$

ただし、 $V_{V_{PV_SHORT}}$ (V)は、 V_{PVC} (V)電圧に対して $0.452 V \leq V_{V_{PV_SHORT}} \leq 4.548 V$ となるように抵抗値を設定します。

ここで、PV の中点電圧 V_{PVC} および K_1 、 K_2 は、それぞれ次式となります。

$$V_{PVC} = V_{PV} \times K_1 \times \frac{R_1 + R_3 + 5 R_1 \times R_3 \times 10^{-3}}{R_1 + R_3 + 5 \times [R_1 \times R_3 + K_2 \times (R_1 + 200)] \times 10^{-3}}$$

$$K_1 = \frac{R_4}{R_4 + R_5} \quad K_2 = \frac{R_4 \times R_5}{R_4 + R_5}$$

いま、 $R_4 = R_5$ とすると $K_1 = 0.5$ 、 $K_2 = 0.5 \times R_4$ となるので、PV の中点電圧 $V_{PVC}(V)$ は次式となります。

$$V_{PVC} = V_{PV} \times 0.5 \times \frac{R_1 + R_3 + 5 R_1 \times R_3 \times 10^{-3}}{R_1 + R_3 + 5 \times [R_1 \times R_3 + 0.5 R_4 \times (R_1 + 200)] \times 10^{-3}}$$

ここで求められたそれぞれの ADC 入力電圧 $V_{VPV}(V)$ 、 $V_{IPV}(V)$ 、 $V_{VPV_SHORT}(V)$ から $0.452V$ を減算した値が 12bit binary コードに変換されて ADC 出力として UART Tx 端子(4pin)から送信されます。

<PV 電圧検出電圧のコード化> $(V_{VPV} - 0.452) \rightarrow$ 12bit binary コードに変換

<PV 電流検出電圧のコード化> $(V_{IPV} - 0.452) \rightarrow$ 12bit binary コードに変換

<PV 天絡・地絡検出電圧のコード化> $(V_{VPV_SHORT} - 0.452) \rightarrow$ 12bit binary コードに変換

(2) 過電圧検出のしきい値設定回路、昇圧電圧入力回路の定数と ADC 入力電圧への変換式

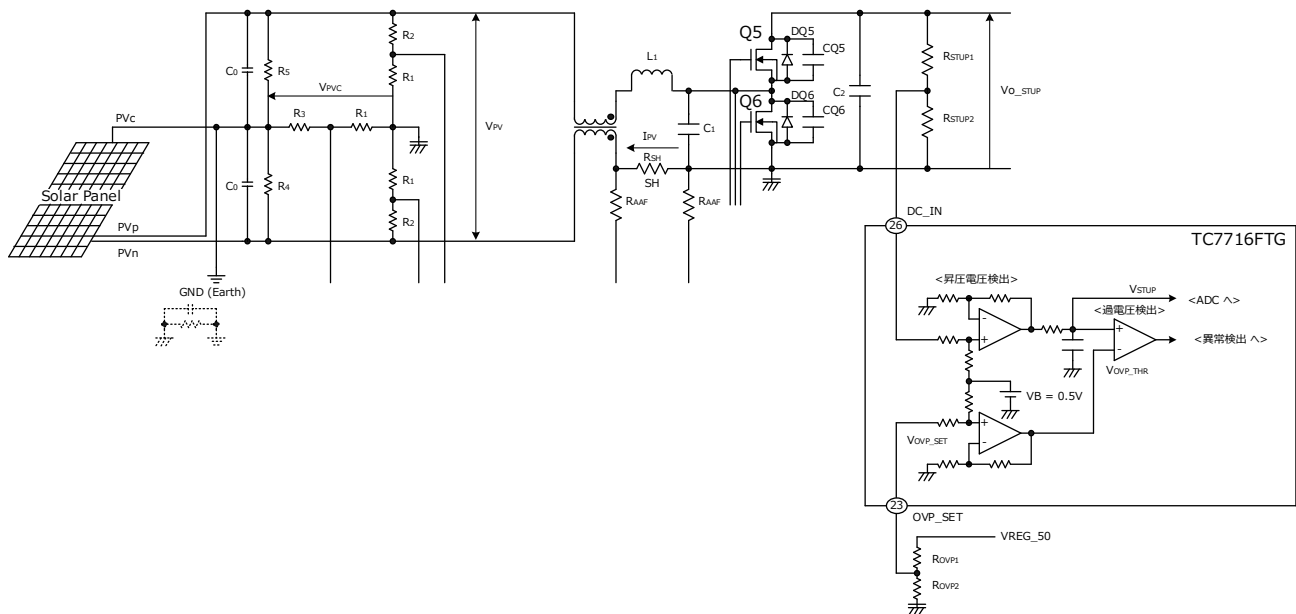


図-6

図-6 は過電圧検出のしきい値設定回路、昇圧電圧入力回路の定数と ADC 入力までの等価回路です。

昇圧された電圧 $V_{O_STUP}(V)$ を分圧抵抗 $[R_{STUP1}(k\Omega)]$ 、 $[R_{STUP2}(k\Omega)]$ で分圧して DC_IN 端子(26pin)に入力します。DC_IN 端子に入力された電圧 $V_{DC_IN}(V)$ は次式によって $V_{STUP}(V)$ に電圧変換され、IC 内部の ADC と OVP 検出コンパレータにそれぞれ供給されます。

$$V_{STUP} = V_{DC_IN} + 0.5$$

ここで、電圧 V_{DC_IN} (V) は次式によって求められます。

$$V_{DC_IN} = V_{o_STUP} \times \frac{R_{STUP2}}{R_{STUP1} + R_{STUP2}}$$

ただし、 V_{DC_IN} (V) は、 V_{o_STUP} (V) 電圧に対して $0\text{ V} \leq V_{DC_IN} \leq 4.048\text{ V}$ となるように抵抗値を設定します。

さらに、電圧変換された V_{STUP} (V) から 0.452 V を減算した値が 12bit binary コードに変換されて ADC 出力として UART Tx 端子(4pin)から送信されます。

<昇圧電圧のコード化> ($V_{STUP} - 0.452$) $\rightarrow$ 12bit binary コードに変換

一方、OVP 検出コンパレータに入力された V_{STUP} (V) は OVP_SET 端子(23pin)で設定されたしきい値 V_{OVP_THR} (V) と比較され、次式の関係が成立すると過電圧検出回路が動作して、GL1 端子(11pin)、GH1 端子(12pin)、GL2 端子(13pin)、GH2 端子(14pin)、GL3 端子(15pin)、GH3 端子(16pin)を "L" (= 0 V) にしてスイッチングを停止させます。(ラッチ動作)。

$$V_{STUP} \geq V_{OVP_THR}$$

ここで、しきい値 V_{OVP_THR} は、

$$V_{OVP_THR} = V_{OVP_SET} + 0.5$$

となるので、

$$V_{DC_IN} \geq V_{OVP_SET}$$

また、OVP しきい値設定電圧 V_{OVP_SET} (V) は OVP_SET 端子(23pin)に接続する分圧抵抗を [R_{OVP1} (k Ω)], [R_{OVP2} (k Ω)], V_{REG_50} 端子(22pin)電圧を V_{VREG_50} (=5.0V) とすると、次式となります。

$$V_{OVP_SET} = V_{VREG_50} \times \frac{R_{OVP2}}{R_{OVP1} + R_{OVP2}} = 5.0 \times \frac{R_{OVP2}}{R_{OVP1} + R_{OVP2}}$$

従って、過電圧検出のしきい値は次式を満足する条件で設定されます。

$$V_{DC_IN} \geq V_{OVP_SET} = 5.0 \times \frac{R_{OVP2}}{R_{OVP1} + R_{OVP2}}$$

これより R_{OVP1} と R_{OVP2} との関係は次式となります。

$$R_{OVP1} \geq \left(\frac{5.0}{V_{DC_IN}} - 1 \right) \times R_{OVP2}$$

図-7 は過電流検出のしきい値設定回路の等価回路です。

$$V_{IPV} \geq V_{OCP \text{ SET}}$$
$$V_{IPV} = 1.5 \times R_{SH} \times I_{PV} \times \frac{1}{75 + R_{AAF}} + 1.3$$
$$V_{OCP_IN} = \frac{3}{40} \times R_{SH} \times I_{PV} \times \frac{1}{75 + R_{AAF}}$$

$$V_{IPV} = 20 \times V_{OCP_IN} + 1.3$$

また、OCP 値設定電圧 V_{OCP_SET} (V) は、OCP_SET 端子(24pin)に接続する分圧抵抗を $[R_{OCP1}$ (k Ω)], $[R_{OCP2}$ (k Ω)], VREG_50 端子(22pin)電圧を V_{VREG_50} (=5.0V)とすると、次式となります。

$$V_{OCP_SET} = V_{VREG_50} \times \frac{R_{OCP2}}{R_{OCP1} + R_{OCP2}} = 5.0 \times \frac{R_{OCP2}}{R_{OCP1} + R_{OCP2}}$$

したがって、過電流検出のしきい値は次式を満足する条件で設定されます。

(1) SH_IN 端子(28pin)と SH_LG 端子(27pin)間の電圧(V_{OCP_IN} (V))に着目した場合、

$$\begin{aligned} V_{OCP_IN} &\geq \frac{1}{20} \times (V_{OCP_SET} - 1.3) \\ &= \frac{1}{20} \times \frac{3.7 \times R_{OCP2} - 1.3 \times R_{OCP1}}{R_{OCP1} + R_{OCP2}} \end{aligned}$$

(2) PV 電流(I_{PV} (A))に着目した場合、

$$\begin{aligned} I_{PV} &\geq \frac{2}{3} \times \frac{75 + R_{AAF}}{R_{SH}} \times (V_{OCP_SET} - 1.3) \\ &= \frac{2}{3} \times \frac{75 + R_{AAF}}{R_{SH}} \times \frac{3.7 \times R_{OCP2} - 1.3 \times R_{OCP1}}{R_{OCP1} + R_{OCP2}} \end{aligned}$$

これより R_{OCP1} と R_{OCP2} との関係は次式となります。

(1) SH_IN 端子(28pin)と SH_LG 端子(27pin)間の電圧(V_{OCP_IN} (V))に着目した場合、

$$R_{OCP1} \geq \frac{0.185 - V_{OCP_IN}}{0.065 + V_{OCP_IN}} \times R_{OCP2}$$

(2) PV 電流(I_{PV} (A))に着目した場合、

$$R_{OCP1} \geq \frac{3.7 \times K - I_{PV}}{1.3 \times K + I_{PV}} \times R_{OCP2}$$

ただし、
$$K = \frac{2}{3} \times \frac{75 + R_{AAF}}{R_{SH}}$$

Appendix

計算例

(1) PV 電圧/電流/天絡・地絡検出電圧入力回路の定数と ADC 入力電圧への変換

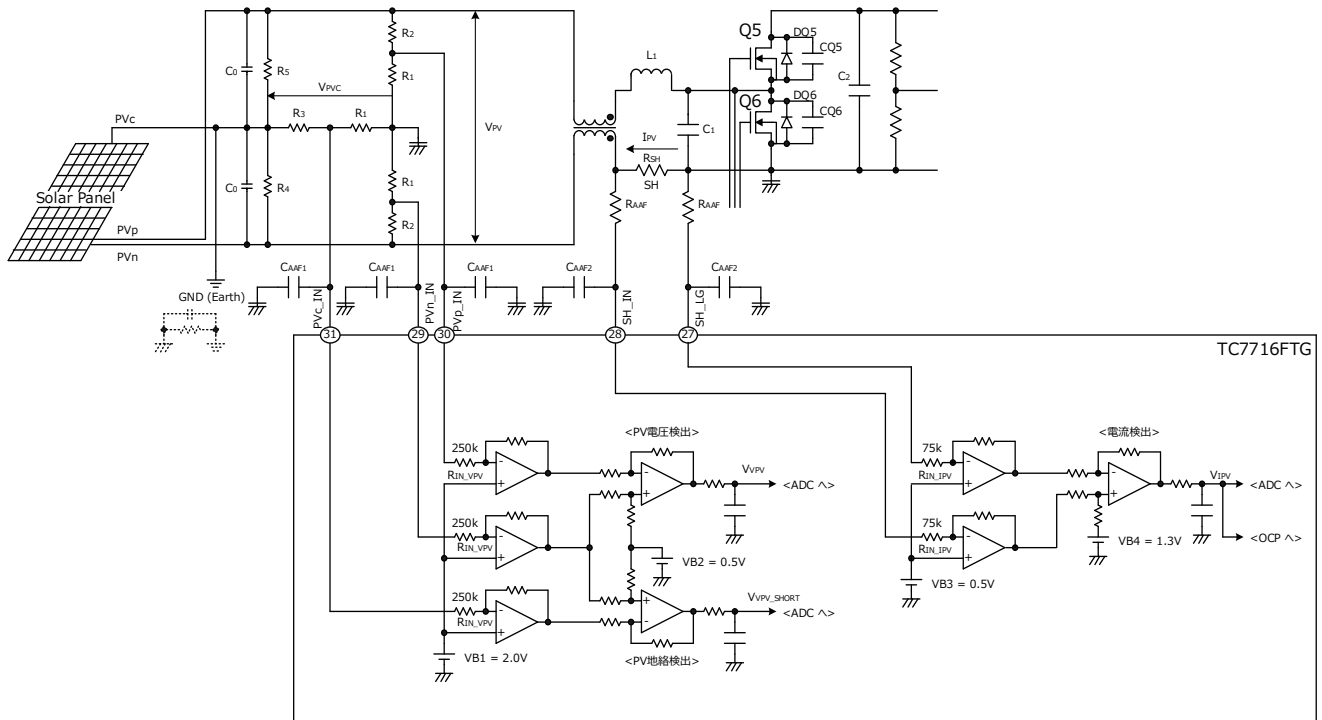


図-5(再掲)

いま、 $R_1 = 27\text{k}\Omega$ 、 $R_2 = 540\text{k}\Omega$ 、 $R_3 = 540\text{k}\Omega$ 、 $R_4 = 200\text{k}\Omega$ 、 $R_5 = 200\text{k}\Omega$ 、 $R_{SH} = 12\text{m}\Omega$ 、 $R_{AAF} = 1\text{k}\Omega$ とすると

1) PV 電圧検出電圧：ADC 入力電圧 V_{VPV} (V) は、次式となります。

$$\begin{aligned} V_{VPV} &= V_{PV} \times \frac{R_1}{R_1 + R_2 + 4 R_1 \times R_2 \times 10^{-3}} + 0.5 \\ &= \frac{25}{579} \times V_{PV} + 0.5 \end{aligned}$$

<PV 電圧検出電圧のコード化>

$$\begin{aligned} V_{VPV} - 0.452 &= \left(\frac{25}{579} \times V_{PV} + 0.5 \right) - 0.452 \\ &= \frac{25}{579} \times V_{PV} + 0.048 \end{aligned}$$

この値が 12 bit binary コードに変換されます。(表-3 参照)

表-3

PV 電圧(V) (V _{PV})	ADC 入力電圧(V) (V _{VPV})	ADC 出力コード (Hex)
0.00	0.500	030
22.0	1.450	3E6
27.5	1.687	4D3
52.5	2.767	90B
70.0	3.522	BFE
84.0	4.127	E5B
92.4	4.490	FC6

2)PV 電流検出電圧：ADC 入力電圧 V_{IPV}(V)は、次式となります。

$$V_{IPV} = 1.5 \times R_{SH} \times I_{PV} \times \frac{1}{75 + R_{AAF}} + 1.3$$

$$= \frac{9}{38} \times I_{PV} + 1.3$$

<PV 電流検出電圧のコード化>

$$V_{IPV} - 0.452 = \left(\frac{9}{38} \times I_{PV} + 1.3 \right) - 0.452$$

$$= \frac{9}{38} \times I_{PV} + 0.848$$

この値が 12bit binary コードに変換されます。(表-4 参照)

表-4

PV 電流(A) (I _{PV})	ADC 入力電圧(V) (V _{IPV})	ADC 出力コード (Hex)
0.00	1.300	350
7.50	3.076	A40
8.25	3.254	AF2
11.25	3.964	DB8
13.12	4.407	F73

3)PV 天絡・地絡検出電圧： ADC 入力電圧 $V_{VPV_SHORT}(V)$ は、次式となります。

$$\begin{aligned} V_{VPV_SHORT} &= V_{PVC} \times \frac{R_1}{R_1 + R_2 + 4 R_1 \times R_2 \times 10^{-3}} + 0.5 \\ &= \frac{25}{579} \times V_{PVC} + 0.5 \end{aligned}$$

ここで、PV の中点電圧 V_{PVC} は、 $R_4 = R_5 = 200k\Omega$ としていますので、

$$\begin{aligned} V_{PVC} &= V_{PV} \times 0.5 \times \frac{R_1 + R_3 + 5 R_1 \times R_3 \times 10^{-3}}{R_1 + R_3 + 5 \times [R_1 \times R_3 + 0.5 R_4 \times (R_1 + 200)] \times 10^{-3}} \\ &= \frac{6399}{15068} \times V_{PV} \end{aligned}$$

ADC 入力電圧 $V_{VPV_SHORT}(V)$ は、次式となります。

$$V_{VPV_SHORT} = \frac{25}{579} \times \left(\frac{6399}{15068} \times V_{PV} \right) + 0.5$$

<PV 天絡・地絡検出電圧のコード化>

$$\begin{aligned} V_{VPV_SHORT} - 0.452 &= \left(\frac{25}{579} \times \left(\frac{6399}{15068} \times V_{PV} \right) + 0.5 \right) - 0.452 \\ &= \frac{25}{579} \times \left(\frac{6399}{15068} \times V_{PV} \right) + 0.048 \end{aligned}$$

この値が 12bit binary コードに変換されます。(表-5 参照)

表-5

PV 電圧(V) (V_{PV})	ADC 入力電圧(V) (V_{VPV_SHORT})	ADC 出力コード (Hex)
0.00	0.500	030
22.0	0.903	1C3
27.5	1.004	228
52.5	1.463	3F3
70.0	1.784	534
84.0	2.040	634
92.4	2.194	6CE

(2) 過電圧検出のしきい値設定回路、昇圧電圧入力回路の定数と ADC 入力電圧への変換式

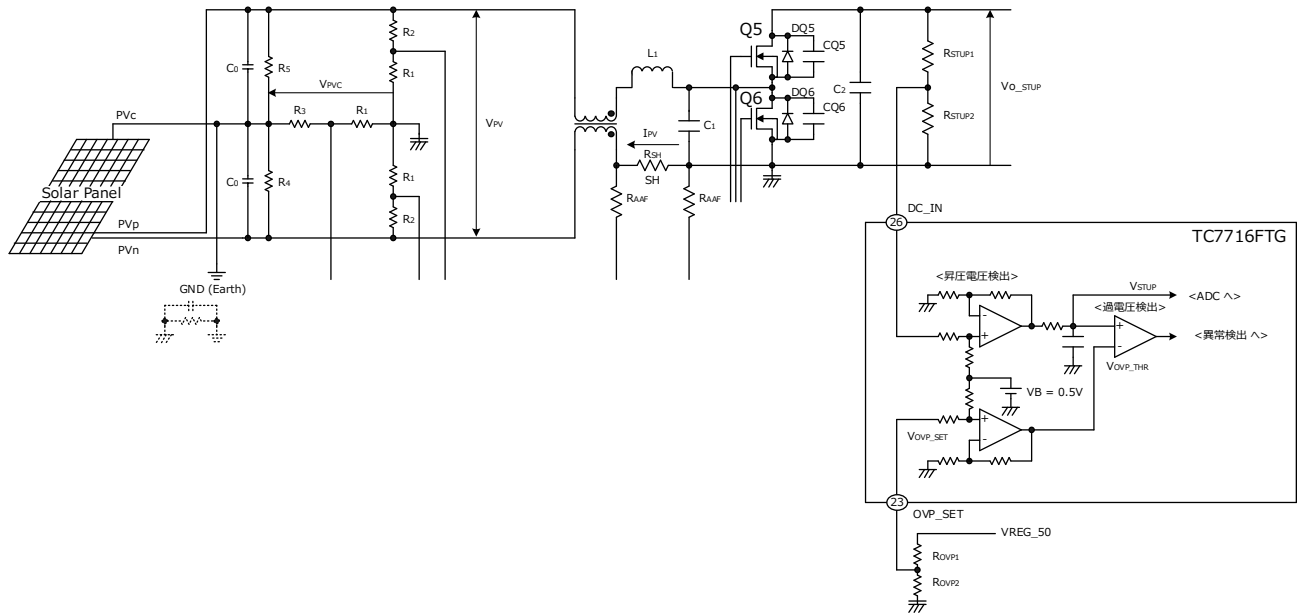


図-6(再掲)

1) 昇圧電圧検出電圧：ADC 入力電圧 $V_{STUP}(V)$ は、

$$V_{STUP} = V_{DC_IN} + 0.5$$

ここで、 $R_{STUP1} = 470 \text{ k}\Omega$ 、 $R_{STUP2} = 27 \text{ k}\Omega$ とすると、

$$V_{DC_IN} = V_{o_STUP} \times \frac{R_{STUP2}}{R_{STUP1} + R_{STUP2}} = \frac{27}{497} \times V_{o_STUP}$$

となりますので、ADC 入力電圧 $V_{STUP}(V)$ は、次式となります。

$$V_{STUP} = \left(\frac{27}{497} \times V_{o_STUP} \right) + 0.5$$

<昇圧電圧のコード化>

$$\begin{aligned} V_{STUP} - 0.452 &= \left(\frac{27}{497} \times V_{o_STUP} + 0.5 \right) - 0.452 \\ &= \frac{27}{497} \times V_{o_STUP} + 0.048 \end{aligned}$$

この値が 12 bit binary コードに変換されます。(表-6 参照)

表-6

昇圧電圧(V) (Vo_STUP)	ADC 入力電圧(V) (VSTUP)	ADC 出力コード (Hex)
0.00	0.500	030
22.0	1.695	4DB
27.5	1.994	606
53.0	3.379	B6F
60.0	3.760	CEC
67.0	4.140	F68
72.0	4.411	F77

2) 過電圧検出電圧のしきい値設定

昇圧電圧(Vo_STUP (V)) 60 V の 120% (= 72 V)以上を過電圧であるとする、DC_IN 端子 (26pin)での電圧 V_{DC_IN} (V)は、次式となります。

$$V_{DC_IN} = V_{o_STUP} \times \frac{R_{STUP2}}{R_{STUP1} + R_{STUP2}} = 72 \times \frac{27}{497} \doteq 3.911$$

ただし、R_{STUP1} = 470 kΩ、 R_{STUP2} = 27 kΩ

ここで、R_{ovp2} = 47 kΩ とすると、次式となり

$$R_{ovp1} \geq \left(\frac{5.0}{V_{DC_IN}} - 1 \right) \times R_{ovp2} \doteq 0.2783 \times R_{ovp2}$$

R_{ovp1} ≒ 13 kΩ としてしきい値を設定することができます。

(3) 過電流検出のしきい値設定回路の定数設定

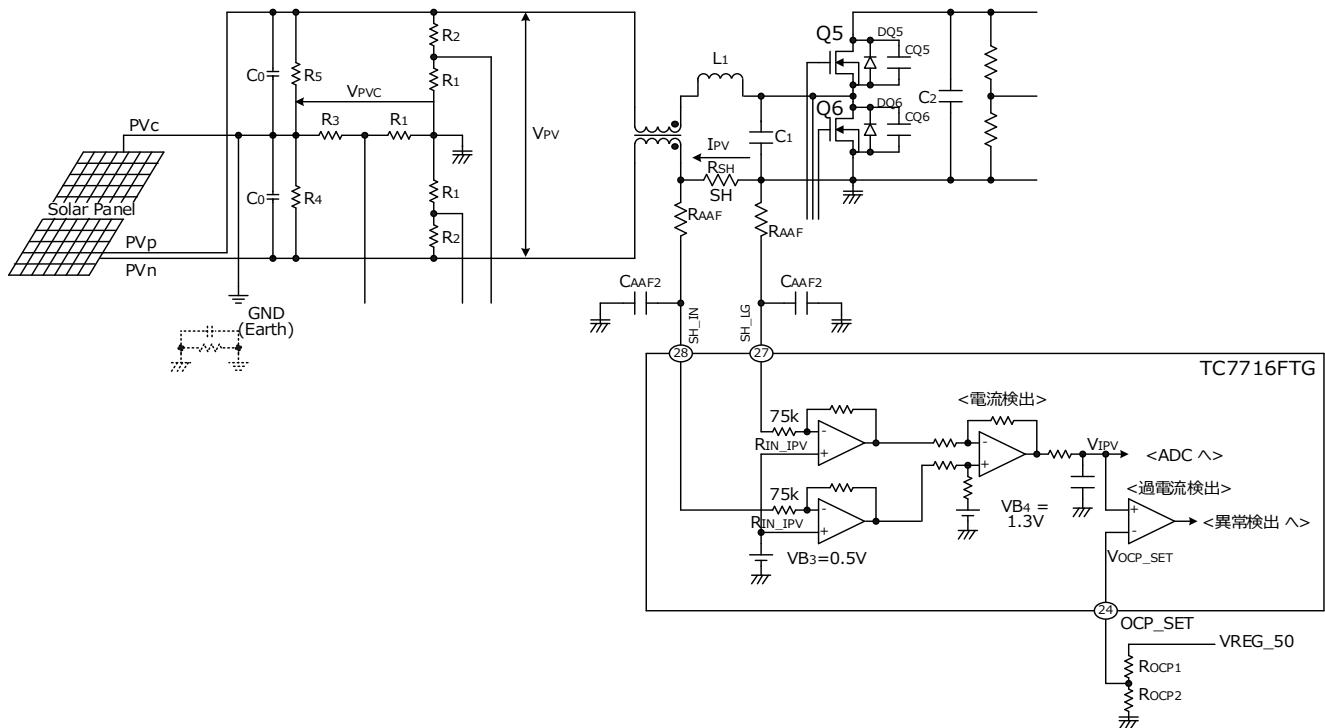


図-7(再掲)

PV 電流(I_{PV} (A)) 7.5 A の 150% (= 11.25 A) 以上を過電流であるとする、
SH_IN 端子(28pin)と SH_LG 端子(27pin)間の電圧 V_{OCP_IN} (V)は、次式となります。

$$V_{OCP_IN} = \frac{3}{40} \times R_{SH} \times I_{PV} \times \frac{1}{75 + R_{AAF}}$$

$$= \frac{9}{760} \times 11.25$$

ただし、 $R_{SH} = 12 \text{ m}\Omega$ 、 $R_{AAF} = 1 \text{ k}\Omega$

ここで、 $R_{OCP2} = 68 \text{ k}\Omega$ とすると、

$$R_{OCP1} \geq \frac{0.185 - V_{OCP_IN}}{0.065 + V_{OCP_IN}} \times R_{OCP2} \doteq 0.2612 \times R_{OCP2}$$

の関係式から、 $R_{OCP1} \doteq 18 \text{ k}\Omega$ としてしきい値を設定することができます。

機能説明

(1) UVLO(低入力電圧検出)機能

VDD 端子(18pin)電圧が 6.5 V(typ.)以上になると UVLO が解除され IC は起動を開始します。
また、定常動作中に VDD 端子電圧が 6.0 V(typ.)以下になると UVLO 機能が働いて IC は動作を停止しますが 6.5 V(typ.)以上にすると IC は再起動します。

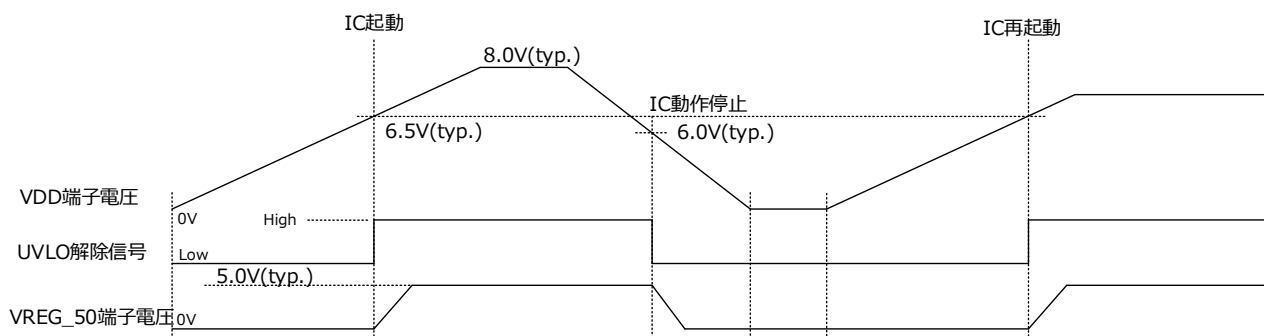


図-8

(2) ソフトスタート機能

H-SW のスイッチングパルスはソフトスタート機能によって、Duty が 0%から始まり、30 s 後に 25%になります。Duty が 25%になったことを UART 出力で制御マイコンに知らせた後、制御マイコンから UART 入力で Duty を 50%まで広げる指示(受信プロトコル Byte_1 の D2=[1])をすることで、Duty が 25%から始まり、30 s 後に 50%になります。

(制御マイコンとの通信フローの詳細は図-17 を参照)

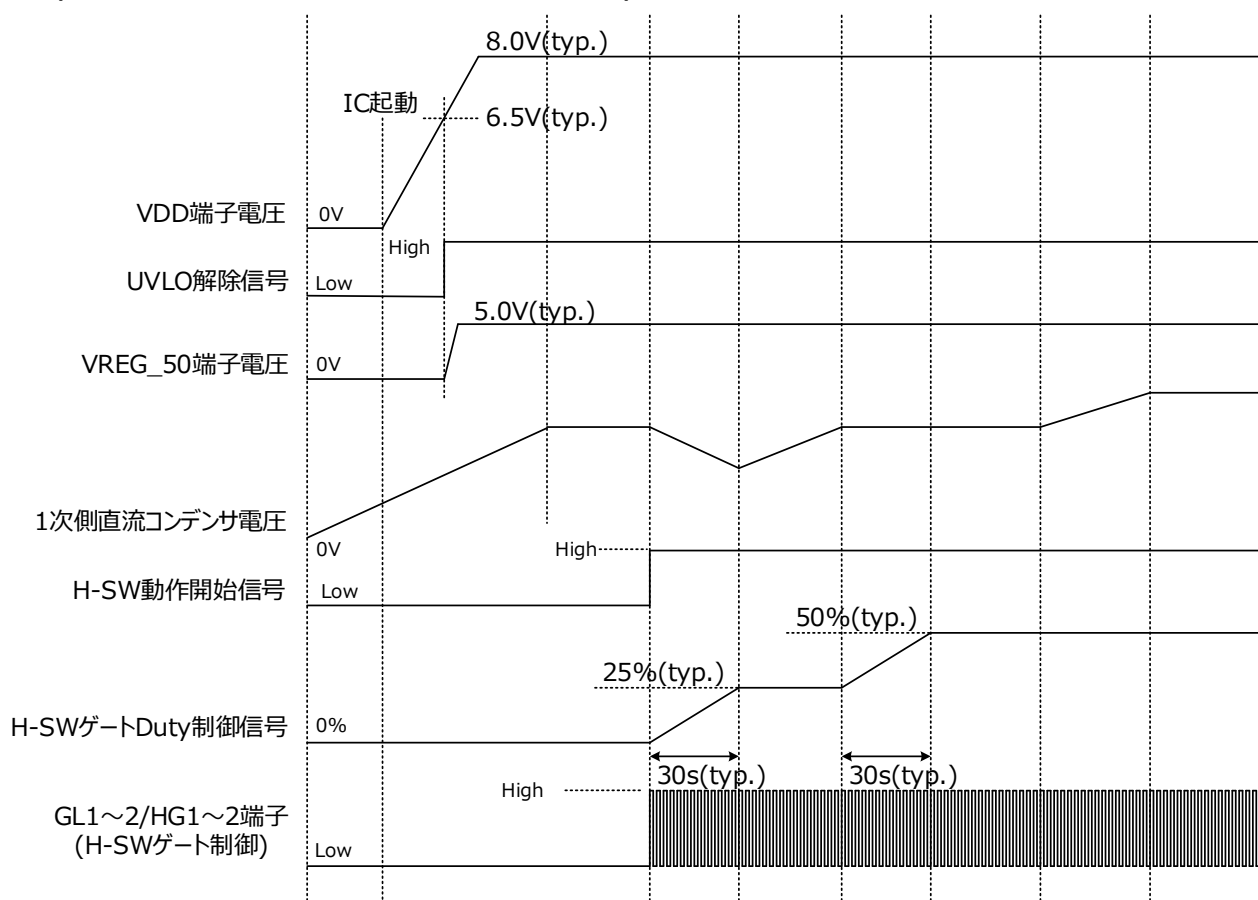


図-9

(3) 過電圧保護(OVP)機能(動作シーケンス-1)

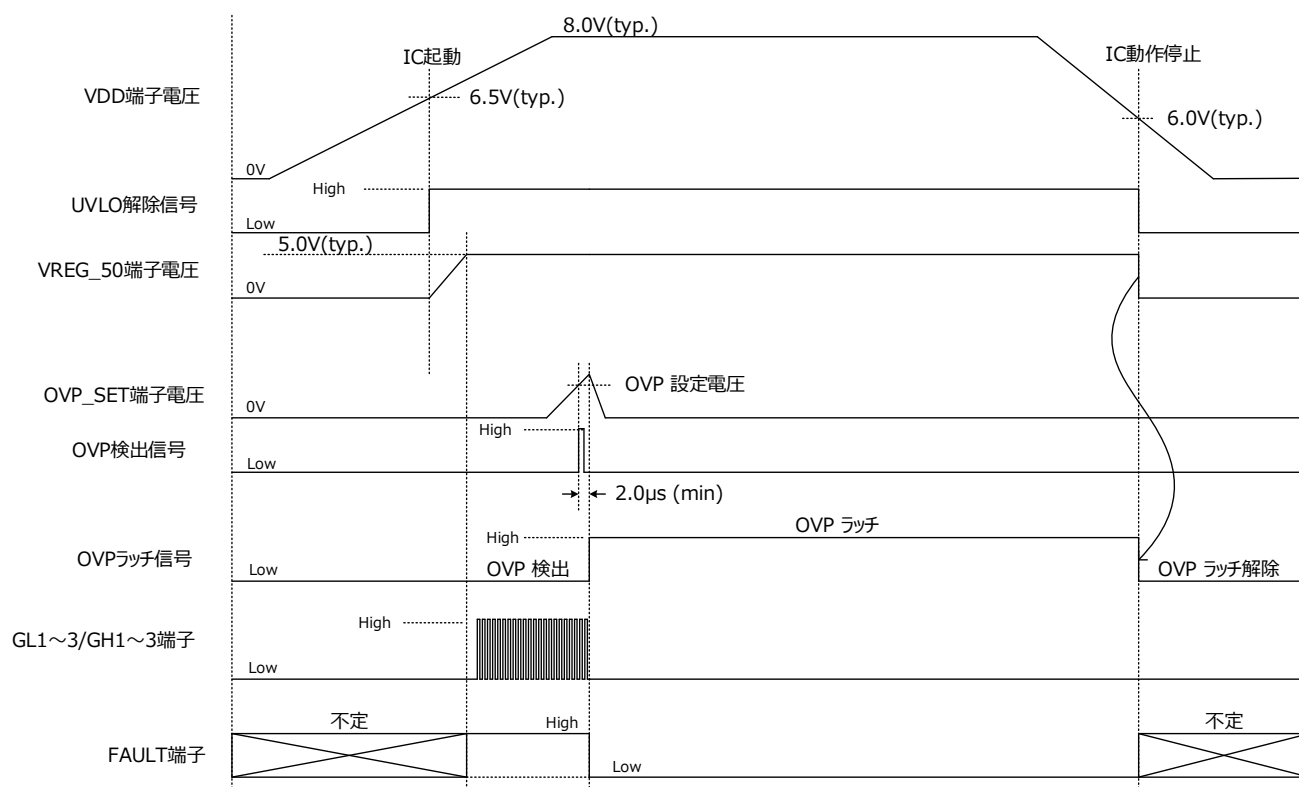


図-10

IC が起動を完了して定常動作を行っているとき、系統連係側(2 次側)での瞬断あるいはオープン状態の発生などが原因で昇圧電圧が過電圧検出のしきい値を超えた状態を 2 μs 以上継続すると OVP が動作して GL1 端子(11pin)、GH1 端子(12pin)、GL2 端子(13pin)、GH2 端子(14pin)、GL3 端子(15pin)、GH3 端子(16pin)が“L”(=0V)になってスイッチングは停止し、この状態がラッチされます。

(4) 過電圧保護(OVP)機能(動作シーケンス-2)

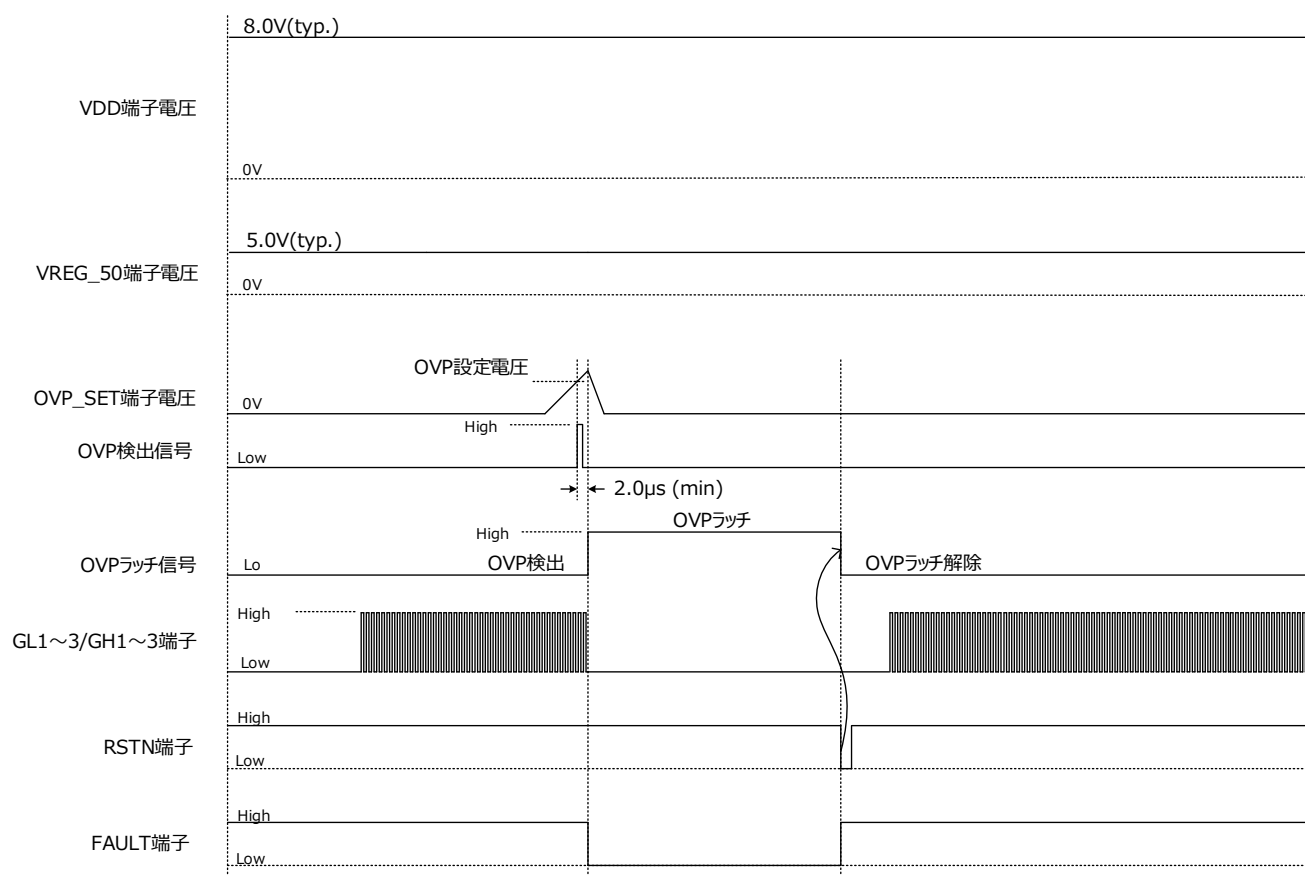


図-11

OVP が動作して GL1 端子(11pin)、GH1 端子(12pin)、GL2 端子(13pin)、GH2 端子(14pin)、GL3 端子(15pin)、GH3 端子(16pin)が “L”(= 0 V)になってスイッチングが停止状態でラッチしているとき、RSTN 端子(32pin)を “L” (≤ 1.0 V)にするとラッチは解除されて再起動します。再起動を開始すると FAULT 端子(6pin)は “L”から“H”に戻ります。

(5) 過電流保護(OCP)機能

昇圧回路に流れている電流の制限を行います。

SH_IN 端子(28pin)-SH_LG 端子(27pin)間の電圧が OCP_SET 端子(24pin)で設定したしきい値以上になると OCP 回路が動作して GL1 端子(11pin)、GH1 端子(12pin)、GL2 端子(13pin)、GH2 端子(14pin)、GL3 端子(15pin)、GH3 端子(16pin)を“L”(=0 V)にしてスイッチングを停止させます。

このとき FAULT 端子(6pin)は“H”(=5 V プルアップのとき)から“L”になり、OCP が動作したことを知らせます。

過電流状態が解消し、1.0 ms(typ.)が経過すると OCP は解除され、IC はソフトスタートなしで再起動を開始します。

再起動を開始すると FAULT 端子(6pin)は“L”から“H”に戻ります。

システム障害が解消せず、“停止”と“再起動”を N 回繰り返した場合、それをシステム異常と判断し、UART 通信で停止コマンドを送ることによって IC を停止状態(ラッチ)にすることができます。

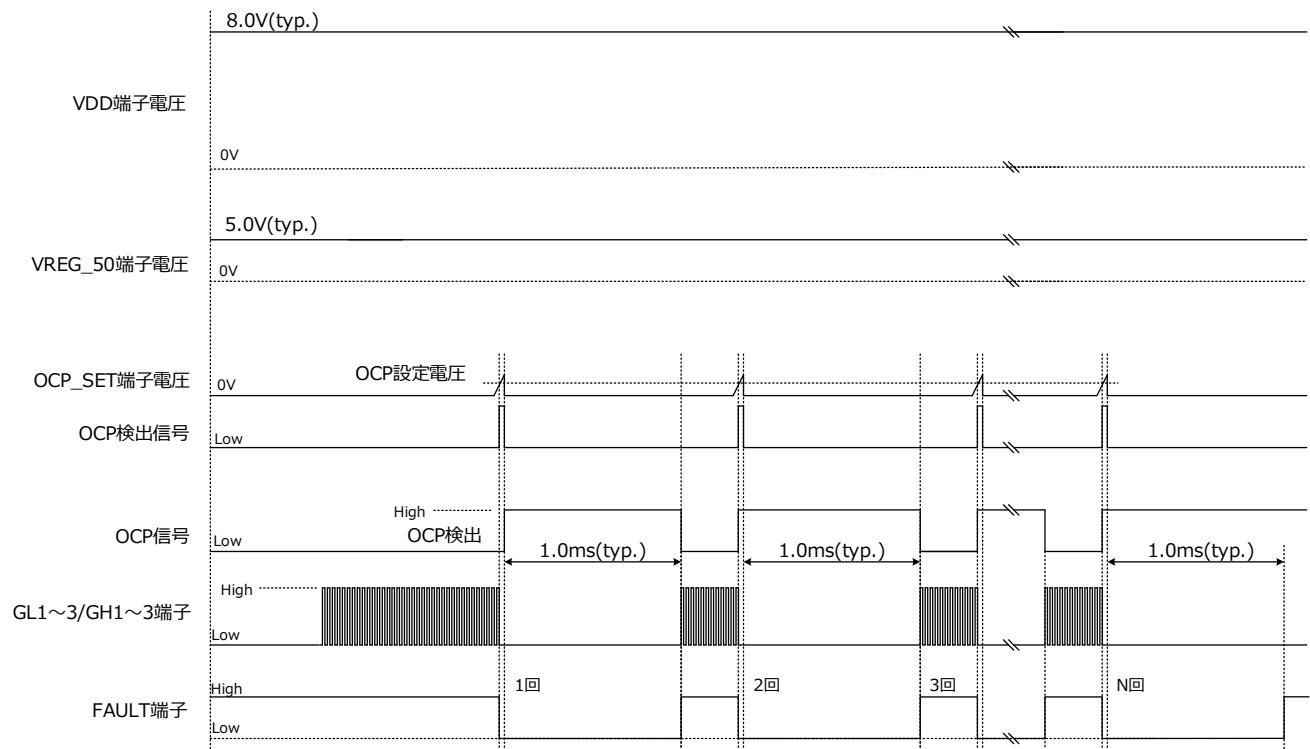


図-12

(6) 過熱保護(TSD)機能

周囲温度が上昇するとサーミスタの抵抗値が下がるので端子電圧が上がり、端子電圧が TSD 動作温度に相当するしきい値電圧以上に上がると TSD 回路が動作して GL1 端子(11pin)、GH1 端子(12pin)、GL2 端子(13pin)、GH2 端子(14pin)、GL3 端子(15pin)、GH3 端子(16pin)を“L”(=0 V)にしてスイッチングを停止させます。

このとき FAULT 端子(6pin)は“H”(=5 V プルアップのとき)から“L”になり、TSD が動作したことを知らせます。

周囲温度が TSD 解除温度に相当するしきい値電圧以下に戻ると TSD は解除されて IC はソフトスタートによって再起動を開始します。再起動を開始すると FAULT 端子(6pin)は“L”から“H”に戻ります。

システム障害が解消せず、“停止”と“再起動”を N 回繰り返す動作を検出しますと、制御マイコンの UART 通信で停止コマンドを送って IC を停止状態(ラッチ)にすることができます。

太陽光発電システムの起動シーケンス概要

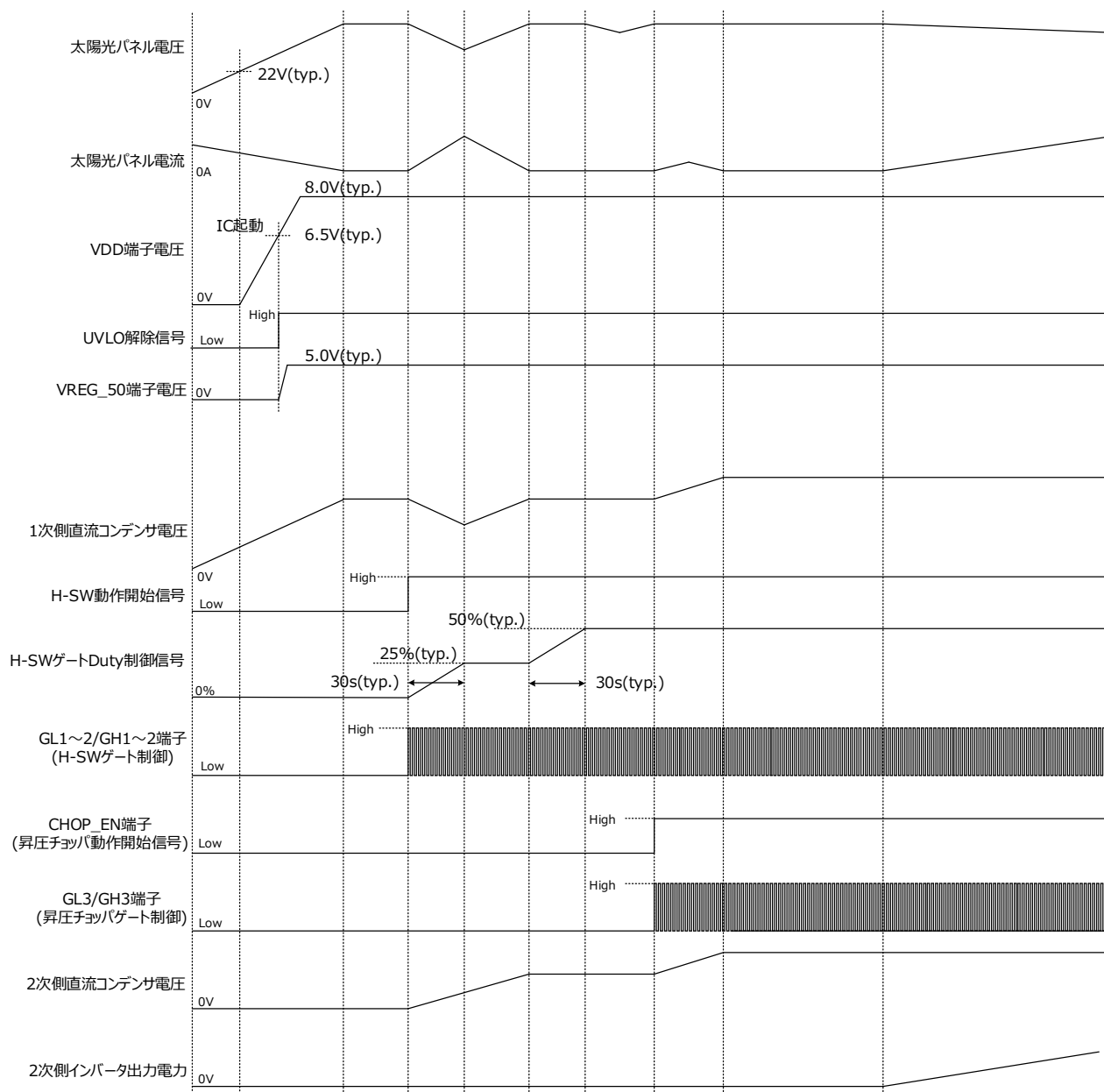
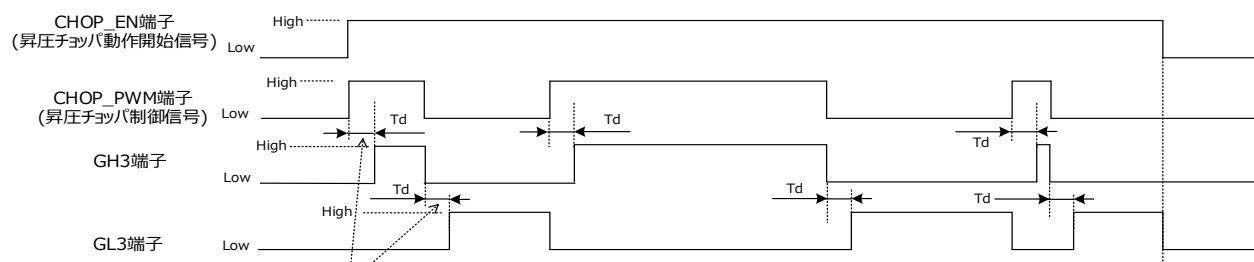


図-13(1)

昇圧コンバータ動作詳細



昇圧チョッパ制御信号によってGH3/GL3端子がHレベルを出力するとき、先頭期間をデッドタイムTdにして出力します。
 昇圧チョッパ制御信号のパルス幅がTdより短いとき、GH3/GL3端子はHレベルを出力しませんので、Tdより十分長い時間幅で入力します。

図-13(2)

共振制御モード→LLC 制御モード移行シーケンス(外部入力信号による制御例)

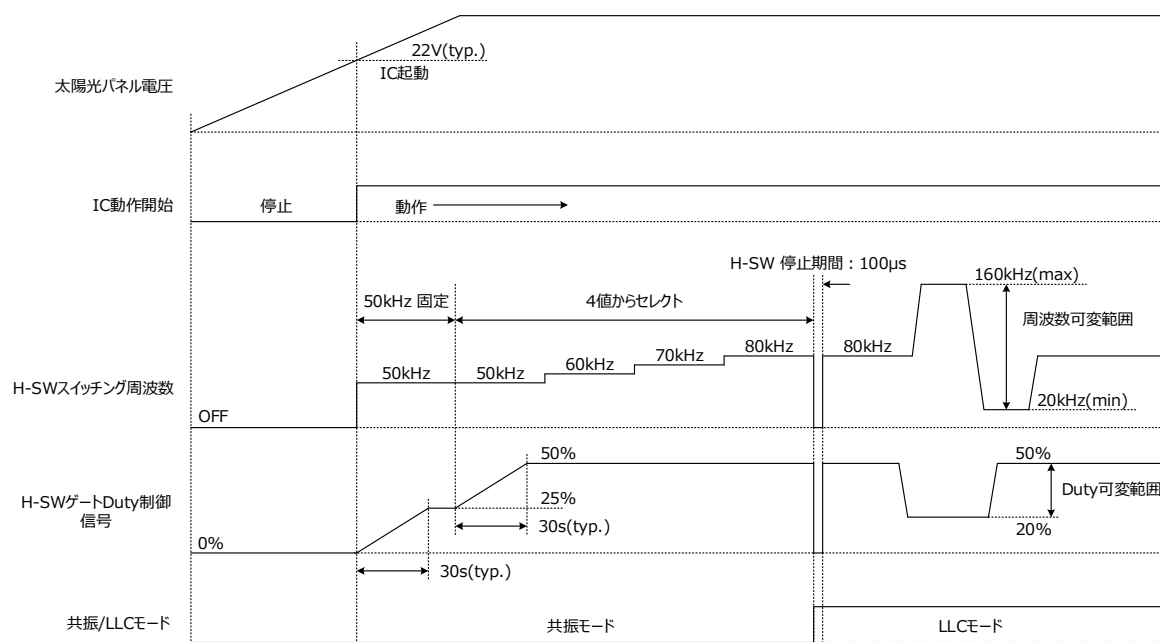


図-14

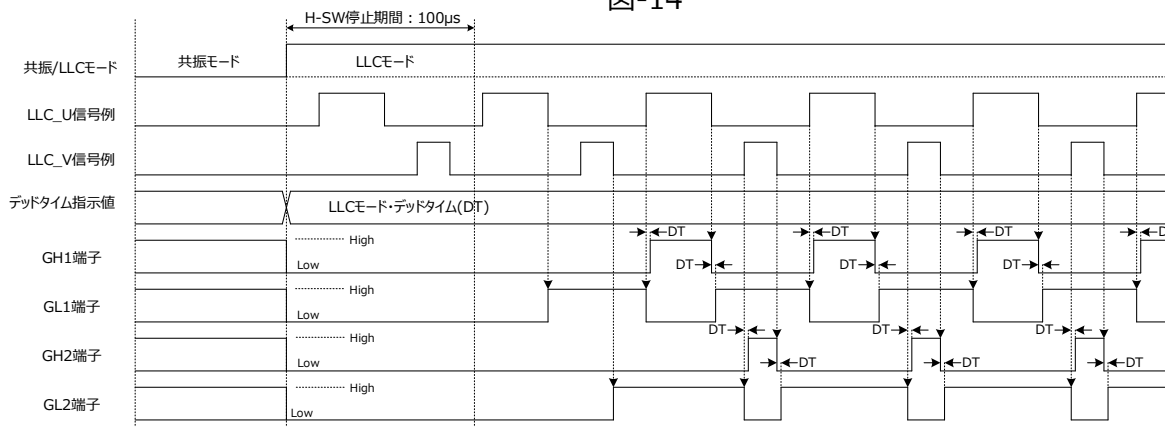


図-15

LLC 制御モードで動作中のデッドタイム変更シーケンス

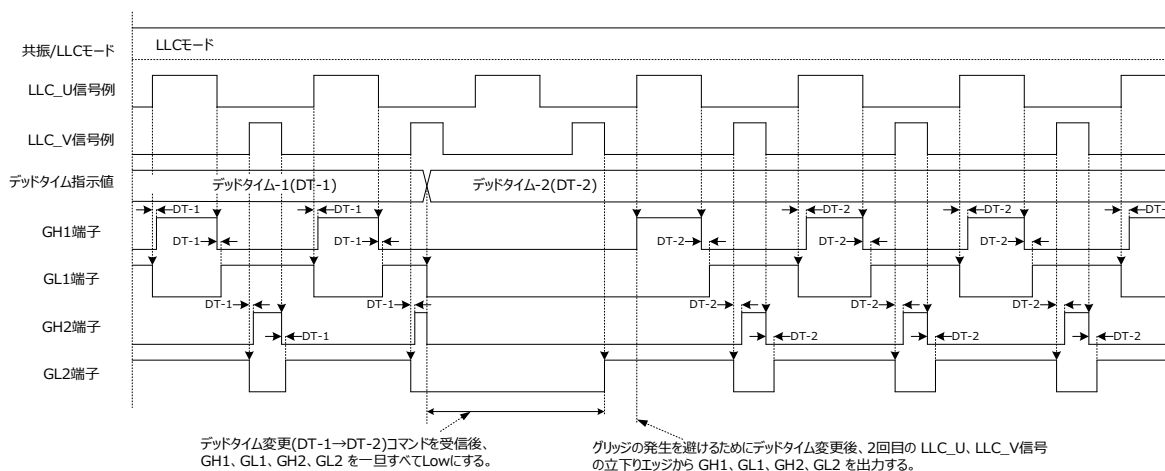


図-16

起動時の TC7716FTG - 制御マイコン間の通信フロー図

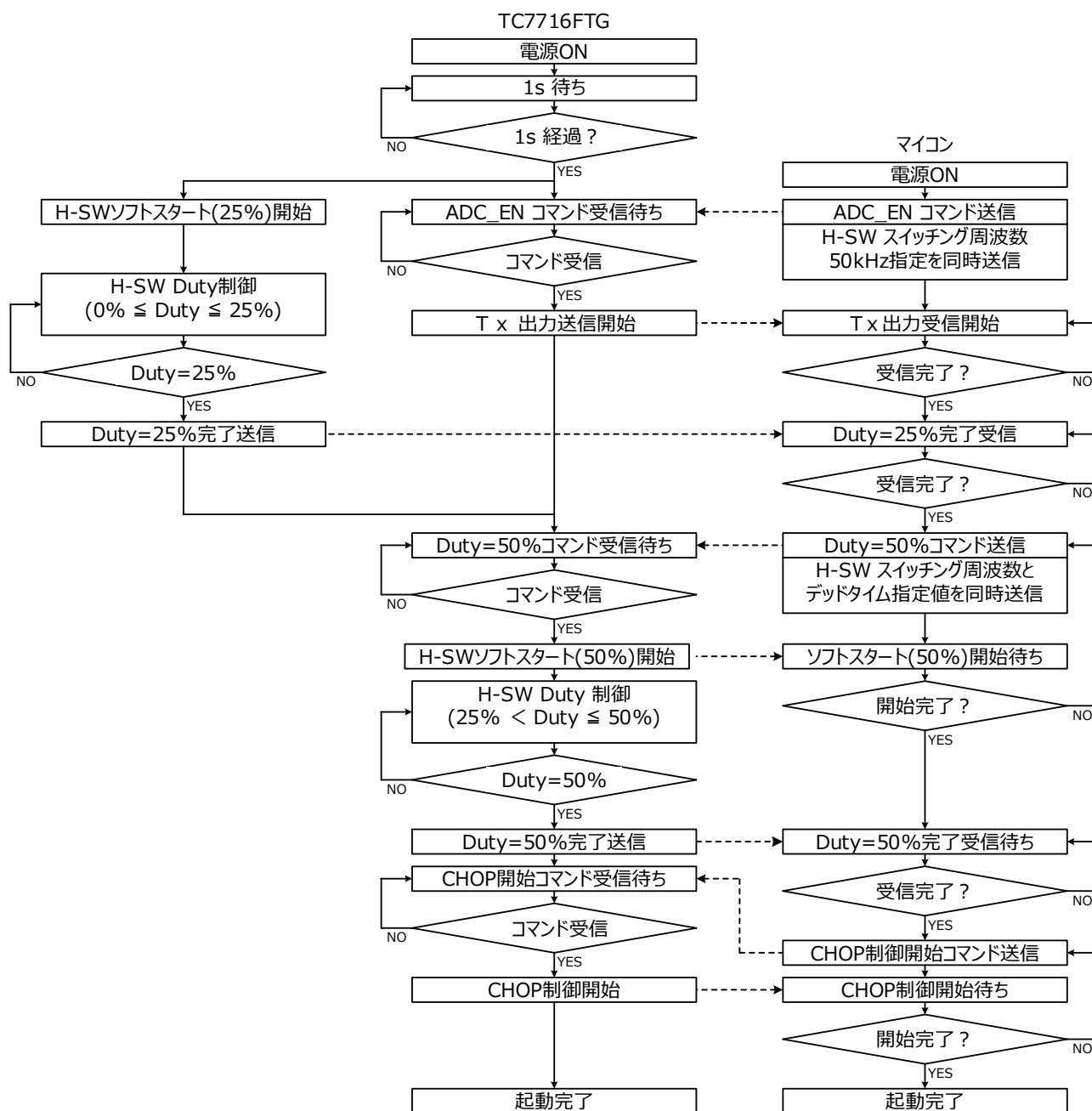
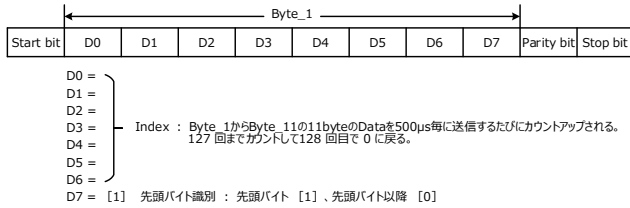


図-17

(※) ソフトスタート期間中(Duty が変化中)は H-SW のスイッチング周波数とデッドタムの指定値変更は行わないでください。

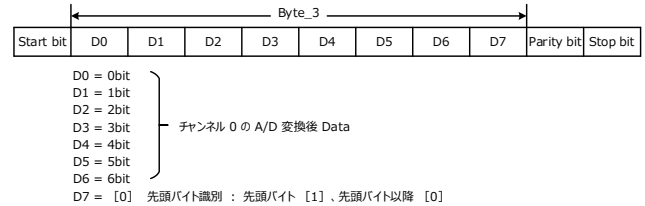
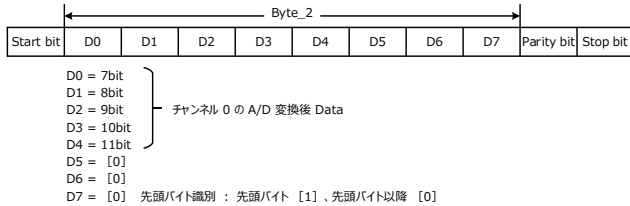
UART 送信プロトコル

MCU への Data 送信回数情報

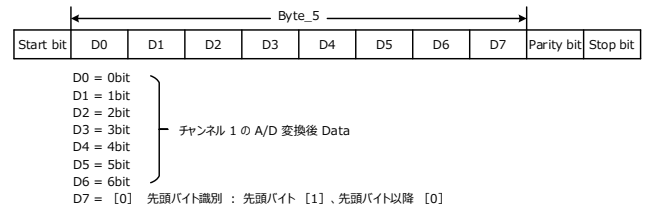
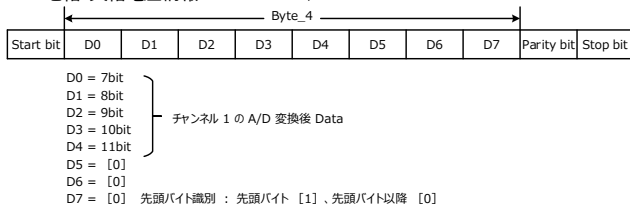


伝送速度 : 500 kbps (2 μ s / bit)
Parity : Even

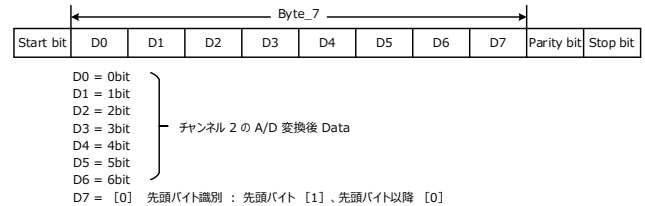
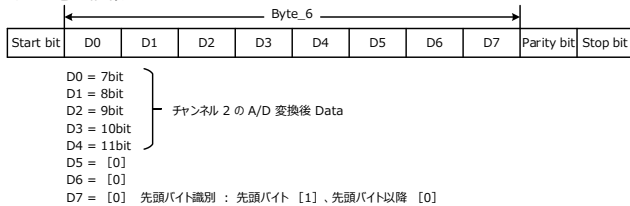
PV電圧情報 (チャンネル 0 の A/D 変換後 Data)



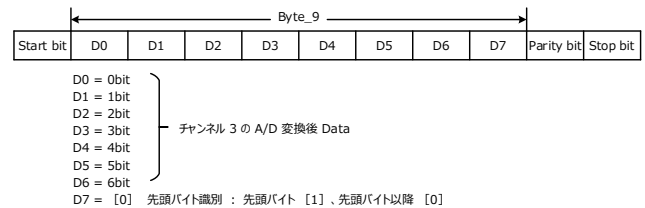
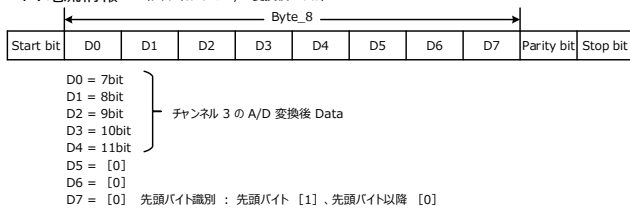
PV地絡・天絡電圧情報 (チャンネル 1 の A/D 変換後 Data)



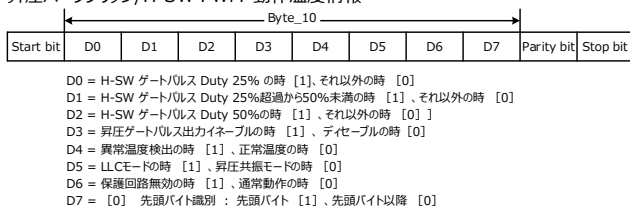
昇圧電圧情報 (チャンネル 2 の A/D 変換後 Data)



PV電流情報 (チャンネル 3 の A/D 変換後 Data)



昇圧ハーブリッジ/H-SW PWM・動作温度情報



チェックサム情報

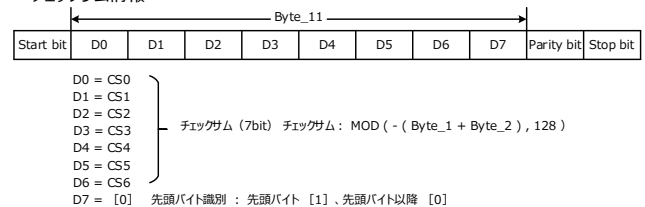
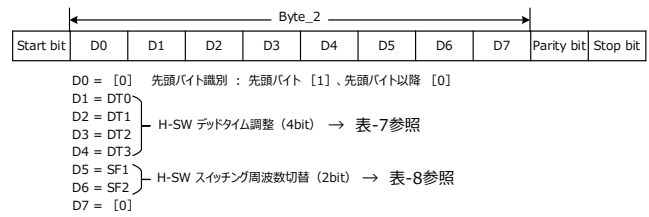
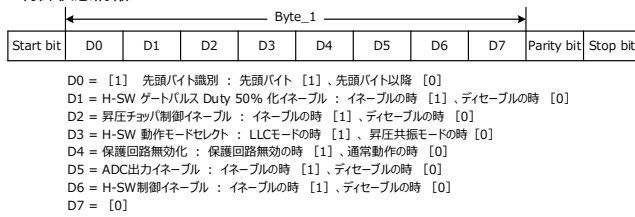


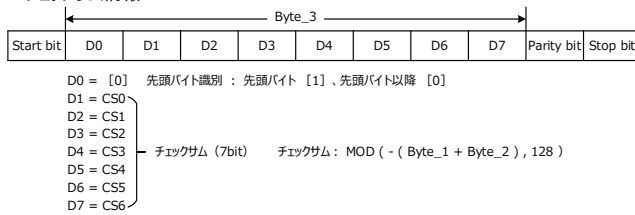
図-18

UART 受信プロトコル

制御状態情報



チェックサム情報



伝送速度 : 500 kbps (2μs / bit)

Parity : Even

図-19

表-7

H-SWデッドタイム調整(4bit)

D4	D3	D2	D1	H-SWデッドタイム [μs]
[0]	[0]	[0]	[0]	0.9
[0]	[0]	[0]	[1]	1.0
[0]	[0]	[1]	[0]	1.1
[0]	[0]	[1]	[1]	1.2
[0]	[1]	[0]	[0]	1.3
[0]	[1]	[0]	[1]	1.4
[0]	[1]	[1]	[0]	1.5
[0]	[1]	[1]	[1]	1.6
[1]	[0]	[0]	[0]	1.7
[1]	[0]	[0]	[1]	1.8
[1]	[0]	[1]	[0]	1.9
[1]	[0]	[1]	[1]	2.0
[1]	[1]	[0]	[0]	2.1
[1]	[1]	[0]	[1]	2.2
[1]	[1]	[1]	[0]	2.3
[1]	[1]	[1]	[1]	2.4

表-8

H-SWスイッチング周波数切替(2bit)

D6	D5	H-SWスイッチング周波数[kHz]
[0]	[0]	50.000
[0]	[1]	59.524
[1]	[0]	69.444
[1]	[1]	80.645

絶対最大定格（特に記載がない場合は、Ta = 25 °C）

表-9

項 目	記 号	定 格	単位
電源電圧	Vdd	15.0	V
各端子最大印加電圧	ViMAX	(※1)	V
各端子最小印加電圧	ViMIN	GND - 0.3(※2)	V
許容損失(※3)	P _D	3025	mW
動作周囲温度	T _{opr}	-40 ~ 85	°C
保存温度	T _{stg}	-55 ~ 150	°C
ジャンクション温度	T _j	150	°C

※1:

表-10(各端子最大印加電圧)

端子番号	端子記号	定 格	単位
1	TEST1	VVREG_50 + 0.5	V
2	TEST2	VVREG_50 + 0.5	
3	TEST3	VVREG_50 + 0.5	
4	Tx	VVREG_50 + 0.5	
5	Rx	VVREG_50 + 0.5	
6	FAULT	VVREG_50 + 0.5	
7	CHOP_EN / LLC_V	VVREG_50 + 0.5	
8	CHOP_PWM / LLC_U	VVREG_50 + 0.5	
9	CL1	VVREG_50 + 0.5	
10	CL2	VVREG_50 + 0.5	
11	GL1	VVREG_50 + 0.5	
12	GH1	VVREG_50 + 0.5	
13	GL2	VVREG_50 + 0.5	
14	GH2	VVREG_50 + 0.5	
15	GL3	VVREG_50 + 0.5	
16	GH3	VVREG_50 + 0.5	
端子番号	端子記号	定 格	単位
17	NC	—	V
18	VDD	15.0	
19	NC	—	
20	GND	—	
21	NC	—	
22	VREG_50	(※4)	
23	OVP_SET	VVREG_50 + 0.5	
24	OCP_SET	VVREG_50 + 0.5	
25	EX_TSD	VVREG_50 + 0.5	
26	DC_IN	VVREG_50 + 0.5	
27	SH_LG	VVREG_50 + 0.5	
28	SH_IN	VVREG_50 + 0.5	
29	PVn_IN	VVREG_50 + 1.0	
30	PVp_IN	VVREG_50 + 1.0	
31	PVc_IN	VVREG_50 + 1.0	
32	RSTN	VVREG_50 + 0.5	

※2: 29pin(PVn_IN)、30pin(PVp_IN)、31pin(PVc_IN)は、GND-2.0V

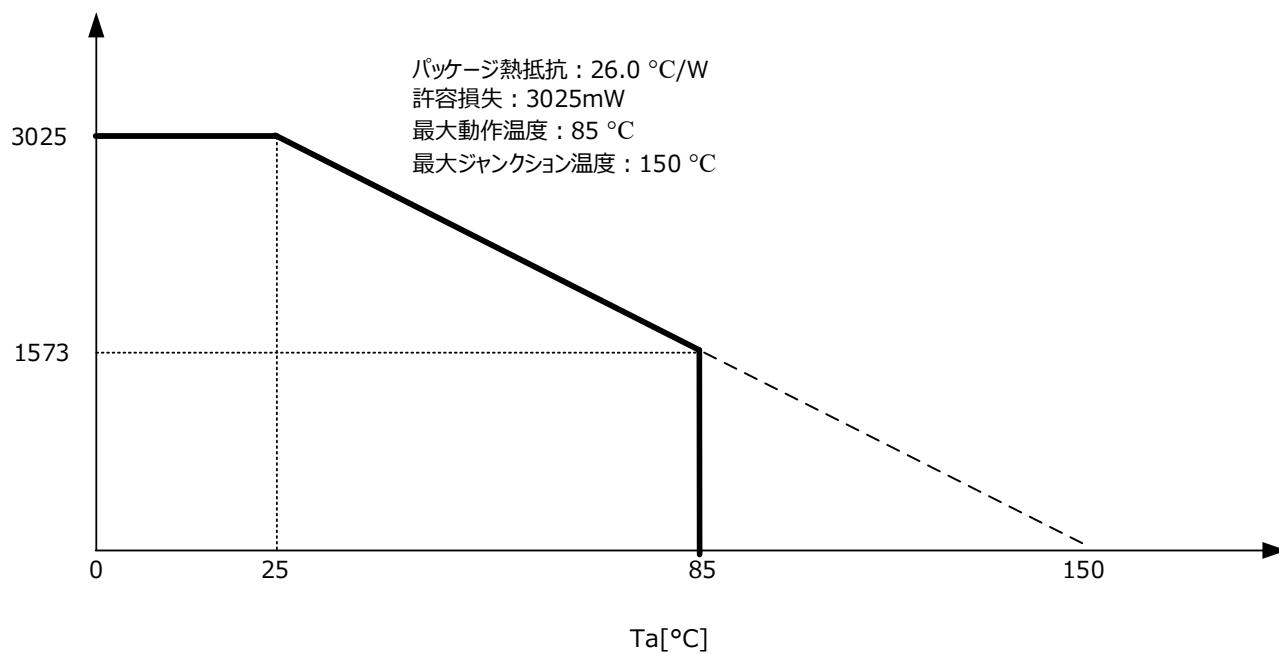
※3: 基板条件: □76(mm)-1.6(mm)t-4層FR-4基板、内層100%、外層3.5%(端子配置のみ)
Ta = 25 °C以上のとき1 °C上昇につき24.2 mW減じる。

※4: 外部からの電圧印加は行わないでください。

最大定格は瞬時たりとも超えてはならない規格です。最大定格を超えるとICの破壊や劣化や損傷の原因となり、IC以外にも破壊や損傷や劣化を与えるおそれがあります。
いかなる動作条件においても必ず最大定格を超えないように設計を行ってください。

パッケージ許容損失(PD – Ta)

許容損失(PD) [mW]



Ta[°C]

図-20

動作条件($T_a = 25\text{ }^{\circ}\text{C}$)

表-11

項目	記号	備考	最小	標準	最大	単位
電源電圧(注)	Vdd	VDD 端子	7.2	-	14.0	V

注: 本 IC を安定に動作させるために必要な電源電圧範囲です。起動は起動電圧(V_{str})より開始します。

電気的特性(1) (特に記載がない場合は、 $T_a = 25\text{ }^{\circ}\text{C}$ 、 $V_{dd} = 8.0\text{ V}$)

表-12

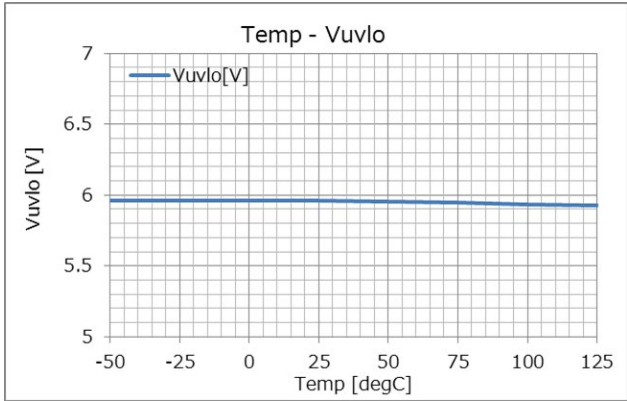
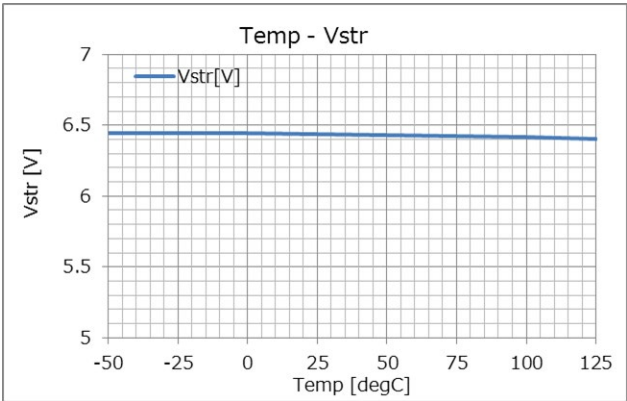
項目	記号	備考	最小	標準	最大	単位
起動電圧(UVLO 解除電圧)	Vstr		6.0	6.5	7.0	V
UVLO 動作電圧	Vuvlo		5.5	6.0	6.5	V
消費電流	Idd	パルス出力端子オープン スイッチング周波数: 50 kHz	-	-	30	mA
リセット電圧	Vrston	RSTN 端子電圧	1.0	-	-	V
リセット解除電圧	Vrstoff		-	-	4.0	
VREG_50 出力電圧	VREG_50		4.75	5.00	5.25	V
VREG_50 出力電流	Ireg50		-	-	3.0	mA
デジタルインタフェース部入出力特性 (Tx, Rx, FAULT, CHOP_EN/LLC_V, CHOP_PWM/LLC_U 各端子)						
ハイレベル入力電圧	VIH_PC		3.15	-	-	V
ローレベル入力電圧	VIL_PC		-	-	0.90	V
ハイレベル入力電流	IIH_PC	端子電圧: 5.0 V	- 1.0	-	-	μA
ローレベル入力電流	IIL_PC	端子電圧: GND	-	-	1.0	μA
ハイレベル出力電圧	VOH_PC	Isorce = 10 mA	4.50	-	-	V
ローレベル出力電圧	VOL_PC	Isink = 10 mA	-	-	0.25	V
昇圧 DC-DC 部						
出力パルス最大電圧	VOH_GHL3	GH3, GL3 端子: Isorce = 5.0 mA	4.5	-	-	V
出力パルス最小電圧	VOL_GHL3	GH3, GL3 端子: Isink = 5.0 mA	-	-	0.5	
デッドタイム	Td	水晶発振子(10 MHz)	180	200	220	ns
端子入力電流	IDC_IN	DC_IN 端子印加電圧: 5.0 V	- 1.0	-	1.0	μA
OVP 動作電圧	VOVP-on	OVP_SET 端子電圧: 3.5 V の時の DC_IN 端子電圧	3.15	3.50	3.85	V
OVP 動作開始タイム時間	TOVP-on	OVP_SET 端子電圧: 3.5 V の時に DC_IN 端子電圧 3.0 V $\rightarrow$ 4.0 V (Step)	2.8	4.3	5.8	μs
OCP 動作電圧	VOCP-on	OCP_SET 端子電圧: 3.5 V の時の SH_IN と SH_LG 間電圧 V _{OCP_IN}	99	110	121	mV
OCP 解除時間	TOCP-off		-	1.0	-	ms
過熱保護部						
過熱保護動作電圧	VTSD-on	EXT_TSD 端子電圧	-	-	4.4	V
過熱保護解除電圧	VTSD-off		3.8	-	-	
入力端子流入電流	ITSD_IN	EXT_TSD 端子印加電圧: 4.5 V	- 1.0	-	1.0	μA

電气的特性(2)(特に記載がない場合は、Ta = 25 °C、Vdd = 8.0V)

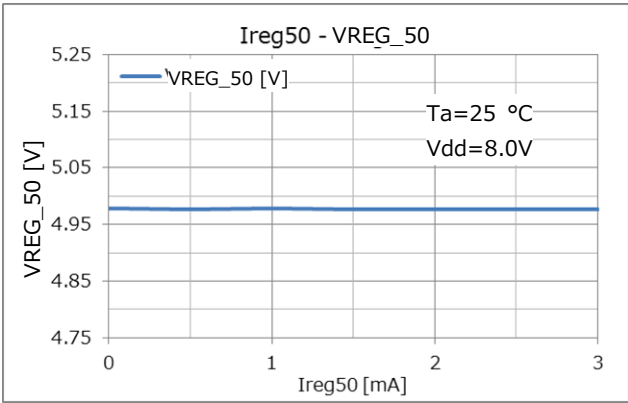
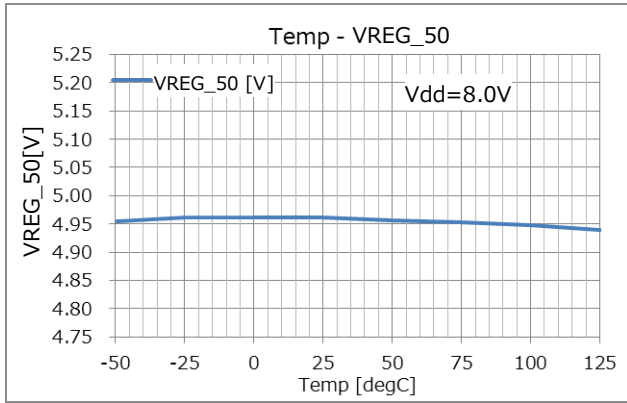
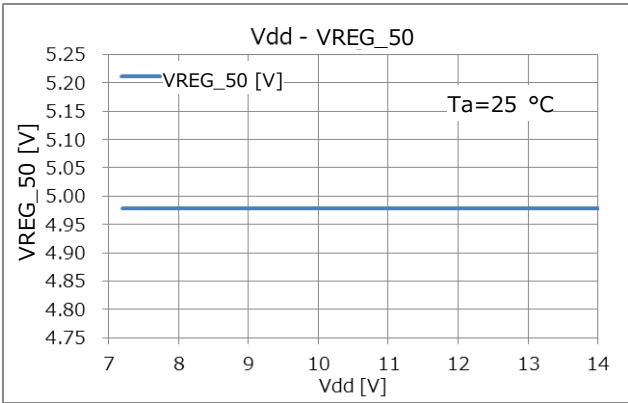
表-13

項目	記号	備考	最小	標準	最大	単位
H-SW 部						
スイッチング周波数	Fhsw_50	水晶発振子(10 MHz) UART 受信 Byte_2: D6 = 0, D5 = 0	-	50.000	-	kHz
	Fhsw_60	UART 受信 Byte_2: D6 = 0, D5 = 1	-	59.524	-	
	Fhsw_70	UART 受信 Byte_2: D6 = 1, D5 = 0	-	69.444	-	
	Fhsw_80	UART 受信 Byte_2: D6 = 1, D5 = 1	-	80.645	-	
ソフトスタート時間	Tss	1st, 2nd 各ソフトスタート時間	-	30	-	s
出力パルス最大電圧	VOH_GHL12	GH1, 2, GL1, 2 端子: Isource=5.0 mA	4.5	-	-	V
出力パルス最小電圧	VOL_GHL12	GH1, 2, GL1, 2 端子: Isink=5.0 mA	-	-	0.5	
PWM パルス Duty	DGHL12	固定値	-	50	-	%
デッドタイム調整範囲	Tdmin	UART 受信 Byte_2 D4 = 0, D3 = 0, D2 = 0, D1 = 0	0.85	0.90	0.95	μs
	Tdmax	D4 = 1, D3 = 1, D2 = 1, D1 = 1	2.28	2.40	2.52	
デッドタイム調整ステップ	Tdsetp	1bit 当たりの調整ステップ(4bit)	-	100	-	ns
PV 電圧検出部						
差動入力最大電圧	ΔVdif_PVp	PVp_IN-PVn_IN 間	0	-	4.0	V
差動入力オフセット電圧	ΔVPVp	PVp_IN-PVn_IN 間ショート時の AD 出力換算	- 100	0	100	mV
端子入力電流	IPVp_IN	PVp_IN 端子印加電圧: - 1.0 V	9	12	15	μA
		PVp_IN 端子印加電圧: VVREG_50 + 1.0 V	- 20	- 16	- 12	
	IPVn_IN	PVn_IN 端子印加電圧: - 1.0 V	9	12	15	
		PVn_IN 端子印加電圧: VVREG_50 + 1.0 V	- 20	- 16	- 12	
PV 地絡検出部						
差動入力最大電圧	ΔVdif_PVc	PVc_IN-PVn_IN 間	0	-	4.0	V
差動入力オフセット電圧	ΔVPVc	PVc_IN-PVn_IN 間ショート時の AD 出力換算	- 100	0	100	mV
端子入力電流	IPVc_IN	PVc_IN 端子印加電圧: - 1.0 V	9	12	15	μA
		PVc_IN 端子印加電圧: VVREG_50 + 1.0 V	- 20	- 16	- 12	
PV 電流検出部						
差動入力最大電圧	Vdif_SH	GND 間	- 0.36	-	0.24	V
	ΔVdif_SH	SH_IN-SH_LG 間	- 0.16	-	0.04	
差動入力オフセット電圧	ΔVSH	SH_IN-SH_LG 間ショート時の AD 出力換算	- 5.0	0	5.0	mV
端子入力電流	ISH_IN	SH_IN 印加電圧: - 0.36 V	9.2	11.5	14.9	μA
		SH_IN 印加電圧: 0.24 V	2.8	3.5	4.5	
	ISH_LG	SH_LG 印加電圧: - 0.36 V	9.2	11.5	14.9	
		SH_LG 印加電圧: 0.24 V	2.8	3.5	4.5	
ADC 部 (参考値 : 単独の特性)						
積分非直線性誤差	INL	VREG_50 = 5.0 V	- 5	-	5	LSB
微分非直線性誤差	DNL	VREG_50 = 5.0 V	- 4	-	4	LSB

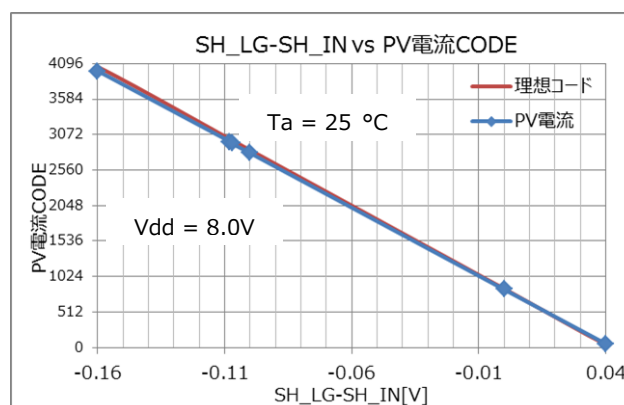
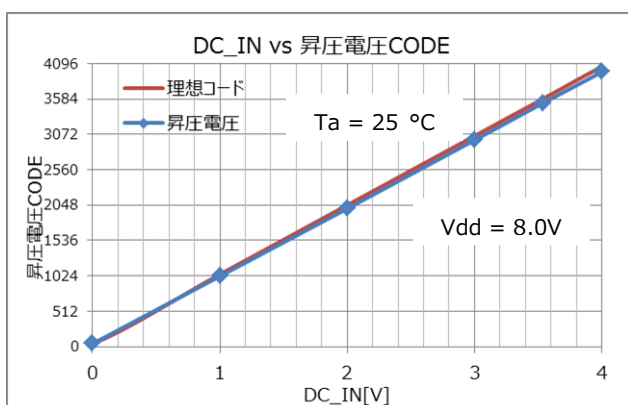
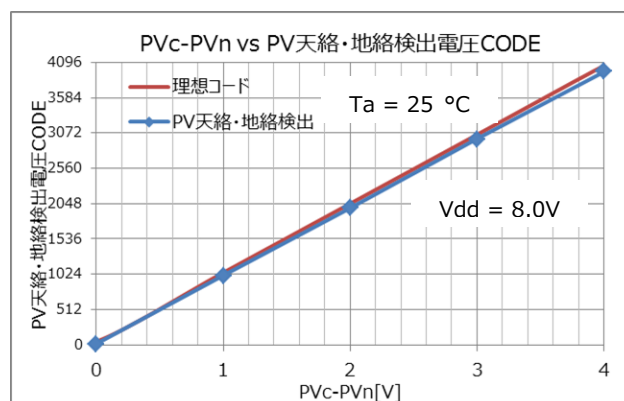
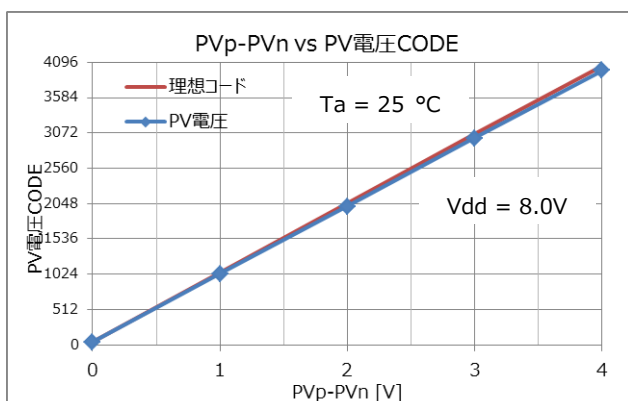
起動電圧・停止電圧温度特性



VREG_50 端子出力電圧特性



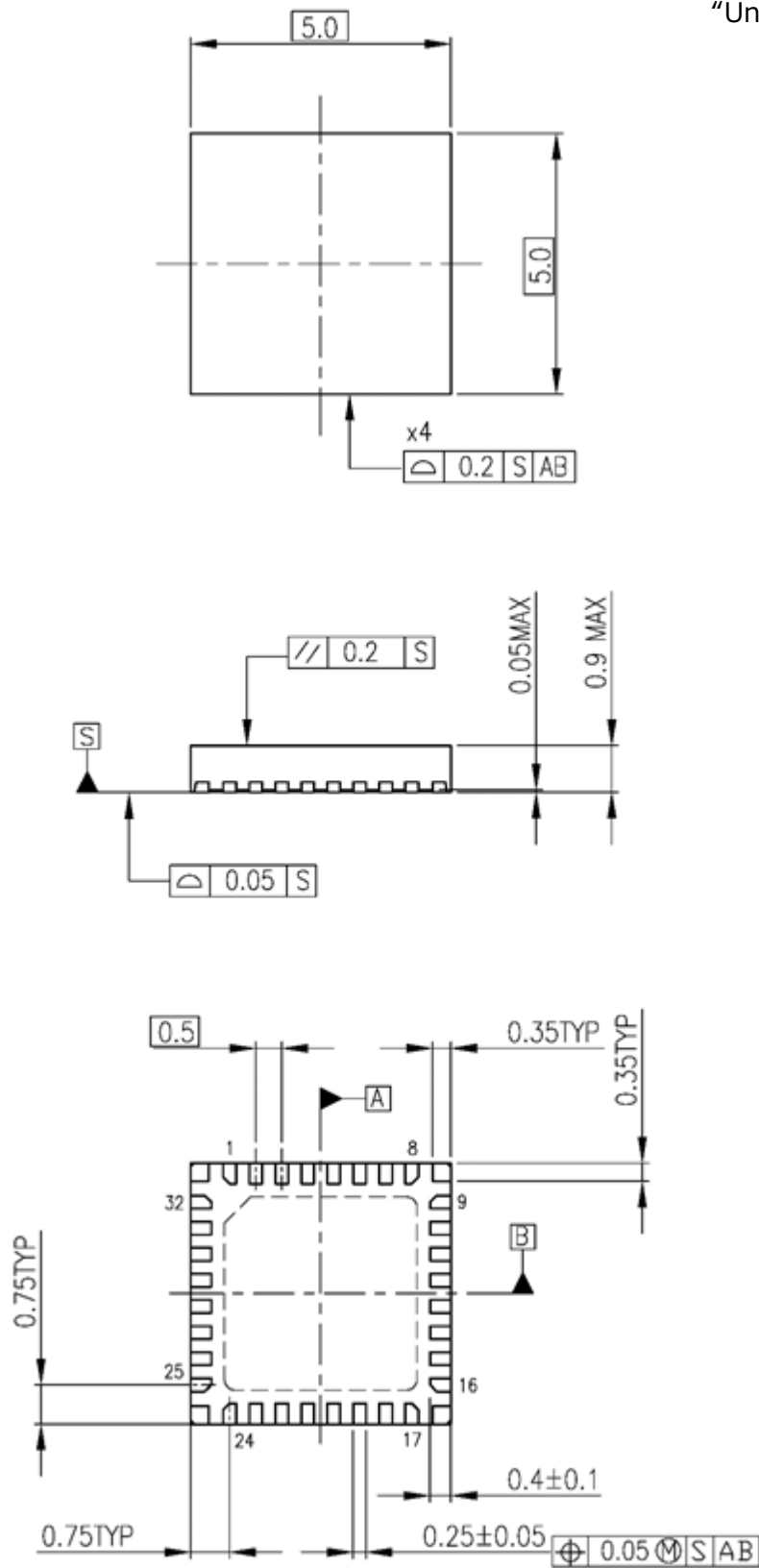
ADC 特性



外圍器図

P-VQFN32-0505-0.50-002

"Unit : mm"



製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（生命直結機器）、車載・輸送機器、防衛関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

<https://toshiba.semicon-storage.com/jp/>