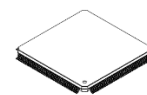


CMOS 形 デジタル集積回路 シリコン モノリシック

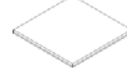
TMPM4G グループ(1)

概要

- Arm® Cortex®-M4(FPU 機能搭載)
- 動作周波数：1~160MHz、動作電圧：2.7~3.6V
- 512K~1536K バイトコードフラッシュ、32K バイトデータフラッシュ
- 高速 12bitAD コンバータ、豊富なタイマ/シリアルチャネル内蔵



LQFP176(20x20mm, 0.4mm ピッチ)
LQFP144(20x20mm, 0.5mm ピッチ)
LQFP128(14x14mm, 0.4mm ピッチ)
LQFP100(14x14mm, 0.5mm ピッチ)



VFPGA177(13x13mm, 0.8mm ピッチ)
VFPGA145(12x12mm, 0.8mm ピッチ)

用途

OA/デジタル製品や産業機器など高速データ処理が必要な製品に使用可能

特長

- Arm Cortex-M4 (FPU 機能搭載)
 - 動作周波数：1~160MHz
 - メモリ保護ユニット(MPU)搭載
- 電源電圧と低消費電力モード
 - 動作電圧：2.7~3.6V
 - 低消費電力動作：IDLE、STOP1、STOP2
- 動作温度範囲：-40~+85°C @動作周波数 1~120MHz
-40~+70°C @動作周波数 1~160MHz
- 内蔵メモリ
 - コードフラッシュ：512K~1536KB、書き換え：1 万回
 - データフラッシュ：32KB、書き換え：10 万回
 - 命令実行と並行してデータフラッシュを書き換え可能
 - RAM：128K~192KB+バックアップ RAM：2KB(全製品)
- クロック
 - 外部高速発振器：8MHz~20MHz (セラミック、水晶)
 - 外部高速クロック入力：8MHz~20MHz
 - 内蔵高速発振器 1(IHOSC1)：10MHz、ユーザトリミング
 - 内蔵高速発振器 2(HIOSC2)：10MHz
 - PLL：160MHz 出力
 - 外部低速発振器：32.768kHz
- 周波数検知回路(OFD)：システムクロック異常検知
- 電圧検知回路(LVD)：7 レベル、割り込みとリセット出力選択)
- 割り込み
 - 外部：12~16 要因、DNF：デジタルノイズフィルタ付
 - 内部：91~124 要因
- 入出力ポート 87~155 本(入力：4 本、出力：1 本)
 - プルアップ/ダウン、オープンドレイン
 - 5V トレラント、3V トレラントあり
- オンチップデバッグ(JTAG/SW)、NBDIF(RAM モニタ)
- トリガセレクタ (TRGSEL)
 - DMA コントローラやタイマカウンタなどの起動要因を拡張
- DMA コントローラ：3 ユニット
 - MDMAC：1 ユニット、起動要因：30~32 本、内部/外部トリガ
 - HDMAC：2 ユニット、起動要因：13~15 本、内部/外部トリガ
- 外部バスインタフェース(EBIF)
 - 64MB(プログラム/データ共通)まで拡張可能
 - 外部データバス(セパレートバス/マルチプレクスバス)：8/16 ビット幅
 - チップセレクトコントローラ：4 チャンネル
- 非同期シリアル通信回路
 - UART：3~6 チャンネル、最大 5.0Mbps、FIFO(送信 8 段、受信 8 段)
 - FUART：1~2 チャンネル、最大 2.5Mbps、FIFO(送信 32 段、受信 32 段)、IrDA 最大 115.2Kbps
- シリアルペリフェラルインタフェース(TSPI)：5~9 チャンネル
 - SIO/SPI モード、最大 25Mbps
 - FIFO(送信 16 ビット x 8 段、受信 16 ビット x 8 段)
- I²C インタフェース(I²C)：3~5 チャンネル
 - マルチマスタ、標準モード/ファストモード対応
- シリアルメモリインタフェース(SMIF)：1 チャンネル
 - 2 つの SPI FLASH が接続可能
- CEC 制御回路(CEC)：1 チャンネル

製品量産開始時期
2019-02

- 8ビット DA コンバータ(DAC) : 2 チャンネル
- 12ビット AD コンバータ(ADC) : 16~24 チャンネル入力
 - サンプル&ホールド回路内蔵
 - 変換時間 : 1.0 μ s @ $f_{ADCLK}=60$ MHz
- アドバンストプログラマブルモータ制御回路(A-PMD) : 1 チャンネル
 - 3 相相補 PWM 出力, 12 ビット ADC との同期動作
 - 外部入力による緊急停止機能(EMG0 端子, OVVO 端子)
- 32ビットタイマイイベントカウンタ(T32A)
 - 32ビットタイマ時 14 チャンネル, 16ビットタイマ時 28 チャンネル
 - インタバルタイマ, イベントカウント, 2 相カウンタ入力, インプットキャプチャ, PPG 出力, 同期スタート, トリガスタート
- インタバルセンサ検知回路(ISD) : 3 ユニット
 - 1 ユニット当たり 4 本の入力が可能
 - ユニット同期モードで, 最大 12 本を同時サンプリング可能
 - 低速発振器(32.768kHz)および 32 ビットタイマ出力をサンプリングクロックとして使用可能
- ロングタームタイマ(LTTMR) : 1 チャンネル
 - 0.1 μ s ~ 6553.5 μ s のインタバル時間が設定可能
- リアルタイムクロック(RTC) : 1 チャンネル
- クロック選択式ウォッチドッグタイマ(SIWDT) : 1 チャンネル
 - システムクロックと別系統のクロックを選択
 - クリアウィンドウ, 割り込みとリセット出力選択
- リモコン受信回路(RMC) : 1~2 チャンネル
- バウンダリスキャン(BSC)対応

Not Recommended
for New Design

機能別製品一覧

この表は開発中製品を含みます。
各製品の最新開発状況は、弊社営業担当までお問い合わせください。

表1 TMPM4G9 (1)

| 内蔵機能 | | TMPM4G9F15FG | TMPM4G9F10FG | TMPM4G9FEFG | TMPM4G9DFDG |
|---|----------------------|--|--|--|--|
| Memory | Code Flash (KB) | 1536 | 1024 | 768 | 512 |
| | Data Flash (KB) | 32 | 32 | 32 | 32 |
| | RAM (KB) | 192 | 192 | 128 | 128 |
| | Backup RAM (KB) | 2 | 2 | 2 | 2 |
| I/O port | PORT (pin) | 155 | 155 | 155 | 155 |
| External interrupt | INT | 16 | 16 | 16 | 16 |
| External bus | EBIF | Sep./Mul. | Sep./Mul. | Sep./Mul. | Sep./Mul. |
| DMAC | MDMAC (ch) | 32 | 32 | 32 | 32 |
| | HDMAC (ch) | 15 | 15 | 15 | 15 |
| Timer function | T32A (ch) | 14 | 14 | 14 | 14 |
| | LTTMR (ch) | 1 | 1 | 1 | 1 |
| | RTC (ch) | 1 | 1 | 1 | 1 |
| Serial communication function | UART(ch) | 6 | 6 | 6 | 6 |
| | FUART(ch) | 2 | 2 | 2 | 2 |
| | I ² C(ch) | 5 | 5 | 5 | 5 |
| | TSPI(ch) | 9 | 9 | 9 | 9 |
| | SMIF(ch) | 1 | 1 | 1 | 1 |
| | CEC (ch) | 1 | 1 | 1 | 1 |
| Analog function | 12-bit ADC (ch) | 24 | 24 | 24 | 24 |
| | 8-bit DAC (ch) | 2 | 2 | 2 | 2 |
| Motor control function | A-PMD (ch) | 1 | 1 | 1 | 1 |
| Remote Control preprocessor peripherals | RMC (ch) | 2 | 2 | 2 | 2 |
| Interval Sensor Detection peripherals | ISD (unit) | 3 | 3 | 3 | 3 |
| System function | LVD(ch) | 1 | 1 | 1 | 1 |
| | SIWDT(ch) | 1 | 1 | 1 | 1 |
| | OFD(ch) | 1 | 1 | 1 | 1 |
| | POR | 1 | 1 | 1 | 1 |
| Debug interface | Debug | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF |
| Package | Package type | LQFP176 (20 mm x 20 mm, 0.4 mm pitch) | | | |

表2 TMPM4G9 (2)

| 内蔵機能 | | TMPM4G9F15XBG | TMPM4G9F10XBG | TMPM4G9FEXBG | TMPM4G9FDXBG |
|---|-----------------------|--|--|--|--|
| Memory | Code Flash (KB) | 1536 | 1024 | 768 | 512 |
| | Data Flash (KB) | 32 | 32 | 32 | 32 |
| | RAM (KB) | 192 | 192 | 128 | 128 |
| | Backup RAM (KB) | 2 | 2 | 2 | 2 |
| I/O port | PORT (pin) | 155 | 155 | 155 | 155 |
| External interrupt | INT | 16 | 16 | 16 | 16 |
| External bus | EBIF | Sep./Mul. | Sep./Mul. | Sep./Mul. | Sep./Mul. |
| DMAC | MDMAC (ch) | 32 | 32 | 32 | 32 |
| | HDMAC (ch) | 15 | 15 | 15 | 15 |
| Timer function | T32A (ch) | 14 | 14 | 14 | 14 |
| | LTTMR (ch) | 1 | 1 | 1 | 1 |
| | RTC (ch) | 1 | 1 | 1 | 1 |
| Serial communication function | UART (ch) | 6 | 6 | 6 | 6 |
| | FUART (ch) | 2 | 2 | 2 | 2 |
| | I ² C (ch) | 5 | 5 | 5 | 5 |
| | TSPI (ch) | 9 | 9 | 9 | 9 |
| | SMIF (ch) | 1 | 1 | 1 | 1 |
| | CEC (ch) | 1 | 1 | 1 | 1 |
| Analog function | 12-bit ADC (ch) | 24 | 24 | 24 | 24 |
| | 8-bit DAC (ch) | 2 | 2 | 2 | 2 |
| Motor control function | A-PMD (ch) | 1 | 1 | 1 | 1 |
| Remote Control preprocessor peripherals | RMC (ch) | 2 | 2 | 2 | 2 |
| Interval Sensor Detection peripherals | ISD (unit) | 3 | 3 | 3 | 3 |
| System function | LVD (ch) | 1 | 1 | 1 | 1 |
| | SIWDT (ch) | 1 | 1 | 1 | 1 |
| | OFD (ch) | 1 | 1 | 1 | 1 |
| | POR | 1 | 1 | 1 | 1 |
| Debug interface | Debug | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF |
| Package | Package type | VFPGA177 (13 mm x 13 mm, 0.8 mm pitch) | | | |

表3 TMPM4G8 (1)

| 内蔵機能 | | TMPM4G8F15FG | TMPM4G8F10FG | TMPM4G8FEFG | TMPM4G8DFDG |
|---|----------------------|--|--|--|--|
| Memory | Code Flash (KB) | 1536 | 1024 | 768 | 512 |
| | Data Flash (KB) | 32 | 32 | 32 | 32 |
| | RAM (KB) | 192 | 192 | 128 | 128 |
| | Backup RAM (KB) | 2 | 2 | 2 | 2 |
| I/O port | PORT (pin) | 127 | 127 | 127 | 127 |
| External interrupt | INT | 16 | 16 | 16 | 16 |
| External bus | EBIF | Sep./Mul. | Sep./Mul. | Sep./Mul. | Sep./Mul. |
| DMAC | MDMAC (ch) | 32 | 32 | 32 | 32 |
| | HDMAC (ch) | 15 | 15 | 15 | 15 |
| Timer function | T32A (ch) | 14 | 14 | 14 | 14 |
| | LTTMR (ch) | 1 | 1 | 1 | 1 |
| | RTC (ch) | 1 | 1 | 1 | 1 |
| Serial communication function | UART(ch) | 5 | 5 | 5 | 5 |
| | FUART(ch) | 2 | 2 | 2 | 2 |
| | I ² C(ch) | 5 | 5 | 5 | 5 |
| | TSPI(ch) | 8 | 8 | 8 | 8 |
| | SMIF(ch) | 1 | 1 | 1 | 1 |
| | CEC(ch) | 1 | 1 | 1 | 1 |
| Analog function | 12-bit ADC(ch) | 24 | 24 | 24 | 24 |
| | 8-bit DAC(ch) | 2 | 2 | 2 | 2 |
| Motor control function | A-PMD(ch) | 1 | 1 | 1 | 1 |
| Remote Control preprocessor peripherals | RMC(ch) | 2 | 2 | 2 | 2 |
| Interval Sensor Detection peripherals | ISD(unit) | 2 | 2 | 2 | 2 |
| System function | LVD(ch) | 1 | 1 | 1 | 1 |
| | SIWDT(ch) | 1 | 1 | 1 | 1 |
| | OFD(ch) | 1 | 1 | 1 | 1 |
| | POR | 1 | 1 | 1 | 1 |
| Debug interface | Debug | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF |
| Package | Package type | LQFP144 (20 mm x 20 mm, 0.5 mm pitch) | | | |

表4 TMPM4G8 (2)

| 内蔵機能 | | TMPM4G8F15XBG | TMPM4G8F10XBG | TMPM4G8FEXBG | TMPM4G8FDXBG |
|---|-----------------------|--|--|--|--|
| Memory | Code Flash (KB) | 1536 | 1024 | 768 | 512 |
| | Data Flash (KB) | 32 | 32 | 32 | 32 |
| | RAM (KB) | 192 | 192 | 128 | 128 |
| | Backup RAM (KB) | 2 | 2 | 2 | 2 |
| I/O port | PORT (pin) | 127 | 127 | 127 | 127 |
| External interrupt | INT | 16 | 16 | 16 | 16 |
| External bus | EBIF | Sep./Mul. | Sep./Mul. | Sep./Mul. | Sep./Mul. |
| DMAC | MDMAC (ch) | 32 | 32 | 32 | 32 |
| | HDMAC (ch) | 15 | 15 | 15 | 15 |
| Timer function | T32A (ch) | 14 | 14 | 14 | 14 |
| | LTTMR (ch) | 1 | 1 | 1 | 1 |
| | RTC (ch) | 1 | 1 | 1 | 1 |
| Serial communication function | UART (ch) | 5 | 5 | 5 | 5 |
| | FUART (ch) | 2 | 2 | 2 | 2 |
| | I ² C (ch) | 5 | 5 | 5 | 5 |
| | TSPI (ch) | 8 | 8 | 8 | 8 |
| | SMIF (ch) | 1 | 1 | 1 | 1 |
| | CEC (ch) | 1 | 1 | 1 | 1 |
| Analog function | 12-bit ADC (ch) | 24 | 24 | 24 | 24 |
| | 8-bit DAC (ch) | 2 | 2 | 2 | 2 |
| Motor control function | A-PMDC (ch) | 1 | 1 | 1 | 1 |
| Remote Control preprocessor peripherals | RMC (ch) | 2 | 2 | 2 | 2 |
| Interval Sensor Detection peripherals | ISD(unit) | 2 | 2 | 2 | 2 |
| System function | LVD (ch) | 1 | 1 | 1 | 1 |
| | SIWDT (ch) | 1 | 1 | 1 | 1 |
| | OFD (ch) | 1 | 1 | 1 | 1 |
| | POR | 1 | 1 | 1 | 1 |
| Debug interface | Debug | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF |
| Package | Package type | VF8GA145 (12 mm x 12 mm, 0.8 mm pitch) | | | |

表5 TMPM4G7

| 内蔵機能 | | TMPM4G7F10FG | TMPM4G7FEFG | TMPM4G7FDFG |
|---|-----------------------|--|--|--|
| Memory | Code Flash (KB) | 1024 | 768 | 512 |
| | Data Flash (KB) | 32 | 32 | 32 |
| | RAM (KB) | 192 | 128 | 128 |
| | Backup RAM (KB) | 2 | 2 | 2 |
| I/O port | PORT (pin) | 111 | 111 | 111 |
| External interrupt | INT (pin) | 14 | 14 | 14 |
| External bus | EBIF | Sep./Mul. | Sep./Mul. | Sep./Mul. |
| DMAC | MDMAC (ch) | 30 | 30 | 30 |
| | HDMAC (ch) | 15 | 15 | 15 |
| Timer function | T32A (ch) | 14 | 14 | 14 |
| | LTTMR (ch) | 1 | 1 | 1 |
| | RTC (ch) | 1 | 1 | 1 |
| Serial communication function | UART(ch) | 4 | 4 | 4 |
| | FUART(ch) | 1 | 1 | 1 |
| | I ² C (ch) | 3 | 3 | 3 |
| | TSPI (ch) | 6 | 6 | 6 |
| | SMIF (ch) | 1 | 1 | 1 |
| | CEC (ch) | 1 | 1 | 1 |
| Analog function | 12-bit ADC (ch) | 20 | 20 | 20 |
| | 8-bit DAC (ch) | 2 | 2 | 2 |
| Motor control function | A-PMD(ch) | 1 | 1 | 1 |
| Remote Control preprocessor peripherals | RMC(ch) | 2 | 2 | 2 |
| Interval Sensor Detection peripherals | ISD(unit) | 2 | 2 | 2 |
| System function | LVD(ch) | 1 | 1 | 1 |
| | SIWDT(ch) | 1 | 1 | 1 |
| | OFD(ch) | 1 | 1 | 1 |
| | POR | 1 | 1 | 1 |
| Debug interface | Debug | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF |
| Package | Package type | LQFP128 (14 mm x 14 mm, 0.4 mm pitch) | | |

表6 TMPM4G6

| 内蔵機能 | | TMPM4G6F10FG | TMPM4G6FEFG | TMPM4G6FDFG |
|---|-----------------------|--|--|--|
| Memory | Code Flash (KB) | 1024 | 768 | 512 |
| | Data Flash (KB) | 32 | 32 | 32 |
| | RAM (KB) | 192 | 128 | 128 |
| | Backup RAM (KB) | 2 | 2 | 2 |
| I/O port | PORT (pin) | 91 | 91 | 91 |
| External interrupt | INT (pin) | 12 | 12 | 12 |
| External bus | EBIF | Sep./Mul. | Sep./Mul. | Sep./Mul. |
| DMAC | MDMAC (ch) | 30 | 30 | 30 |
| | HDMAC (ch) | 13 | 13 | 13 |
| Timer function | T32A (ch) | 14 | 14 | 14 |
| | LTTMR (ch) | 1 | 1 | 1 |
| | RTC (ch) | 1 | 1 | 1 |
| Serial communication function | UART (ch) | 3 | 3 | 3 |
| | FUART (ch) | 1 | 1 | 1 |
| | I ² C (ch) | 3 | 3 | 3 |
| | TSPI (ch) | 5 | 5 | 5 |
| | SMIF (ch) | 1 | 1 | 1 |
| | CEC (ch) | 1 | 1 | 1 |
| Analog function | 12-bit ADC (ch) | 16 | 16 | 16 |
| | 8-bit DAC (ch) | 2 | 2 | 2 |
| Motor control function | A-PMD (ch) | 1 | 1 | 1 |
| Remote Control preprocessor peripherals | RMC (ch) | 1 | 1 | 1 |
| Interval Sensor Detection peripherals | ISD(unit) | 1 | 1 | 1 |
| System function | LVD (ch) | 1 | 1 | 1 |
| | SIWDT (ch) | 1 | 1 | 1 |
| | OFD (ch) | 1 | 1 | 1 |
| | POR | 1 | 1 | 1 |
| Debug interface | Debug | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF | On-chip debug (JTAG/SW) TRACE(4bits) NBDIF |
| Package | Package type | LQFP100 (14 mm x 14 mm, 0.5 mm pitch) | | |

目次

| | |
|--------------------------------|----|
| 概要 | 1 |
| 用途 | 1 |
| 特長 | 1 |
| 機能別製品一覧 | 3 |
| 目次 | 9 |
| 図目次 | 12 |
| 表目次 | 13 |
| 序章 | 15 |
| 表記規約 | 15 |
| 用語・略語 | 17 |
| 1. ブロック図 | 18 |
| 2. 端子配置図 | 19 |
| 2.1. LQFP176 | 19 |
| 2.2. LQFP144 | 20 |
| 2.3. LQFP128 | 21 |
| 2.4. LQFP100 | 22 |
| 2.5. VFBGA177 | 23 |
| 2.6. VFBGA145 | 24 |
| 3. メモリマップ | 25 |
| 3.1. メモリ容量一覧 | 26 |
| 4. 端子説明 | 27 |
| 4.1. 機能端子名称と機能 | 27 |
| 4.1.1. 周辺機能端子 | 27 |
| 4.1.2. デバッグ端子 | 30 |
| 4.1.3. 制御端子 | 31 |
| 4.1.4. 電源端子 | 32 |
| 4.2. 機能端子とポート割り当て (端子番号) | 33 |
| 4.3. ポート | 51 |
| 4.3.1. ポート仕様一覧 | 52 |
| 5. 機能説明・動作説明 | 57 |
| 5.1. リファレンスマニュアル | 57 |
| 5.2. プロセッサコア | 58 |
| 5.2.1. コアに関する情報 | 58 |
| 5.2.2. 構成可能なオプション | 58 |
| 5.3. クロック制御回路 (CG) | 59 |

| | |
|---|----|
| 5.4. フラッシュメモリ(コードフラッシュ、データフラッシュ)..... | 59 |
| 5.5. 発振器 | 60 |
| 5.6. トリミング回路 (TRM) | 60 |
| 5.7. 周波数検知回路 (OFD)..... | 61 |
| 5.8. 電圧検知回路 (LVD)..... | 61 |
| 5.9. デジタルノイズフィルタ回路 (DNF)..... | 61 |
| 5.10. デバッグインタフェース (DEBUG)..... | 62 |
| 5.11. ノンブレイクデバッグインタフェース(NBDIF)..... | 63 |
| 5.12. インタバルセンサ検知回路 (ISD)..... | 63 |
| 5.13. DMA コントローラ | 64 |
| 5.13.1. 多機能 DMA コントローラ (MDMAC)..... | 64 |
| 5.13.2. 高速 DMA コントローラ (HDMAC)..... | 64 |
| 5.14. 外部バスインタフェース (EBIF)..... | 65 |
| 5.15. シリアルメモリインタフェース (SMIF)..... | 65 |
| 5.16. 非同期シリアル通信回路..... | 66 |
| 5.16.1. 非同期シリアル通信回路 (UART) | 66 |
| 5.16.2. 高精度非同期シリアル通信回路 (FUART)..... | 66 |
| 5.17. シリアルペリフェラルインタフェース (TSPI)..... | 67 |
| 5.18. I ² C インタフェース (I ² C) | 67 |
| 5.19. CEC 制御回路(CEC)..... | 68 |
| 5.20. 8 ビットデジタルアナログコンバータ (DAC)..... | 68 |
| 5.21. 12 ビットアナログデジタルコンバータ (ADC)..... | 68 |
| 5.22. アドバンストプログラマブルモータ制御回路 (A-PMD)..... | 69 |
| 5.23. タイマイベントカウンタ (T32A)..... | 69 |
| 5.24. ロングタームタイマ (LTTMR)..... | 70 |
| 5.25. リアルタイムクロック (RTC)..... | 70 |
| 5.26. クロック選択式ウォッチドッグタイマ (SIWDT)..... | 70 |
| 5.27. リモコン受信回路 (RMC) | 71 |
| 5.28. バウンダリスキャン (BSC)..... | 71 |
| 6. 等価回路図 | 72 |
| 6.1. ポート | 72 |
| 6.2. アナログ端子 | 78 |
| 6.3. 制御端子..... | 78 |
| 6.4. クロック制御 | 79 |
| 7. 電気的特性 | 80 |
| 7.1. 絶対最大定格 | 80 |
| 7.2. DC 電気的特性(1/2)..... | 81 |

| | |
|---|-----|
| 7.3. DC 電气的特性 (2/2) (消費電流) | 85 |
| 7.4. 12 ビット AD コンバータ特性 | 87 |
| 7.5. 8 ビット DA コンバータ変換特性 | 87 |
| 7.6. リセット時内部処理特性 | 88 |
| 7.7. パワーオンリセット特性 | 88 |
| 7.8. 電圧検知回路特性 | 89 |
| 7.9. AC 電气的特性 | 90 |
| 7.9.1. シリアルペリフェラルインタフェース(TSPI) | 90 |
| 7.9.2. I ² C インタフェース(I ² C) | 94 |
| 7.9.3. 32 ビットタイマイベントカウンタ (T32A) | 96 |
| 7.9.4. 外部バスインタフェース(EBIF) | 98 |
| 7.9.5. シリアルメモリインタフェース(SMIF) | 111 |
| 7.9.6. 外部割り込み | 112 |
| 7.9.7. 端子トリガ入力(TRGINx) | 113 |
| 7.9.8. デバッグ通信 | 113 |
| 7.9.9. 外部クロック入力 | 116 |
| 7.10. フラッシュ特性 | 117 |
| 7.10.1. コードフラッシュ | 117 |
| 7.10.2. データフラッシュ | 117 |
| 7.10.3. チップ消去 | 118 |
| 7.11. レギュレータ | 118 |
| 7.12. 発振回路 | 119 |
| 7.12.1. 内蔵発振器 | 119 |
| 7.12.2. 外部発振器 | 119 |
| 7.12.3. セラミック発振子 | 120 |
| 7.12.4. 水晶発振子 | 120 |
| 7.12.5. プリント基板の設計に関する注意 | 120 |
| 8. 外形寸法図 | 121 |
| 8.1. P-LQFP176-2020-0.40-002 | 121 |
| 8.2. P-LQFP144-2020-0.50-002 | 122 |
| 8.3. P-LQFP128-1414-0.40-001 | 123 |
| 8.4. P-LQFP100-1414-0.50-002 | 124 |
| 8.5. P-VFBGA177-1313-0.80-001 | 125 |
| 8.6. P-VFBGA145-1212-0.80-001 | 126 |
| 9. 使用上のご注意およびお願い事項 | 127 |
| 10. 改訂履歴 | 128 |
| Appendix | 133 |
| 品番付与情報 | 133 |
| 製品取り扱い上のお願ひ | 134 |

目次

| | | |
|--------|--|-----|
| 図 1.1 | TMPM4G グループ(1)のブロック図 | 18 |
| 図 3.1 | TMPM4G9F15 のメモリマップ例 | 25 |
| 図 7.1 | 1 st クロックエッジサンプリング(マスタ) | 92 |
| 図 7.2 | 2 nd クロックエッジサンプリング(マスタ) | 92 |
| 図 7.3 | 2 nd クロックエッジサンプリング(スレーブ) | 93 |
| 図 7.4 | I ² C の AC タイミング | 95 |
| 図 7.5 | カウントパルス入力 | 97 |
| 図 7.6 | リードサイクル (最短サイクル)タイミング | 99 |
| 図 7.7 | リードサイクル (6 クロック/1 バスサイクル)タイミング | 99 |
| 図 7.8 | リードサイクル(外部ウエイト)タイミング | 100 |
| 図 7.9 | ライトサイクル (最短サイクル)タイミング | 100 |
| 図 7.10 | ライトサイクル (6 クロック/1 バスサイクル)タイミング | 101 |
| 図 7.11 | ライトサイクル(外部ウエイト)タイミング | 101 |
| 図 7.12 | リードサイクル (最短サイクル)タイミング | 103 |
| 図 7.13 | リードサイクル (8 クロック/1 バスサイクル)タイミング | 104 |
| 図 7.14 | リードサイクル (10 クロック/1 バスサイクル)タイミング | 105 |
| 図 7.15 | リードサイクル(外部ウエイト)タイミング | 106 |
| 図 7.16 | ライトサイクル (最短サイクル)タイミング | 107 |
| 図 7.17 | ライトサイクル (8 クロック/1 バスサイクル)タイミング | 108 |
| 図 7.18 | ライトサイクル(外部ウエイト)タイミング | 109 |
| 図 7.19 | EEXBCLK 同期セパレートバスモード/マルチプレクスバスモードタイミング | 110 |
| 図 7.20 | SMIF Input タイミング | 111 |
| 図 7.21 | SMIF Output タイミング | 111 |
| 図 7.22 | JTAG/SWD 波形 | 114 |
| 図 7.23 | トレース信号波形 | 114 |
| 図 7.24 | NBDIF 波形 | 115 |
| 図 7.25 | 外部クロック入力波形 | 116 |
| 図 7.26 | 発振回路例 | 119 |

表目次

| | | |
|--------|-----------------------------------|----|
| 表 1 | TMPM4G9 (1)..... | 3 |
| 表 2 | TMPM4G9 (2)..... | 4 |
| 表 3 | TMPM4G8 (1)..... | 5 |
| 表 4 | TMPM4G8 (2)..... | 6 |
| 表 5 | TMPM4G7..... | 7 |
| 表 6 | TMPM4G6..... | 8 |
| 表 3.1 | メモリ容量とアドレス..... | 26 |
| 表 4.1 | 周辺端子名称と機能..... | 27 |
| 表 4.2 | デバッグ端子名称と機能..... | 30 |
| 表 4.3 | 制御端子名称と機能..... | 31 |
| 表 4.4 | 電源端子名称と機能..... | 32 |
| 表 4.5 | 信号接続一覧(1/18)..... | 33 |
| 表 4.6 | 信号接続一覧(2/18)..... | 34 |
| 表 4.7 | 信号接続一覧(3/18)..... | 35 |
| 表 4.8 | 信号接続一覧(4/18)..... | 36 |
| 表 4.9 | 信号接続一覧(5/18)..... | 37 |
| 表 4.10 | 信号接続一覧(6/18)..... | 38 |
| 表 4.11 | 信号接続一覧(7/18)..... | 39 |
| 表 4.12 | 信号接続一覧(8/18)..... | 40 |
| 表 4.13 | 信号接続一覧(9/18)..... | 41 |
| 表 4.14 | 信号接続一覧(10/18)..... | 42 |
| 表 4.15 | 信号接続一覧(11/18)..... | 43 |
| 表 4.16 | 信号接続一覧(12/18)..... | 44 |
| 表 4.17 | 信号接続一覧(13/18)..... | 45 |
| 表 4.18 | 信号接続一覧(14/18)..... | 46 |
| 表 4.19 | 信号接続一覧(15/18)..... | 47 |
| 表 4.20 | 信号接続一覧(16/18)..... | 48 |
| 表 4.21 | 信号接続一覧(17/18)..... | 49 |
| 表 4.22 | 信号接続一覧(18/18)..... | 50 |
| 表 4.23 | ポート A,B,C,D のポート名、仕様..... | 52 |
| 表 4.24 | ポート E,F,G,H のポート名、仕様..... | 53 |
| 表 4.25 | ポート J,K,L,M のポート名、仕様..... | 54 |
| 表 4.26 | ポート N,P,R,T のポート名、仕様..... | 55 |
| 表 4.27 | ポート U,V,W,Y のポート名、仕様..... | 56 |
| 表 5.1 | TMPM4G グループ(1) リファレンスマニュアル一覧..... | 57 |
| 表 5.2 | コアリビジョン..... | 58 |
| 表 5.3 | 構成可能なオプションと実装..... | 58 |
| 表 5.4 | 搭載発振器..... | 60 |
| 表 5.5 | TRM 搭載一覧..... | 60 |
| 表 5.6 | OFD 搭載一覧..... | 61 |
| 表 5.7 | LVD 搭載一覧..... | 61 |
| 表 5.8 | 外部割り込み端子数(DNF 搭載数)..... | 61 |
| 表 5.9 | DEBUG 搭載一覧..... | 62 |
| 表 5.10 | NBDIF 搭載一覧..... | 63 |
| 表 5.11 | ISD 搭載一覧..... | 63 |
| 表 5.12 | MDMAC 搭載一覧..... | 64 |
| 表 5.13 | HDMAC 搭載一覧..... | 64 |
| 表 5.14 | EBIF 搭載一覧..... | 65 |
| 表 5.15 | SMIF 搭載一覧..... | 65 |

| | | |
|--------|----------------------------|-----|
| 表 5.16 | UART 搭載一覧..... | 66 |
| 表 5.17 | FUART 搭載一覧..... | 66 |
| 表 5.18 | TSPI 搭載一覧..... | 67 |
| 表 5.19 | I ² C 搭載一覧..... | 67 |
| 表 5.20 | CEC 搭載一覧..... | 68 |
| 表 5.21 | DAC 搭載一覧..... | 68 |
| 表 5.22 | ADC 搭載一覧..... | 68 |
| 表 5.23 | アナログ入力数..... | 68 |
| 表 5.24 | A-PMD 搭載一覧..... | 69 |
| 表 5.25 | T32A 搭載一覧..... | 69 |
| 表 5.26 | LTTMR 搭載一覧..... | 70 |
| 表 5.27 | RTC 搭載一覧..... | 70 |
| 表 5.28 | SIWDT 搭載一覧..... | 70 |
| 表 5.29 | RMC 搭載一覧..... | 71 |
| 表 5.30 | バウンダリスキャン搭載一覧..... | 71 |
| 表 7.1 | 絶対最大定格..... | 80 |
| 表 7.2 | IDD 測定条件(端子設定、発振回路)..... | 85 |
| 表 7.3 | IDD 測定条件(CPU、周辺回路)..... | 86 |
| 表 10.1 | 改訂履歴..... | 128 |

Not Recommended
for New Design

序章

表記規約

- 数値表記は以下の規則に従います。
 - 16 進数表記: 0xABC
 - 10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
 - 2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は [m:n]とまとめて表記する場合があります。
 - 例: S[3:0] は S3,S2,S1,S0 の 4 つの信号名をまとめて表記しています。
- 本文中 [] で囲まれたものはレジスタを定義しています。
 - 例: **[ABCD]**
- 同種で複数のレジスタ、フィールド、ビット名は「n」で一括表記する場合があります。
 - 例: **[XYZ1], [XYZ2], [XYZ3] → [XYZn]**
- 「レジスタ一覧」中のレジスタ名でユニットまたはチャンネルは「x」で一括表記しています。
 - ユニットの場合、「x」は A,B,C...を表します。
 - 例: **[ADACR0], [ADBCR0], [ADCCR0]→[ADxCR0]**
 - チャンネルの場合、「x」は 0,1,2,...を表します。
 - 例: **[T32A0RUNA], [T32A1RUNA], [T32A2RUNA]→[T32AxRUNA]**
- レジスタのビット範囲は [m:n] と表記します。
 - 例: [3:0] はビット 3 から 0 の範囲を表します。
- レジスタの設定値は 16 進数または 2 進数のどちらかで表記されています。
 - 例: **[ABCD]<EFG> = 0x01** (16 進数)、**[XYZn]<VW> = 1** (2 進数)
- ワード、バイトは以下のビット長を表します。
 - バイト: 8 ビット
 - ハーフワード: 16 ビット
 - ワード: 32 ビット
 - ダブルワード: 64 ビット
- レジスタ内の各ビットの属性は以下の表記を使用しています。
 - R: リードオンリー
 - W: ライトオンリー
 - R/W: リード / ライト
- 断りのない限り、レジスタアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスタは書き換えを行わないでください。また、読み出した値を使用しないでください。
- Default 値が「—」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスタに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
 - Default 値が「—」となっている場合は、個々のレジスタの定義に従ってください。
- ライトオンリーのレジスタの Reserved ビットフィールドには Default 値を書き込んでください。Default 値が「—」となっている場合は、個々のレジスタの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスタへのリードモディファイライト処理は行わないでください。

Arm, Cortex および Thumb は Arm Limited(またはその子会社)の US またはその他の国における登録商標です。 All rights reserved.



Flash については、米国 SST 社 (Silicon Storage Technology, Inc.) からライセンスを受けた Super Flash® 技術を使用しています。Super Flash® は SST 社の登録商標です。

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

Not Recommended
for New Design

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

| | |
|------------------|--|
| ADC | Analog to Digital Converter |
| A-PMD | Advanced Programmable Motor Control Circuit |
| BSC | Boundary Scan |
| CEC | Consumer Electronics Control |
| DAC | Digital to Analog Converter |
| DNF | Digital Noise Filter |
| EBIF | External Bus Interface |
| EHOSC | External High Speed Oscillator |
| ELOSC | External Low Speed Oscillator |
| FUART | Full Universal Asynchronous Receiver Transmitter |
| HDMAC | High Speed DMAC |
| IHOSC | Internal High Speed Oscillator |
| INT | Interrupt |
| I ² C | Inter-Integrated Circuit |
| ISD | Interval Sensor Detection Circuit |
| LTTMR | Long Term Timer |
| LVD | Voltage Detection Circuit |
| MDMAC | Multi-Function DMA Controller |
| NBDIF | Non Break Debug Interface |
| NMI | Non-Maskable Interrupt |
| OFD | Oscillation Frequency Detector |
| POR | Power On Reset Circuit |
| RMC | Remote Control Signal Preprocessor |
| RTC | Real Time Clock |
| SMIF | Serial Memory Interface |
| SIWDT | Clock Selective Watchdog Timer |
| TRGSEL | Trigger Selection circuit |
| TRM | Trimming Circuit |
| TSPI | Toshiba Serial Peripheral Interface |
| T32A | 32-bit Timer Event Counter |
| UART | Universal Asynchronous Receiver Transmitter |

1. ブロック図

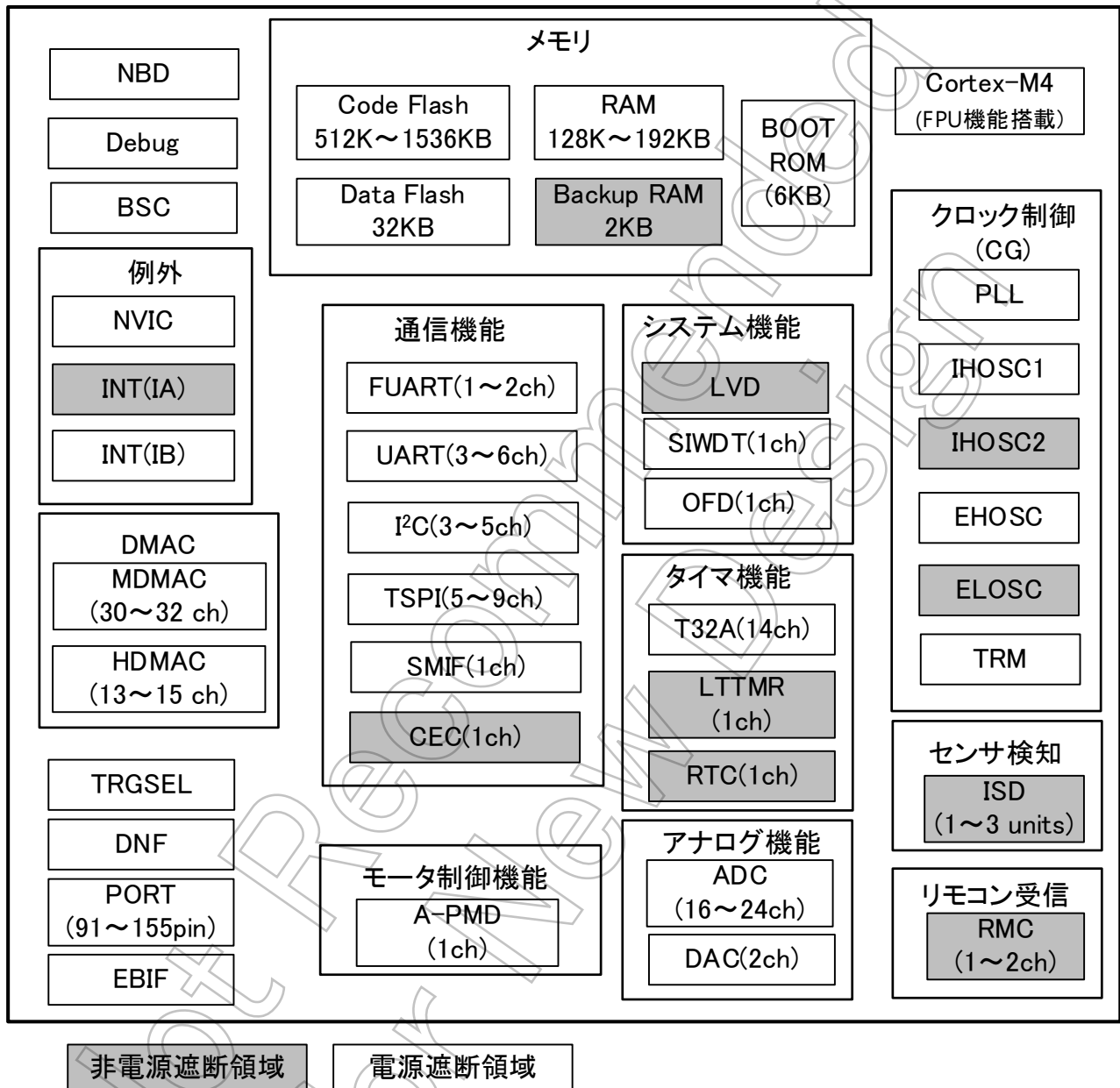
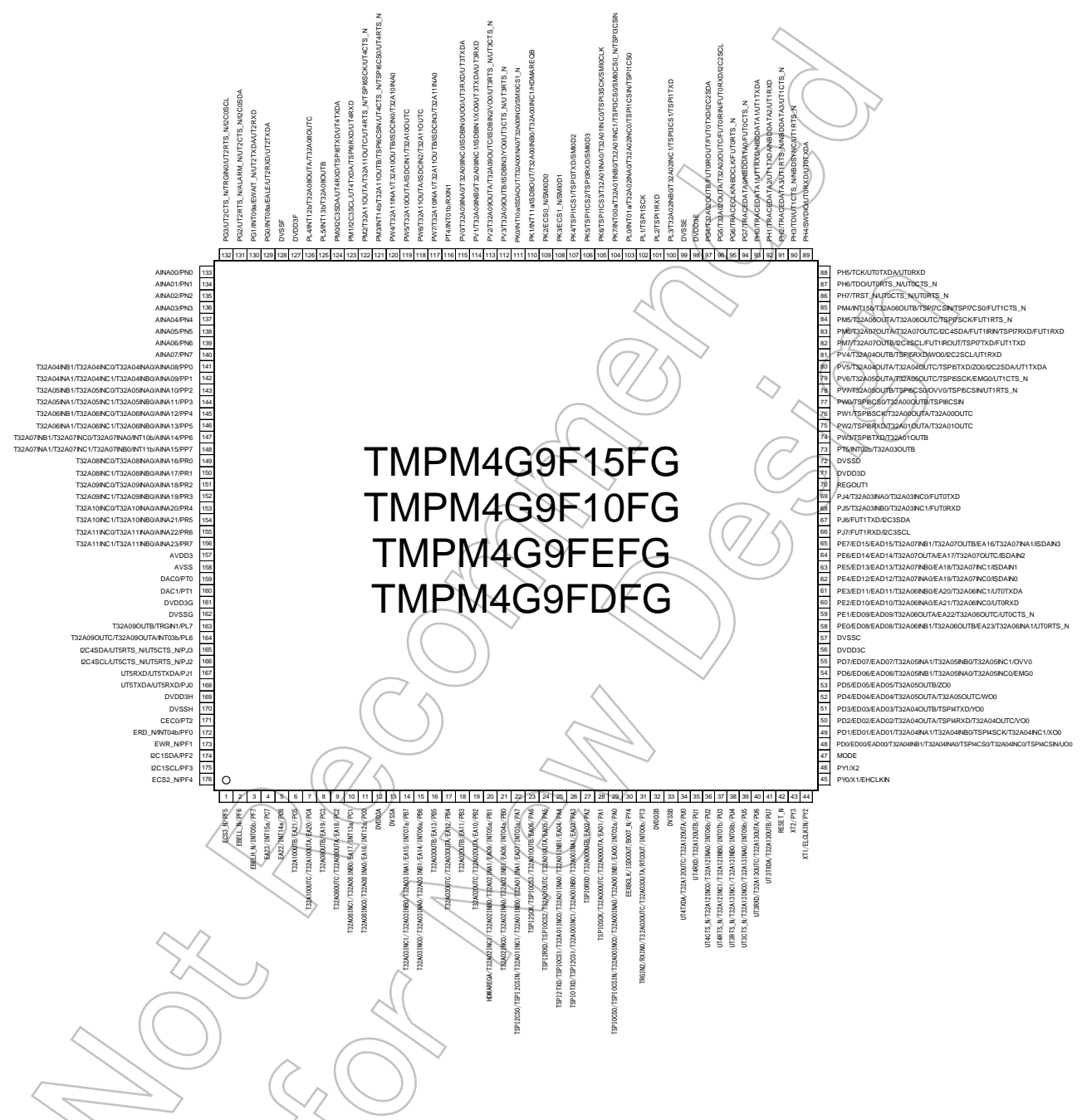


図 1.1 TMPM4Gグループ(1)のブロック図

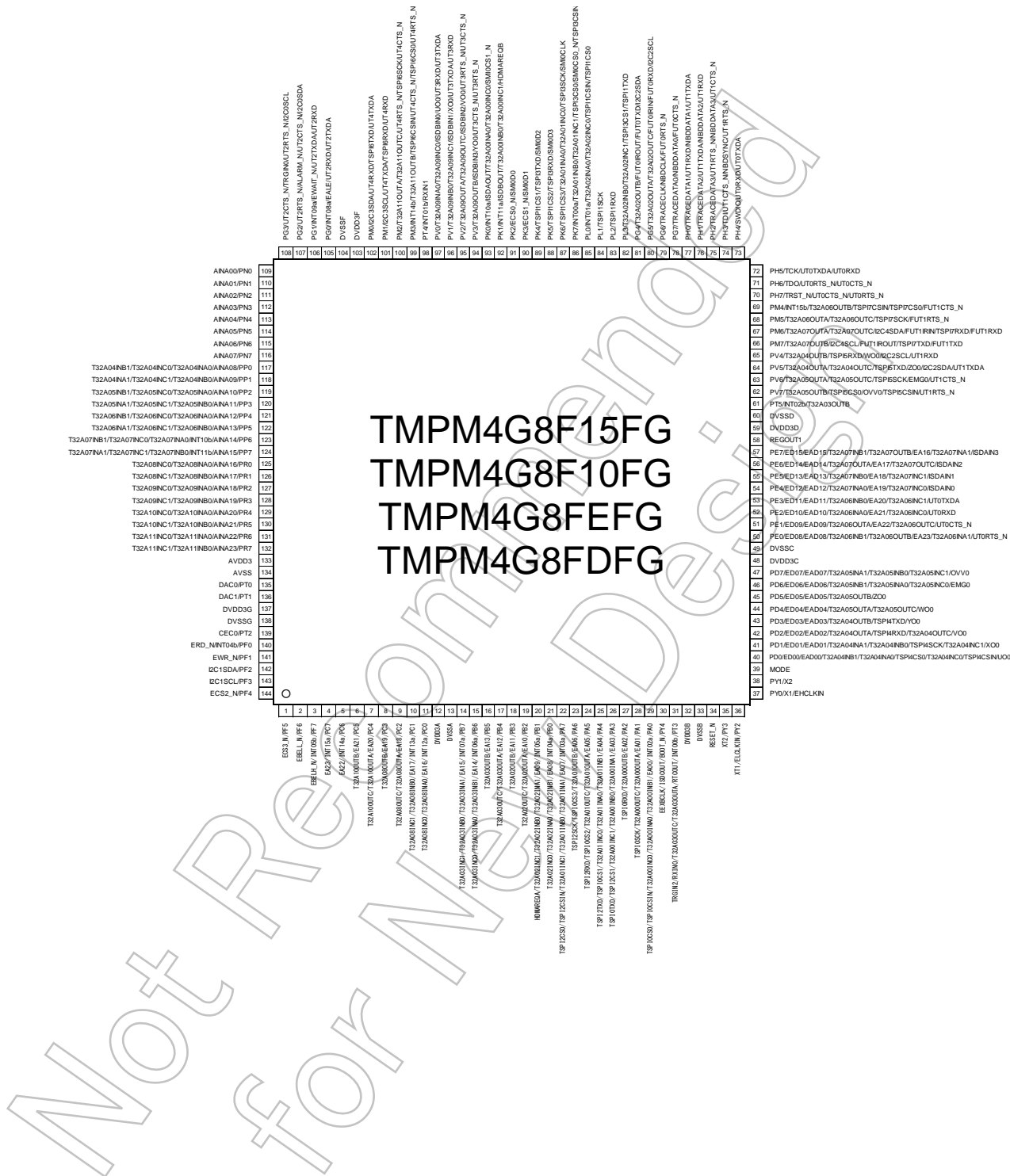
2. 端子配置図

2.1. LQFP176



TMPM4G9F15FG
TMPM4G9F10FG
TMPM4G9FEFG
TMPM4G9DFG

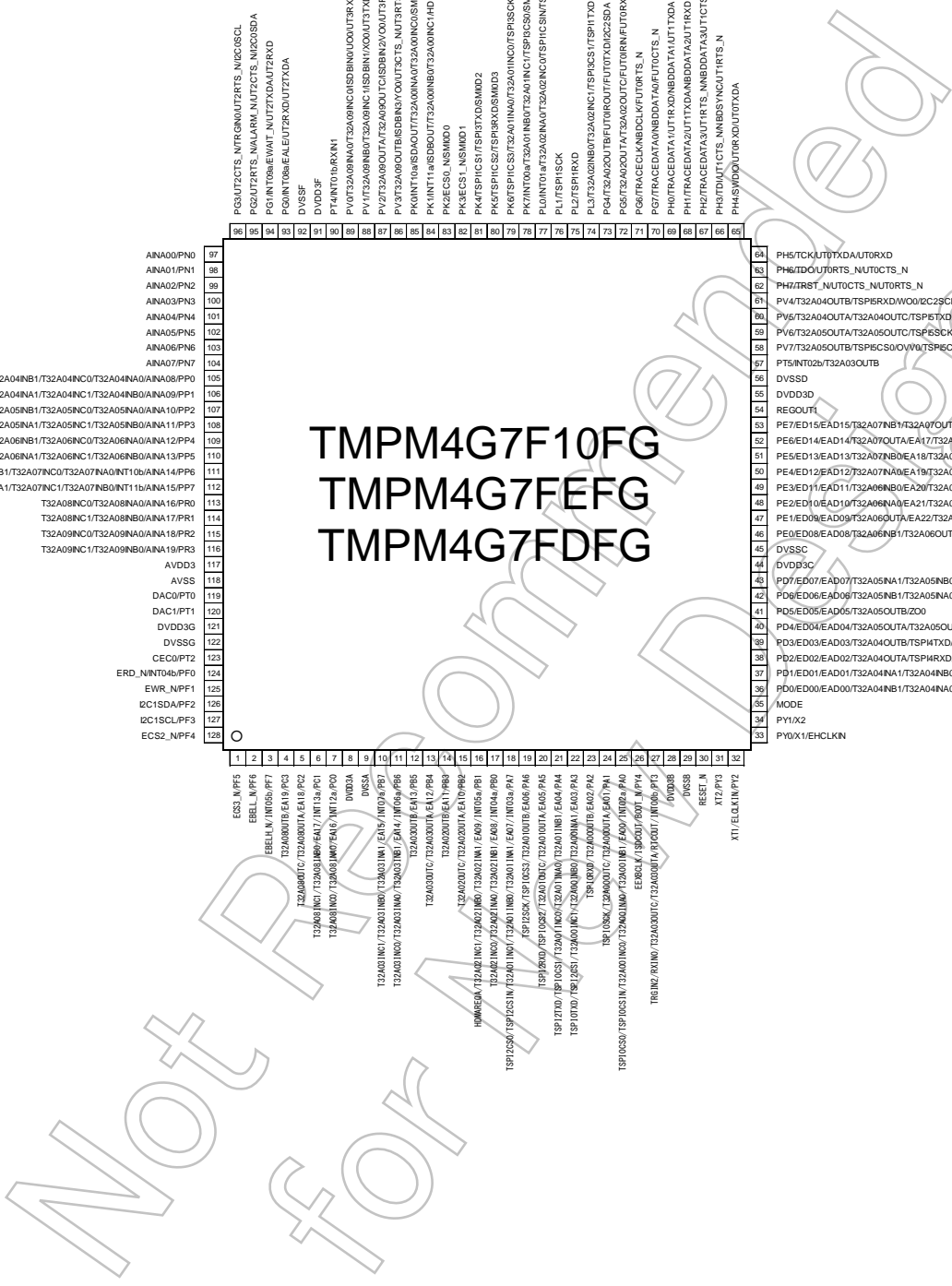
2.2. LQFP144



2.3. LQFP128

| | | | |
|----|---|----|--|
| 96 | PGSU7CTS_NTRGNOUT2RTS_NI2C6ECL | 84 | PH5/TCK/UT0TXDA/UT0RXD |
| 95 | PGZU7RTS_NALARM_NUTZCTS_NI2C6SDA | 83 | PH6/ID0/UT0RTS_NUT0CTS_N |
| 94 | PGJINT0MEVAT_NUTZTXDA/UT2RXD | 82 | PH7/IRST_NUT0CTS_NUT0RTS_N |
| 93 | PGQINT0MEVAT_NUTZTXDA/UT2RXD | 81 | PV4/T32A04OUTB/TSPE6RXD/W00/IC2C3CU/UT1RXD |
| 92 | DV5SF | 80 | PV5/T32A04OUTA/T32A04OUTC/TSPE6TXD/Z00/IC2C3DA/UT1TXDA |
| 91 | DVDD3F | 79 | PV6/T32A05OUTA/T32A05OUTC/TSPE6CK/EMG0/UT1CTS_N |
| 90 | PT4/INT0/IRXN1 | 78 | PV7/T32A05OUTB/TSPE6CS0/V00/TSPE6CSN/UT1RTS_N |
| 89 | PV0/T32A09IN0/T32A09IN0/T32A09IN0/UT0TXD/UT3TXDA | 77 | PTS/INT0B/T32A03OUTB |
| 88 | PV1/T32A09IN0/T32A09IN0/T32A09IN0/UT0TXD/UT3TXDA | 76 | DVSSD |
| 87 | PV2/T32A09OUT/T32A09OUT/T32A09OUT/UT0TXD/UT3TXDA | 75 | DVDD3D |
| 86 | PV3/T32A09OUT/T32A09OUT/T32A09OUT/UT0TXD/UT3TXDA | 74 | REGOUT1 |
| 85 | PKINT1/HSDBOUT/T32A09IN0/T32A09IN0/T32A09IN0/UT0TXD/UT3TXDA | 73 | PE7/ED15/EAD015/T32A07NB1/T32A07OUTB/EA18/T32A07NA1/ISDAIN3 |
| 84 | PKINT1/HSDBOUT/T32A09IN0/T32A09IN0/T32A09IN0/UT0TXD/UT3TXDA | 72 | PE6/ED14/EAD014/T32A07OUTA/EA17/T32A07OUTC/ISDAIN2 |
| 83 | PK2EGS0_NSMDD0 | 71 | PE5/ED13/EAD013/T32A07NB0/EA18/T32A07INC1/ISDAIN1 |
| 82 | PK3EGS1_NSMDD1 | 70 | PE4/ED12/EAD012/T32A07NB0/EA19/T32A07INC0/ISDAIN0 |
| 81 | PK4/SPHC/S1/TSPE6RXD/SMD03 | 69 | PE3/ED11/EAD011/T32A06NB0/EA20/T32A06INC1/UT0TXDA |
| 80 | PK5/SPHC/S2/TSPE6RXD/SMD03 | 68 | PE2/ED10/EAD010/T32A06NB0/EA21/T32A06INC0/UT0RXD |
| 79 | PK6/SPHC/S3/TSPE6RXD/SMD03 | 67 | PE1/ED09/EAD009/T32A06OUTA/EA22/T32A06OUTC/UT0CTS_N |
| 78 | PK7/INT0/T32A01IN0/T32A01IN0/T32A01IN0/UT0TXD/UT3TXDA | 66 | PE0/ED08/EAD008/T32A06NB1/T32A06OUTB/EA23/T32A06INA1/UT0RTS_N |
| 77 | PK7/INT0/T32A01IN0/T32A01IN0/T32A01IN0/UT0TXD/UT3TXDA | 65 | DVSSC |
| 76 | PLINT0/IRXN1/T32A09IN0/T32A09IN0/T32A09IN0/UT0TXD/UT3TXDA | 64 | DVDD3C |
| 75 | PL1/TSPI/SCK | 63 | PD7/ED07/EAD07/T32A05INA1/T32A05NB0/T32A05INC1/OV00 |
| 74 | PL2/TSPI/RXD | 62 | PD6/ED06/EAD06/T32A05NB1/T32A05INA0/T32A05INC0/EMG0 |
| 73 | PL3/T32A02IN0/T32A02IN0/T32A02IN0/UT0TXD/UT3TXDA | 61 | PD5/ED05/EAD05/T32A05OUTB/Z00 |
| 72 | PG4/T32A02OUT/TSPE6RXD/UT0TXD/UT3TXDA | 60 | PD4/ED04/EAD04/T32A05OUTA/T32A05OUTC/W00 |
| 71 | PG5/T32A02OUT/TSPE6RXD/UT0TXD/UT3TXDA | 59 | PD3/ED03/EAD03/T32A04OUTB/TSPE6TXD/Y00 |
| 70 | PG6/TRACE/CLK/NB/CLK/UT0RTS_N | 58 | PD2/ED02/EAD02/T32A04OUTA/TSPE6RXD/T32A04OUTC/V00 |
| 69 | PG7/TRACE/CLK/NB/CLK/UT0RTS_N | 57 | PD1/ED01/EAD01/T32A04INA1/T32A04NB0/TSPE6SCK/T32A04INC1/X00 |
| 68 | PH0/TRACE/DATA/UT0TXD/UT3TXDA | 56 | PD0/ED00/EAD00/T32A04NB1/T32A04INA0/TSPE6CS0/T32A04INC0/TSPE6CSN/U00 |
| 67 | PH1/TRACE/DATA/UT0TXD/UT3TXDA | 55 | MODE |
| 66 | PH2/TRACE/DATA/UT0TXD/UT3TXDA | 54 | PY1/X2 |
| 65 | PH3/TRACE/DATA/UT0TXD/UT3TXDA | 53 | PV0/X1/EH/CLKIN |
| 64 | PH4/TRACE/DATA/UT0TXD/UT3TXDA | 52 | |
| 63 | PH5/TRACE/DATA/UT0TXD/UT3TXDA | 51 | |
| 62 | PH6/TRACE/DATA/UT0TXD/UT3TXDA | 50 | |
| 61 | PH7/TRACE/DATA/UT0TXD/UT3TXDA | 49 | |
| 60 | PH8/TRACE/DATA/UT0TXD/UT3TXDA | 48 | |
| 59 | PH9/TRACE/DATA/UT0TXD/UT3TXDA | 47 | |
| 58 | PH10/TRACE/DATA/UT0TXD/UT3TXDA | 46 | |
| 57 | PH11/TRACE/DATA/UT0TXD/UT3TXDA | 45 | |
| 56 | PH12/TRACE/DATA/UT0TXD/UT3TXDA | 44 | |
| 55 | PH13/TRACE/DATA/UT0TXD/UT3TXDA | 43 | |
| 54 | PH14/TRACE/DATA/UT0TXD/UT3TXDA | 42 | |
| 53 | PH15/TRACE/DATA/UT0TXD/UT3TXDA | 41 | |
| 52 | PH16/TRACE/DATA/UT0TXD/UT3TXDA | 40 | |
| 51 | PH17/TRACE/DATA/UT0TXD/UT3TXDA | 39 | |
| 50 | PH18/TRACE/DATA/UT0TXD/UT3TXDA | 38 | |
| 49 | PH19/TRACE/DATA/UT0TXD/UT3TXDA | 37 | |
| 48 | PH20/TRACE/DATA/UT0TXD/UT3TXDA | 36 | |
| 47 | PH21/TRACE/DATA/UT0TXD/UT3TXDA | 35 | |
| 46 | PH22/TRACE/DATA/UT0TXD/UT3TXDA | 34 | |
| 45 | PH23/TRACE/DATA/UT0TXD/UT3TXDA | 33 | |
| 44 | PH24/TRACE/DATA/UT0TXD/UT3TXDA | 32 | |
| 43 | PH25/TRACE/DATA/UT0TXD/UT3TXDA | 31 | |
| 42 | PH26/TRACE/DATA/UT0TXD/UT3TXDA | 30 | |
| 41 | PH27/TRACE/DATA/UT0TXD/UT3TXDA | 29 | |
| 40 | PH28/TRACE/DATA/UT0TXD/UT3TXDA | 28 | |
| 39 | PH29/TRACE/DATA/UT0TXD/UT3TXDA | 27 | |
| 38 | PH30/TRACE/DATA/UT0TXD/UT3TXDA | 26 | |
| 37 | PH31/TRACE/DATA/UT0TXD/UT3TXDA | 25 | |
| 36 | PH32/TRACE/DATA/UT0TXD/UT3TXDA | 24 | |
| 35 | PH33/TRACE/DATA/UT0TXD/UT3TXDA | 23 | |
| 34 | PH34/TRACE/DATA/UT0TXD/UT3TXDA | 22 | |
| 33 | PH35/TRACE/DATA/UT0TXD/UT3TXDA | 21 | |
| 32 | PH36/TRACE/DATA/UT0TXD/UT3TXDA | 20 | |
| 31 | PH37/TRACE/DATA/UT0TXD/UT3TXDA | 19 | |
| 30 | PH38/TRACE/DATA/UT0TXD/UT3TXDA | 18 | |
| 29 | PH39/TRACE/DATA/UT0TXD/UT3TXDA | 17 | |
| 28 | PH40/TRACE/DATA/UT0TXD/UT3TXDA | 16 | |
| 27 | PH41/TRACE/DATA/UT0TXD/UT3TXDA | 15 | |
| 26 | PH42/TRACE/DATA/UT0TXD/UT3TXDA | 14 | |
| 25 | PH43/TRACE/DATA/UT0TXD/UT3TXDA | 13 | |
| 24 | PH44/TRACE/DATA/UT0TXD/UT3TXDA | 12 | |
| 23 | PH45/TRACE/DATA/UT0TXD/UT3TXDA | 11 | |
| 22 | PH46/TRACE/DATA/UT0TXD/UT3TXDA | 10 | |
| 21 | PH47/TRACE/DATA/UT0TXD/UT3TXDA | 9 | |
| 20 | PH48/TRACE/DATA/UT0TXD/UT3TXDA | 8 | |
| 19 | PH49/TRACE/DATA/UT0TXD/UT3TXDA | 7 | |
| 18 | PH50/TRACE/DATA/UT0TXD/UT3TXDA | 6 | |
| 17 | PH51/TRACE/DATA/UT0TXD/UT3TXDA | 5 | |
| 16 | PH52/TRACE/DATA/UT0TXD/UT3TXDA | 4 | |
| 15 | PH53/TRACE/DATA/UT0TXD/UT3TXDA | 3 | |
| 14 | PH54/TRACE/DATA/UT0TXD/UT3TXDA | 2 | |
| 13 | PH55/TRACE/DATA/UT0TXD/UT3TXDA | 1 | |
| 12 | PH56/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 11 | PH57/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 10 | PH58/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 9 | PH59/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 8 | PH60/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 7 | PH61/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 6 | PH62/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 5 | PH63/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 4 | PH64/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 3 | PH65/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 2 | PH66/TRACE/DATA/UT0TXD/UT3TXDA | | |
| 1 | PH67/TRACE/DATA/UT0TXD/UT3TXDA | | |

TMPM4G7F10FG
TMPM4G7FEFG
TMPM4G7FDFG



2.4. LQFP100

Not for Recommended

TMPM4G6F10FG
TMPM4G6FEFG
TMPM4G6FDFG

| | | | |
|-----|--|----|--|
| 75 | PGOUTCTS_NIFRGNOUTRTS_NIZCOSCL | 50 | PH5/TK/UT0TXDAUT0RXD |
| 76 | PGOUTCTS_NIALARM_NUTZCTS_NIZCOSDA | 49 | PH6/TDO/UT0RTS_NUT0CTS_N |
| 77 | PGINT08b/EVAT_NUTZTXDAUT2RXD | 48 | PH7/TRST_NUT0CTS_NUT0RTS_N |
| 78 | PGINT08b/EAL/UT2RXD/UTZTXDA | 47 | DVSSD |
| 79 | PGINT10a/SDAOUT/UT3A09INA0/UT3A09INC0/SDMCS1_N | 46 | DVDD3D |
| 80 | PK1INT11a/SDBOU/UT3A09INB0/UT3A09INC1/HDMAREGB | 45 | REGOUT1 |
| 81 | PK2ECS0_NISM00D | 44 | PE7/ED15/EAD15/T32A07INB1/T32A07OUTB/E16/T32A07INA1/ISDAIN3 |
| 82 | PK3ECS1_NISM00D | 43 | PE6/ED14/EAD14/T32A07OUTA/E17/T32A07OUTC/ISDAIN2 |
| 83 | PK4ECS2/TSFPRX/SDSM003 | 42 | PE5/ED13/EAD13/T32A07INB0/E18/T32A07INC1/ISDAIN1 |
| 84 | PK6/TSFPCS3/TS2A07INA0/TS2A07INC0/TSFPRX/SDSM003 | 41 | PE4/ED12/EAD12/T32A07INA0/E19/T32A07INC0/ISDAIN0 |
| 85 | PK7/TSFPCS3/TS2A07INB0/TS2A07INC1/TSFPRX/SDSM003 | 40 | PE3/ED11/EAD11/T32A06INB0/E20/T32A06INC1/UT0TXDA |
| 86 | PK7INT08b/T32A07INA0/TS2A07INC0/TSFPRX/SDSM003 | 39 | PE2/ED10/EAD10/T32A06INA0/E21/T32A06INC0/UT0RXD |
| 87 | PL0/TSFPHSCK | 38 | PE1/ED09/EAD09/T32A06OUTA/E22/T32A06OUTC/UT0CTS_N |
| 88 | PL1/TSFPHSCK | 37 | PE0/ED08/EAD08/T32A06INB1/T32A06OUTB/E23/T32A06INA1/UT0RTS_N |
| 89 | PL2/TSFPHSCK | 36 | PQ7/ED07/EAD07/T32A05INA1/T32A05INB0/TS2A05INC1/OVVO |
| 90 | PL3/TS2A07INB0/TS2A07INC1/TSFPHSCK/TSFPHSCK | 35 | PD6/ED06/EAD06/T32A05INB1/T32A05INA0/TS2A05INC0/EMGO |
| 91 | PG4/T32A02OUTB/UT0RXD/UT0TXDA | 34 | PD5/ED05/EAD05/T32A05OUTB/Z00 |
| 92 | PG5/T32A02OUTA/TS2A02OUTC/UT0RXD/UT0TXDA | 33 | PD4/ED04/EAD04/T32A05OUTA/T32A05OUTC/W00 |
| 93 | PG6/TRACEDATA/UT0RTS_N | 32 | PD3/ED03/EAD03/T32A04OUTB/TSFPHSCK/UT0Y00 |
| 94 | PG7/TRACEDATA/UT0RTS_N | 31 | PD2/ED02/EAD02/T32A04OUTA/TSFPHSCK/UT0V00 |
| 95 | PH0/TRACEDATA/UT0TXDA | 30 | PD1/ED01/EAD01/T32A04INA1/T32A04INB0/TSFPHSCK/T32A04INC1/X00 |
| 96 | PH1/TRACEDATA/UT0TXDA | 29 | PD0/ED00/EAD00/T32A04INA1/T32A04INB0/TSFPHSCK/T32A04INC1/X00 |
| 97 | PH2/TRACEDATA/UT0RTS_N | 28 | MODE |
| 98 | PH3/UT0CTS_NINB0SYN/UT0RTS_N | 27 | PY1/X2 |
| 99 | PH4/SDM0/UT0RXD/UT0TXDA | 26 | PY0/X1/EHCLKIN |
| 100 | | | |
| 1 | EBELL_N/PF6 | 17 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK4 |
| 2 | EBELL_N/INT05b/PF7 | 18 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK5 |
| 3 | DVDD3A | 19 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK6 |
| 4 | DVSSA | 20 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK7 |
| 5 | INT07b/PB7 | 21 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK8 |
| 6 | INT07b/PB6 | 22 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK9 |
| 7 | EA13/PB5 | 23 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK10 |
| 8 | EA13/PB4 | 24 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK11 |
| 9 | EA11/PB3 | 25 | TSF10CSX/T32A00INC0/T32A00INB0/T32A00INA1/EA07/PK12 |
| 10 | EA10/PB2 | | |
| 11 | EA09/INT05a/PB1 | | |
| 12 | EA08/INT04a/PB0 | | |
| 13 | EA07/INT03a/PK7 | | |
| 14 | EA06/PK6 | | |
| 15 | EA05/PK5 | | |
| 16 | EA04/PK4 | | |
| 17 | EA03/PK3 | | |
| 18 | EA02/PK2 | | |
| 19 | EA01/PK1 | | |
| 20 | EA00/PK0 | | |
| 21 | EA00/INT06b/PK4 | | |
| 22 | EA00/INT06b/PK5 | | |
| 23 | EA00/INT06b/PK6 | | |
| 24 | EA00/INT06b/PK7 | | |
| 25 | EA00/INT06b/PK8 | | |
| 26 | EA00/INT06b/PK9 | | |
| 27 | EA00/INT06b/PK10 | | |
| 28 | EA00/INT06b/PK11 | | |
| 29 | EA00/INT06b/PK12 | | |
| 30 | EA00/INT06b/PK13 | | |
| 31 | EA00/INT06b/PK14 | | |
| 32 | EA00/INT06b/PK15 | | |
| 33 | EA00/INT06b/PK16 | | |
| 34 | EA00/INT06b/PK17 | | |
| 35 | EA00/INT06b/PK18 | | |
| 36 | EA00/INT06b/PK19 | | |
| 37 | EA00/INT06b/PK20 | | |
| 38 | EA00/INT06b/PK21 | | |
| 39 | EA00/INT06b/PK22 | | |
| 40 | EA00/INT06b/PK23 | | |
| 41 | EA00/INT06b/PK24 | | |
| 42 | EA00/INT06b/PK25 | | |
| 43 | EA00/INT06b/PK26 | | |
| 44 | EA00/INT06b/PK27 | | |
| 45 | EA00/INT06b/PK28 | | |
| 46 | EA00/INT06b/PK29 | | |
| 47 | EA00/INT06b/PK30 | | |
| 48 | EA00/INT06b/PK31 | | |
| 49 | EA00/INT06b/PK32 | | |
| 50 | EA00/INT06b/PK33 | | |
| 51 | EA00/INT06b/PK34 | | |
| 52 | EA00/INT06b/PK35 | | |
| 53 | EA00/INT06b/PK36 | | |
| 54 | EA00/INT06b/PK37 | | |
| 55 | EA00/INT06b/PK38 | | |
| 56 | EA00/INT06b/PK39 | | |
| 57 | EA00/INT06b/PK40 | | |
| 58 | EA00/INT06b/PK41 | | |
| 59 | EA00/INT06b/PK42 | | |
| 60 | EA00/INT06b/PK43 | | |
| 61 | EA00/INT06b/PK44 | | |
| 62 | EA00/INT06b/PK45 | | |
| 63 | EA00/INT06b/PK46 | | |
| 64 | EA00/INT06b/PK47 | | |
| 65 | EA00/INT06b/PK48 | | |
| 66 | EA00/INT06b/PK49 | | |
| 67 | EA00/INT06b/PK50 | | |
| 68 | EA00/INT06b/PK51 | | |
| 69 | EA00/INT06b/PK52 | | |
| 70 | EA00/INT06b/PK53 | | |
| 71 | EA00/INT06b/PK54 | | |
| 72 | EA00/INT06b/PK55 | | |
| 73 | EA00/INT06b/PK56 | | |
| 74 | EA00/INT06b/PK57 | | |
| 75 | EA00/INT06b/PK58 | | |

2.5. VFBGA177

TMPM4G9F15XBG/TMPM4G9F10XBG/TMPM4G9FEXBG/TMPM4G9FDXBG

| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 16 |
|---|---------|--------|--------|--------|--------|-------|-------|-----|-----|---------|-----|--------|--------|-----|-----|-------|
| A | DVDD3A | PF4 | PF3 | PF1 | PT1 | PT0 | AVDD3 | PR4 | PR3 | PP7 | PP3 | PN7 | PN5 | PN3 | PN1 | DVSSF |
| B | PF7 | PF6 | PF5 | PF2 | PJ0 | PJ1 | AVSS | PR5 | PR2 | PP6 | PP2 | PN6 | PN4 | PN2 | PN0 | PG3 |
| C | PC4 | PC5 | — | — | — | — | — | — | — | — | — | — | — | — | PG2 | PG1 |
| D | PC2 | PC3 | — | PC7 | PF0 | PJ2 | PJ3 | PR7 | PR1 | PP5 | PP1 | PP0 | DVSSE | — | PG0 | PL4 |
| E | PB4 | PB5 | — | PC6 | DVSSH | PT2 | PL6 | PL7 | PR6 | PR0 | PP4 | DVSSD | PM3 | — | PL5 | PM0 |
| F | PB2 | PB3 | — | PC0 | PC1 | DVSSG | — | — | — | — | — | PV0 | PT4 | — | PM1 | PM2 |
| G | PB0 | PB1 | — | PB6 | PB7 | — | — | — | — | — | — | PV2 | PV1 | — | PW4 | PW5 |
| H | PA6 | PA7 | — | PU0 | PT3 | — | — | — | — | — | — | PK0 | PV3 | — | PW6 | PW7 |
| J | PA4 | PA5 | — | PU1 | PU2 | — | — | — | — | — | — | PK1 | PK2 | — | PK4 | PK6 |
| K | PA2 | PA3 | — | PU3 | PU4 | — | — | — | — | — | — | PK7 | PK3 | — | PK5 | PL1 |
| L | PA0 | PA1 | — | PU6 | PU5 | — | — | — | — | — | — | PG4 | PL0 | — | PL2 | PL3 |
| M | DVSSA | PY4 | — | PU7 | DVDD3G | PD1 | PD3 | PD5 | PD7 | PW2 | PW0 | DVDD3D | PG5 | — | PG7 | PG6 |
| N | PY3/XT2 | DVSSB | — | DVDD3H | PD0 | PD2 | PD4 | PD6 | PJ7 | PW3 | PW1 | PM4 | DVDD3E | — | PH1 | PH0 |
| P | PY2/XT1 | DVSSC | — | — | — | — | — | — | — | — | — | — | — | — | PH3 | PH2 |
| R | RESET_N | DVDD3B | DVDD3C | PE0 | PE1 | PE4 | PE5 | PJ6 | PJ5 | PT5 | PV7 | PV4 | PM6 | PH7 | PH6 | PH4 |
| T | MODE | PY0/X1 | PY1/X2 | DVDD3F | PE2 | PE3 | PE6 | PE7 | PJ4 | REGOUT1 | PV6 | PV5 | PM7 | PM5 | PH5 | BSC |

Not Recommended for New

2.6. VFBGA145

TMPM4G8F15XBG/TMPM4G8F10XBG/TMPM4G8FEXBG/TMPM4G8FDXBG

| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 |
|---|---------|--------|--------|--------|------------------|----------------|-----|---------|-----|------------------|-----|-----|-----|-------|
| A | DVDD3A | PF4 | PF3 | PT1 | PT0 | AVDD3 | PR3 | PP7 | PP3 | PN7 | PN5 | PN3 | PN1 | DVSSF |
| B | PF7 | PF6 | PF5 | PF2 | PF1 | AVSS | PR2 | PP6 | PP2 | PN6 | PN4 | PN2 | PN0 | PG3 |
| C | PC4 | PC5 | — | — | — | — | — | — | — | — | — | — | PG2 | PG1 |
| D | PC2 | PC3 | — | PC7 | PF0 | PR7 | PR4 | PR0 | PP4 | PP1 | PP0 | — | PG0 | PM0 |
| E | PB4 | PB5 | — | PC6 | PT2 | PR6 | PR5 | PR1 | PP5 | DVSSD DVSSE | PT4 | — | PM1 | PM2 |
| F | PB2 | PB3 | — | PC0 | PC1 | DVSSG DVSSH | — | — | — | PV0 | PV1 | — | PM3 | PK2 |
| G | PA5 | PA6 | — | PB6 | PB7 | — | — | — | — | PV3 | PV2 | — | PK3 | PK4 |
| H | PA3 | PA4 | — | PB0 | PB1 | — | — | — | — | PK0 | PK1 | — | PK5 | PK6 |
| J | PA1 | PA2 | — | PA0 | PA7 | — | — | — | — | PK7 | PL0 | — | PL2 | PL1 |
| K | DVSSA | PY4 | — | PT3 | DVDD3G DVDD3H | PD2 | PD5 | PD6 | PT5 | DVDD3D DVDD3E | PG5 | — | PG4 | PL3 |
| L | PY3/XT2 | DVSSB | — | PD0 | PD1 | PD3 | PD4 | PD7 | PV7 | PM4 | PH0 | — | PG7 | PG6 |
| M | PY2/XT1 | DVSSC | — | — | — | — | — | — | — | — | — | — | PH1 | PH2 |
| N | RESET_N | DVDD3B | DVDD3C | PE0 | PE1 | PE3 | PE6 | PE7 | PV6 | PV4 | PM6 | PH7 | PH3 | PH4 |
| P | MODE | PY0/X1 | PY1/X2 | DVDD3F | PE2 | PE4 | PE5 | REGOUT1 | PV5 | PM7 | PM5 | PH6 | PH5 | BSC |

Not Recommended for New Design

3. メモリマップ

| | |
|------------|---------------------------------|
| 0xFFFFFFFF | Vendor-Specific |
| 0xE0100000 | |
| 0xE0000000 | CPU Register Region |
| 0xA8000000 | Fault |
| 0xA1000000 | Reserved |
| 0xA0000000 | Serial Memory Interface Area |
| 0x80000000 | Fault |
| 0x64000000 | Reserved |
| 0x60000000 | External bus Interface Area |
| 0x5E180000 | Fault |
| | Flash for code (Mirror 1636KB) |
| 0x5E000000 | |
| 0x5DFF0000 | Flash (SFR) |
| 0x44000000 | Fault |
| 0x42000000 | Bit Band Alias (SFR) |
| 0x40100000 | Fault |
| | SFR |
| 0x4003E000 | |
| 0x400D0000 | Fault |
| 0x400C0000 | SFR |
| 0x40002000 | Fault |
| 0x40000000 | SFR |
| | Fault |
| 0x30008000 | |
| 0x30000000 | Data Flash (32 KB) |
| 0x22610000 | Fault |
| 0x22000000 | Bit Band Alias (RAM/Backup RAM) |
| | Fault |
| 0x20030800 | |
| 0x20030000 | Backup RAM (2KB) |
| 0x20028000 | RAM3 (32KB) |
| 0x20020000 | RAM2 (32KB) |
| 0x20010000 | RAM1 (64KB) |
| 0x20000000 | RAM0 (64KB) |
| | Fault |
| 0x00180000 | |
| | Code Flash (1536 KB) |
| 0x00000000 | |

図 3.1 TMPM4G9F15のメモリマップ例

注) Fault および Reserved : アクセスしないでください。

3.1. メモリ容量一覧

表 3.1 メモリ容量とアドレス

| Products | | | TMPM4G9F15FG TMPM4G9F15XBG TMPM4G8F15FG TMPM4G8F15XBG | TMPM4G9F10FG TMPM4G9F10XBG TMPM4G8F10FG TMPM4G8F10XBG TMPM4G7F10FG TMPM4G6F10FG | TMPM4G9FEFG TMPM4G9FEXBG TMPM4G8FEFG TMPM4G8FEXBG TMPM4G7FEFG TMPM4G6FEFG | TMPM4G9FDFG TMPM4G9FDXBG TMPM4G8FDFG TMPM4G8FDXBG TMPM4G7FDFG TMPM4G6FDFG | |
|-------------------|---------------------|------------|--|--|--|--|--|
| Peripheral region | Code Flash (Mirror) | START | 0x5E000000 | 0x5E000000 | 0x5E000000 | 0x5E000000 | |
| | | END | 0x5E17FFFF | 0x5E0FFFFF | 0x5E0BFFFF | 0x5E07FFFF | |
| SRAM region | Data Flash | Size | 32 KB | | | | |
| | | START | 0x30000000 | | | | |
| | | END | 0x30007FFF | | | | |
| | Backup RAM | Size | 2 KB | | | | |
| | | START | 0x20030000 | | | | |
| | | END | 0x200307FF | | | | |
| | RAM | Size | 192 KB | | | 128 KB | |
| | | START(0) | 0x20000000 | | | | |
| | | END(0) | 0x2000FFFF | | | | |
| | | START(1) | 0x20010000 | | | 0x20010000 | |
| | | END(1) | 0x2001FFFF | | | 0x20017FFF | |
| | | START(2) | 0x20020000 | | | - | |
| | | END(2) | 0x20027FFF | | | - | |
| | | START(3) | 0x20028000 | | | | |
| END(3) | | 0x2002FFFF | | | | | |
| Code region | Code Flash | Size | 1536 KB | 1024 KB | 768 KB | 512 KB | |
| | | START | 0x00000000 | 0x00000000 | 0x00000000 | 0x00000000 | |
| | | END | 0x0017FFFF | 0x000FFFFF | 0x000BFFFF | 0x0007FFFF | |

4. 端子説明

4.1. 機能端子名称と機能

4.1.1. 周辺機能端子

表 4.1 周辺端子名称と機能

| 周辺機能 | 端子名称 | Input or Output | 機能 |
|-------------------------|-----------|-----------------|---|
| 割り込み制御 | INTx | Input | 外部割り込み入力端子 外部割り込み入力端子はノイズフィルタ(フィルタ幅 typ. 30ns)をもちます。 |
| 32ビットタイムイベントカウンタ (T32A) | T32AxINA0 | Input | 16ビットタイム A インพุットキャプチャ入力端子 0 |
| | T32AxINA1 | Input | 16ビットタイム A インพุットキャプチャ入力端子 1 |
| | T32AxOUTA | Output | 16ビットタイム A 出力端子 |
| | T32AxINB0 | Input | 16ビットタイム B インพุットキャプチャ入力端子 0 |
| | T32AxINB1 | Input | 16ビットタイム B インพุットキャプチャ入力端子 1 |
| | T32AxOUTB | Output | 16ビットタイム B 出力端子 |
| | T32AxINC0 | Input | 32ビットタイム C インพุットキャプチャ入力端子 0 |
| | T32AxINC1 | Input | 32ビットタイム C インพุットキャプチャ入力端子 1 |
| | T32AxOUTC | Output | 32ビットタイム C 出力端子 |
| シリアルペリフェラルインタフェース (SPI) | TSPIxRXD | Input | データ入力端子 |
| | TSPIxTXD | Output | データ出力端子 |
| | TSPIxSCK | I/O | クロック入出力端子 |
| | TSPIxCS0 | Output | チップセレクト出力端子 0 |
| | TSPIxCS1 | Output | チップセレクト出力端子 1 |
| | TSPIxCS2 | Output | チップセレクト出力端子 2 |
| | TSPIxCS3 | Output | チップセレクト出力端子 3 |
| | TSPIxCSIN | Input | チップセレクト入力端子 |
| シリアルメモリインタフェース (SMIF) | SMIxCLK | Output | クロック出力端子 |
| | SMIxD0 | I/O | データ入出力端子 0 |
| | SMIxD1 | I/O | データ入出力端子 1 |
| | SMIxD2 | I/O | データ入出力端子 2 |
| | SMIxD3 | I/O | データ入出力端子 3 |
| | SMIxCSx_N | Output | チップセレクト出力端子 |

| | | | |
|---|-----------|--------|------------------|
| 非同期シリアル通信回路 (UART) | UTxTXDA | Output | データ出力端子 A |
| | UTxRXD | Input | データ入力端子 |
| | UTxCTS_N | Input | 送信可能入力端子 |
| | UTxRTS_N | Output | 送信要求出力端子 |
| 高精度非同期シリアル通信回路 (FUART) | FUTxTXD | Output | データ出力端子 |
| | FUTxRXD | Input | データ入力端子 |
| | FUTxCTS_N | Input | 送信可能入力端子 |
| | FUTxRTS_N | Output | 送信要求出力端子 |
| | FUTxIROUT | Output | IrDA 1.0 データ出力端子 |
| | FUTxIRIN | Input | IrDA 1.0 データ入力端子 |
| I ² C インタフェース (I ² C) | I2CxSDA | I/O | データ入出力端子 |
| | I2CxSCL | I/O | クロック入出力端子 |
| 高速 DMA コントローラ (HDMAC) | HDMAREQx | Input | HDMA リクエスト入力端子 |
| インタバルセンサ検知回路 (ISD) | ISDxIN0 | Input | データ入力端子 0 |
| | ISDxIN1 | Input | データ入力端子 1 |
| | ISDxIN2 | Input | データ入力端子 2 |
| | ISDxIN3 | Input | データ入力端子 3 |
| | ISDxOUT | Output | データ出力端子 |
| CEC 制御回路(CEC) | CECx | I/O | データ入出力端子 |
| 外部バスインタフェース (EBIF) | EAx | Output | アドレスバス出力端子 |
| | EDx | I/O | データバス入出力端子 |
| | ERD_N | Output | リードストロブ出力端子 |
| | EWR_N | Output | ライトストロブ出力端子 |
| | ECSx_N | Output | チップセレクト出力端子 |
| | EBELL_N | Output | バイトイネーブル出力端子 |
| | EBELH_N | Output | バイトイネーブル出力端子 |
| | EALE | Output | アドレスラッチイネーブル出力端子 |
| | EWAIT_N | Input | ウェイト入力端子 |
| | EEXBCLK | Output | クロック出力端子 |
| アドバンスドモータ制御回路 (A-PMD) | XOx | Output | X 相出力端子 |
| | YOx | Output | Y 相出力端子 |
| | ZOx | Output | Z 相出力端子 |
| | UOx | Output | U 相出力端子 |

| | | | |
|------------------------|---------|--------|----------------------|
| | VOx | Output | V 相出力端子 |
| | WOx | Output | W 相出力端子 |
| | EMGx | Input | 異常検出入力端子 |
| | OVVx | Input | 過電圧検出入力端子 |
| トリガ入力(TRGSEL) | TRGINx | Input | 外部トリガ入力端子(MDMAC/ADC) |
| アナログデジタル コンバータ(ADC) | AINAx | Input | アナログ入力端子 |
| デジタルアナログ コンバータ(DAC) | DACx | Output | DAC 出力端子 |
| リモコン受信回路 (RMC) | RXINx | Input | リモコンデータ入力端子 |
| リアルタイムクロック (RTC) | ALARM_N | Output | アラーム出力端子 |
| | RTCOUT | Output | 1Hz クロック出力端子 |

注) 端子名称の"x"にはチャンネル番号、ユニット番号、割り込み番号が入ります。

4.1.2. デバッグ端子

JTAG/SWD による基本的なデバッグの他に、TRACE および NBDIF による内部情報を取り出す端子があります。

表 4.2 デバッグ端子名称と機能

| デバッグ機能 | デバッグ端子名称 | Input or Output | 機能 |
|--------|------------|-----------------|---|
| JTAG | TMS | Input | JTAG テストモード選択入力端子 |
| | TCK | Input | JTAG シリアルクロック入力端子 |
| | TDO | Output | JTAG シリアルデータ出力端子 |
| | TDI | Input | JTAG シリアルデータ入力端子 |
| | TRST_N | Input | JTAG テストリセット入力端子 JTAG テストリセット入力端子はノイズフィルタ(フィルタ幅 typ. 30ns)をもちます。 |
| SW | SWDIO | I/O | シリアルワイヤデータ入出力端子 |
| | SWCLK | Input | シリアルワイヤクロック入力端子 |
| | SWV | Output | シリアルワイヤビューワ出力端子 |
| TRACE | TRACECLK | Output | トレースクロック出力端子 |
| | TRACEDATA0 | Output | トレースデータ出力端子 0 |
| | TRACEDATA1 | Output | トレースデータ出力端子 1 |
| | TRACEDATA2 | Output | トレースデータ出力端子 2 |
| | TRACEDATA3 | Output | トレースデータ出力端子 3 |
| NBDIF | NBDSYNC | Input | ノンブレイクデバッグ同期入力端子 |
| | NBDCLK | Input | ノンブレイクデバッグクロック入力端子 |
| | NBDDATA0 | I/O | ノンブレイクデバッグデータ入出力端子 0 |
| | NBDDATA1 | I/O | ノンブレイクデバッグデータ入出力端子 1 |
| | NBDDATA2 | I/O | ノンブレイクデバッグデータ入出力端子 2 |
| | NBDDATA3 | I/O | ノンブレイクデバッグデータ入出力端子 3 |

4.1.3. 制御端子

表 4.3 制御端子名称と機能

| | 端子名 | Input or Output | 機能 |
|------|---------|-------------------|--|
| 制御端子 | X1 | Input | 高速発振子接続端子、外部クロック入力端子 |
| | X2 | Output | 高速発振子接続端子 |
| | XT1 | Input | 低速発振子接続端子、低速クロック入力端子 |
| | XT2 | Output | 低速発振子接続端子 |
| | MODE | Input | モード端子 必ず"Low"レベルに固定してください。 |
| | RESET_N | Input | リセット信号入力端子 リセット信号入力端子はノイズフィルタ(フィルタ幅 typ. 30ns)をもちます。 |
| | BOOT_N | Input | BOOT モード制御用端子 RESET_N 端子入力の立ち上がり、または POR の立ち上がりのどちらか遅い方で BOOT モード制御用端子がサンプリングされます。内部リセット要因ではサンプリングされません。 BOOT モード制御用端子のレベルが"Low"の場合、シングルブートモードになります。"High"の場合、シングルチップモードになります。 シングルブートモードの詳細については、リファレンスマニュアル「フラッシュメモリ」を参照してください。 |
| BSC | Input | バウンダリスキャンモード制御用端子 | |

4.1.4. 電源端子

表 4.4 電源端子名称と機能

| 電源端子 | 端子名 | 機能 |
|------|--|---|
| 電源 | DVDD3A (注 1) DVDD3B (注 1) DVDD3C (注 1) DVDD3D (注 1) DVDD3E (注 1) DVDD3F (注 1) DVDD3G (注 1) DVDD3H (注 1) | デジタル用電源端子 DVDD3A/B/C/D/E/F/G/H は下記の端子に電源を供給しています。 PA~PH, PJ~PM, PT(PT2~PT5), PU~PW, PY, X1, X2, XT1, XT2, MODE, RESET_N, BOOT_N, BSC |
| | DVSSA (注 2) DVSSB (注 2) DVSSC (注 2) DVSSD (注 2) DVSS E (注 2) DVSSF (注 2) DVSSG (注 2) DVSSH (注 2) | デジタル用 GND 端子 |
| | REGOUT1 (注 3) | レギュレータ用コンデンサ接続端子(注4) |
| | AVDD3 | アナログ用電源端子、アナログ基準電源端子(VREFH)と兼用です。 AVDD3 は下記の端子に電源を供給しています。 PN, PP, PR, PT(PT0, PT1) |
| | AVSS | アナログ用 GND 端子、アナログ基準 GND 端子(VREFL)と兼用です。 |

注1) DVDD3A, DVDD3B, DVDD3C, DVDD3D, DVDD3E, DVDD3F, DVDD3G, DVDD3H は、端子が無い場合を除き外部で同電位の電圧を印加してください。

注2) DVSSA, DVSSB, DVSSC, DVSSD, DVSS E, DVSSF, DVSSG, DVSSH は、端子が無い場合を除き外部で同電位の電圧を印加してください。

注3) REGOUT1 は、DVDD3A, DVDD3B, DVDD3C, DVDD3D, DVDD3E, DVDD3F, DVDD3G, DVDD3H や DVSSA, DVSSB, DVSSC, DVSSD, DVSS E, DVSSF, DVSSG, DVSSH とショートしないでください。

注4) コンデンサ容量は電気的特性を参照してください。

4.2. 機能端子とポート割り当て（端子番号）

機能端子から見たポート割り当てと各製品の端子番号です。

表中の“-”の部分は、「端子がありません」または「機能の割り当てがありません」。

表 4.5 信号接続一覧(1/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|----------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| UT0RXD | PE2 | 60 | 52 | 48 | 39 | T5 | P5 |
| | PH4 | 89 | 73 | 65 | 51 | R16 | N14 |
| | PH5 | 88 | 72 | 64 | 50 | T15 | P13 |
| UT0TXDA | PE3 | 61 | 53 | 49 | 40 | T6 | N6 |
| | PH5 | 88 | 72 | 64 | 50 | T15 | P13 |
| | PH4 | 89 | 73 | 65 | 51 | R16 | N14 |
| UT0CTS_N | PE1 | 59 | 51 | 47 | 38 | R5 | N5 |
| | PH7 | 86 | 70 | 62 | 48 | R14 | N12 |
| | PH6 | 87 | 71 | 63 | 49 | R15 | P12 |
| UT0RTS_N | PE0 | 58 | 50 | 46 | 37 | R4 | N4 |
| | PH6 | 87 | 71 | 63 | 49 | R15 | P12 |
| | PH7 | 86 | 70 | 62 | 48 | R14 | N12 |
| UT1RXD | PH0 | 93 | 77 | 69 | 55 | N16 | L11 |
| | PH1 | 92 | 76 | 68 | 54 | N15 | M13 |
| | PV4 | 81 | 65 | 61 | - | R12 | N10 |
| UT1TXDA | PH1 | 92 | 76 | 68 | 54 | N15 | M13 |
| | PH0 | 93 | 77 | 69 | 55 | N16 | L11 |
| | PV5 | 80 | 64 | 60 | - | T12 | P9 |
| UT1CTS_N | PH3 | 90 | 74 | 66 | 52 | P15 | N13 |
| | PH2 | 91 | 75 | 67 | 53 | P16 | M14 |
| | PV6 | 79 | 63 | 59 | - | T11 | N9 |
| UT1RTS_N | PH2 | 91 | 75 | 67 | 53 | P16 | M14 |
| | PH3 | 90 | 74 | 66 | 52 | P15 | N13 |
| | PV7 | 78 | 62 | 58 | - | R11 | L9 |

表 4.6 信号接続一覧(2/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|----------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| UT2RXD | PG0 | 129 | 105 | 93 | 72 | D15 | D13 |
| | PG1 | 130 | 106 | 94 | 73 | C16 | C14 |
| UT2TXDA | PG1 | 130 | 106 | 94 | 73 | C16 | C14 |
| | PG0 | 129 | 105 | 93 | 72 | D15 | D13 |
| UT2CTS_N | PG3 | 132 | 108 | 96 | 75 | B16 | B14 |
| | PG2 | 131 | 107 | 95 | 74 | C15 | C13 |
| UT2RTS_N | PG2 | 131 | 107 | 95 | 74 | C15 | C13 |
| | PG3 | 132 | 108 | 96 | 75 | B16 | B14 |
| UT3RXD | PU6 | 40 | - | - | - | L4 | - |
| | PV0 | 115 | 97 | 89 | - | F12 | F10 |
| | PV1 | 114 | 96 | 88 | - | G13 | F11 |
| UT3TXDA | PU7 | 41 | - | - | - | M4 | - |
| | PV1 | 114 | 96 | 88 | - | G13 | F11 |
| | PV0 | 115 | 97 | 89 | - | F12 | F10 |
| UT3CTS_N | PU5 | 39 | - | - | - | L5 | - |
| | PV3 | 112 | 94 | 86 | - | H13 | G10 |
| | PV2 | 113 | 95 | 87 | - | G12 | G11 |
| UT3RTS_N | PU4 | 38 | - | - | - | K5 | - |
| | PV2 | 113 | 95 | 87 | - | G12 | G11 |
| | PV3 | 112 | 94 | 86 | - | H13 | G10 |
| UT4RXD | PM0 | 124 | 102 | - | - | E16 | D14 |
| | PM1 | 123 | 101 | - | - | F15 | E13 |
| | PU1 | 35 | - | - | - | J4 | - |
| UT4TXDA | PM1 | 123 | 101 | - | - | F15 | E13 |
| | PM0 | 124 | 102 | - | - | E16 | D14 |
| | PU0 | 34 | - | - | - | H4 | - |
| UT4CTS_N | PM3 | 121 | 99 | - | - | E13 | F13 |
| | PM2 | 122 | 100 | - | - | F16 | E14 |
| | PU2 | 36 | - | - | - | J5 | - |
| UT4RTS_N | PM2 | 122 | 100 | - | - | F16 | E14 |
| | PM3 | 121 | 99 | - | - | E13 | F13 |
| | PU3 | 37 | - | - | - | K4 | - |

表 4.7 信号接続一覧(3/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|-----------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| UT5RXD | PJ0 | 168 | - | - | - | B5 | - |
| | PJ1 | 167 | - | - | - | B6 | - |
| UT5TXDA | PJ1 | 167 | - | - | - | B6 | - |
| | PJ0 | 168 | - | - | - | B5 | - |
| UT5CTS_N | PJ3 | 165 | - | - | - | D7 | - |
| | PJ2 | 166 | - | - | - | D6 | - |
| UT5RTS_N | PJ2 | 166 | - | - | - | D6 | - |
| | PJ3 | 165 | - | - | - | D7 | - |
| FUT0RXD | PG5 | 96 | 80 | 72 | 58 | M13 | K11 |
| | PJ5 | 68 | - | - | - | R9 | - |
| FUT0TXD | PG4 | 97 | 81 | 73 | 59 | L12 | K13 |
| | PJ4 | 69 | - | - | - | T9 | - |
| FUT0CTS_N | PG7 | 94 | 78 | 70 | 56 | M15 | L13 |
| FUT0RTS_N | PG6 | 95 | 79 | 71 | 57 | M16 | L14 |
| FUT0IROUT | PG4 | 97 | 81 | 73 | 59 | L12 | K13 |
| FUT0IRIN | PG5 | 96 | 80 | 72 | 58 | M13 | K11 |
| FUT1RXD | PJ7 | 66 | - | - | - | N9 | - |
| | PM6 | 83 | 67 | - | - | R13 | N11 |
| FUT1TXD | PJ6 | 67 | - | - | - | R8 | - |
| | PM7 | 82 | 66 | - | - | T13 | P10 |
| FUT1CTS_N | PM4 | 85 | 69 | - | - | N12 | L10 |
| FUT1RTS_N | PM5 | 84 | 68 | - | - | T14 | P11 |
| FUT1IROUT | PM7 | 82 | 66 | - | - | T13 | P10 |
| FUT1IRIN | PM6 | 83 | 67 | - | - | R13 | N11 |
| I2C0SDA | PG2 | 131 | 107 | 95 | 74 | C15 | C13 |
| I2C0SCL | PG3 | 132 | 108 | 96 | 75 | B16 | B14 |
| I2C1SDA | PF2 | 174 | 142 | 126 | 99 | B4 | B4 |
| I2C1SCL | PF3 | 175 | 143 | 127 | 100 | A3 | A3 |
| I2C2SDA | PG4 | 97 | 81 | 73 | 59 | L12 | K13 |
| | PV5 | 80 | 64 | 60 | - | T12 | P9 |
| I2C2SCL | PG5 | 96 | 80 | 72 | 58 | M13 | K11 |
| | PV4 | 81 | 65 | 61 | - | R12 | N10 |

表 4.8 信号接続一覧(4/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|-----------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| I2C3SDA | PJ6 | 67 | - | - | - | R8 | - |
| | PM0 | 124 | 102 | - | - | E16 | D14 |
| I2C3SCL | PJ7 | 66 | - | - | - | N9 | - |
| | PM1 | 123 | 101 | - | - | F15 | E13 |
| I2C4SDA | PJ3 | 165 | - | - | - | D7 | - |
| | PM6 | 83 | 67 | - | - | R13 | N11 |
| I2C4SCL | PJ2 | 166 | - | - | - | D6 | - |
| | PM7 | 82 | 66 | - | - | T13 | P10 |
| ISDAIN0 | PE4 | 62 | 54 | 50 | 41 | R6 | P6 |
| ISDAIN1 | PE5 | 63 | 55 | 51 | 42 | R7 | P7 |
| ISDAIN2 | PE6 | 64 | 56 | 52 | 43 | T7 | N7 |
| ISDAIN3 | PE7 | 65 | 57 | 53 | 44 | T8 | N8 |
| ISDAOUT | PK0 | 111 | 93 | 85 | 71 | H12 | H10 |
| ISDBIN0 | PV0 | 115 | 97 | 89 | - | F12 | F10 |
| ISDBIN1 | PV1 | 114 | 96 | 88 | - | G13 | F11 |
| ISDBIN2 | PV2 | 113 | 95 | 87 | - | G12 | G11 |
| ISDBIN3 | PV3 | 112 | 94 | 86 | - | H13 | G10 |
| ISDBOUT | PK1 | 110 | 92 | 84 | 70 | J12 | H11 |
| ISDCIN0 | PW4 | 120 | - | - | - | G15 | - |
| ISDCIN1 | PW5 | 119 | - | - | - | G16 | - |
| ISDCIN2 | PW6 | 118 | - | - | - | H15 | - |
| ISDCIN3 | PW7 | 117 | - | - | - | H16 | - |
| ISDCOUT | PY4 | 30 | 30 | 26 | 21 | M2 | K2 |
| TSPI0CSIN | PA0 | 29 | 29 | 25 | 20 | L1 | J4 |
| TSPI0CS0 | PA0 | 29 | 29 | 25 | 20 | L1 | J4 |
| TSPI0CS1 | PA4 | 25 | 25 | 21 | 16 | J1 | H2 |
| TSPI0CS2 | PA5 | 24 | 24 | 20 | 15 | J2 | G1 |
| TSPI0CS3 | PA6 | 23 | 23 | 19 | 14 | H1 | G2 |
| TSPI0RXD | PA2 | 27 | 27 | 23 | 18 | K1 | J2 |
| TSPI0TXD | PA3 | 26 | 26 | 22 | 17 | K2 | H1 |
| TSPI0SCK | PA1 | 28 | 28 | 24 | 19 | L2 | J1 |

表 4.9 信号接続一覧(5/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|-----------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| TSPI1CSIN | PL0 | 103 | 85 | 77 | 63 | L13 | J11 |
| TSPI1CS0 | PL0 | 103 | 85 | 77 | 63 | L13 | J11 |
| TSPI1CS1 | PK4 | 107 | 89 | 81 | 67 | J15 | G14 |
| TSPI1CS2 | PK5 | 106 | 88 | 80 | 66 | K15 | H13 |
| TSPI1CS3 | PK6 | 105 | 87 | 79 | 65 | J16 | H14 |
| TSPI1RXD | PL2 | 101 | 83 | 75 | 61 | L15 | J13 |
| TSPI1TXD | PL3 | 100 | 82 | 74 | 60 | L16 | K14 |
| TSPI1SCK | PL1 | 102 | 84 | 76 | 62 | K16 | J14 |
| TSPI2CSIN | PA7 | 22 | 22 | 18 | 13 | H2 | J5 |
| TSPI2CS0 | PA7 | 22 | 22 | 18 | 13 | H2 | J5 |
| TSPI2CS1 | PA3 | 26 | 26 | 22 | 17 | K2 | H1 |
| TSPI2RXD | PA5 | 24 | 24 | 20 | 15 | J2 | G1 |
| TSPI2TXD | PA4 | 25 | 25 | 21 | 16 | J1 | H2 |
| TSPI2SCK | PA6 | 23 | 23 | 19 | 14 | H1 | G2 |
| TSPI3CSIN | PK7 | 104 | 86 | 78 | 64 | K12 | J10 |
| TSPI3CS0 | PK7 | 104 | 86 | 78 | 64 | K12 | J10 |
| TSPI3CS1 | PL3 | 100 | 82 | 74 | 60 | L16 | K14 |
| TSPI3RXD | PK5 | 106 | 88 | 80 | 66 | K15 | H13 |
| TSPI3TXD | PK4 | 107 | 89 | 81 | 67 | J15 | G14 |
| TSPI3SCK | PK6 | 105 | 87 | 79 | 65 | J16 | H14 |
| TSPI4CSIN | PD0 | 48 | 40 | 36 | 29 | N5 | L4 |
| TSPI4CS0 | PD0 | 48 | 40 | 36 | 29 | N5 | L4 |
| TSPI4RXD | PD2 | 50 | 42 | 38 | 31 | N6 | K6 |
| TSPI4TXD | PD3 | 51 | 43 | 39 | 32 | M7 | L6 |
| TSPI4SCK | PD1 | 49 | 41 | 37 | 30 | M6 | L5 |
| TSPI5CSIN | PV7 | 78 | 62 | 58 | - | R11 | L9 |
| TSPI5CS0 | PV7 | 78 | 62 | 58 | - | R11 | L9 |
| TSPI5RXD | PV4 | 81 | 65 | 61 | - | R12 | N10 |
| TSPI5TXD | PV5 | 80 | 64 | 60 | - | T12 | P9 |
| TSPI5SCK | PV6 | 79 | 63 | 59 | - | T11 | N9 |
| TSPI6CSIN | PM3 | 121 | 99 | - | - | E13 | F13 |
| TSPI6CS0 | PM3 | 121 | 99 | - | - | E13 | F13 |
| TSPI6RXD | PM1 | 123 | 101 | - | - | F15 | E13 |
| TSPI6TXD | PM0 | 124 | 102 | - | - | E16 | D14 |
| TSPI6SCK | PM2 | 122 | 100 | - | - | F16 | E14 |

表 4.10 信号接続一覧(6/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| TSPI7CSIN | PM4 | 85 | 69 | - | - | N12 | L10 |
| TSPI7CS0 | PM4 | 85 | 69 | - | - | N12 | L10 |
| TSPI7RXD | PM6 | 83 | 67 | - | - | R13 | N11 |
| TSPI7TXD | PM7 | 82 | 66 | - | - | T13 | P10 |
| TSPI7SCK | PM5 | 84 | 68 | - | - | T14 | P11 |
| TSPI8CSIN | PW0 | 77 | - | - | - | M11 | - |
| TSPI8CS0 | PW0 | 77 | - | - | - | M11 | - |
| TSPI8RXD | PW2 | 75 | - | - | - | M10 | - |
| TSPI8TXD | PW3 | 74 | - | - | - | N10 | - |
| TSPI8SCK | PW1 | 76 | - | - | - | N11 | - |
| SMI0CS1_N | PK0 | 111 | 93 | 85 | 71 | H12 | H10 |
| SMI0D0 | PK2 | 109 | 91 | 83 | 69 | J13 | F14 |
| SMI0D1 | PK3 | 108 | 90 | 82 | 68 | K13 | G13 |
| SMI0D2 | PK4 | 107 | 89 | 81 | 67 | J15 | G14 |
| SMI0D3 | PK5 | 106 | 88 | 80 | 66 | K15 | H13 |
| SMI0CLK | PK6 | 105 | 87 | 79 | 65 | J16 | H14 |
| SMI0CS0_N | PK7 | 104 | 86 | 78 | 64 | K12 | J10 |
| T32A00INA0 | PA0 | 29 | 29 | 25 | 20 | L1 | J4 |
| | PK0 | 111 | 93 | 85 | 71 | H12 | H10 |
| T32A00INA1 | PA3 | 26 | 26 | 22 | 17 | K2 | H1 |
| T32A00OUTA | PA1 | 28 | 28 | 24 | 19 | L2 | J1 |
| | PW1 | 76 | - | - | - | N11 | - |
| T32A00INB0 | PA3 | 26 | 26 | 22 | 17 | K2 | H1 |
| | PK1 | 110 | 92 | 84 | 70 | J12 | H11 |
| T32A00INB1 | PA0 | 29 | 29 | 25 | 20 | L1 | J4 |
| T32A00OUTB | PA2 | 27 | 27 | 23 | 18 | K1 | J2 |
| | PW0 | 77 | - | - | - | M11 | - |
| T32A00INC0 | PA0 | 29 | 29 | 25 | 20 | L1 | J4 |
| | PK0 | 111 | 93 | 85 | 71 | H12 | H10 |
| T32A00INC1 | PA3 | 26 | 26 | 22 | 17 | K2 | H1 |
| | PK1 | 110 | 92 | 84 | 70 | J12 | H11 |
| T32A00OUTC | PA1 | 28 | 28 | 24 | 19 | L2 | J1 |
| | PW1 | 76 | - | - | - | N11 | - |

表 4.11 信号接続一覧(7/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| T32A01INA0 | PA4 | 25 | 25 | 21 | 16 | J1 | H2 |
| | PK6 | 105 | 87 | 79 | 65 | J16 | H14 |
| T32A01INA1 | PA7 | 22 | 22 | 18 | 13 | H2 | J5 |
| T32A01OUTA | PA5 | 24 | 24 | 20 | 15 | J2 | G1 |
| | PW2 | 75 | - | - | - | M10 | - |
| T32A01INB0 | PA7 | 22 | 22 | 18 | 13 | H2 | J5 |
| | PK7 | 104 | 86 | 78 | 64 | K12 | J10 |
| T32A01INB1 | PA4 | 25 | 25 | 21 | 16 | J1 | H2 |
| T32A01OUTB | PA6 | 23 | 23 | 19 | 14 | H1 | G2 |
| | PW3 | 74 | - | - | - | N10 | - |
| T32A01INC0 | PA4 | 25 | 25 | 21 | 16 | J1 | H2 |
| | PK6 | 105 | 87 | 79 | 65 | J16 | H14 |
| T32A01INC1 | PA7 | 22 | 22 | 18 | 13 | H2 | J5 |
| | PK7 | 104 | 86 | 78 | 64 | K12 | J10 |
| T32A01OUTC | PA5 | 24 | 24 | 20 | 15 | J2 | G1 |
| | PW2 | 75 | - | - | - | M10 | - |
| T32A02INA0 | PB0 | 21 | 21 | 17 | 12 | G1 | H4 |
| | PL0 | 103 | 85 | 77 | 63 | L13 | J11 |
| T32A02INA1 | PB1 | 20 | 20 | 16 | 11 | G2 | H5 |
| T32A02OUTA | PB2 | 19 | 19 | 15 | 10 | F1 | F1 |
| | PG5 | 96 | 80 | 72 | 58 | M13 | K11 |
| T32A02INB0 | PB1 | 20 | 20 | 16 | 11 | G2 | H5 |
| | PL3 | 100 | 82 | 74 | 60 | L16 | K14 |
| T32A02INB1 | PB0 | 21 | 21 | 17 | 12 | G1 | H4 |
| T32A02OUTB | PB3 | 18 | 18 | 14 | 9 | F2 | F2 |
| | PG4 | 97 | 81 | 73 | 59 | L12 | K13 |
| T32A02INC0 | PB0 | 21 | 21 | 17 | 12 | G1 | H4 |
| | PL0 | 103 | 85 | 77 | 63 | L13 | J11 |
| T32A02INC1 | PB1 | 20 | 20 | 16 | 11 | G2 | H5 |
| | PL3 | 100 | 82 | 74 | 60 | L16 | K14 |
| T32A02OUTC | PB2 | 19 | 19 | 15 | 10 | F1 | F1 |
| | PG5 | 96 | 80 | 72 | 58 | M13 | K11 |

表 4.12 信号接続一覧(8/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| T32A03INA0 | PB6 | 15 | 15 | 11 | 6 | G4 | G4 |
| | PJ4 | 69 | - | - | - | T9 | - |
| T32A03INA1 | PB7 | 14 | 14 | 10 | 5 | G5 | G5 |
| T32A03OUTA | PB4 | 17 | 17 | 13 | 8 | E1 | E1 |
| | PT3 | 31 | 31 | 27 | 22 | H5 | K4 |
| T32A03INB0 | PB7 | 14 | 14 | 10 | 5 | G5 | G5 |
| | PJ5 | 68 | - | - | - | R9 | - |
| T32A03INB1 | PB6 | 15 | 15 | 11 | 6 | G4 | G4 |
| T32A03OUTB | PB5 | 16 | 16 | 12 | 7 | E2 | E2 |
| | PT5 | 73 | 61 | 57 | - | R10 | K9 |
| T32A03INC0 | PB6 | 15 | 15 | 11 | 6 | G4 | G4 |
| | PJ4 | 69 | - | - | - | T9 | - |
| T32A03INC1 | PB7 | 14 | 14 | 10 | 5 | G5 | G5 |
| | PJ5 | 68 | - | - | - | R9 | - |
| T32A03OUTC | PB4 | 17 | 17 | 13 | 8 | E1 | E1 |
| | PT3 | 31 | 31 | 27 | 22 | H5 | K4 |
| T32A04INA0 | PD0 | 48 | 40 | 36 | 29 | N5 | L4 |
| | PP0 | 141 | 117 | 105 | 84 | D12 | D11 |
| T32A04INA1 | PD1 | 49 | 41 | 37 | 30 | M6 | L5 |
| | PP1 | 142 | 118 | 106 | 85 | D11 | D10 |
| T32A04OUTA | PD2 | 50 | 42 | 38 | 31 | N6 | K6 |
| | PV5 | 80 | 64 | 60 | - | T12 | P9 |
| T32A04INB0 | PD1 | 49 | 41 | 37 | 30 | M6 | L5 |
| | PP1 | 142 | 118 | 106 | 85 | D11 | D10 |
| T32A04INB1 | PD0 | 48 | 40 | 36 | 29 | N5 | L4 |
| | PP0 | 141 | 117 | 105 | 84 | D12 | D11 |
| T32A04OUTB | PD3 | 51 | 43 | 39 | 32 | M7 | L6 |
| | PV4 | 81 | 65 | 61 | - | R12 | N10 |
| T32A04INC0 | PD0 | 48 | 40 | 36 | 29 | N5 | L4 |
| | PP0 | 141 | 117 | 105 | 84 | D12 | D11 |
| T32A04INC1 | PD1 | 49 | 41 | 37 | 30 | M6 | L5 |
| | PP1 | 142 | 118 | 106 | 85 | D11 | D10 |
| T32A04OUTC | PD2 | 50 | 42 | 38 | 31 | N6 | K6 |
| | PV5 | 80 | 64 | 60 | - | T12 | P9 |

表 4.13 信号接続一覧(9/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| T32A05INA0 | PD6 | 54 | 46 | 42 | 35 | N8 | K8 |
| | PP2 | 143 | 119 | 107 | 86 | B11 | B9 |
| T32A05INA1 | PD7 | 55 | 47 | 43 | 36 | M9 | L8 |
| | PP3 | 144 | 120 | 108 | 87 | A11 | A9 |
| T32A05OUTA | PD4 | 52 | 44 | 40 | 33 | N7 | L7 |
| | PV6 | 79 | 63 | 59 | - | T11 | N9 |
| T32A05INB0 | PD7 | 55 | 47 | 43 | 36 | M9 | L8 |
| | PP3 | 144 | 120 | 108 | 87 | A11 | A9 |
| T32A05INB1 | PD6 | 54 | 46 | 42 | 35 | N8 | K8 |
| | PP2 | 143 | 119 | 107 | 86 | B11 | B9 |
| T32A05OUTB | PD5 | 53 | 45 | 41 | 34 | M8 | K7 |
| | PV7 | 78 | 62 | 58 | - | R11 | L9 |
| T32A05INC0 | PD6 | 54 | 46 | 42 | 35 | N8 | K8 |
| | PP2 | 143 | 119 | 107 | 86 | B11 | B9 |
| T32A05INC1 | PD7 | 55 | 47 | 43 | 36 | M9 | L8 |
| | PP3 | 144 | 120 | 108 | 87 | A11 | A9 |
| T32A05OUTC | PD4 | 52 | 44 | 40 | 33 | N7 | L7 |
| | PV6 | 79 | 63 | 59 | - | T11 | N9 |
| T32A06INA0 | PE2 | 60 | 52 | 48 | 39 | T5 | P5 |
| | PP4 | 145 | 121 | 109 | 88 | E11 | D9 |
| T32A06INA1 | PE0 | 58 | 50 | 46 | 37 | R4 | N4 |
| | PP5 | 146 | 122 | 110 | 89 | D10 | E9 |
| T32A06OUTA | PE1 | 59 | 51 | 47 | 38 | R5 | N5 |
| | PM5 | 84 | 68 | - | - | T14 | P11 |
| T32A06INB0 | PE3 | 61 | 53 | 49 | 40 | T6 | N6 |
| | PP5 | 146 | 122 | 110 | 89 | D10 | E9 |
| T32A06INB1 | PE0 | 58 | 50 | 46 | 37 | R4 | N4 |
| | PP4 | 145 | 121 | 109 | 88 | E11 | D9 |
| T32A06OUTB | PE0 | 58 | 50 | 46 | 37 | R4 | N4 |
| | PM4 | 85 | 69 | - | - | N12 | L10 |
| T32A06INC0 | PE2 | 60 | 52 | 48 | 39 | T5 | P5 |
| | PP4 | 145 | 121 | 109 | 88 | E11 | D9 |
| T32A06INC1 | PE3 | 61 | 53 | 49 | 40 | T6 | N6 |
| | PP5 | 146 | 122 | 110 | 89 | D10 | E9 |
| T32A06OUTC | PE1 | 59 | 51 | 47 | 38 | R5 | N5 |
| | PM5 | 84 | 68 | - | - | T14 | P11 |

表 4.14 信号接続一覧(10/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| T32A07INA0 | PE4 | 62 | 54 | 50 | 41 | R6 | P6 |
| | PP6 | 147 | 123 | 111 | 90 | B10 | B8 |
| T32A07INA1 | PE7 | 65 | 57 | 53 | 44 | T8 | N8 |
| | PP7 | 148 | 124 | 112 | 91 | A10 | A8 |
| T32A07OUTA | PE6 | 64 | 56 | 52 | 43 | T7 | N7 |
| | PM6 | 83 | 67 | - | - | R13 | N11 |
| T32A07INB0 | PE5 | 63 | 55 | 51 | 42 | R7 | P7 |
| | PP7 | 148 | 124 | 112 | 91 | A10 | A8 |
| T32A07INB1 | PE7 | 65 | 57 | 53 | 44 | T8 | N8 |
| | PP6 | 147 | 123 | 111 | 90 | B10 | B8 |
| T32A07OUTB | PE7 | 65 | 57 | 53 | 44 | T8 | N8 |
| | PM7 | 82 | 66 | - | - | T13 | P10 |
| T32A07INC0 | PE4 | 62 | 54 | 50 | 41 | R6 | P6 |
| | PP6 | 147 | 123 | 111 | 90 | B10 | B8 |
| T32A07INC1 | PE5 | 63 | 55 | 51 | 42 | R7 | P7 |
| | PP7 | 148 | 124 | 112 | 91 | A10 | A8 |
| T32A07OUTC | PE6 | 64 | 56 | 52 | 43 | T7 | N7 |
| | PM6 | 83 | 67 | - | - | R13 | N11 |
| T32A08INA0 | PC0 | 11 | 11 | 7 | - | F4 | F4 |
| | PR0 | 149 | 125 | 113 | - | E10 | D8 |
| T32A08OUTA | PC2 | 9 | 9 | 5 | - | D1 | D1 |
| | PL4 | 126 | - | - | - | D16 | - |
| T32A08INB0 | PC1 | 10 | 10 | 6 | - | F5 | F5 |
| | PR1 | 150 | 126 | 114 | - | D9 | E8 |
| T32A08OUTB | PC3 | 8 | 8 | 4 | - | D2 | D2 |
| | PL5 | 125 | - | - | - | E15 | - |
| T32A08INC0 | PC0 | 11 | 11 | 7 | - | F4 | F4 |
| | PR0 | 149 | 125 | 113 | - | E10 | D8 |
| T32A08INC1 | PC1 | 10 | 10 | 6 | - | F5 | F5 |
| | PR1 | 150 | 126 | 114 | - | D9 | E8 |
| T32A08OUTC | PC2 | 9 | 9 | 5 | - | D1 | D1 |
| | PL4 | 126 | - | - | - | D16 | - |

表 4.15 信号接続一覧(11/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| T32A09INA0 | PR2 | 151 | 127 | 115 | - | B9 | B7 |
| | PV0 | 115 | 97 | 89 | - | F12 | F10 |
| T32A09OUTA | PL6 | 164 | - | - | - | E7 | - |
| | PV2 | 113 | 95 | 87 | - | G12 | G11 |
| T32A09INB0 | PR3 | 152 | 128 | 116 | - | A9 | A7 |
| | PV1 | 114 | 96 | 88 | - | G13 | F11 |
| T32A09OUTB | PL7 | 163 | - | - | - | E8 | - |
| | PV3 | 112 | 94 | 86 | - | H13 | G10 |
| T32A09INC0 | PR2 | 151 | 127 | 115 | - | B9 | B7 |
| | PV0 | 115 | 97 | 89 | - | F12 | F10 |
| T32A09INC1 | PR3 | 152 | 128 | 116 | - | A9 | A7 |
| | PV1 | 114 | 96 | 88 | - | G13 | F11 |
| T32A09OUTC | PL6 | 164 | - | - | - | E7 | - |
| | PV2 | 113 | 95 | 87 | - | G12 | G11 |
| T32A10INA0 | PR4 | 153 | 129 | - | - | A8 | D7 |
| | PW4 | 120 | - | - | - | G15 | - |
| T32A10INA1 | PW7 | 117 | - | - | - | H16 | - |
| T32A10OUTA | PC4 | 7 | 7 | - | - | C1 | C1 |
| | PW5 | 119 | - | - | - | G16 | - |
| T32A10INB0 | PR5 | 154 | 130 | - | - | B8 | E7 |
| T32A10OUTB | PC5 | 6 | 6 | - | - | C2 | C2 |
| | PW4 | 120 | - | - | - | G15 | - |
| T32A10INC0 | PR4 | 153 | 129 | - | - | A8 | D7 |
| T32A10INC1 | PR5 | 154 | 130 | - | - | B8 | E7 |
| T32A10OUTC | PC4 | 7 | 7 | - | - | C1 | C1 |
| | PW5 | 119 | - | - | - | G16 | - |

表 4.16 信号接続一覧(12/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| T32A11INA0 | PR6 | 155 | 131 | - | - | E9 | E6 |
| | PW7 | 117 | - | - | - | H16 | - |
| T32A11INA1 | PW4 | 120 | - | - | - | G15 | - |
| T32A11OUTA | PM2 | 122 | 100 | - | - | F16 | E14 |
| | PW6 | 118 | - | - | - | H15 | - |
| T32A11INB0 | PR7 | 156 | 132 | - | - | D8 | D6 |
| T32A11OUTB | PM3 | 121 | 99 | - | - | E13 | F13 |
| | PW7 | 117 | - | - | - | H16 | - |
| T32A11INC0 | PR6 | 155 | 131 | - | - | E9 | E6 |
| T32A11INC1 | PR7 | 156 | 132 | - | - | D8 | D6 |
| T32A11OUTC | PM2 | 122 | 100 | - | - | F16 | E14 |
| | PW6 | 118 | - | - | - | H15 | - |
| T32A12INA0 | PU2 | 36 | - | - | - | J5 | - |
| T32A12OUTA | PU0 | 34 | - | - | - | H4 | - |
| T32A12INB0 | PU3 | 37 | - | - | - | K4 | - |
| T32A12OUTB | PU1 | 35 | - | - | - | J4 | - |
| T32A12INC0 | PU2 | 36 | - | - | - | J5 | - |
| T32A12INC1 | PU3 | 37 | - | - | - | K4 | - |
| T32A12OUTC | PU0 | 34 | - | - | - | H4 | - |
| T32A13INA0 | PU5 | 39 | - | - | - | L5 | - |
| T32A13OUTA | PU6 | 40 | - | - | - | L4 | - |
| T32A13INB0 | PU4 | 38 | - | - | - | K5 | - |
| T32A13OUTB | PU7 | 41 | - | - | - | M4 | - |
| T32A13INC0 | PU5 | 39 | - | - | - | L5 | - |
| T32A13INC1 | PU4 | 38 | - | - | - | K5 | - |
| T32A13OUTC | PU6 | 40 | - | - | - | L4 | - |

表 4.17 信号接続一覧(13/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|---------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| EA00 | PA0 | 29 | 29 | 25 | 20 | L1 | J4 |
| EA01 | PA1 | 28 | 28 | 24 | 19 | L2 | J1 |
| EA02 | PA2 | 27 | 27 | 23 | 18 | K1 | J2 |
| EA03 | PA3 | 26 | 26 | 22 | 17 | K2 | H1 |
| EA04 | PA4 | 25 | 25 | 21 | 16 | J1 | H2 |
| EA05 | PA5 | 24 | 24 | 20 | 15 | J2 | G1 |
| EA06 | PA6 | 23 | 23 | 19 | 14 | H1 | G2 |
| EA07 | PA7 | 22 | 22 | 18 | 13 | H2 | J5 |
| EA08 | PB0 | 21 | 21 | 17 | 12 | G1 | H4 |
| EA09 | PB1 | 20 | 20 | 16 | 11 | G2 | H5 |
| EA10 | PB2 | 19 | 19 | 15 | 10 | F1 | F1 |
| EA11 | PB3 | 18 | 18 | 14 | 9 | F2 | F2 |
| EA12 | PB4 | 17 | 17 | 13 | 8 | E1 | E1 |
| EA13 | PB5 | 16 | 16 | 12 | 7 | E2 | E2 |
| EA14 | PB6 | 15 | 15 | 11 | 6 | G4 | G4 |
| EA15 | PB7 | 14 | 14 | 10 | 5 | G5 | G5 |
| EA16 | PC0 | 11 | 11 | 7 | - | F4 | F4 |
| | PE7 | 65 | 57 | 53 | 44 | T8 | N8 |
| EA17 | PC1 | 10 | 10 | 6 | - | F5 | F5 |
| | PE6 | 64 | 56 | 52 | 43 | T7 | N7 |
| EA18 | PC2 | 9 | 9 | 5 | - | D1 | D1 |
| | PE5 | 63 | 55 | 51 | 42 | R7 | P7 |
| EA19 | PC3 | 8 | 8 | 4 | - | D2 | D2 |
| | PE4 | 62 | 54 | 50 | 41 | R6 | P6 |
| EA20 | PC4 | 7 | 7 | - | - | C1 | C1 |
| | PE3 | 61 | 53 | 49 | 40 | T6 | N6 |
| EA21 | PC5 | 6 | 6 | - | - | C2 | C2 |
| | PE2 | 60 | 52 | 48 | 39 | T5 | P5 |
| EA22 | PC6 | 5 | 5 | - | - | E4 | E4 |
| | PE1 | 59 | 51 | 47 | 38 | R5 | N5 |
| EA23 | PC7 | 4 | 4 | - | - | D4 | D4 |
| | PE0 | 58 | 50 | 46 | 37 | R4 | N4 |

表 4.18 信号接続一覧(14/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| ED00/EAD00 | PD0 | 48 | 40 | 36 | 29 | N5 | L4 |
| ED01/EAD01 | PD1 | 49 | 41 | 37 | 30 | M6 | L5 |
| ED02/EAD02 | PD2 | 50 | 42 | 38 | 31 | N6 | K6 |
| ED03/EAD03 | PD3 | 51 | 43 | 39 | 32 | M7 | L6 |
| ED04/EAD04 | PD4 | 52 | 44 | 40 | 33 | N7 | L7 |
| ED05/EAD05 | PD5 | 53 | 45 | 41 | 34 | M8 | K7 |
| ED06/EAD06 | PD6 | 54 | 46 | 42 | 35 | N8 | K8 |
| ED07/EAD07 | PD7 | 55 | 47 | 43 | 36 | M9 | L8 |
| ED08/EAD08 | PE0 | 58 | 50 | 46 | 37 | R4 | N4 |
| ED09/EAD09 | PE1 | 59 | 51 | 47 | 38 | R5 | N5 |
| ED10/EAD10 | PE2 | 60 | 52 | 48 | 39 | T5 | P5 |
| ED11/EAD11 | PE3 | 61 | 53 | 49 | 40 | T6 | N6 |
| ED12/EAD12 | PE4 | 62 | 54 | 50 | 41 | R6 | P6 |
| ED13/EAD13 | PE5 | 63 | 55 | 51 | 42 | R7 | P7 |
| ED14/EAD14 | PE6 | 64 | 56 | 52 | 43 | T7 | N7 |
| ED15/EAD15 | PE7 | 65 | 57 | 53 | 44 | T8 | N8 |
| ERD_N | PF0 | 172 | 140 | 124 | 97 | D5 | D5 |
| EWR_N | PF1 | 173 | 141 | 125 | 98 | A4 | B5 |
| ECS0_N | PK2 | 109 | 91 | 83 | 69 | J13 | F14 |
| ECS1_N | PK3 | 108 | 90 | 82 | 68 | K13 | G13 |
| ECS2_N | PF4 | 176 | 144 | 128 | - | A2 | A2 |
| ECS3_N | PF5 | 1 | 1 | 1 | - | B3 | B3 |
| EBELL_N | PF6 | 2 | 2 | 2 | 1 | B2 | B2 |
| EBELH_N | PF7 | 3 | 3 | 3 | 2 | B1 | B1 |
| EALE | PG0 | 129 | 105 | 93 | 72 | D15 | D13 |
| EWAIT_N | PG1 | 130 | 106 | 94 | 73 | C16 | C14 |
| EEXBCLK | PY4 | 30 | 30 | 26 | 21 | M2 | K2 |
| NBDCLK | PG6 | 95 | 79 | 71 | 57 | M16 | L14 |
| NBDDATA0 | PG7 | 94 | 78 | 70 | 56 | M15 | L13 |
| NBDDATA1 | PH0 | 93 | 77 | 69 | 55 | N16 | L11 |
| NBDDATA2 | PH1 | 92 | 76 | 68 | 54 | N15 | M13 |
| NBDDATA3 | PH2 | 91 | 75 | 67 | 53 | P16 | M14 |
| NBDSYNC | PH3 | 90 | 74 | 66 | 52 | P15 | N13 |

表 4.19 信号接続一覧(15/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|---------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| AINA00 | PN0 | 133 | 109 | 97 | 76 | B15 | B13 |
| AINA01 | PN1 | 134 | 110 | 98 | 77 | A15 | A13 |
| AINA02 | PN2 | 135 | 111 | 99 | 78 | B14 | B12 |
| AINA03 | PN3 | 136 | 112 | 100 | 79 | A14 | A12 |
| AINA04 | PN4 | 137 | 113 | 101 | 80 | B13 | B11 |
| AINA05 | PN5 | 138 | 114 | 102 | 81 | A13 | A11 |
| AINA06 | PN6 | 139 | 115 | 103 | 82 | B12 | B10 |
| AINA07 | PN7 | 140 | 116 | 104 | 83 | A12 | A10 |
| AINA08 | PP0 | 141 | 117 | 105 | 84 | D12 | D11 |
| AINA09 | PP1 | 142 | 118 | 106 | 85 | D11 | D10 |
| AINA10 | PP2 | 143 | 119 | 107 | 86 | B11 | B9 |
| AINA11 | PP3 | 144 | 120 | 108 | 87 | A11 | A9 |
| AINA12 | PP4 | 145 | 121 | 109 | 88 | E11 | D9 |
| AINA13 | PP5 | 146 | 122 | 110 | 89 | D10 | E9 |
| AINA14 | PP6 | 147 | 123 | 111 | 90 | B10 | B8 |
| AINA15 | PP7 | 148 | 124 | 112 | 91 | A10 | A8 |
| AINA16 | PR0 | 149 | 125 | 113 | - | E10 | D8 |
| AINA17 | PR1 | 150 | 126 | 114 | - | D9 | E8 |
| AINA18 | PR2 | 151 | 127 | 115 | - | B9 | B7 |
| AINA19 | PR3 | 152 | 128 | 116 | - | A9 | A7 |
| AINA20 | PR4 | 153 | 129 | - | - | A8 | D7 |
| AINA21 | PR5 | 154 | 130 | - | - | B8 | E7 |
| AINA22 | PR6 | 155 | 131 | - | - | E9 | E6 |
| AINA23 | PR7 | 156 | 132 | - | - | D8 | D6 |
| TRGIN0 | PG3 | 132 | 108 | 96 | 75 | B16 | B14 |
| TRGIN1 | PL7 | 163 | - | - | - | E8 | - |
| DAC0 | PT0 | 159 | 135 | 119 | 94 | A6 | A5 |
| DAC1 | PT1 | 160 | 136 | 120 | 95 | A5 | A4 |

表 4.20 信号接続一覧(16/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|---------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| INT00a | PK7 | 104 | 86 | 78 | 64 | K12 | J10 |
| INT00b | PT3 | 31 | 31 | 27 | 22 | H5 | K4 |
| INT01a | PL0 | 103 | 85 | 77 | 63 | L13 | J11 |
| INT01b | PT4 | 116 | 98 | 90 | - | F13 | E11 |
| INT02a | PA0 | 29 | 29 | 25 | 20 | L1 | J4 |
| INT02b | PT5 | 73 | 61 | 57 | - | R10 | K9 |
| INT03a | PA7 | 22 | 22 | 18 | 13 | H2 | J5 |
| INT03b | PL6 | 164 | - | - | - | E7 | - |
| INT04a | PB0 | 21 | 21 | 17 | 12 | G1 | H4 |
| INT04b | PF0 | 172 | 140 | 124 | 97 | D5 | D5 |
| INT05a | PB1 | 20 | 20 | 16 | 11 | G2 | H5 |
| INT05b | PF7 | 3 | 3 | 3 | 2 | B1 | B1 |
| INT06a | PB6 | 15 | 15 | 11 | 6 | G4 | G4 |
| INT06b | PU2 | 36 | - | - | - | J5 | - |
| INT07a | PB7 | 14 | 14 | 10 | 5 | G5 | G5 |
| INT07b | PU3 | 37 | - | - | - | K4 | - |
| INT08a | PG0 | 129 | 105 | 93 | 72 | D15 | D13 |
| INT08b | PU4 | 38 | - | - | - | K5 | - |
| INT09a | PG1 | 130 | 106 | 94 | 73 | C16 | C14 |
| INT09b | PU5 | 39 | - | - | - | L5 | - |
| INT10a | PK0 | 111 | 93 | 85 | 71 | H12 | H10 |
| INT10b | PP6 | 147 | 123 | 111 | 90 | B10 | B8 |
| INT11a | PK1 | 110 | 92 | 84 | 70 | J12 | H11 |
| INT11b | PP7 | 148 | 124 | 112 | 91 | A10 | A8 |
| INT12a | PC0 | 11 | 11 | 7 | - | F4 | F4 |
| INT12b | PL4 | 126 | - | - | - | D16 | - |
| INT13a | PC1 | 10 | 10 | 6 | - | F5 | F5 |
| INT13b | PL5 | 125 | - | - | - | E15 | - |
| INT14a | PC6 | 5 | 5 | - | - | E4 | E4 |
| INT14b | PM3 | 121 | 99 | - | - | E13 | F13 |
| INT15a | PC7 | 4 | 4 | - | - | D4 | D4 |
| INT15b | PM4 | 85 | 69 | - | - | N12 | L10 |

表 4.21 信号接続一覧(17/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|------------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| EMG0 | PD6 | 54 | 46 | 42 | 35 | N8 | K8 |
| | PV6 | 79 | 63 | 59 | - | T11 | N9 |
| OVV0 | PD7 | 55 | 47 | 43 | 36 | M9 | L8 |
| | PV7 | 78 | 62 | 58 | - | R11 | L9 |
| UO0 | PD0 | 48 | 40 | 36 | 29 | N5 | L4 |
| | PV0 | 115 | 97 | 89 | - | F12 | F10 |
| VO0 | PD2 | 50 | 42 | 38 | 31 | N6 | K6 |
| | PV2 | 113 | 95 | 87 | - | G12 | G11 |
| WO0 | PD4 | 52 | 44 | 40 | 33 | N7 | L7 |
| | PV4 | 81 | 65 | 61 | - | R12 | N10 |
| XO0 | PD1 | 49 | 41 | 37 | 30 | M6 | L5 |
| | PV1 | 114 | 96 | 88 | - | G13 | F11 |
| YO0 | PD3 | 51 | 43 | 39 | 32 | M7 | L6 |
| | PV3 | 112 | 94 | 86 | - | H13 | G10 |
| ZO0 | PD5 | 53 | 45 | 41 | 34 | M8 | K7 |
| | PV5 | 80 | 64 | 60 | - | T12 | P9 |
| CEC0 | PT2 | 171 | 139 | 123 | 96 | E6 | E5 |
| ALARM_N | PG2 | 131 | 107 | 95 | 74 | C15 | C13 |
| RTCOUT | PT3 | 31 | 31 | 27 | 22 | H5 | K4 |
| RXIN0 | PT3 | 31 | 31 | 27 | 22 | H5 | K4 |
| RXIN1 | PT4 | 116 | 98 | 90 | - | F13 | E11 |
| TRGIN2 | PT3 | 31 | 31 | 27 | 22 | H5 | K4 |
| HDMAREQA | PB1 | 20 | 20 | 16 | 11 | G2 | H5 |
| HDMAREQB | PK1 | 110 | 92 | 84 | 70 | J12 | H11 |
| TMS | PH4 | 89 | 73 | 65 | 51 | R16 | N14 |
| TCK | PH5 | 88 | 72 | 64 | 50 | T15 | P13 |
| TDO | PH6 | 87 | 71 | 63 | 49 | R15 | P12 |
| TDI | PH3 | 90 | 74 | 66 | 52 | P15 | N13 |
| TRST_N | PH7 | 86 | 70 | 62 | 48 | R14 | N12 |
| SWDIO | PH4 | 89 | 73 | 65 | 51 | R16 | N14 |
| SWCLK | PH5 | 88 | 72 | 64 | 50 | T15 | P13 |
| SWV | PH6 | 87 | 71 | 63 | 49 | R15 | P12 |
| TRACECLK | PG6 | 95 | 79 | 71 | 57 | M16 | L14 |
| TRACEDATA0 | PG7 | 94 | 78 | 70 | 56 | M15 | L13 |
| TRACEDATA1 | PH0 | 93 | 77 | 69 | 55 | N16 | L11 |
| TRACEDATA2 | PH1 | 92 | 76 | 68 | 54 | N15 | M13 |
| TRACEDATA3 | PH2 | 91 | 75 | 67 | 53 | P16 | M14 |

表 4.22 信号接続一覧(18/18)

| 兼用機能端子名 | ポート名 | M4G9 (LQFP176) | M4G8 (LQFP144) | M4G7 (LQFP128) | M4G6 (LQFP100) | M4G9 (BGA177) | M4G8 (BGA145) |
|---------|------|-------------------|-------------------|-------------------|-------------------|------------------|------------------|
| X1 | PY0 | 45 | 37 | 33 | 26 | T2 | P2 |
| X2 | PY1 | 46 | 38 | 34 | 27 | T3 | P3 |
| XT1 | PY2 | 44 | 36 | 32 | 25 | P1 | M1 |
| XT2 | PY3 | 43 | 35 | 31 | 24 | N1 | L1 |
| BOOT_N | PY4 | 30 | 30 | 26 | 21 | M2 | K2 |
| EHCLKIN | PY0 | 45 | 37 | 33 | 26 | T2 | P2 |
| ELCLKIN | PY2 | 44 | 36 | 32 | 25 | P1 | M1 |
| RESET_N | | 42 | 34 | 30 | 23 | R1 | N1 |
| MODE | | 47 | 39 | 35 | 28 | T1 | P1 |
| BSC | | - | - | - | - | T16 | P14 |
| DVDD3A | | 12 | 12 | 8 | 3 | A1 | A1 |
| DVDD3B | | 32 | 32 | 28 | - | R2 | N2 |
| DVDD3C | | 56 | 48 | 44 | - | R3 | N3 |
| DVDD3D | | 72 | 59 | 55 | 46 | M12 | K10 |
| DVDD3E | | 98 | - | - | - | N13 | K10 |
| DVDD3F | | 127 | 103 | 91 | - | T4 | P4 |
| DVDD3G | | 161 | 137 | 121 | - | M5 | K5 |
| DVDD3H | | 169 | - | - | - | N4 | K5 |
| DVSSA | | 13 | 13 | 9 | 4 | M1 | K1 |
| DVSSB | | 33 | 33 | 29 | - | N2 | L2 |
| DVSSC | | 57 | 49 | 45 | - | P2 | M2 |
| DVSSD | | 72 | 60 | 56 | 47 | E12 | E10 |
| DV SSE | | 99 | - | - | - | D13 | E10 |
| DVSSF | | 128 | 104 | 92 | - | A16 | A14 |
| DVSSG | | 162 | 138 | 122 | - | F6 | F6 |
| DVSSH | | 170 | - | - | - | E5 | F6 |
| REGOUT1 | | 70 | 58 | 54 | 45 | T10 | P8 |
| AVDD3 | | 157 | 133 | 117 | 92 | A7 | A6 |
| AVSS | | 158 | 134 | 118 | 93 | B7 | B6 |

4.3. ポート

表中の記号の意味は下記のとおりです。

- Input/Output : ポートの入出力
Input : 入力
Output : 出力
I/O : 入出力
- PU/PD : プログラマブル プルアップ/プルダウン対応
PU : プログラマブル プルアップ選択可能
PD : プログラマブル プルダウン選択可能
- OD : プログラマブル オープンドレイン出力対応
YES : 対応
NO : 非対応
- 5VT/3VT : トレラント対応
5VT : 5V トレラント
3VT : 3V トレラント
N/A : 非対応
- SMT/CMOS:入力ゲート
SMT : シュミット入力
CMOS : CMOS 入力
- リセット中の状態 : リセット期間中の端子状態です
Hi-z : ハイインピーダンス
PU : プルアップ
PD : プルダウン
- リセット後の状態 : リセット解除直後の端子状態です
Hi-z : ハイインピーダンス
PU : プルアップ
PD : プルダウン

4.3.1. ポート仕様一覧

表 4.23 ポートA,B,C,Dのポート名、仕様

| ポート名 | Input/Output | PU/PD | OD | 5V/3VT | SMT/ CMOS | リセット中 の状態 | リセット後 の状態 |
|------|--------------|-------|-----|--------|--------------|--------------|--------------|
| PA0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PA1 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PA2 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PA3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PA4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PA5 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PA6 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PA7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PB0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PB1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PB2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PB3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PB4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PB5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PB6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PB7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PC0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PC1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PC2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PC3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PC4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PC5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PC6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PC7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PD0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PD1 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PD2 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PD3 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PD4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PD5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PD6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PD7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |

表 4.24 ポートE,F,G,Hのポート名、仕様

| ポート名 | Input/Output | PU/PD | OD | 5V/3VT | SMT/ CMOS | リセット中 の状態 | リセット後 の状態 |
|------|--------------|-------|-----|--------|--------------|--------------|--------------|
| PE0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PE1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PE2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PE3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PE4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PE5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PE6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PE7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PF0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PF1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PF2 | I/O | PU/PD | YES | 5VT | SMT | Hi-z | Hi-z |
| PF3 | I/O | PU/PD | YES | 5VT | SMT | Hi-z | Hi-z |
| PF4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PF5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PF6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PF7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PG0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PG1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PG2 | I/O | PU/PD | YES | 5VT | SMT | Hi-z | Hi-z |
| PG3 | I/O | PU/PD | YES | 5VT | SMT | Hi-z | Hi-z |
| PG4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PG5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PG6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PG7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PH0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PH1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PH2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PH3 | I/O | PU/PD | YES | N/A | SMT | PU | PU |
| PH4 | I/O | PU/PD | YES | N/A | SMT | PU | PU |
| PH5 | I/O | PU/PD | YES | N/A | SMT | PD | PD |
| PH6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PH7 | I/O | PU/PD | YES | N/A | SMT | PU | PU |

表 4.25 ポートJ,K,L,Mのポート名、仕様

| ポート名 | Input/Output | PU/PD | OD | 5V/3VT | SMT/ CMOS | リセット中 の状態 | リセット後 の状態 |
|------|--------------|-------|-----|--------|--------------|--------------|--------------|
| PJ0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PJ1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PJ2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PJ3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PJ4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PJ5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PJ6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PJ7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PK0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PK1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PK2 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PK3 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PK4 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PK5 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PK6 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PK7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PL0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PL1 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PL2 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PL3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PL4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PL5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PL6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PL7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PM0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PM1 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PM2 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PM3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PM4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PM5 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PM6 | I/O | PU/PD | YES | N/A | CMOS | Hi-z | Hi-z |
| PM7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |

表 4.26 ポートN,P,R,Tのポート名、仕様

| ポート名 | Input/Output | PU/PD | OD | 5V/3VT | SMT/ CMOS | リセット中 の状態 | リセット後 の状態 |
|------|--------------|-------|-----|--------|--------------|--------------|--------------|
| PN0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PN1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PN2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PN3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PN4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PN5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PN6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PN7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PP0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PP1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PP2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PP3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PP4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PP5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PP6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PP7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PR0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PR1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PR2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PR3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PR4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PR5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PR6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PR7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PT0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PT1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PT2 | I/O | PU/PD | YES | 3VT | SMT | Hi-z | Hi-z |
| PT3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PT4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PT5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |

表 4.27 ポートU,V,W,Yのポート名、仕様

| ポート名 | Input/Output | PU/PD | OD | 5VT/3VT | SMT/ CMOS | リセット中 の状態 | リセット後 の状態 |
|------|--------------|-------|-----|---------|--------------|--------------|--------------|
| PU0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PU1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PU2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PU3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PU4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PU5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PU6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PU7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PV0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PV1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PV2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PV3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PV4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PV5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PV6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PV7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PW0 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PW1 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PW2 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PW3 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PW4 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PW5 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PW6 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PW7 | I/O | PU/PD | YES | N/A | SMT | Hi-z | Hi-z |
| PY0 | Input | PU/PD | N/A | N/A | SMT | Hi-z | Hi-z |
| PY1 | Input | PU/PD | N/A | N/A | SMT | Hi-z | Hi-z |
| PY2 | Input | PU/PD | N/A | N/A | SMT | Hi-z | Hi-z |
| PY3 | Input | PU/PD | N/A | N/A | SMT | Hi-z | Hi-z |
| PY4 | Output | PU/PD | YES | N/A | SMT | Hi-z(注) | Hi-z |

注) BOOT_N 端子と兼用です。RESET_N 端子=0 の時プルアップ(PU)となります。
RESET_N 端子=1 の時に内部リセットがかかった場合は Hi-z です。

5. 機能説明・動作説明

搭載機能の詳細はリファレンスマニュアルを参照してください。

5.1. リファレンスマニュアル

TMPM4G グループ(1)製品の搭載機能詳細は下表のリファレンスマニュアルを参照してください。

表 5.1 TMPM4Gグループ(1) リファレンスマニュアル一覧

| リファレンスマニュアル | IP 記号 | 分類 |
|--|----------------|------|
| 入出力ポート (TMPM4G グループ(1)) | PORT-M4G(1) | システム |
| メモリマップ (TMPM4G グループ(1)) | MMAP-M4G(1) | システム |
| 例外 (TMPM4G グループ(1)) | EXCEPT-M4G(1) | システム |
| クロック制御と動作モード (TMPM4G グループ(1)) | CG-M4G(1)-C | システム |
| 製品個別情報 (TMPM4G グループ(1)) | PINFO-M4G(1) | システム |
| 電源とリセット動作 (TMPM4G グループ(1)) | RESET-M4G(1) | システム |
| フラッシュメモリ (コードフラッシュ 1.5MB/1.0MB/768KB/512KB データフラッシュ 32KB) | FLASH15MHD32-A | 周辺機能 |
| トリミング回路 | TRM-A | 周辺機能 |
| 周波数検知回路 | OFD-A | 周辺機能 |
| 電圧検出回路 | LVD-C | 周辺機能 |
| デジタルノイズフィルタ回路 | DNF-A | 周辺機能 |
| デバッグインタフェース | DEBUG-A | 周辺機能 |
| ハンプブレークデバッグインタフェース | NBDIF-A | 周辺機能 |
| インタバルセンサ検知回路 | ISD-A | 周辺機能 |
| 多機能 DMA コントローラ | MDMAC-A | 周辺機能 |
| 高速 DMA コントローラ | HDMAC-A | 周辺機能 |
| 外部バスインタフェース | EBIF-A | 周辺機能 |
| シリアルメモリインタフェース | SMIF-A | 周辺機能 |
| 非同期シリアル通信回路 | UART-C | 周辺機能 |
| 高精度非同期シリアル通信回路 | FUART-B | 周辺機能 |
| シリアルペリフェラルインタフェース | TSPI-C | 周辺機能 |
| I ² C インタフェース | I2C-B | 周辺機能 |
| CEC 制御回路 | CEC-A | 周辺機能 |
| 12ビットアナログデジタルコンバータ | ADC-C | 周辺機能 |
| 8ビットデジタルアナログコンバータ | DAC-A | 周辺機能 |
| アドバンスプログラムブルモータ制御回路 | A-PMD-C | 周辺機能 |
| 32ビットタイマイイベントカウンタ | T32A-B | 周辺機能 |
| ロングタームタイマ | LTTMR-A | 周辺機能 |
| リアルタイムクロック | RTC-A | 周辺機能 |
| クロック選択式ウォッチドックタイマ | SIWDT-A | 周辺機能 |
| リモコン受信回路 | RMC-B | 周辺機能 |
| バウンダリスキャン | BSC-A | 周辺機能 |

5.2. プロセッサコア

TMPM4G グループ(1)には、高性能32 ビットプロセッサコア(Arm 社Cortex-M4(FPU機能搭載)が内蔵されています。

プロセッサコアの動作については、Arm 社からリリースされる"Cortex-M シリーズプロセッサの Arm ドキュメンテーションセット"を参照してください。この章では、製品固有の情報について説明します。

5.2.1. コアに関する情報

TMPM4G グループ(1)で使用している Cortex-M4(FPU機能搭載)コアのバージョンは以下のとおりです。CPU コア部、アーキテクチャなどの詳細は、Arm 社の下記 URL よりドキュメントを参照してください。

<http://infocenter.arm.com/help/index.jsp>

表 5.2 コアバージョン

| グループ名 | コアバージョン |
|-----------|---------|
| TMPM4G(1) | r0p1 |

5.2.2. 構成可能なオプション

Cortex-M4(FPU機能搭載)コアは、一部のブロックについて実装するかどうかを選択することができます。TMPM4G グループ(1)での構成は以下のとおりです。

表 5.3 構成可能なオプションと実装

| 構成可能なオプション | 実装 |
|-------------------------|--------------------------------|
| FWB | リテラルコンパレータ:2 本 命令コンパレータ:6 本 |
| DWT | コンパレータ:4 本 |
| ITM | あり |
| MPU | あり |
| ETM | あり |
| AHB-AP | あり |
| AHBトレースマクロ セルインタフェース | なし |
| TPIU | あり |
| WIC | なし |
| デバッグポート | JTAG/シリアルワイヤ |
| ビットバンド | あり |
| AHBの継続的な制御 | なし |

5.3. クロック制御回路 (CG)

CG は、クロックギアやプリスケールクロックの選択、発振器のウォーミングアップなどを設定する機能です。

動作モードとして NORMAL モードと低消費電力モードがあり、使用方法に応じてモード遷移を行うことで消費電力を抑えることができます。

また、システムクロックは高速で動作する「高速システムクロック」と、高速システムクロックを分周して動作する「中速システムクロック」があります。

クロック制御回路の概要は、下記のとおりです。

- ・ 内部高速発振器 1: 10MHz
- ・ 内部高速発振器 2: 10MHz
- ・ 外部高速発振器と内部高速発振器が選択可能
- ・ PLL(通倍回路): 高速発振器の周波数に合わせて倍率を変更して 160MHz 出力可能
- ・ クロックギア:
 - 高速クロックを 1/1、1/2、1/4、1/8、1/16 分周し、システムクロック (fsys) として選択可能。
- ・ 低消費電力モード:
 - IDLE: CPU が停止します。周辺機能は動作可能です。
 - STOP1: システムクロックが停止します。低周波クロックは動作可能(RTC、RMC、CEC、ISD へ供給)です。LTTMR は IOHSC2 を許可にすることで動作可能になります。
 - STOP2: システムクロックが停止し、内部回路の電源を遮断します。設定によって、低周波クロック(RTC、RMC、CEC、ISD へ供給)は動作可能です。LTTMR は IOHSC2 を許可にすることで動作可能になります。

5.4. フラッシュメモリ(コードフラッシュ、データフラッシュ)

コードフラッシュは命令コードを格納し、CPU がリードして実行します。

コードフラッシュ、データフラッシュはデータを格納し、電源が遮断されてもデータが消えません。

コードフラッシュで命令を実行しながら、データフラッシュを書き換えることが可能なデュアルモードを搭載しています。データフラッシュへのデータ保存時にもコードフラッシュ上でアプリプログラムの実行を継続することができます。

また、ブロック単位で書き込み/消去を禁止するプロテクト機能、第3者によるプログラムコードの読み出しを禁止するセキュリティ機能などを搭載しています。

5.5. 発振器

外部高速発振器(EHOSC)： 外部にクリスタル発振子またはセラミック発振子を接続して、システムクロックの源発振に使用します。

外部低速発振器(ELOSC)： 外部に 32.768kHz のクリスタル発振子を接続して、時計用クロックや低消費動作時の源発振に使用します。

内蔵高速発振器 1(IHOSC1)： 10MHz の発振器です。システムクロックの源発振に使用します。

内蔵高速発振器 2(IHOSC2)： 10MHz の発振器です。OFD、SIWDT、LTTMR のカウントクロックの源発振に使用します。

TMPM4G グループ(1)の搭載発振器は下表のようになります。

表 5.4 搭載発振器

| | M4G9 | M4G8 | M4G7 | M4G6 |
|--------|------|------|------|------|
| EHOSC | ○ | ○ | ○ | ○ |
| ELOSC | ○ | ○ | ○ | ○ |
| IHOSC1 | ○ | ○ | ○ | ○ |
| IHOSC2 | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.6. トリミング回路 (TRM)

内蔵高速発振器 1 (IHOSC1)の発振周波数を調整する回路です。

TMPM4G グループ(1)のトリミング回路は下表のように搭載しています。

表 5.5 TRM搭載一覧

| | M4G9 | M4G8 | M4G7 | M4G6 |
|-----|------|------|------|------|
| TRM | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.7. 周波数検知回路 (OFD)

周波数検知回路(OFD)はクロックの異常を検知するための機能です。計測対象として外部高速発振クロック(f_{EHOSC})または高速クロック(f_c)のどちらかを選択できます。内蔵の基準クロック(f_{IHOSC2})を用いて、選択したクロックを計測し、設定範囲から外れると内部リセット信号を発生します。検出範囲として、検出する周波数の上限と下限を個別に設定することができます。

表 5.6 OFD搭載一覧

| | M4G9 | M4G8 | M4G7 | M4G6 |
|-----|------|------|------|------|
| OFD | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.8. 電圧検知回路 (LVD)

電圧検知回路 (LVD)は、電源電圧があらかじめ設定した電圧を下回るあるいは上回ったことを検知すると、割り込み要求または内部リセット信号を発生します。設定電圧は7種類から選択することができます。

表 5.7 LVD搭載一覧

| | M4G9 | M4G8 | M4G7 | M4G6 |
|-----|------|------|------|------|
| LVD | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.9. デジタルノイズフィルタ回路 (DNF)

DNFは外部割り込み入力に搭載したデジタルノイズフィルタ回路です。外部割り込み信号INTxのHighレベル/Lowレベル入力ともにノイズを除去します。設定により、割り込み入力ごとに0.0875~5.6 μ s($f_c=160$ MHzの時)幅のノイズを除去できます。

TMPM4G グループ(1)製品には、割り込み端子数が17~32本あります。

表 5.8 外部割り込み端子数(DNF搭載数)

| | M4G9 | M4G8 | M4G7 | M4G6 |
|--------------|------|------|------|------|
| 外部 割り込み端子 | 32 | 25 | 21 | 17 |

5.10. デバッグインタフェース (DEBUG)

デバッグツールと接続するためのデバッグインタフェースとして、シリアルワイヤデバッグポート (SWCLK,SWDIO)と、JTAG デバッグポート (TDI,TDO,TMS,TCK,TRST_N)の2種類あります。これらの端子をデバッグツールと接続してプログラム開発を行います。また、デバッグ作業を軽減するためにトレース出力があります。

TMPM4G グループ(1)製品は、シリアルワイヤデバッグポート、JTAG デバッグポートおよびトレース出力をサポートしています。

表 5.9 DEBUG搭載一覧

| | ポート | M4G9 | M4G8 | M4G7 | M4G6 |
|------------|-----|------|------|------|------|
| TMS/SWDIO | PH4 | ○ | ○ | ○ | ○ |
| TCK/SWCLK | PH5 | ○ | ○ | ○ | ○ |
| TDO/SWV | PH6 | ○ | ○ | ○ | ○ |
| TDI | PH3 | ○ | ○ | ○ | ○ |
| TRST_N | PH7 | ○ | ○ | ○ | ○ |
| TRACECLK | PG6 | ○ | ○ | ○ | ○ |
| TRACEDATA0 | PG7 | ○ | ○ | ○ | ○ |
| TRACEDATA1 | PH0 | ○ | ○ | ○ | ○ |
| TRACEDATA2 | PH1 | ○ | ○ | ○ | ○ |
| TRACEDATA3 | PH2 | ○ | ○ | ○ | ○ |

注) ○ : 搭載、- : 非搭載

5.11. ノンブ레이크デバッグインタフェース(NBDIF)

NBDIFに対応するデバッグ用機器を接続することで、RAM モニタなどを実現します。

表 5.10 NBDIF搭載一覧

| | M4G9 | M4G8 | M4G7 | M4G6 |
|----------|------|------|------|------|
| NBDSYNC | ○ | ○ | ○ | ○ |
| NBDCLK | ○ | ○ | ○ | ○ |
| NBDDATA0 | ○ | ○ | ○ | ○ |
| NBDDATA1 | ○ | ○ | ○ | ○ |
| NBDDATA2 | ○ | ○ | ○ | ○ |
| NBDDATA3 | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.12. インタバルセンサ検知回路 (ISD)

ISD は、センサ入力の値の変化(High レベル、Low レベル、High レベル→Low レベル、Low レベル→High レベル)に応じて割り込みを発生させることができる周辺機能です。また、入力信号検出割り込みで低消費電力モードの解除が可能です。

表 5.11 ISD搭載一覧

| UNIT | M4G9 | M4G8 | M4G7 | M4G6 |
|--------|------|------|------|------|
| unit A | ○ | ○ | ○ | ○ |
| unit B | ○ | ○ | ○ | － |
| unit C | ○ | － | － | － |

注) ○：搭載、－：非搭載

5.13. DMA コントローラ

5.13.1. 多機能 DMA コントローラ (MDMAC)

MDMAC は、周辺機能からメモリへ、メモリから周辺機能へ、あるいはメモリからメモリへデータを転送させることができる周辺機能です。転送回数はチェーン転送を使い無限に設定することができます。これらの動作は CPU 制御と別に行われるため、MDMAC を使用することで、CPU の負荷を著しく減らすことができます。

TMPM4G グループ(1)製品は、MDMA コントローラ(MDMAC)を 1 ユニット搭載しており、ユニット当たり最大 32 チャンネルの起動要因があります。チャンネル 0~31 の入力はトリガセクタ(TRGSEL)を経由し、TSPI、UART、FUART、I²C、T32A、ADC、A-PMD、外部トリガ入力を起動要因とすることができます。

表 5.12 MDMAC搭載一覧

| UNIT | M4G9 | M4G8 | M4G7 | M4G6 |
|--------|------|------|------|------|
| unit A | ○ | ○ | ○ | ○ |

注) ○ : 搭載、- : 非搭載

5.13.2. 高速 DMA コントローラ (HDMAC)

HDMAC は、周辺機能からメモリへ、メモリから周辺機能へ、あるいはメモリからメモリへデータを転送させることができる周辺機能で、転送回数は最大 4095 回の高速な転送が可能です。これらの動作は CPU 制御と別に行われるため、HDMAC を使用することで、CPU の負荷を著しく減らすことができます。

TMPM4G グループ(1)製品は、HDMA コントローラ(HDMAC)を 2 ユニット搭載しており、SMIF、TSPI、外部トリガ入力を起動要因とすることができます。

表 5.13 HDMAC搭載一覧

| UNIT | M4G9 | M4G8 | M4G7 | M4G6 |
|--------|------|------|------|------|
| unit A | ○ | ○ | ○ | ○ |
| unit B | ○ | ○ | ○ | ○ |

注) ○ : 搭載、- : 非搭載

5.14. 外部バスインタフェース (EBIF)

EBIFは、外部にメモリやI/Oなどを接続するための外部バスインタフェース機能です。2つのモード(セパレートバスモード、マルチプレクスバスモード)に対応しており、最大 64MB(16MB×4チャンネル)のアクセス空間をサポートしています。また、データバス幅はチャンネル毎に8ビット、16ビットの幅で設定が可能です。

表 5.14 EBIF搭載一覧

| | M4G9 | M4G8 | M4G7 | M4G6 |
|------|------|------|------|------|
| EBIF | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.15. シリアルメモリアンタフェース (SMIF)

SMIFは、SPI Flashなどの外部デバイスと高速なシリアル転送が可能な通信機能です。1チャンネルあたり最大2つまでの外部デバイスを接続することが可能です。アクセス方法は、ダイレクトアクセスとレジスタアクセスをサポートしています。SPI (Mode0) の通信インタフェースで、Single I/O、Dual I/O リード、Quad I/O リードをサポートしています。

表 5.15 SMIF搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.16. 非同期シリアル通信回路

5.16.1. 非同期シリアル通信回路 (UART)

UART は、非同期シリアル通信機能です。7,8,9 ビットのデータ長、パリティ有無、STOP ビット長を選択できます。MSB ファースト/LSB ファーストの選択、データ極性の反転の他に TXD/RXD の端子入れ替えができます(ポート設定による)。FIFO バッファは、送信で 8 段、受信で 8 段を内蔵しています。また、CTS/RTS による通信制御をサポートしています。

表 5.16 UART搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |
| Channel 1 | ○ | ○ | ○ | ○ |
| Channel 2 | ○ | ○ | ○ | ○ |
| Channel 3 | ○ | ○ | ○ | - |
| Channel 4 | ○ | ○ | - | - |
| Channel 5 | ○ | - | - | - |

注 1) ○：搭載、-：非搭載

注 2) 外部端子は製品によって異なります。「2 端子配置図」を参照してください。

5.16.2. 高精度非同期シリアル通信回路 (FUART)

FUART は、非同期シリアル通信機能です。5,6,7,8 ビットのデータ長、パリティ有無、STOP ビット長を選択できます。FIFO バッファは、送信で 32 段、受信で 32 段を内蔵しています。また、CTS/RTS による通信制御や IrDA 1.0 機能および DMA をサポートしています。

表 5.17 FUART搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |
| Channel 1 | ○ | ○ | - | - |

注 1) ○：搭載、-：非搭載

注 2) 外部端子は製品によって異なります。「2 端子配置図」を参照してください。

5.17. シリアルペリフェラルインタフェース (TSPI)

TSPI は通信時に CS (チップセレクト) 信号を使用する SPI 方式と、CS 信号を使用しない SIO 方式の 2 つの通信方式に対応し、他のデバイスと高速なシリアル転送が可能な通信機能です。データ長は、7 ビット (パリティあり) から 32 ビット (パリティなし) まで 1 ビット単位で変更可能で、受信、送信ともに 16 ビットの FIFO が 8 段あります。マスタ、スレーブに対応します。

表 5.18 TSPI搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |
| Channel 1 | ○ | ○ | ○ | ○ |
| Channel 2 | ○ | ○ | ○ | ○ |
| Channel 3 | ○ | ○ | ○ | ○ |
| Channel 4 | ○ | ○ | ○ | ○ |
| Channel 5 | ○ | ○ | ○ | - |
| Channel 6 | ○ | ○ | - | - |
| Channel 7 | ○ | ○ | - | - |
| Channel 8 | ○ | - | - | - |

注 1) ○ : 搭載、- : 非搭載

注 2) 外部端子は製品によって異なります。「2 端子配置図」を参照してください。

5.18. I²C インタフェース (I²C)

I²C は二線式双方向シリアル通信機能です。マスタとスレーブの関係で通信をしますが、同一バス上に複数のマスタが存在可能なマルチマスタをサポートしています。

また、通信スピードは標準モード(最大 100kbps)、ファストモード(最大 400kbps)に対応しています。

表 5.19 I²C搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |
| Channel 1 | ○ | ○ | ○ | ○ |
| Channel 2 | ○ | ○ | ○ | ○ |
| Channel 3 | ○ | ○ | - | - |
| Channel 4 | ○ | ○ | - | - |

注) ○ : 搭載、- : 非搭載

5.19. CEC 制御回路(CEC)

CEC (Consumer Electronics Control)データの送受信を行います。HDMI 規格 Version 1.3a に準拠した動作が可能です。

表 5.20 CEC搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.20. 8 ビットデジタルアナログコンバータ (DAC)

DAC は、設定した電圧を出力することができる R-2R 型の 8 ビットのデジタルアナログコンバータです。バッファアンプは非搭載です。

表 5.21 DAC搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |
| Channel 1 | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.21. 12 ビットアナログデジタルコンバータ (ADC)

ADC は、12 ビット逐次変換方式のアナログデジタルコンバータ(AD コンバータ)です。最大 24 チャンネルのアナログ入力に対応します。変換結果レジスタとアナログ入力の組み合わせは、AD 変換の開始要因ごとにプログラムが可能で、最優先起動/汎用起動やサンプリング期間の選択ができます(最大 24 個)。AD 変換の起動要因は、ソフトウェアまたは周辺機能(タイマ/イベントカウンタ出力、ポート入力)から選択できます。

また、変換結果監視機能があり、比較条件と一致した場合に割り込み要求を発生させることができます。

表 5.22 ADC搭載一覧

| UNIT | M4G9 | M4G8 | M4G7 | M4G6 |
|--------|------|------|------|------|
| unit A | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

表 5.23 アナログ入力数

| | M4G9 | M4G8 | M4G7 | M4G6 |
|---------|------|------|------|------|
| アナログ入力数 | 24 | 24 | 20 | 16 |

5.22. アドバンストプログラマブルモータ制御回路 (A-PMD)

アドバンストプログラマブルモータ制御回路(A-PMD)は、モータを容易に制御することができます。3相のパルス幅変調回路、デッドタイム回路を持ち、モータ制御用の波形を容易に発生できます。

表 5.24 A-PMD搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |

注) ○：搭載、－：非搭載

5.23. タイマイベントカウンタ (T32A)

T32A は、32 ビットタイマまたは、2本の 16 ビットタイマとして動作するタイマイベントカウンタです。16 ビットモードと 32 ビットモードの選択が可能です。16 ビットモードの場合、16 ビットカウンタ内蔵のタイマ A とタイマ B の構成で動作します。32 ビットモードの場合、32 ビットカウンタ内蔵のタイマ C として動作します。

インタバルタイマ、イベントカウント、インプットキャプチャ、2 相カウンタ入力、PPG 出力、同期スタート、トリガスタート/ストップなど多彩な機能を内蔵しています。

表 5.25 T32A搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|------------|------|------|------|------|
| Channel 0 | ○ | ○ | ○ | ○ |
| Channel 1 | ○ | ○ | ○ | ○ |
| Channel 2 | ○ | ○ | ○ | ○ |
| Channel 3 | ○ | ○ | ○ | ○ |
| Channel 4 | ○ | ○ | ○ | ○ |
| Channel 5 | ○ | ○ | ○ | ○ |
| Channel 6 | ○ | ○ | ○ | ○ |
| Channel 7 | ○ | ○ | ○ | ○ |
| Channel 8 | ○ | ○ | ○ | ○ |
| Channel 9 | ○ | ○ | ○ | ○ |
| Channel 10 | ○ | ○ | ○ | ○ |
| Channel 11 | ○ | ○ | ○ | ○ |
| Channel 12 | ○ | ○ | ○ | ○ |
| Channel 13 | ○ | ○ | ○ | ○ |

注 1) ○：搭載、－：非搭載

注 2) 外部端子は製品によって異なります。「2 端子配置図」を参照してください。

5.24. ロングタームタイマ (LTTMR)

ロングタームタイマ(LTTMR)は、一定周期で割り込みを通知するタイマです。周期は内蔵発振器 2 (IHOSC2)を基準に作成されます。割り込み周期は $0.1 \mu\text{s}$ ~ $6553.5 \mu\text{s}$ の範囲で発生できます。

また、LTTMR の出力を RMC、CEC のソースクロックとして使用可能です。

表 5.26 LTTMR搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|---------|------|------|------|------|
| LTTMR | ○ | ○ | ○ | ○ |

注) ○ : 搭載、- : 非搭載

5.25. リアルタイムクロック (RTC)

リアルタイムクロック(RTC)は秒カウンタをもち、時計機能、うるう年対応のカレンダー機能を実現できる周辺機能です。アラーム機能は、あらかじめ設定した日時に割り込み要求を発生することができます。

RTCは低速クロックで動作するため、設定により IDLE、STOP1 や STOP2 などの低消費電力モードでも動作します。また、RTC の割り込み要求で低消費電力モードからの復帰が可能です。

クロック補正機能により、低速クロックの誤差による時計の進みや遅れを簡単に補正することができます。

表 5.27 RTC搭載一覧

| | M4G9 | M4G8 | M4G7 | M4G6 |
|-----|------|------|------|------|
| RTC | ○ | ○ | ○ | ○ |

注) ○ : 搭載、- : 非搭載

5.26. クロック選択式ウォッチドッグタイマ (SIWDT)

クロック選択式ウォッチドッグタイマ(SIWDT)は、ノイズなどの原因により CPU が誤動作(暴走)した結果あらかじめ設定した検出時間以内にバイナリカウンタをクリアできずバイナリカウンタのオーバフローを検出して、割り込み要求を発生または内部リセットを発生する周辺機能です。

カウントクロックとして、システムクロック (fsys/4)の他に内蔵高速発振器 1 (fIHOSC1), 内蔵高速発振器 2 (fIHOSC2)の 3 つから選択が可能です。

指定された期間のみカウントクリアが可能な、カウントクリアウィンドウ機能があります。

また、プロテクトモードに設定することでレジスタの変更を禁止することができます(カウンタクリアは可能)。

表 5.28 SIWDT搭載一覧

| | M4G9 | M4G8 | M4G7 | M4G6 |
|-------|------|------|------|------|
| SIWDT | ○ | ○ | ○ | ○ |

注) ○ : 搭載、- : 非搭載

5.27. リモコン受信回路 (RMC)

RMC は、搬送波が取り除かれたリモコン信号の受信を行う機能です。リーダ信号を検出し、72 ビット分のデータを一括して受信できます。受信できるデータのフォーマットは、同期方式、同期固定の位相方式の2種類です。

また、デジタル式のノイズキャンセラを内蔵しているため外乱ノイズを防ぐことができます。タイムイベントカウンタとの連動で、リーダ信号の間隔を測定することもできます。

RMC は低速クロックで動作可能で、設定により IDLE、STOP1、STOP2 の低消費電力モードでも動作します。また、RMC の割り込み要求で低消費電力モードからの復帰が可能です。

表 5.29 RMC搭載一覧

| Channel | M4G9 | M4G8 | M4G7 | M4G6 |
|----------|------|------|------|------|
| Channel0 | ○ | ○ | ○ | ○ |
| Channel1 | ○ | ○ | ○ | - |

注) ○：搭載、－：非搭載

5.28. バウンダリスキャン (BSC)

バウンダリスキャンは基板実装後の検査に使用することができます。このインタフェースには業界標準の JTAG プロトコル (IEEE Std 1149.1・1990(Includes IEEEStd 1149.1a・1993))を使用しています。

表 5.30 バウンダリスキャン搭載一覧

| | M4G9 | M4G8 | M4G7 | M4G6 |
|-----------|------|------|------|------|
| バウンダリスキャン | ○ | ○ | - | - |

注1) ○：搭載、－：非搭載

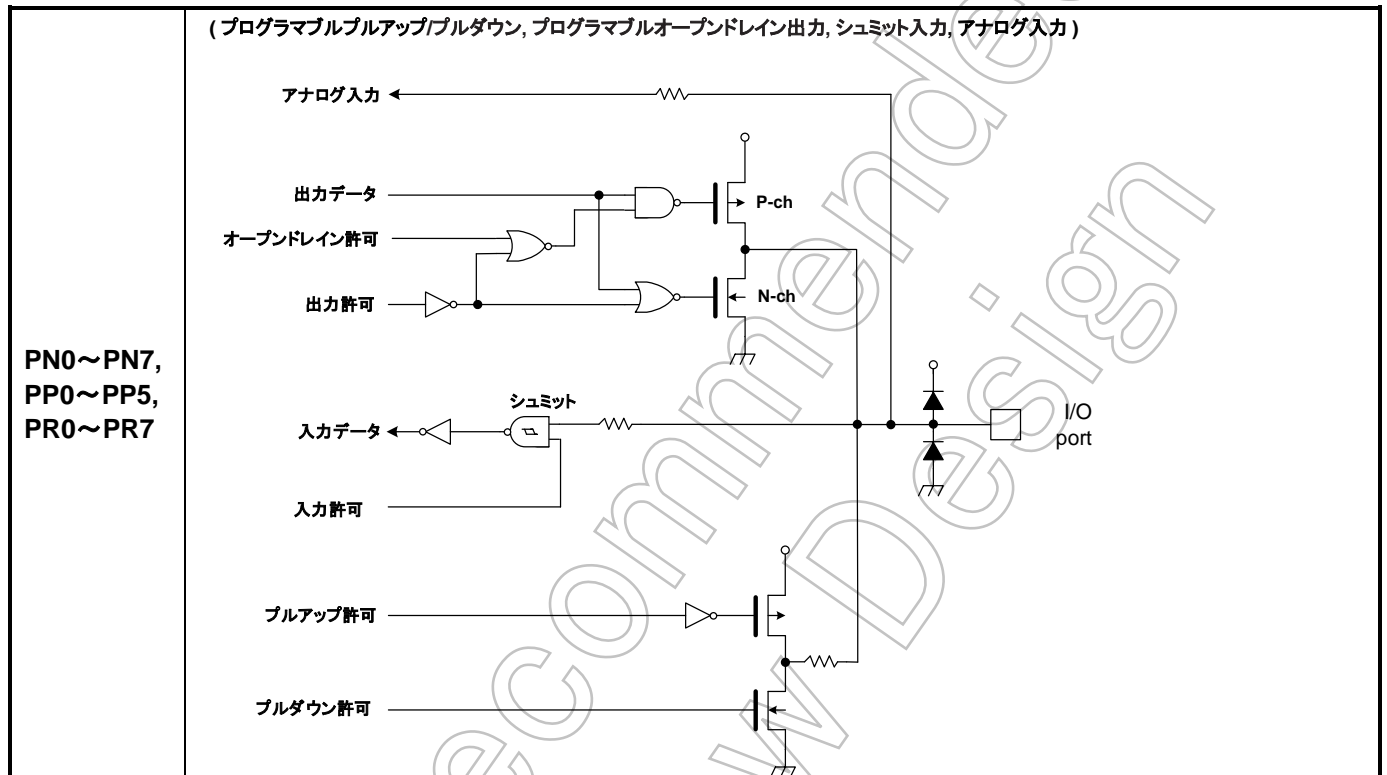
注2) M4G9、M4G8 は VFBGA177、VFBGA145 のみ搭載

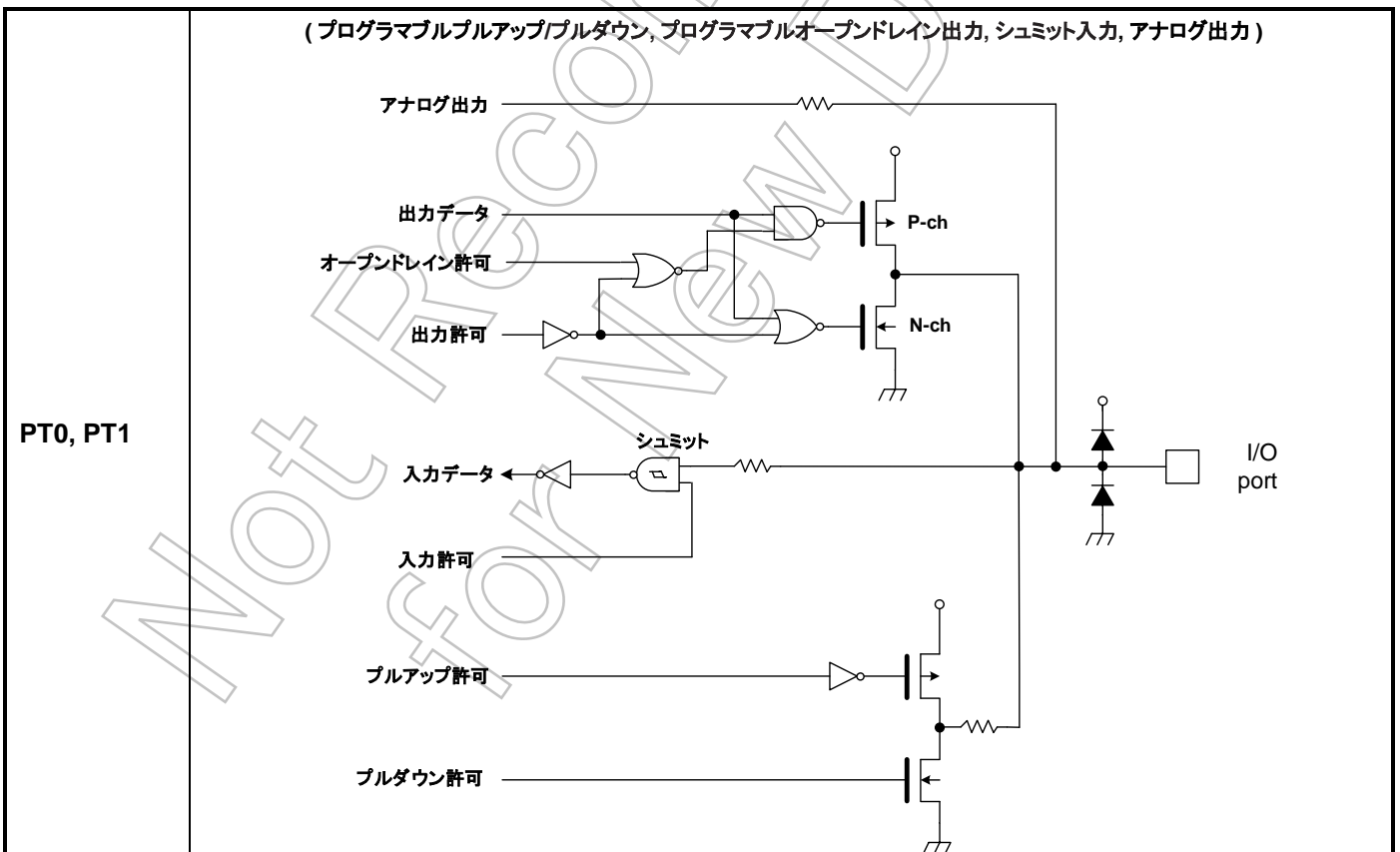
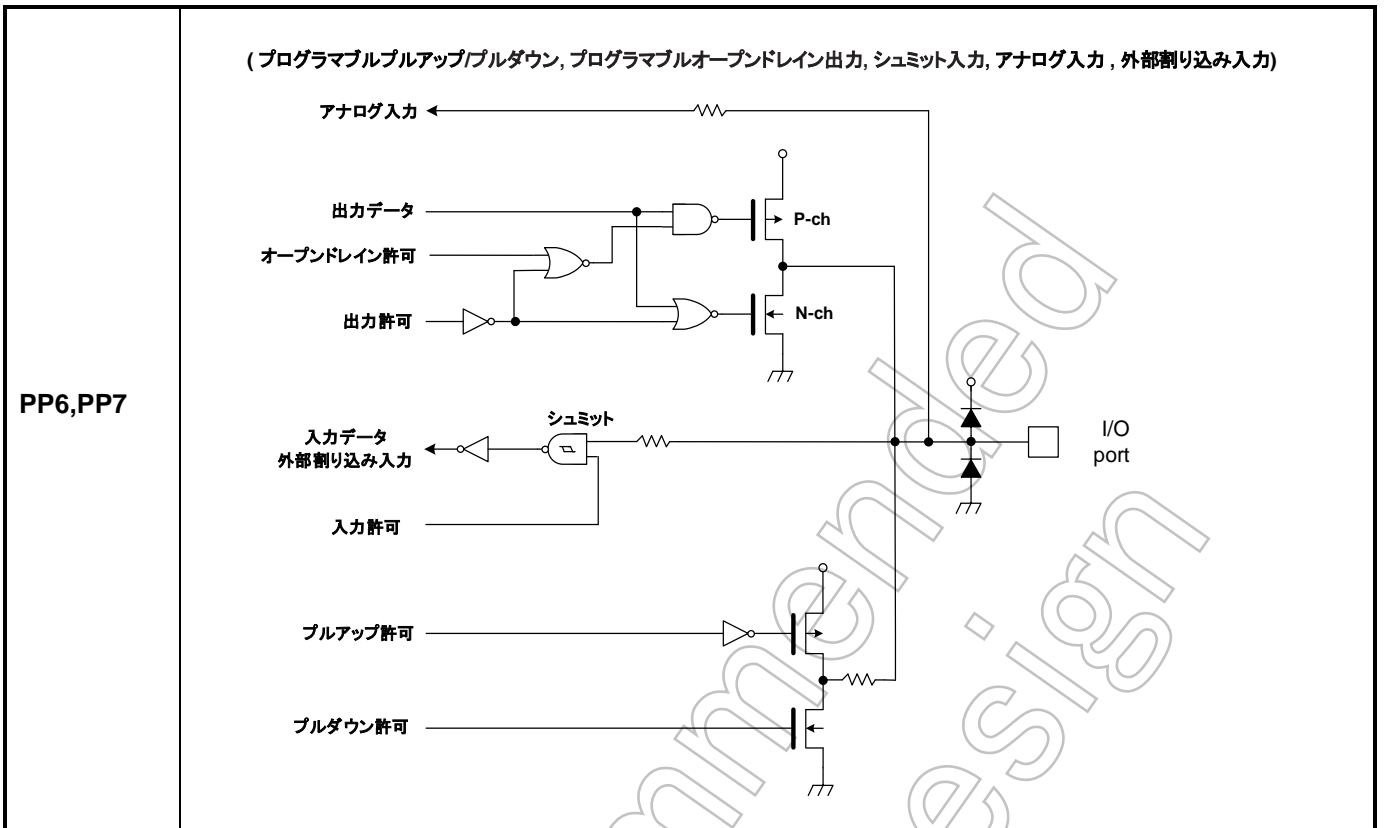
6. 等価回路図

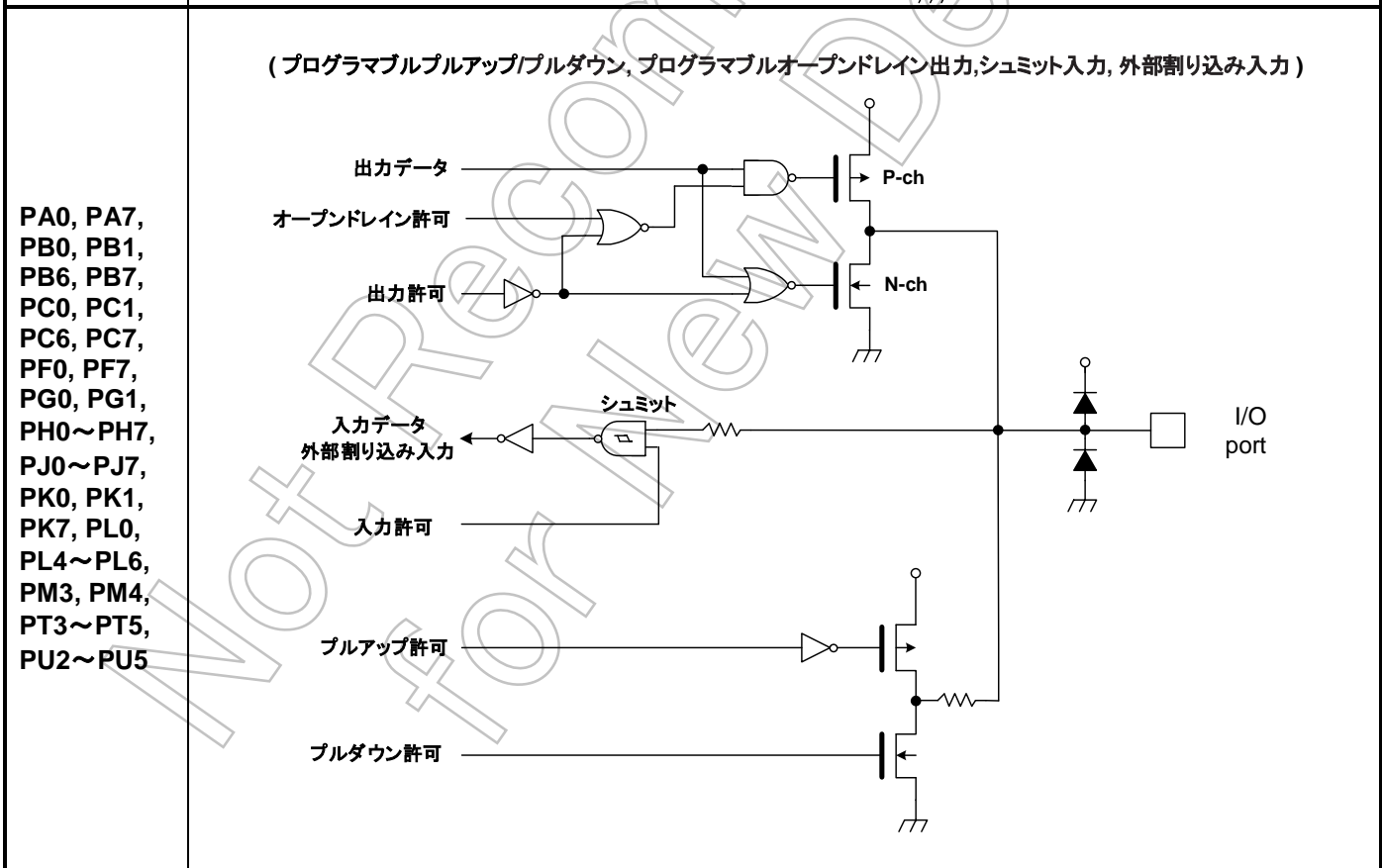
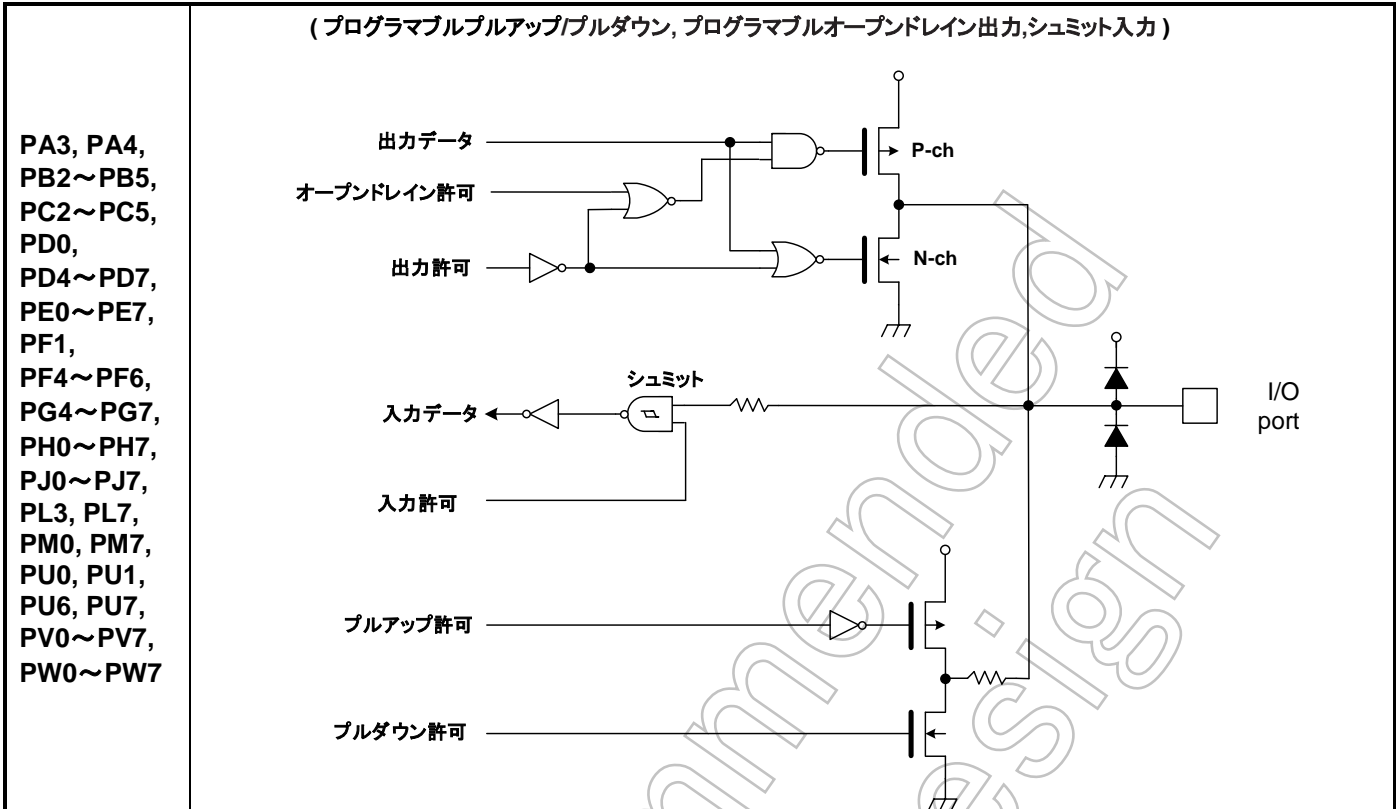
ポート等価回路図は、基本的に標準 CMOS ロジック IC 「74HCxx」 シリーズと同じゲート記号を使って書かれています。入力保護抵抗は、数十 Ω ~ 数百 Ω 程度です。

注) 図中の数値の記載のない抵抗は、入力保護抵抗を示します。

6.1. ポート

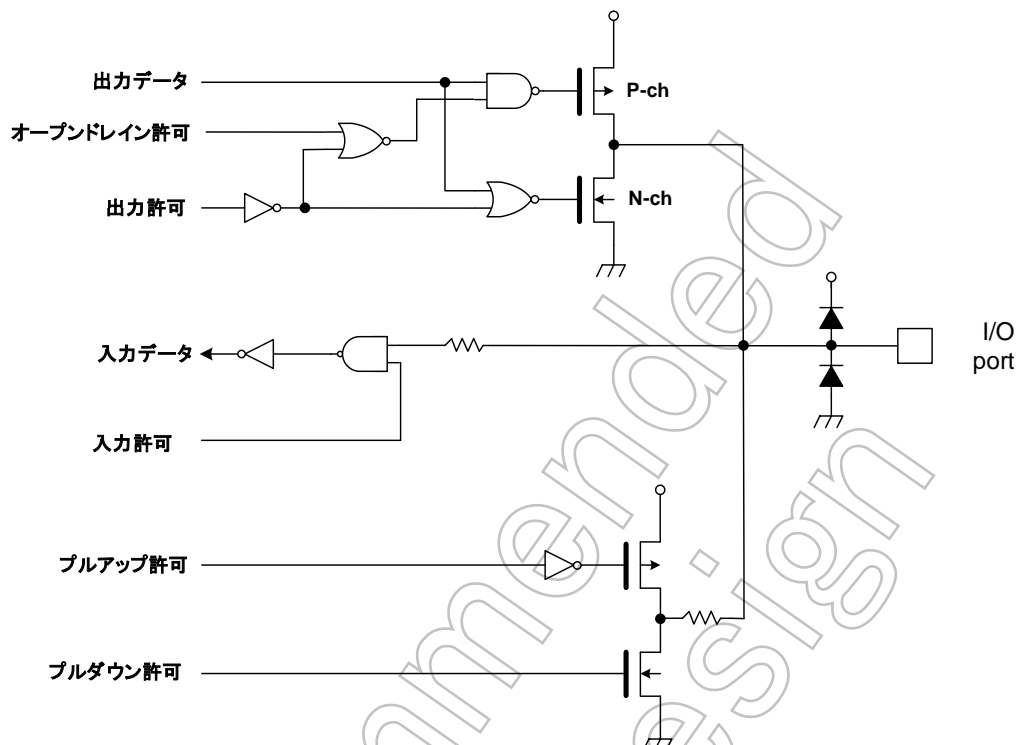






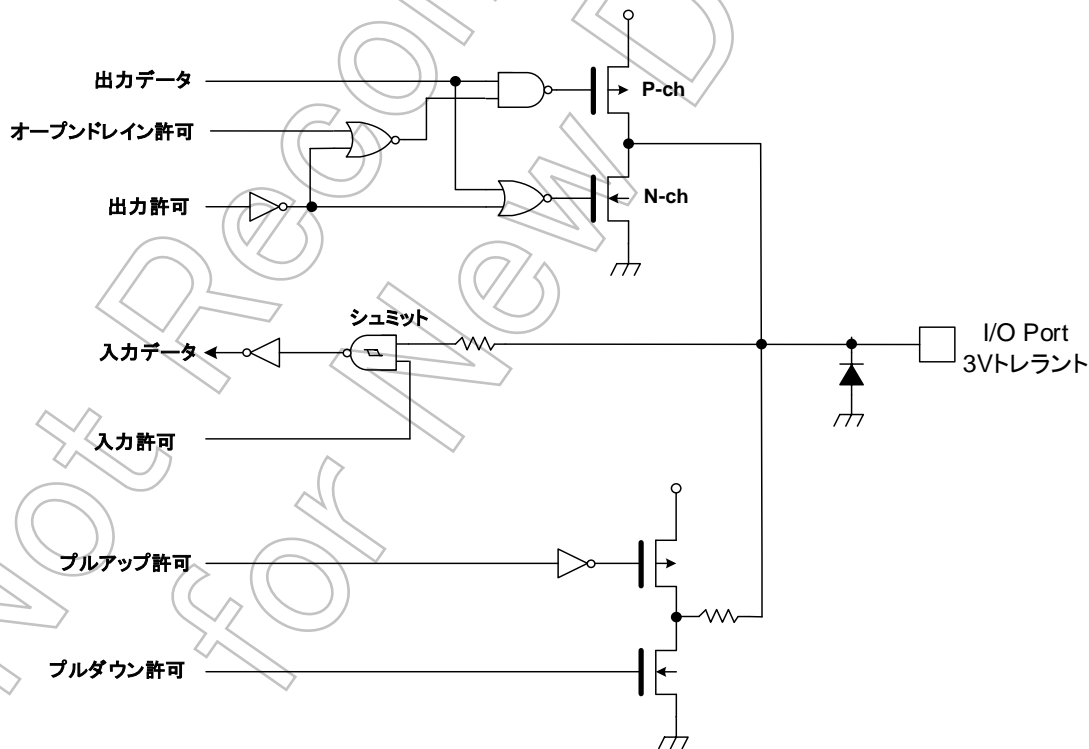
PA1, PA2,
PA5, PA6,
PD1~PD3,
PK2~PK6,
PL1, PL2,
PM1, PM2,
PM5, PM6

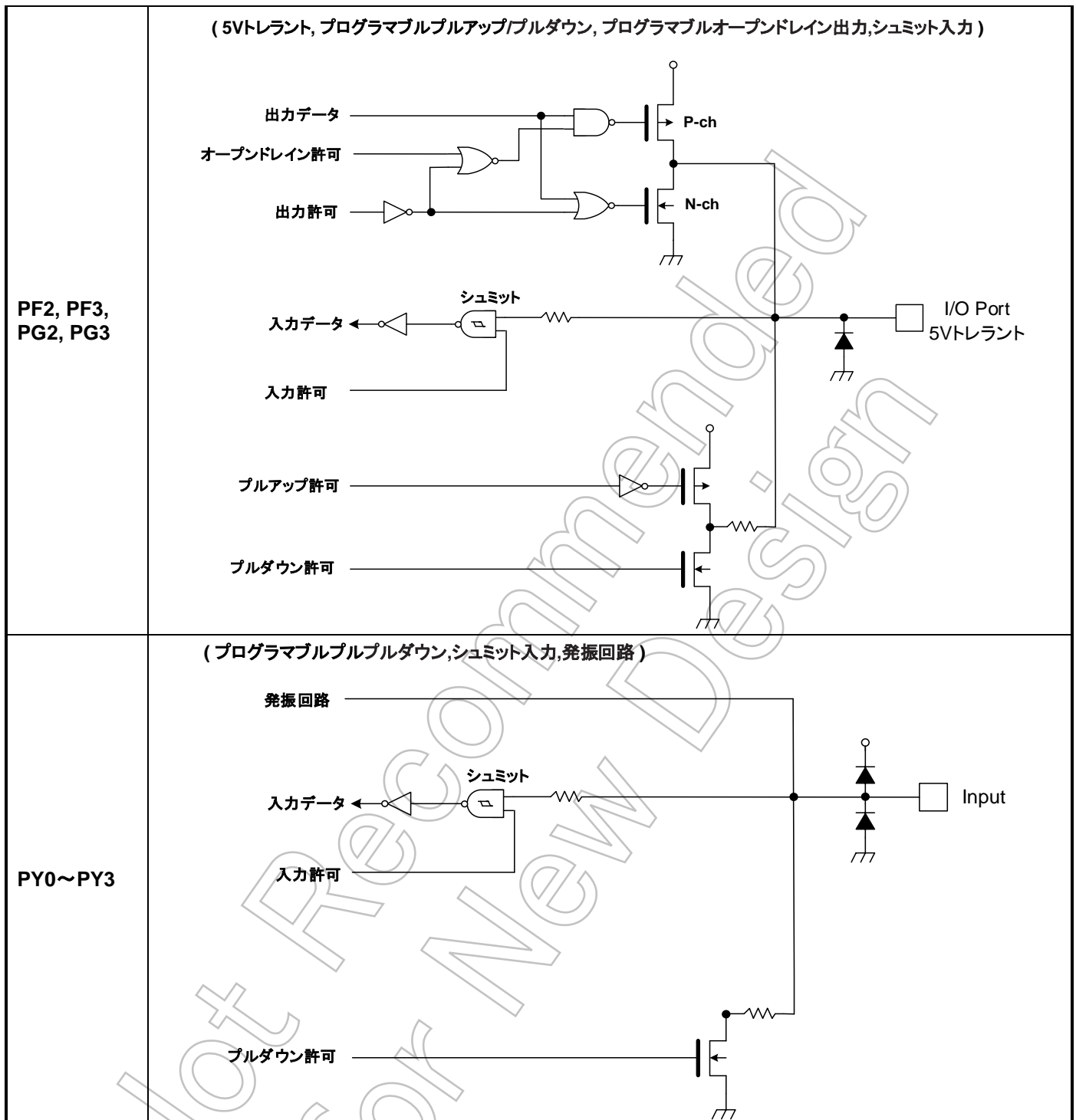
(プログラマブルプルアップ/プルダウン, プログラマブルオープンドレイン出力, CMOS入力)

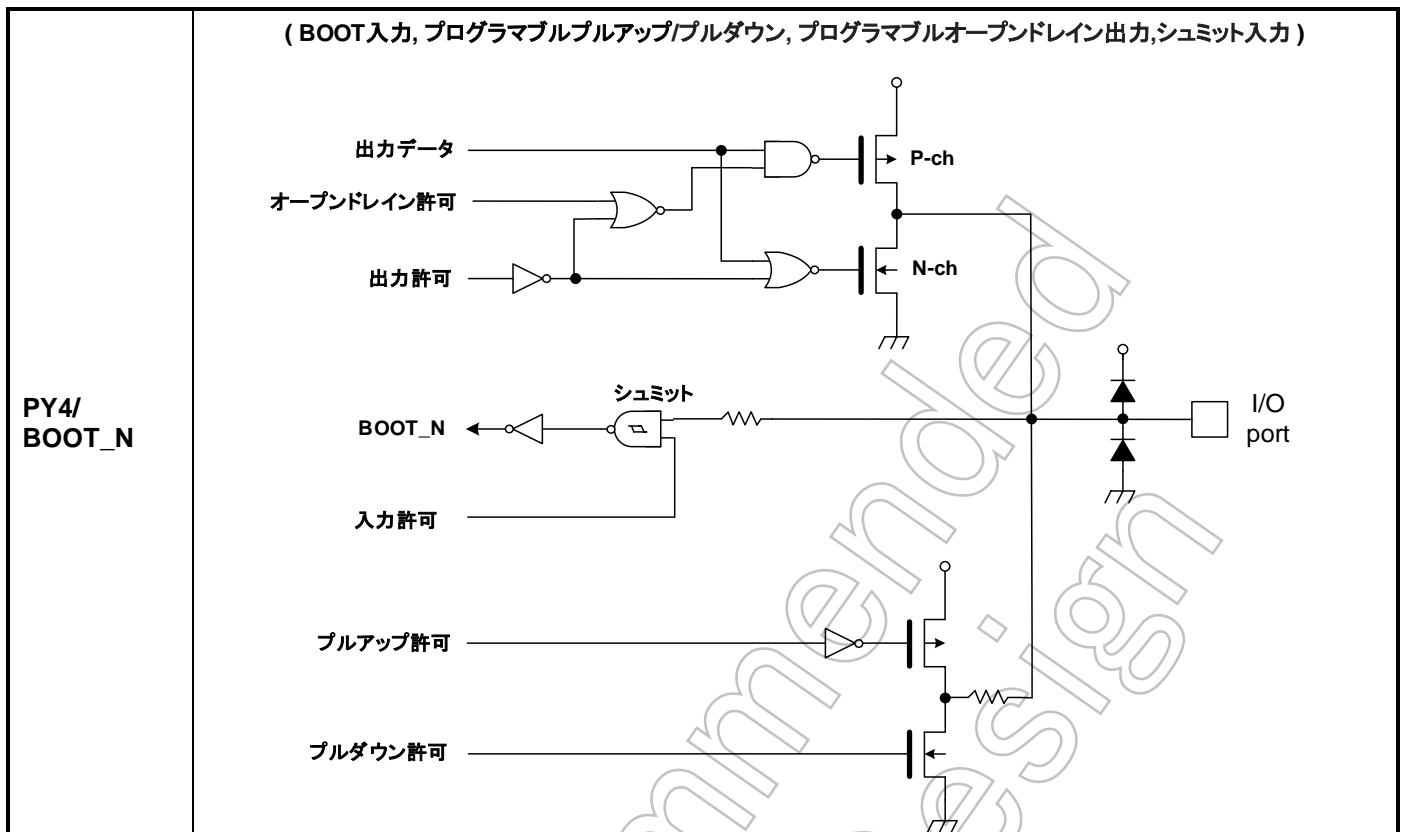


PT2

(3Vトレラント, プログラマブルプルアップ/プルダウン, プログラマブルオープンドレイン出力, シュミット入力)

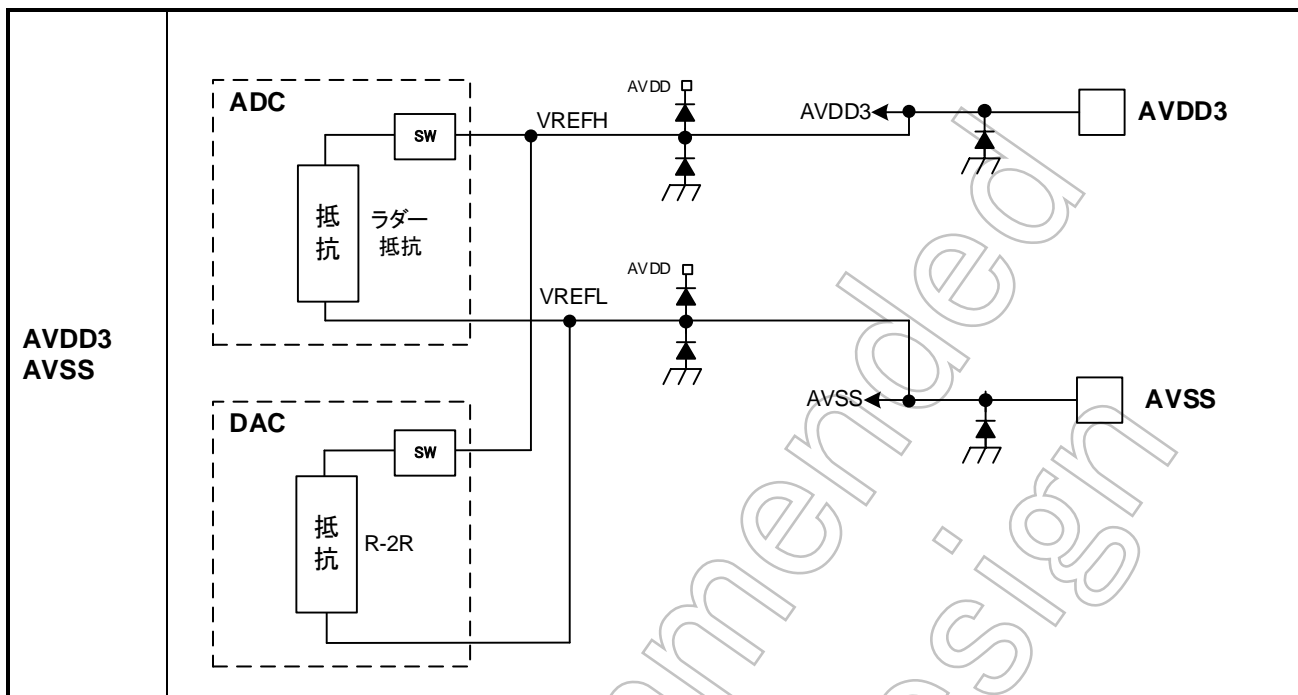






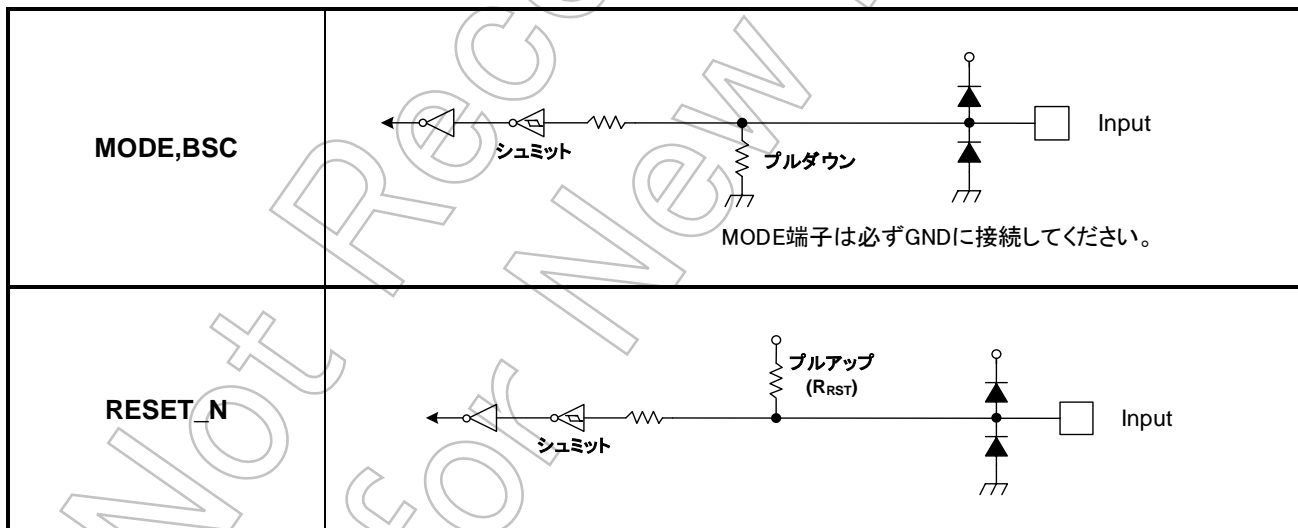
注) リセット端子および POR によるリセット期間中は入力状態になりますが、ポートとして使用する場合は、出力ポートのみ可能です。

6.2. アナログ端子

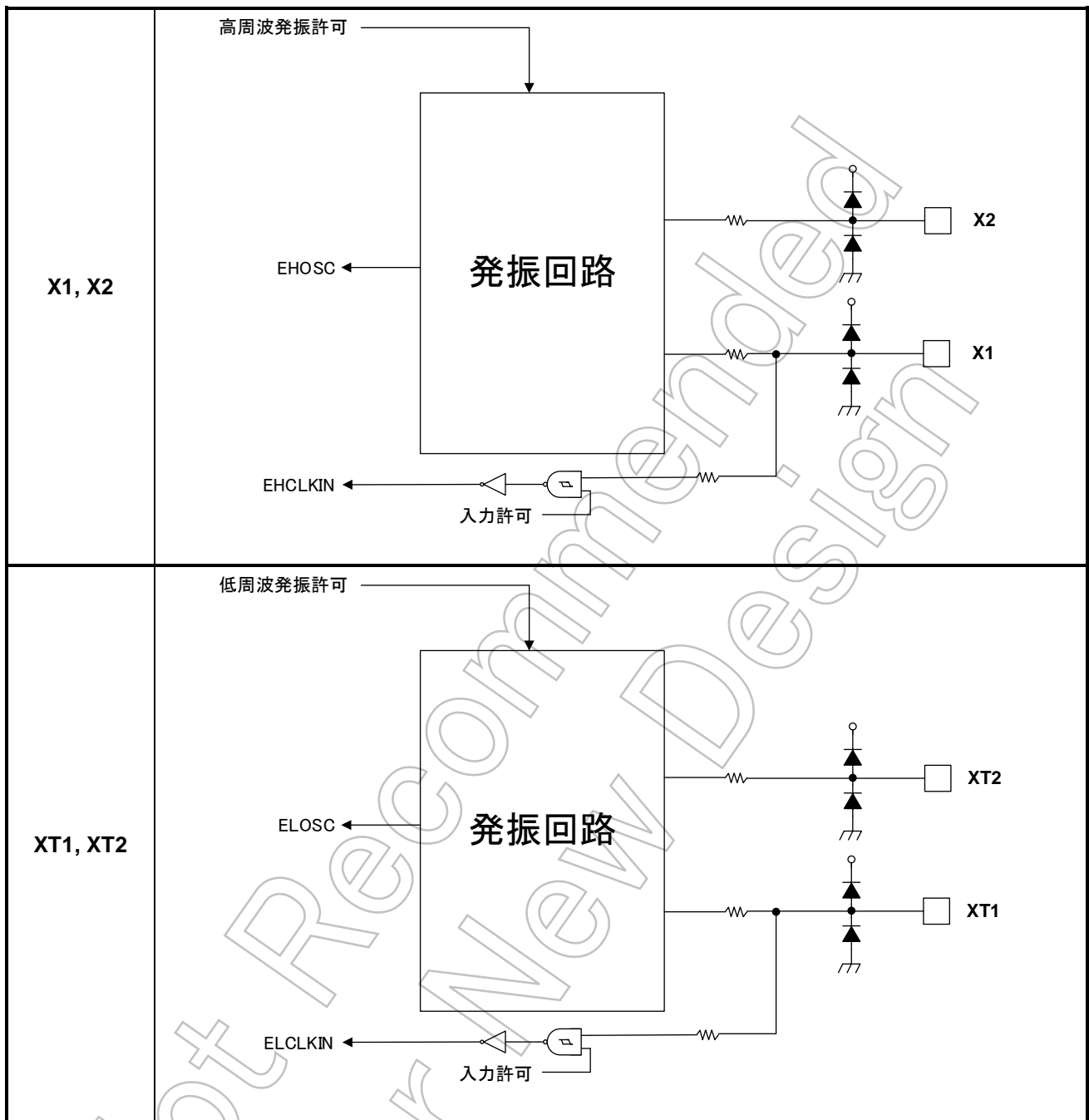


注) SW : ON/OFF スイッチ回路

6.3. 制御端子



6.4. クロック制御



7. 電気的特性

7.1. 絶対最大定格

表 7.1 絶対最大定格

| 項目 | | 記号 | 定格 | 単位 |
|--|---|-----------------------|--|----|
| 電源電圧 | | DVDD3A ~ DVDD3H | -0.3~3.9 | V |
| | | AVDD3 | -0.3~3.9 | |
| | | 入力電圧 | PA0~PA7, PB0~PB7, PC0~PC7, PD0~PD7, PE0~PE7, PF0, PF1, PF4~PF7, PG0, PG1, PG4~PG7, PH0~PH7, PJ0~PJ7, PK0~PK7, PL0~PL7, PM0~PM7, PT3~PT5, PU0~PU7, PV0~PV7, PW0~PW7, PY0~PY3, MODE, RESET_N, BOOT_N, BSC | |
| PN0~PN7, PP0~PP7, PR0~PR7, PT0, PT1 | V _{IN2} | -0.3~AVDD3+0.3(≦3.9V) | | |
| PF2, PF3, PG2, PG3 | V _{IN3} | -0.3~5.5 | | |
| PT2 | V _{IN4} | -0.3~3.9 | | |
| 低レベル 出力電流 | PA0~PA7, PB0~PB7, PC0~PC7, PD0~PD7, PE0~PE7, PF0, PF1, PF4~PF7, PG0, PG1, PG4~PG7, PH0~PH7, PJ0~PJ7, PK0~PK7, PL0~PL7, PN0~PN7, PM0~PM7, PP0~PP7, PR0~PR7, PT0~PT5, PU0~PU7, PV0~PV7, PW0~PW7, PY4 | I _{OL1} | 5 | mA |
| | PF2, PF3, PG2, PG3 | I _{OL2} | 25 | |
| | 合計 | ΣI _{OL} | 50 | |
| 高レベル 出力電流 | PA0~PA7, PB0~PB7, PC0~PC7, PD0~PD7, PE0~PE7, PF0~PF7, PG0~PG7, PH0~PH7, PJ0~PJ7, PK0~PK7, PL0~PL7, PN0~PN7, PM0~PM7, PP0~PP7, PR0~PR7, PT0~PT5, PU0~PU7, PV0~PV7, PW0~PW7, PY4 | I _{OH1} | -5 | |
| | 合計 | ΣI _{OH} | -50 | |
| 消費電力 (Ta=85°C) | | PD | 600 | mW |
| はんだ付け温度 | | T _{SOLDER} | 260 | °C |
| 保存温度 | | T _{STG} | -55~125 | °C |
| 動作温度 | f _{sys} ≦120MHz | T _{OPR1} | -40~85 | °C |
| | f _{sys} ≦160MHz | T _{OPR2} | -40~70 | |

注1) DVDD3はDVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3Hの総称です。

注2) 絶対最大定格とは、瞬時たりとも超えてはならない規格であり、どの1つの項目も超えることができない規格です。絶対最大定格(電流、電圧、消費電力、温度)を超えると破壊や劣化の原因となり、破裂・燃焼による障害を負うことがあります。従って必ず絶対最大定格を超えないように、応用機器の設計を行ってください。

7.2. DC 電気的特性(1/2)

DVDD3=AVDD3=2.7V~3.6V

DVSS=AVSS=0V

Ta=-40~85°C

| 項目 | | 記号 | 条件 | Min | Typ. | Max | 単位 |
|--------------|---|------------------|--|------------|------|------------|----|
| 電源電圧 | DVDD3A~DVDD3H AVDD3 | VDD | f _{osc} = 8~20MHz f _{sys} = 1~160MHz (Ta=-40~70°C) 1~120MHz (Ta=-40~85°C) fs = 30~34kHz | 2.7 | — | 3.6 | V |
| 低レベル 入力電圧 | PA1, PA2, PA5, PA6, PD1~PD3, PK2~PK6, PL1, PL2, PM1, PM2, PM5~PM6 | V _{IL1} | | | | DVDD3×0.3 | V |
| | PA0, PA3, PA4, PA7, PB0~PB7, PC0~PC7, PD0, PD4~PD7, PE0~PE7, PF0, PF1, PF4~PF7, PG0, PG1, PG4~PG7, PH0~PH7, PJ0~PJ7, PK0, PK1, PK7, PL0, PL3~PL7, PM0, PM3, PM4, PM7, PT3~PT5, PU0~PU7, PV0~PV7, PW0~PW7, PY0~PY3, MODE, RESET_N, BOOT_N, BSC | V _{IL2} | | -0.3 | — | DVDD3×0.25 | |
| | PN0~PN7, PP0~PP7, PR0~PR7, PT0, PT1 | V _{IL3} | | | | AVDD3×0.25 | |
| | PF2, PF3, PG2, PG3, PT2 | V _{IL4} | | | | DVDD3×0.3 | |
| 高レベル 入力電圧 | PA1, PA2, PA5, PA6, PD1~PD3, PK2~PK6, PL1, PL2, PM1, PM2, PM5, PM6 | V _{IH1} | | DVDD3×0.7 | | DVDD3+0.3 | V |
| | PA0, PA3, PA4, PA7, PB0~PB7, PC0~PC7, PD0, PD4~PD7, PE0~PE7, PF0, PF1, PF4~PF7, PG0, PG1, PG4~PG7, PH0~PH7, PJ0~PJ7, PK0, PK1, PK7, PL0, PL3~PL7, PM0, PM3, PM4, PM7, PT3~PT5, PU0~PU7, PV0~PV7, PW0~PW7, PY0~PY3, MODE, RESET_N, BOOT_N, BSC | V _{IH2} | | DVDD3×0.75 | — | DVDD3+0.3 | |
| | PN0~PN7, PP0~PP7, PR0~PR7, PT0, PT1 | V _{IH3} | | AVDD3×0.75 | | AVDD3+0.3 | |
| | PF2, PF3, PG2, PG3, PT2 | V _{IH4} | | DVDD3×0.7 | — | DVDD3+0.3 | |

DVDD3=AVDD3=2.7V~3.6V

DVSS=AVSS=0V

Ta=-40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 |
|--------------|--------------------|--|------------------------|------|-----|----|
| 低レベル 出力電圧 | | DVDD3=AVDD3=2.7V I _{OL} = 1.6mA | — | — | 0.4 | V |
| | PG4, PG5, PT3, PT5 | DVDD3=2.7V I _{OL} =8mA | — | — | 0.4 | |
| | PF2~PF3, PG2~PG3 | DVDD3=2.7V I _{OL} =12mA | — | — | 1.0 | |
| 高レベル 出力電圧 | | DVDD3=AVDD3=2.7V I _{OH} = -1.6mA | DVDD3-0.4 AVDD3-0.4 | — | — | V |
| | PG4, PG5, PT3, PT5 | DVDD3=2.7V I _{OH} = -8mA | DVDD3-0.4 | — | — | |
| | PF2, PF3, PG2, PG3 | DVDD3=2.7V I _{OH} = -1.0mA | DVDD3-0.4 | — | 1.0 | |

注1) DVDD3はDVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3Hの総称です。

注2) Typ.値は特に指定のない限り Ta=25°C、DVDD3=AVDD3=3.3Vの値です。

注3) DVDD3, AVDD3, は同電位で外部結線してください。

DVDD3=AVDD3 \leq 2.7V~3.6V

DVSS=AVSS=0V

Ta=-40~85°C

| 項目 | | 記号 | 条件 | Min | Typ. | Max | 単位 |
|------------------------|--|------------------|--|-----|------|----------|------------|
| 入力リーク電流 | | I_{LI} | $0.0V \leq V_{IN} \leq DVDD3$ $0.0V \leq V_{IN} \leq AVDD3$ | - | 0.05 | ± 5 | μA |
| 出力リーク電流 | | I_{LO} | $0.2 \leq V_{IN} \leq DVDD3-0.2$ $0.2 \leq V_{IN} \leq AVDD3-0.2$ | - | 0.05 | ± 10 | |
| シュミット入力幅 | | VTH | | - | 0.8 | - | V |
| リセットプルアップ抵抗 | | R_{RST} | | 25 | 45 | 100 | k Ω |
| プログラマブル プルアップ/ダウン抵抗 | 下記以外 | P_{KH} | Pull-up | 25 | 45 | 100 | k Ω |
| | | | Pull-down | 25 | 45 | 100 | |
| | 5Vトレラント | P_{KH5} | Pull-up | 40 | 70 | 150 | |
| | | | Pull-down | 40 | 70 | 150 | |
| | 3Vトレラント | P_{KH3} | Pull-up | 30 | 47 | 200 | |
| | | | Pull-down | 30 | 47 | 200 | |
| Pin 容量(電源端子を除く) | | C_{IO} | fc = 1MHz | - | - | 10 | pF |
| 低レベル 出力電流 | 1 端子ごと PA0~PA7, PB0~PB7, PC0~PC7, PD0~PD7, PE0~PE7, PF0, PF1, PF4~PF7, PG0, PG1, PG6, PG7, PH0~PH7, PJ0~PJ7, PK0~PK7, PL0~PL7, PM0~PM7, PN0~PN7, PP0~PP7, PR0~PR7, PT0~PT2, PT4, PU0~PU7, PV0~PV7, PW0~PW7, PY4 | I_{OL1} | DVDD3=3V AVDD3=3V | - | - | 2 | mA |
| | 1 端子ごと PG4, PG5, PT3, PT5 | I_{OL2} | DVDD3=3V | - | - | 8 | |
| | 1 端子ごと PF2, PF3, PG2, PG3 | I_{OL3} | DVDD3=3V | - | - | 12 | |
| | グループ単位(下記全ポート) PA0~PA7, PB0~PB7, PT3, PY4 | ΣI_{OL1} | DVDD3=3V | - | - | 35 | |
| | グループ単位(下記全ポート) PD0~PD7, PE0~PE7, PJ4~PJ7, PU0~PU7 | ΣI_{OL2} | DVDD3=3V | - | - | 35 | |
| | グループ単位(下記全ポート) PC0~PC7, PF0~PF7, PJ0~PJ3, PL6, PL7, PT2 | ΣI_{OL3} | DVDD3=3V | - | - | 35 | |
| | グループ単位(下記全ポート) PG4~PG7, PH0~PH7, PM4~PM7, PV4~PV7, PW0~PW3, PT5 | ΣI_{OL4} | DVDD3=3V | - | - | 35 | |
| | グループ単位(下記全ポート) PG0~PG3, PK0~PK7, PL0~PL5, PM0~PM3, PV0~PV3, PW4~PW7, PT4 | ΣI_{OL5} | DVDD3=3V | - | - | 35 | |
| | グループ単位(下記全ポート) PN0~PN7, PP0~PP7, PR0~PR7, PT0, PT1 | ΣI_{OL6} | AVDD3=3V | - | - | 35 | |

| | | | | | | | |
|--------------|---|------------------|----------------------|-----|---|---|----|
| 高レベル 出力電流 | 1 端子ごと PA0~PA7, PB0~PB7, PC0~PC7, PD0~PD7, PE0~PE7, PF0, PF1, PF4~PF7, PG0, PG1, PG6 PG7, PH0~PH7, PJ0~PJ7, PK0~PK7, PL0~PL7, PM0~PM7, PN0~PN7, PP0~PP7, PR0~PR7, PT0~PT2, PT4, PU0~PU7, PV0~PV7, PW0~PW7, PY4 | I_{OH1} | DVDD3=3V AVDD3=3V | -2 | - | - | mA |
| | 1 端子ごと PG4, PG5, PT3, PT5 | I_{OH2} | DVDD3=3V | -8 | - | - | |
| | 1 端子ごと PF2, PF3, PG2, PG3 | I_{OH3} | DVDD3=3V | -12 | - | - | |
| | グループ単位(下記全ポート) PA0~PA7, PB0~PB7, PT3, PY4 | ΣI_{OH1} | DVDD3=3V | -35 | - | - | |
| | グループ単位(下記全ポート) PD0~PD7, PE0~PE7, PJ4~PJ7, PU0~PU7 | ΣI_{OH2} | DVDD3=3V | -35 | - | - | |
| | グループ単位(下記全ポート) PC0~PC7, PF0~PF7, PJ0~PJ3, PL6, PL7, PT2 | ΣI_{OH3} | DVDD3=3V | -35 | - | - | |
| | グループ単位(下記全ポート) PG4~PG7, PH0~PH7, PM4~PM7, PV4~PV7, PW0~PW3, PT5 | ΣI_{OH4} | DVDD3=3V | -35 | - | - | |
| | グループ単位(下記全ポート) PG0~PG3, PK0~PK7, PL0~PL5, PM0~PM3, PV0~PV3, PW4~PW7, PT4 | ΣI_{OH5} | DVDD3=3V | -35 | - | - | |
| | グループ単位(下記全ポート) PN0~PN7, PP0~PP7, PR0~PR7, PT0, PT1 | ΣI_{OH6} | AVDD3=3V | -35 | - | - | |

注1) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

注2) Typ.値は特に指定のない限り $T_a=25^\circ\text{C}$ 、 $DVDD3=AVDD3=3.3\text{V}$ の値です。

注3) DVDD3, AVDD3, は同電位で外部結線してください。

7.3. DC 電気的特性 (2/2) (消費電流)

| 項目 | 製品 |
|---------------------|--|
| コードフラッシュ 1.5MB 製品 | TMPM4G9F15FG, TMPM4G9F15XBG, TMPM4G8F15FG, TMPM4G8F15XBG |
| コードフラッシュ 1.0MB 以下製品 | TMPM4G9F10FG, TMPM4G9FEFG, TMPM4G9DFG, TMPM4G9F10XBG, TMPM4G9FEXBG, TMPM4G9FDXBG, TMPM4G8F10FG, TMPM4G8FEFG, TMPM4G8DFG, TMPM4G8F10XBG, TMPM4G8FEXBG, TMPM4G8FDXBG, TMPM4G7F10FG, TMPM4G7FEFG, TMPM4G7DFG, TMPM4G6F10FG, TMPM4G6FEFG, TMPM4G6DFG, |

各製品の最新開発状況は、弊社営業担当までお問い合わせください。

Ta=-40~85°C

| 項目 | 記号 | 条件 | | | コードフラッシュ 1.5MB 製品 | | | コードフラッシュ 1.0MB 以下製品 | | | 単位 | |
|--------|-----------------|--------------------------|-----------------------------|------------|-----------------------------|-----|------|------------------------|-----|------|----|-----|
| | | 電源電圧 | 高速 クロック | 低速 クロック | 動作条件 | Min | Typ. | Max | Min | Typ. | | Max |
| Normal | I _{DD} | DVDD3= AVDD3= 3.6V | 動作条件は表 7.2、表 7.3 を参照してください。 | | | - | 45 | 100 | - | 40 | 95 | mA |
| IDLE | | | 発振 | 停止 | CPUのみ | | 28 | 93 | - | 23 | 80 | |
| STOP1 | | | 動作条件は表 7.2、表 7.3 を参照してください。 | | | - | 13 | 78 | - | 9.5 | 70 | |
| STOP2 | | | 停止 | 発振 | 動作条件は表 7.2、表 7.3 を参照してください。 | - | 1.2 | 65 | - | 1.2 | 65 | μA |
| | 停止 | 停止 | | - | 13.3 | 735 | - | 13.3 | 735 | | | |
| | | | | | - | 9.6 | 700 | - | 9.6 | 700 | | |

注1) DVDD3はDVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3Hの総称です。

注2) Typ値は特に指定のない限りTa=25°C、DVDD3=AVDD3=3.3Vの値です。

注3) DVDD3,AVDD3は同電位で使用してください。

注4) 入力端子は固定、出力端子は開放になります。

表 7.2 IDD測定条件(端子設定、発振回路)

| | | NORMAL | IDLE | STOP1 | STOP2 |
|----------------|-----------------------|-----------------------|------|---------|---------|
| | | | | 低速発振器発振 | 低速発振器停止 |
| 端子設定 | DVDD3= AVDD3= | 3.3V(Typ.)、3.6V(max) | | | |
| | X1,X2 端子 | 発振子接続(10MHz) | | | |
| | XT1,XT2 端子 | 発振子接続(32.768kHz) | | | |
| | 入力端子 | 固定 | | | |
| | 出力端子 | 開放 | | | |
| 動作条件 (発振回路) | システムクロック (fsys) | 高速 160MHz 中速 80MHz | | 停止 | |
| | 外部高速発振器 (EHOSC) | 発振 | | 停止 | |
| | 内部高速発振器 1 (IHOSC1) | | | 停止 | |
| | PLL | 動作(16倍) | | 停止 | |
| | 外部低速発振器 (ELOSC) | | 発振 | | 停止 |

表 7.3 IDD測定条件(CPU、周辺回路)

| 回路 | 搭載回路数 | NORMAL | IDLE | STOP1 | STOP2 | |
|------------------|-------|---|---------------|---------|----------------------|---------|
| | | | | 低速発振器発振 | 低速発振器発振 RTC,RMC動作 | 低速発振器停止 |
| CPU | 1 | 動作 (ドライストン Ver.2.1) | | 停止 | | |
| HDMAC | 2 | Unit A (ch1 でソフト起動、メモリ→メモリ転送) Unit B (ch0 でソフト起動、RAM→周辺機能 (EBIF)転送) | | 停止 | | |
| MDMAC | 1 | Unit A (ソフト起動、メモリ→メモリ転送) | | 停止 | | |
| ADC | 1 | 動作(1.15 μ s, リピート変換) | | 停止 | | |
| DAC | 2 | 動作 | | 停止 | | |
| EBIF | 1 | 動作 (非同期セパレートモード、 内部 4 ウェイトアクセス) | | 停止 | | |
| T32A | 14 | 全 ch:動作 | | 停止 | | |
| A-PMD | 1 | 動作 | | 停止 | | |
| A-ENC | 1 | 動作 | | 停止 | | |
| RTC | 1 | 動作 | | 動作 | | 停止 |
| SIWDT | 1 | 動作 | | 停止 | | |
| UART | 6 | データ送信 (5Mbps) | | 停止 | | |
| FUART | 2 | データ送信 (2.5Mbps) | | 停止 | | |
| I ² C | 5 | クロックのみ動作 (fprsk = 5MHz) | | 停止 | | |
| TSPI | 9 | 転送クロック ch0~ch3:20MHz ch4~ch8:10MHz | | 停止 | | |
| SMIF | 1 | 動作 | | 停止 | | |
| ISD | 3 | 動作 | 動作 | | | 停止 |
| LTTMR | 1 | 動作 | | 停止 | | |
| CEC | 1 | 動作、送信 | 停止 (クロック供給のみ) | | | 停止 |
| RMC | 2 | 動作 | | 動作 | | 停止 |
| LVD | 1 | 停止 | | 停止 | | |
| OFD | 1 | 動作 (OFDリセット出力禁止に設定) | | 停止 | | |
| PORT | - | 停止 | | 停止 | | |

f_{sysm}=80MHz
T_a= -40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 |
|-----------------------|-------------------|------------|-----|------|-----|----|
| 消費電流 (ADC,DAC 動作時) | I _{AVDD} | AVDD3=3.3V | — | 2.0 | 3.0 | mA |

7.4. 12 ビット AD コンバータ 特性

DVDD3=AVDD3=2.7V~3.6V

DVSS=AVSS=0V

Ta=-40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 |
|---------------|-------------------|--|-------|------|---------------|-----|
| アナログ基準電圧(+) | VREFH | | AVDD3 | — | AVDD3 | V |
| アナログ入力電圧 | VAIN | | AVSS | — | AVDD3 (VREFH) | V |
| 積分非直線性誤差(INL) | — | 2.7V ≤ AVDD3 ≤ 3.6V AIN 負荷抵抗 ≤ 600Ω AIN 負荷容量 ≥ 0.1μF 変換時間 ≥ 1.0μs | -6 | — | +6 | LSB |
| 微分非直線性誤差(DNL) | | | -5 | — | +5 | |
| ゼロスケール誤差 | | | -6 | — | +6 | |
| フルスケール誤差 | | | -6 | — | +6 | |
| 総合誤差 | | | -7 | — | +7 | |
| 安定待ち時間 | t _{sta} | [ADAMOD0]<DACON>= 1 設定後 | 3 | — | — | μs |
| 変換時間 | t _{conv} | 2.7V ≤ AVDD3 ≤ 3.6V | 1.0 | — | 5.0 | μs |

7.5. 8 ビット DA コンバータ 変換特性

DVDD3=AVDD3=2.7V~3.6V

DVSS=AVSS=0V

Ta=-40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 |
|---------------|------------------|------------------------------------|-------|------|-------|-----|
| アナログ基準電圧(+) | VREFH | | AVDD3 | — | AVDD3 | V |
| 積分非直線性誤差(INL) | — | 2.7V ≤ AVDD3 ≤ 3.6V Rload= 10MΩ | -2 | — | +2 | LSB |
| 微分非直線性誤差(DNL) | | | -1 | — | +1 | |
| 総合誤差 | | | -2 | — | +2 | |
| 安定時間 | t _{sta} | Cload = 20pF | 4.5 | — | — | μs |

注1) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

注2) Typ.値は特に指定のない限り Ta=25°C、DVDD3=AVDD3=3.3V の値です。

注3) 1LSB=(AVDD3(VREFH) - AVSS(VREFL))/256[V]

注4) DA コンバータ単体動作の時の特性です。

注5) DAC0 をコンバータの基準電圧として使用する場合は、DAC0 の端子はオープンにしてください。

7.6. リセット時内部処理特性

DVSS=AVSS=0V
Ta=-40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 |
|--------------------------|--------------------|----------------------------|------|------|------|-------|
| 内部初期化時間 | t _{INIT} | パワーオン時 | — | — | 2.4 | ms |
| | | STOP2 を RESET_N 端子リセットで解除時 | — | — | 1.0 | |
| | | STOP2 割り込み解除時 | — | — | 0.55 | |
| 内部処理時間 | t _{IRST} | | 0.13 | — | 0.21 | |
| BOOT_N 端子 プルアップ on 時間 | t _{pup} | | — | — | 1.5 | |
| CPU 動作待ち時間 | t _{CPUWT} | コールドリセット | 12 | — | 15 | μs |
| | | ウォームリセット | 97 | — | 153 | |
| 電源傾斜 | V _{PON} | | 0.01 | — | 100 | mV/μs |

7.7. パワーオンリセット特性

DVSS=AVSS=0V
Ta=-40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 |
|--------|-------------------|---------|------|------|------|----|
| 検出電圧 | V _{PREL} | 電源立ち上がり | 2.05 | 2.15 | 2.25 | V |
| | V _{PDET} | 電源立ち下がり | 2.0 | 2.1 | 2.2 | |
| 検出パルス幅 | T _{PDET} | | 200 | - | - | μs |

7.8. 電圧検知回路特性

DVDD3=AVDD3=2.7V~3.6V

DVSS=AVSS=0V

Ta=-40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 | |
|------|-------------------|---------------------|------|------|------|-----|----|
| 検知電圧 | V _{LVL0} | 解除電圧 | 2.45 | 2.55 | 2.65 | V | |
| | | 検知電圧 | 2.4 | 2.5 | 2.6 | | |
| | V _{LVL1} | 解除電圧 | 2.55 | 2.65 | 2.75 | V | |
| | | 検知電圧 | 2.5 | 2.6 | 2.7 | | |
| | V _{LVL2} | 解除電圧 | 2.65 | 2.75 | 2.85 | V | |
| | | 検知電圧 | 2.6 | 2.7 | 2.8 | | |
| | V _{LVL3} | 解除電圧 | 2.75 | 2.85 | 2.95 | V | |
| | | 検知電圧 | 2.7 | 2.8 | 2.9 | | |
| | V _{LVL4} | 解除電圧 | 2.85 | 2.95 | 3.05 | V | |
| | | 検知電圧 | 2.8 | 2.9 | 3.0 | | |
| | V _{LVL5} | 解除電圧 | 2.95 | 3.05 | 3.15 | V | |
| | | 検知電圧 | 2.9 | 3.0 | 3.1 | | |
| | V _{LVL6} | 解除電圧 | 3.05 | 3.15 | 3.25 | V | |
| | | 検知電圧 | 3.0 | 3.10 | 3.2 | | |
| | 検知応答時間 | t _{VDDT1} | 解除電圧 | - | - | 200 | μs |
| | 解除応答時間 | t _{VDDT2} | 検知電圧 | - | - | 200 | |
| | セットアップ時間 | t _{LV DEN} | | - | - | 50 | |
| | 検知最小パルス幅 | t _{LVDPW} | | 200 | - | - | |

7.9. AC 電気的特性

7.9.1. シリアルペリフェラルインタフェース(TSPI)

7.9.1.1. AC 測定条件

この章に記載されている AC 特性は、以下の条件での測定結果です。

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C (fsys ≤ 120MHz)、Ta = -40°C~70°C (fsys ≤ 160MHz)
- 出力レベル: High = 0.8×DVDD3、Low = 0.2×DVDD3
- 入力レベル: High = 0.75×DVDD3、Low = 0.25×DVDD3
- 負荷容量: CL = 30pF

注) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

7.9.1.2. AC 電気的特性

T は TSPI の動作クロックの周期を表します。TSPI の動作クロックは、システムクロック fsys と同じ周期です。この周期は、クロックギアの設定に依存します。

k1 の値は [TSPIxFMTR0]<CSSCKDL[3:0]>、K2 の値は [TSPIxFMTR0]<SCKCSDL[3:0]> で設定された TSPIxSCK のサイクル数で、1~16 の値になります。

(1) マスタモード

k1=k2=1

| 項目 | 記号 | 計算式 | | fsysh=100 MHz 時(注2) | | fsys=80 MHz 時(注3) | | 単位 |
|--|--------------------|--|--|---------------------|-----|-------------------|-----|-----|
| | | | | ch0-3 | | ch4-8 | | |
| | | Min | Max | Min | Max | Min | Max | |
| TSPIxSCK 出力周波数(注1) | f _{CYC} | — | ch0-3: 25 ch4-8: 10 | — | 25 | — | — | MHz |
| TSPIxSCK 出力周期 | t _{CYC} | — | — | 40 | — | 100 | — | ns |
| TSPIxSCK 低レベル出力パルス幅 | t _{WL} | (t _{CYC} /2)-10 | — | 10 | — | 40 | — | |
| TSPIxSCK 高レベル出力パルス幅 | t _{WH} | (t _{CYC} /2)-10 | — | 10 | — | 40 | — | |
| TSPIxCSn 出力 ←TSPIxSCK 立ち上がり/立ち下がり時間 | t _{Csum} | (t _{CYC} ×k1)-15 | ch0-3: (t _{CYC} ×k1)+9: ch4-8: (t _{CYC} ×k1)+13 | 25 | 49 | — | — | |
| TSPIxSCK 立ち上がり/立ち下がり →TSPIxCSn ホールド時間 | t _{CHD} | ch0-3: (t _{CYC} ×k2)-10 ch4-8: (t _{CYC} ×k2)-15 | — | 30 | — | — | — | |
| TSPIxRXD 入力 ←TSPIxSCK 立ち上がり/立ち下がり時間 | t _{DSU} | ch0-3: 20-2×T: ch4-8: 30-2×T: | — | 0 | — | — | — | |
| TSPIxSCK 立ち上がり/立ち下がり →TSPIxRXD ホールド時間 | t _{DHD} | 2×T | — | 20 | — | 25 | — | |
| TSPIxSCK 立ち上がり/立ち下がり →TSPIxTXD ホールド時間 | t _{ODLY1} | ch0-3: -7 ch4-8: -10 | — | -7 | — | -10 | — | |
| TSPIxSCK 立ち上がり/立ち下がり →TSPIxTXD 遅延時間 | t _{ODLY2} | — | ch0-3: 7 ch4-8: 13 | — | 7 | — | — | |
| TSPIxCSIN 立ち下がり →TSPIxTXD 遅延時間 | t _{ODLY3} | ch0-3: (t _{CYC} ×(k1-0.5))-20 ch4-8: (t _{CYC} ×(k1-0.5))-50 | (t _{CYC} ×(k1-0.5))+9 | 0 | 29 | — | — | |
| | | | | — | — | 0 | 59 | |

注1) 出力周波数は [TSPIxBR]<BRCK><BRS> の設定値で決まります。計算式の Max 値を超えない範囲で出力周波数を設定してください。

注2) fsysh の最大周波数は 160MHz ですが、TSPIxSCK の最大周波数(25MHz)を出力可能な fsysh=100MHz の例としています。

注3) fsys は、ch4-5 は fsysh(最大 160MHz)、ch6-8 は fsysm(最大 80MHz)を表します。

(2) スレープモード

| 項目 | 記号 | 計算式 | | fsysh = 100MHz 時 | | fsys = 80MHz 時(注) | | 単位 |
|--|--------------------|--------------------|-----------|------------------|-----|-------------------|-----|-----|
| | | | | ch0-3 | | ch4-8 | | |
| | | | | Min | Max | Min | Max | |
| TSPIxSCK 入力周波数 | f _{CYC} | - | ch0-3: 20 | | 20 | - | - | MHz |
| | | | ch4-8: 10 | - | - | - | 10 | |
| TSPIxSCK 入力周期 | t _{CYC} | 1/f _{CYC} | - | 50 | - | 100 | - | ns |
| TSPIxSCK 低レベル入力パルス幅 | t _{WL} | ch0-3: 15 | - | 15 | - | - | - | |
| | | ch4-8: 40 | | - | - | - | 40 | |
| TSPIxSCK 高レベル入力パルス幅 | t _{WH} | ch0-3: 15 | - | 15 | - | - | - | |
| | | ch4-8: 40 | | - | - | - | 40 | |
| TSPIxCSIN 入力 ← TSPIxSCK 立ち上がり / 立ち下がり時間 | t _{CSU1} | ch0-3: 40 | - | 40 | - | - | - | |
| | | ch4-8: 90 | | - | - | - | 90 | |
| TSPIxCSIN 入力 ← TSPIxSCK 立ち上がり / 立ち下がり時間 | t _{CSU2} | ch0-3: 40 | - | 40 | - | - | - | |
| | | ch4-8: 90 | | - | - | - | 90 | |
| TSPIxSCK 立ち上がり / 立ち下がり → TSPIxCSIN ホールド時間 | t _{CHD} | ch0-3: 40 | - | 40 | - | - | - | |
| | | ch4-8: 90 | | - | - | - | 90 | |
| TSPIxRXD 入力 ← TSPIxSCK 立ち上がり / 立ち下がり時間 | t _{DSU} | ch0-3: 3 | - | 3 | - | - | - | |
| | | ch4-8: 16 | | - | - | - | 16 | |
| TSPIxSCK 立ち上がり / 立ち下がり → TSPIxRXD ホールド時間 | t _{DHD} | ch0-3: 8 | - | 8 | - | - | - | |
| | | ch4-8: 6 | | - | - | - | 6 | - |
| TSPIxSCK 立ち上がり / 立ち下がり → TSPIxTXD ホールド時間 | t _{ODLY1} | 2 | - | 2 | - | 2 | - | |
| TSPIxSCK 立ち上がり / 立ち下がり → TSPIxTXD 遅延時間 | t _{ODLY2} | ch0-3: 25 | - | - | 25 | - | - | |
| | | ch4-8: 35 | | - | - | - | - | 35 |
| TSPIxCSIN 立ち下がり → TSPIxTXD 遅延時間 | t _{ODLY3} | ch0-3: 25 | - | - | 25 | - | - | |
| | | ch4-8: 38 | | - | - | - | - | 38 |
| TSPIxCSIN 高レベル入力パルス幅 | t _{WDIS} | Tx2+10 | - | 30 | - | 35 | - | |

注) fsys は、ch4-5 は fsysh(最大 160MHz)、ch6-8 は fsysm(最大 80MHz)を表します。

(1) 1stクロックエッジサンプリング(マスタ)

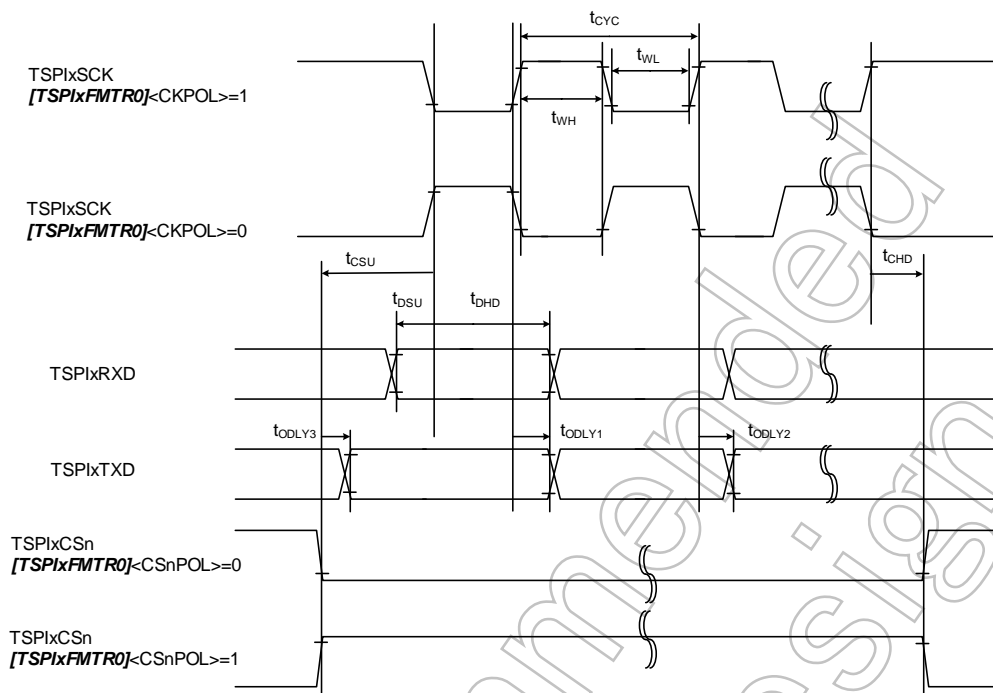


図 7.1 1stクロックエッジサンプリング(マスタ)

(2) 2ndクロックエッジサンプリング(マスタ)

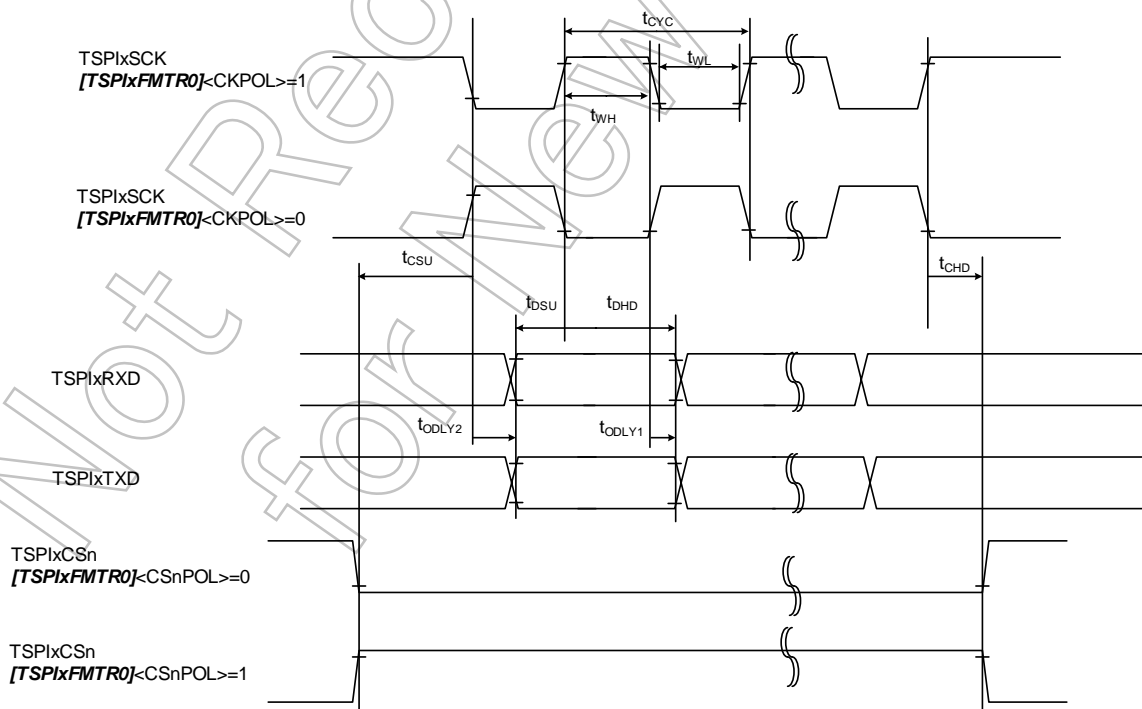


図 7.2 2ndクロックエッジサンプリング(マスタ)

(3) 2nd クロックエッジサンプリング(スレーブ)

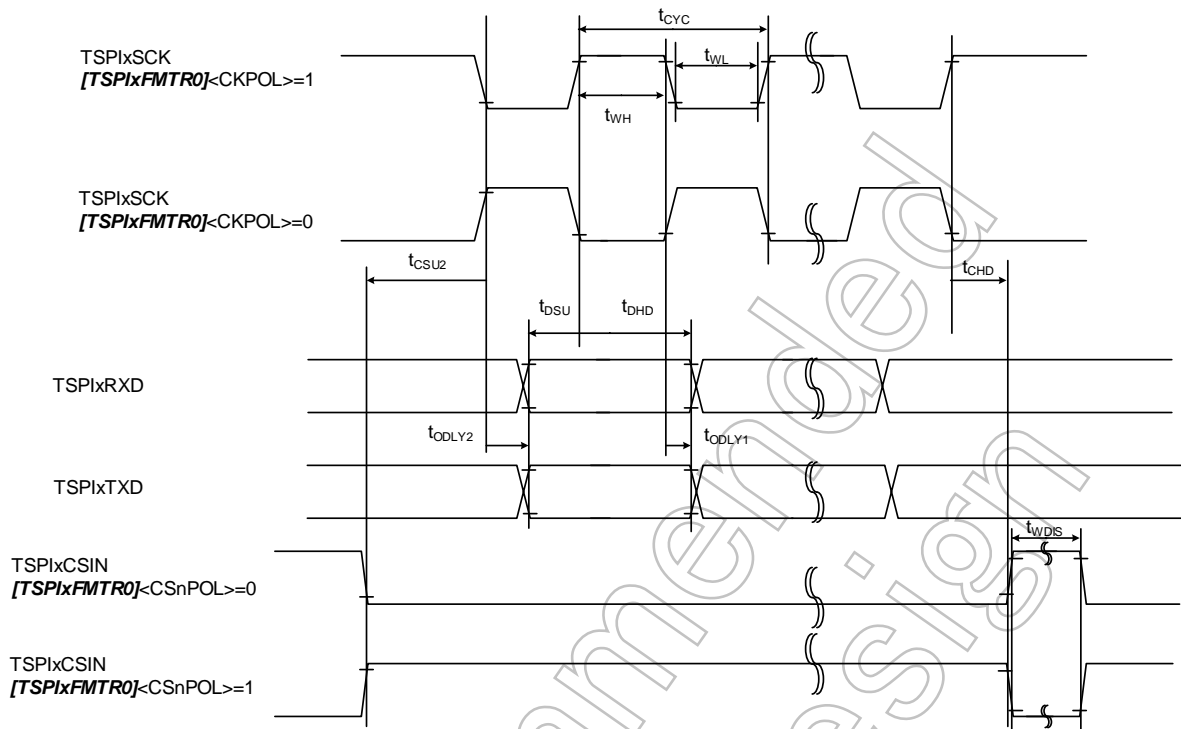


図 7.3 2nd クロックエッジサンプリング(スレーブ)

7.9.2. I²C インタフェース(I²C)

7.9.2.1. AC 測定条件

この章に記載されている AC 特性は、以下の条件での測定結果です。

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C
- 出力レベル: Low = 0.4V
- 入力レベル: High = 0.7×DVDD3、Low = 0.3×DVDD3
- 負荷容量: CL = 30pF

注) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

7.9.2.2. AC 電気的特性

TはI²Cの動作クロック周期です。nは[I2CxCR1]<SCK>で指定したSCL出力クロックの周波数選択値、pは[I2CxPRS]<PRsck>で指定したプリスケアラ分周比です。

| 項目 | 記号 | 標準モード | | ファストモード | | 単位 |
|---------------------------------------|----------------------|-------|-----|---------|-----|-----|
| | | Min | Max | Min | Max | |
| SCL クロック周波数 | f _{SCL} | 0 | 100 | 0 | 400 | kHz |
| スタートコンディション保持 | t _{HD, STA} | 4.0 | - | 0.6 | - | |
| SCL クロック Low 幅(入力)(注 1) | t _{LOW} | 4.7 | - | 1.3 | - | μs |
| SCL クロック High 幅(入力)(注 2) | t _{HIGH} | 4.0 | - | 0.6 | - | |
| 再スタートコンディションセットアップ時間(注 5) | t _{SU, STA} | 4.7 | - | 0.6 | - | |
| データ保持時間(入力)(注 3,4) | t _{HD, DAT} | 0 | - | 0 | - | ns |
| データセットアップ時間 | t _{SU, DAT} | 250 | - | 100 | - | |
| ストップコンディションセットアップ時間 | t _{SU, STO} | 4.0 | - | 0.6 | - | μs |
| ストップコンディションとスタートコンディション間のパスフリー時間(注 5) | t _{BUF} | 4.7 | - | 1.3 | - | |

注1) SCL クロック Low 幅(出力): $p(2^{n+1}+10)/T$ (I2CxOP<NFSEL>=0の時)

注2) SCL クロック High 幅(出力): $p(2^{n+1}+6)/T$ (I2CxOP<NFSEL>=0の時)

通信規格上、標準モード/ファストモードの最高速度は 100 kHz/400 kHz です。内部 SCL クロックの周波数の設定は、使用される f_{sys} と上記の注 1、注 2 の計算式で設定されますのでご注意ください。

注3) データ保持時間(出力)は、内部 SCL からプリスケアラクロック (T_{prscck}) 4 サイクル分の時間です。

注4) 通信規格では、SDA 入力時に内部でデータ保持時間を 300ns 確保して、SCL 立ち下がり時の不安定な状態を回避することになっていますが、本製品では対応していません。また SCL のエッジスロープコントロール機能を持っていません。従って、SCL/SDA の tr/tf を含めて、バス上で上表のデータ保持時間(入力)を守るように、設計してください。

注5) ソフトウェアに依存します。

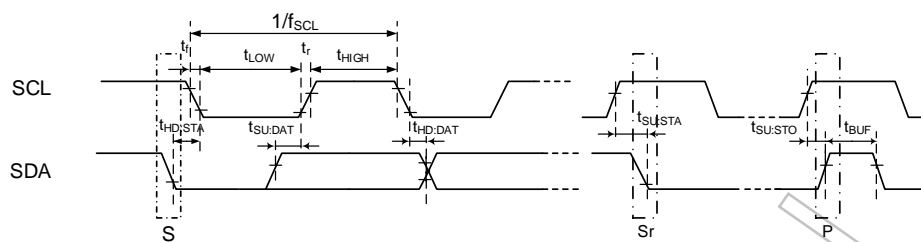


図 7.4 I²CのACタイミング

Not Recommended for New Design

7.9.3. 32 ビットタイマイイベントカウンタ (T32A)

T32AxINA0/A1, T32AxINB0/B1, T32AxINC0/C1 入力に対する AC 電気的特性です。

7.9.3.1. AC 測定条件

この章に記載されている AC 特性は、以下の条件での測定結果です。

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C
- 入力レベル: High = 0.75×DVDD3、Low = 0.25×DVDD3
- 負荷容量: CL = 30pF

注) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

7.9.3.2. AC 電気的特性

T は T32A の動作クロックの周期を表します。T32A の動作クロックは、クロック ΦTm と同じ周期です。この周期は、クロックギアの設定に依存します。

(1) パルスカウント動作時以外

| 項目 | 記号 | 計算式 | | $\Phi Tm=80\text{ MHz}$ | | 単位 |
|----------|------------|-----------|-----|-------------------------|-----|----|
| | | Min | Max | Min | Max | |
| 低レベルパルス幅 | t_{VCKL} | $2T + 20$ | - | 45 | - | ns |
| 高レベルパルス幅 | t_{VCKH} | $2T + 20$ | - | 45 | - | |

(2) パルスカウント動作時

| 項目 | 記号 | 計算式 | | $\Phi Tm=80\text{ MHz}$ | | 単位 |
|----------|------------|------------------------|-----|-------------------------|-----|----|
| | | Min | Max | Min | Max | |
| パルス周期 | t_{DCYC} | 1000 | - | 1000 | - | ns |
| 低レベルパルス幅 | t_{PWL} | 500 | - | 500 | - | |
| 高レベルパルス幅 | t_{PWH} | 500 | - | 500 | - | |
| 入力セットアップ | t_{ABS} | $(NF+1) \times T + 20$ | - | 32.5 | - | |
| 入力ホールド | t_{ABH} | $(NF+1) \times T + 20$ | - | 32.5 | - | |

NF の値は $[T32AxPLSCR] \langle NF[1:0] \rangle$ の設定により以下の値になります。

| $[T32AxPLSCR] \langle NF[1:0] \rangle$ | 計算式の NF 値 |
|--|-----------|
| 00 | 0 |
| 01 | 2 |
| 10 | 4 |
| 11 | 8 |

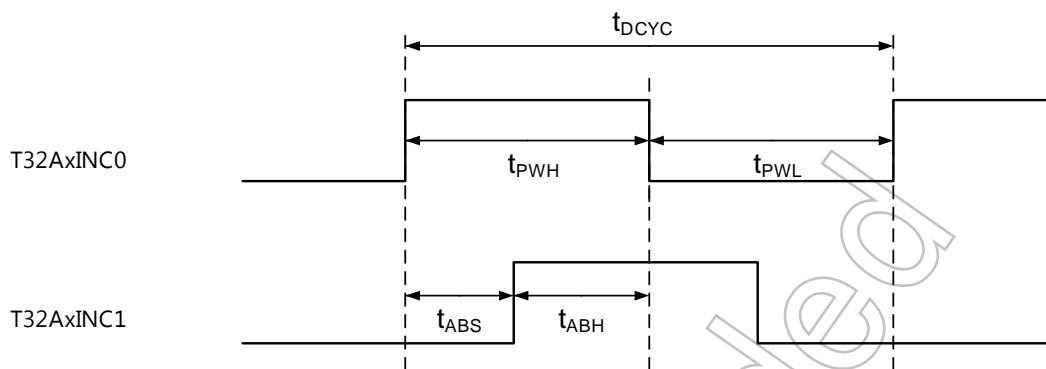


図 7.5 カウントパルス入力

Not Recommended for New Design

7.9.4. 外部バスインタフェース(EBIF)

7.9.4.1. AC 測定条件

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C (fsysh ≤ 120MHz)、Ta = -40°C~70°C (fsysh ≤ 160MHz)
- 出力レベル: High = 0.8 × DVDD3, Low = 0.2 × DVDD3
- 入力レベル: High = 0.75 × DVDD3, Low = 0.25 × DVDD3
- 負荷容量: CL = 30pF

7.9.4.2. 変数条件

- RWS: RD, WR における立ち下がりまでのセットアップサイクル挿入 :RWS = 0, 1, 2, 4
- TW: 内部ウエイトサイクル挿入 :TW = 0 ~ 15
- TWEX: 外部ウエイトサイクル挿入:TWEX = 任意
- RWH: RD, WR のリカバリサイクル挿入 :RWH = 0 ~ 6, 8
- CSH: CSx のリカバリサイクル挿入 :CSH = 0, 1, 2, 4

7.9.4.3. AC 電気的特性(EEXBCLK 非同期セパレートバスモード)

変数条件 : RWS = 1, TW = 3, TWEX = 4, RWH = 1, CSH = 1

| 項目 | 記号 | 計算式 | | fsysh = 80MHz | | fsysh = 160MHz | | 単位 |
|--------------------------------------|------|------------------|----------------------|---------------|------|----------------|--------|----|
| | | Min | Max | Min | Max | Min | Max | |
| システムクロック周期 (T) | tSYS | T | - | 12.5 | - | 6.25 | - | ns |
| EA[0:23]有効 → ERD_N, EWR_N 立ち下がり | tAC | T (1+RWS)-15 | - | 10 | - | -2.5 | - | |
| ERD_N, EWR_N 立ち上がり →EA[0:23]保持 | tCAR | T (1+RWH+CSH)-17 | - | 27.5 | - | 1.75 | - | |
| EA[0:23]有効 → ED/EAD[0:15]入力 | tAD | - | T (2+RWS+TW+TWEX)-35 | - | 90.0 | - | 27.5 | |
| ERD_N 立ち下がり → EA/EAD[0:15]入力 | tRD | - | T (1+TW+TWEX)-30 | - | 70.0 | - | 20 | |
| ERD_N 低レベルパルス幅 | tRR | T (1+TW+TWEX)-15 | - | 85.0 | - | 35 | - | |
| ERD_N 立ち上がり → EA/EAD[0:15]保持 | tHR | 0 | - | 0 | - | 0 | - | |
| ERD_N 立ち上がり → EA[0:23]出力 | tRAE | T (1+RWH+CSH)-17 | - | 22.5 | - | 1.75 | - | |
| EWR_N 低レベルパルス幅 | tWW | T (1+TW+TWEX)-15 | - | 85.0 | - | 35 | - | |
| ED/EAD[0:15]有効 → EWR_N立ち上がり | tDW | T (1+TW+TWEX)-15 | - | 85.0 | - | 35 | - | |
| EWR_N 立ち上がり → EA/EAD[0:15]保持 | tWD | T (1+RWH)-17 | - | 15 | - | -4.5 | - | |
| ERD_N/EWR_N 立ち下がり →EWAIT_N 立ち下がり | tRWW | - | T (TW)-30 | - | 7.5 | - | -11.25 | |
| EWAIT_N 立ち上がり → ERD_N/EWR_N 立ち上がり | tWRW | - | 4T + 30 | - | 80 | - | 55 | |

1. リードサイクル (最短サイクル)

(サイクル拡張無し、RD セットアップ無し、内部ウエイト無し、CS リカバリ無し、RD リカバリ無し)

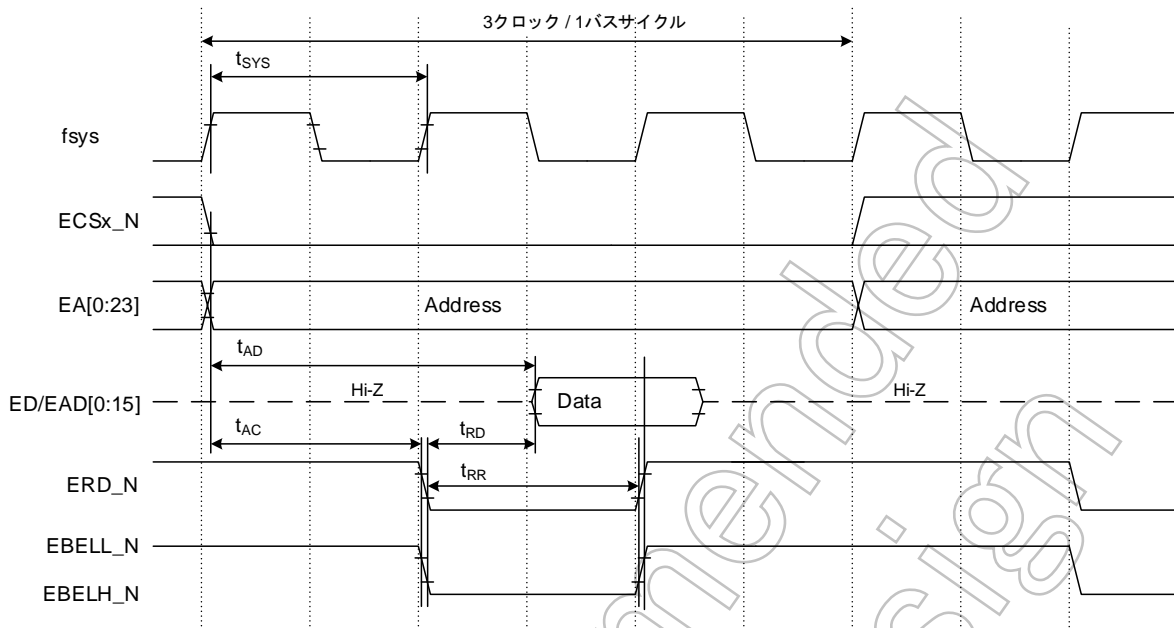


図 7.6 リードサイクル (最短サイクル) タイミング

2. リードサイクル (6 クロック/1 バスサイクル)

(サイクル拡張無し、RD セットアップ=1 サイクル、内部ウエイト=1 サイクル、CSリカバリ=1 サイクル、RD リカバリ=1 サイクル)

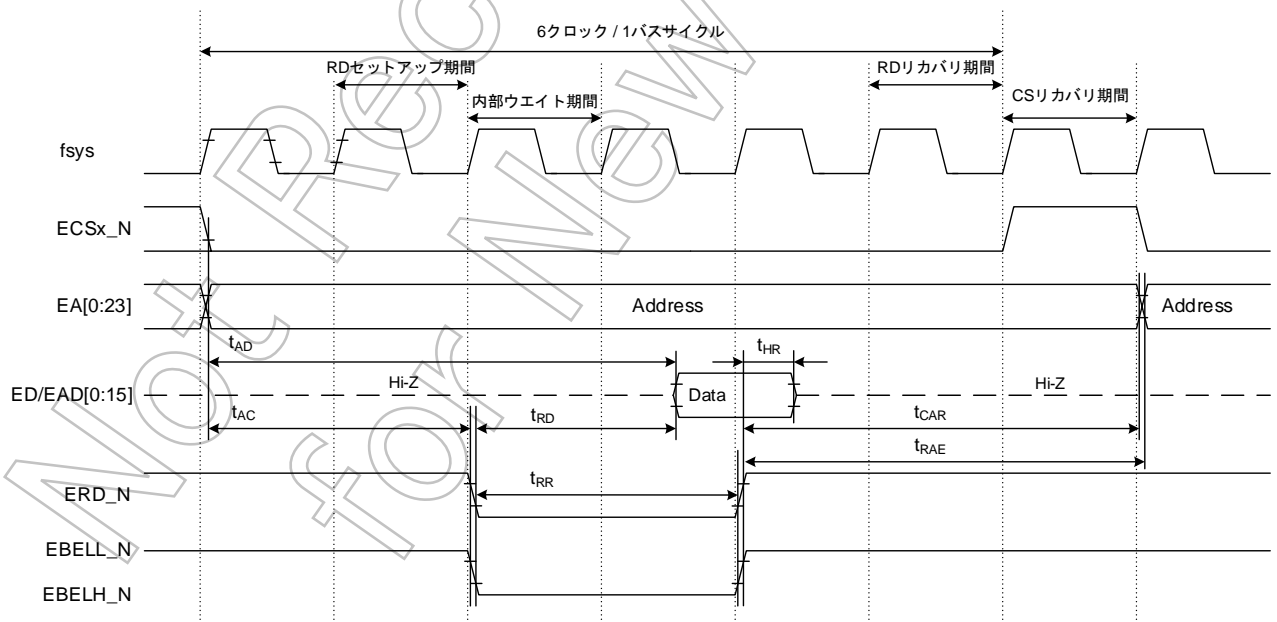


図 7.7 リードサイクル (6 クロック/1 バスサイクル) タイミング

3. リードサイクル(外部ウエイト)

(サイクル拡張無し、RD セットアップ=1サイクル、内部ウエイト=3サイクル、外部ウエイト=任意、CSリカバリ=1サイクル、RDリカバリ=1サイクル)

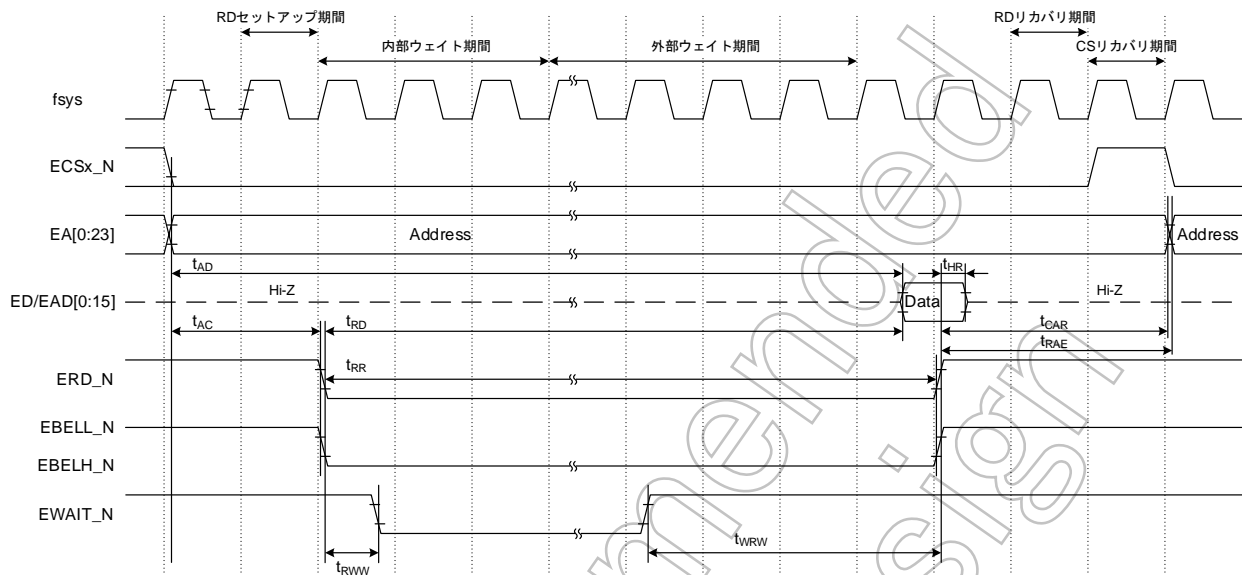


図 7.8 リードサイクル(外部ウエイト)タイミング

4. ライトサイクル (最短サイクル)

(サイクル拡張無し、WRセットアップ無し、内部ウエイト無し、CSリカバリ無し、WRリカバリ無し)

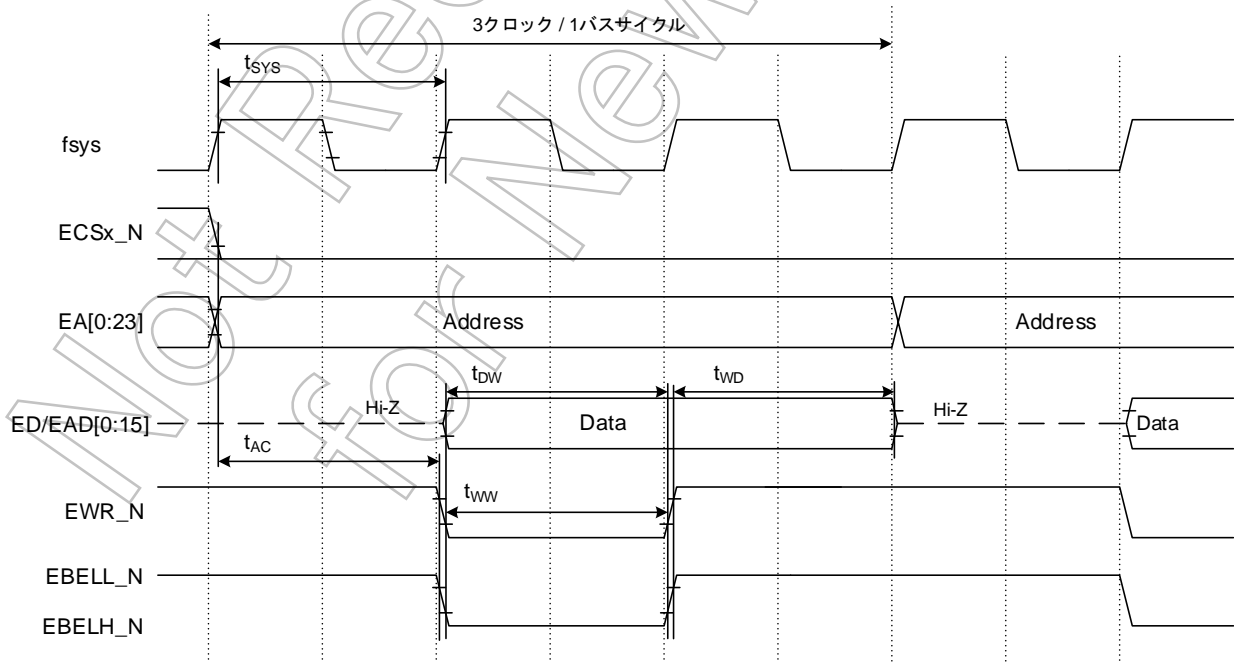


図 7.9 ライトサイクル (最短サイクル) タイミング

5. ライトサイクル (6 クロック/1 バスサイクル)

(サイクル拡張無し、WRセットアップ=1 サイクル、内部ウエイト=1サイクル、CSリカバリ=1サイクル、WR リカバリ=1サイクル)

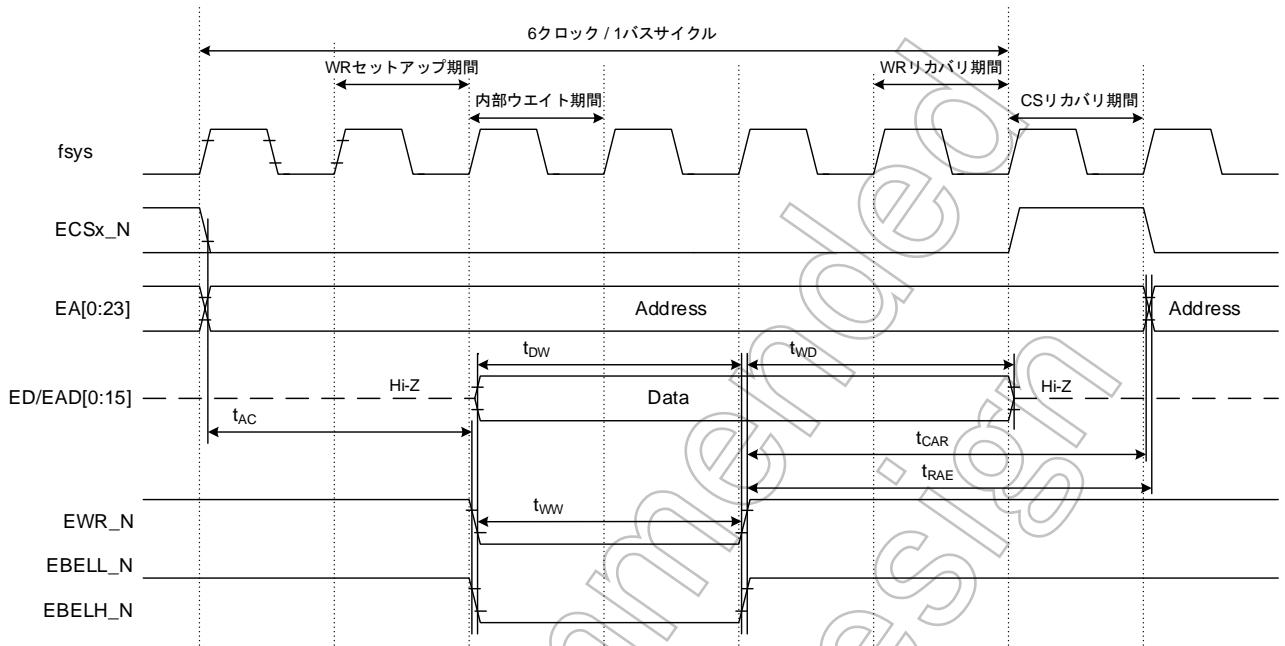


図 7.10 ライトサイクル (6 クロック/1 バスサイクル) タイミング

6. ライトサイクル(外部ウエイト)

(サイクル拡張無し、WR セットアップ=1 サイクル、内部ウエイト=3 サイクル、外部ウエイト=任意、CS リカバリ=1 サイクル、WR リカバリ=1 サイクル)

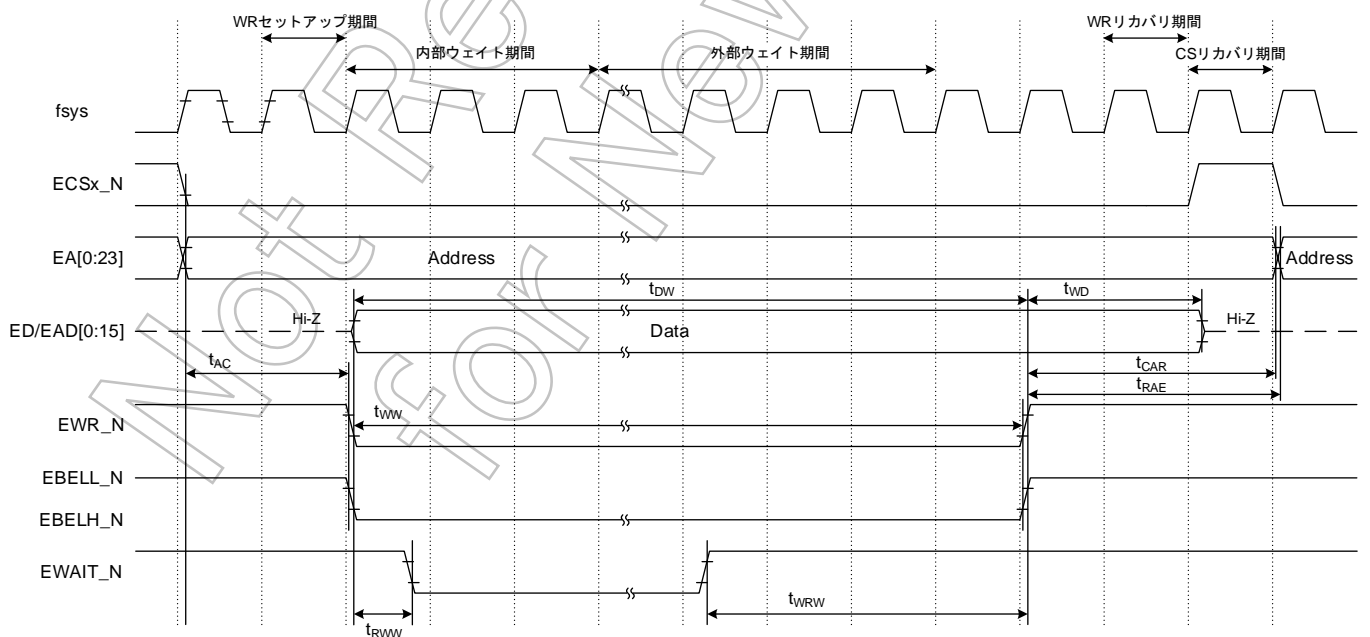


図 7.11 ライトサイクル(外部ウエイト)タイミング

7.9.4.4. AC 電気的特性(EEXBCLK マルチプレクスバスモード)

変数条件 : ALE=1, RWS=1, TW=3, TWEX=4, RWH=1, CSH=1

| 項目 | 記号 | 計算式 | | fsysh = 80MHz | | fsysh = 160MHz | | 単位 |
|---|--------------------------------------|------------------|------------------------------|---------------|-----|----------------|--------|----|
| | | Min | Max | Min | Max | Min | Max | |
| システムクロック周期 (T) | t _{SYS} | T | - | 12.5 | - | 6.25 | - | ns |
| EA[0:23]有効 → EALE 立ち下がり | t _{AL} | T (1+ALE)-15 | - | 10 | - | -2.5 | - | |
| EALE 立ち下がり → EA[0:23]保持 | t _{LA} | T (1+RWS)-15 | - | 15 | - | -2.5 | - | |
| EALE High パルス幅 | t _{LL} | T (1+ALE)-15 | - | 10 | - | -2.5 | - | |
| EALE 立ち下がり → ERD_N, EWR_N 立ち下がり | t _{LC} | T(1+RWS)-15 | - | 15 | - | -2.5 | - | |
| ERD_N, EWR_N 立ち上がり → EALE 立ち上がり | t _{CL} | T (1+RWH+CSH)-15 | - | 22.5 | - | 3.75 | - | |
| EA[0:15]有効→ERD_N,EWR_N立ち下がり EA[16:23]有効→ERD_N,EWR_N立ち下がり | t _{ACL} t _{ACH} | T (2+ALE+RWH)-15 | - | 35 | - | 10.0 | - | |
| ERD_N, EWR_N 立ち上がり → EA[16:23]保持 | t _{CAR} | T (1+RWH+CSH)-15 | - | 22.5 | - | 3.75 | - | |
| EA[0:15]有効 → ED/EAD[0:15]入力 EA[16:23]有効 → ED/EAD[0:15]入力 | t _{ADL} t _{ADH} | - | T (3+ALE+RWS+TW+TWEX) -35 | - | 115 | - | 40 | |
| ERD_N 立ち下がり → ED/EAD[0:15]入力 | t _{RD} | - | T (1+TW+TWEX)-30 | - | 70 | - | 20 | |
| ERD_N 低レベルパルス幅 | t _{RR} | T (1+TW+TWEX)-15 | - | 85.0 | - | 35 | - | |
| ERD_N 立ち上がり → ED/EAD[0:15]保持 | t _{HR} | 0 | - | 0 | - | 0 | - | |
| ERD_N 立ち上がり → EA[0:23]出力 | t _{RAE} | T (1+RWH+CSH)-19 | - | 22.5 | - | -0.25 | - | |
| EWR_N Low パルス幅 | t _{WW} | T (1+TW+TWEX)-15 | - | 85.0 | - | 35 | - | |
| EA/EAD[0:15]有効 → EWR_N 立ち上がり | t _{DW} | T (1+TW+TWEX)-15 | - | 85.0 | - | 35 | - | |
| EWR_N 立ち上がり → ED/EAD[0:15]保持 | t _{WD} | T (1+RWH)-17 | - | 15 | - | -4.5 | - | |
| ERD_N/EWR_N 立ち下がり → EWAIT_N 立ち下がり | t _{RWW} | - | T (TW)-30 | - | 7.5 | - | -11.25 | |
| EWAIT_N 立ち上がり → ERD_N/EWR_N 立ち上がり | t _{WRW} | - | 4T + 30 | - | 80 | - | 55 | |

1. リードサイクル (最短サイクル)

(サイクル拡張無し、ALE ウェイト無し、RD セットアップ無し、内部ウェイト無し、CS リカバリ無し、RD リカバリ無し)

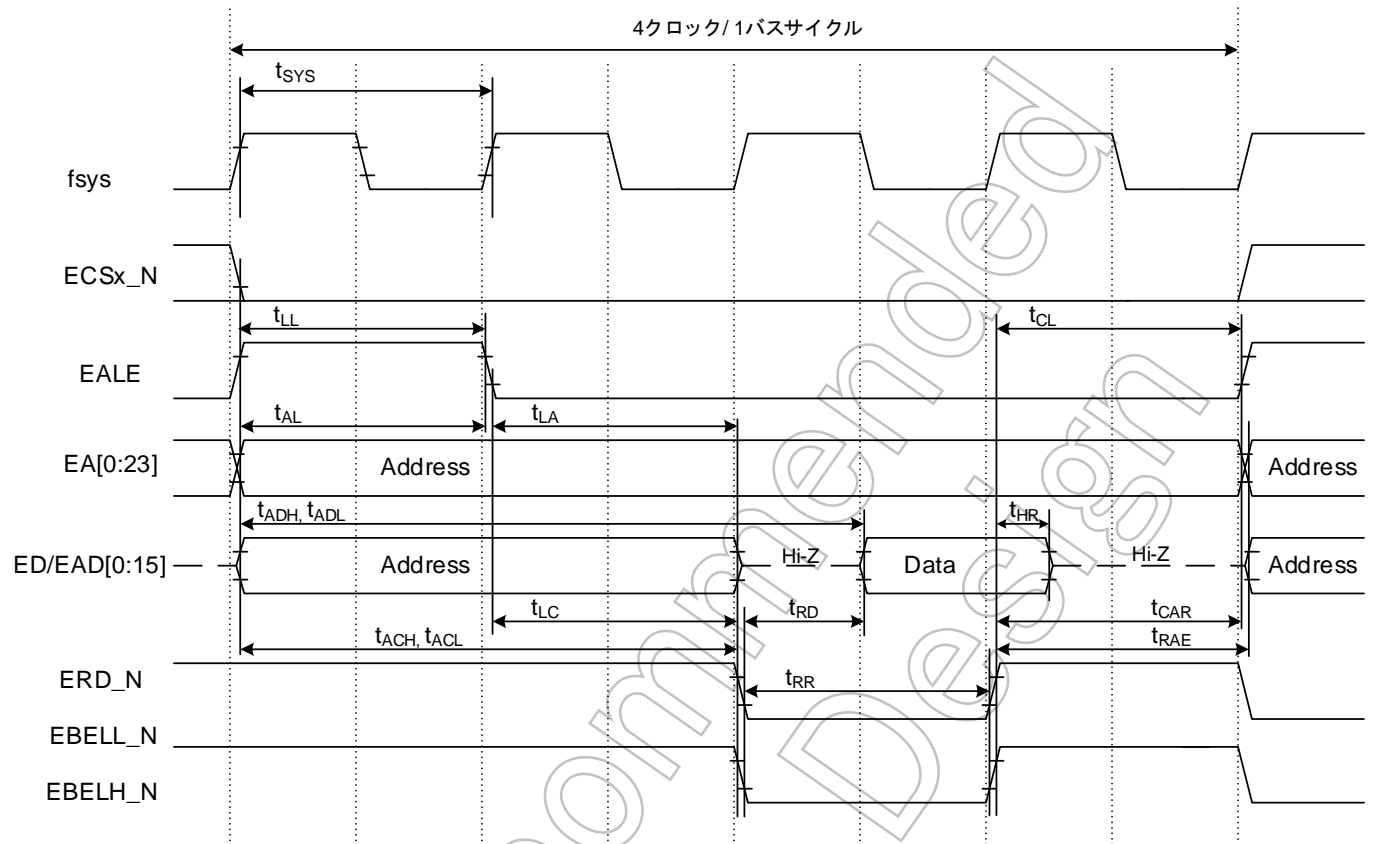


図 7.12 リードサイクル (最短サイクル) タイミング

2. リードサイクル (8 クロック/1 バスサイクル)

(サイクル拡張無し、ALE ウェイト=1サイクル、RD セットアップ=1サイクル、内部ウェイト=1サイクル、CSリカバリ=1サイクル、RD リカバリ=1サイクル)

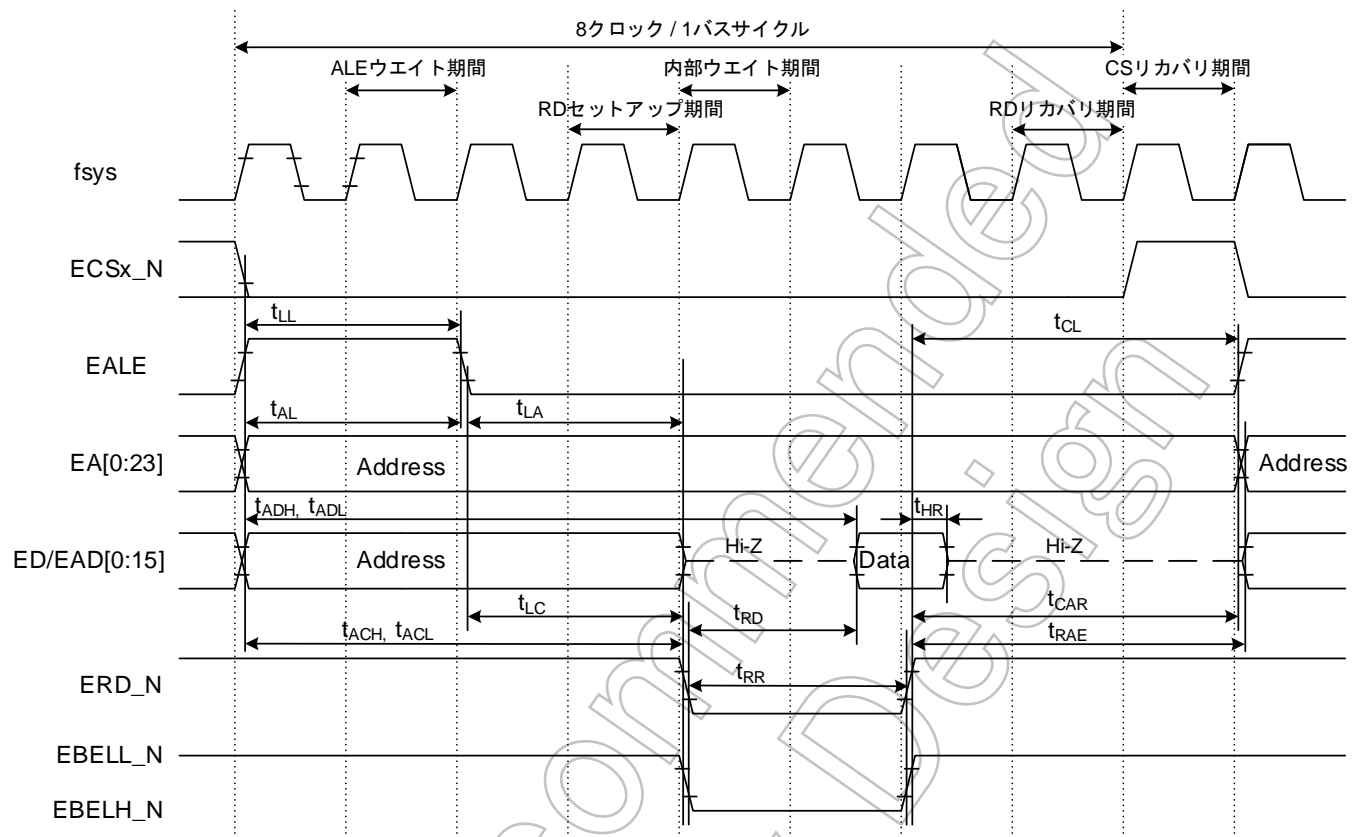


図 7.13 リードサイクル (8 クロック/1 バスサイクル)タイミング

3. リードサイクル (10 クロック/1 バスサイクル)

(サイクル拡張=2 倍、ALE ウェイト=1サイクル、RDセットアップ=無し、内部ウェイト=1サイクル、CSリカバリ=1サイクル、RD リカバリ=1サイクル)

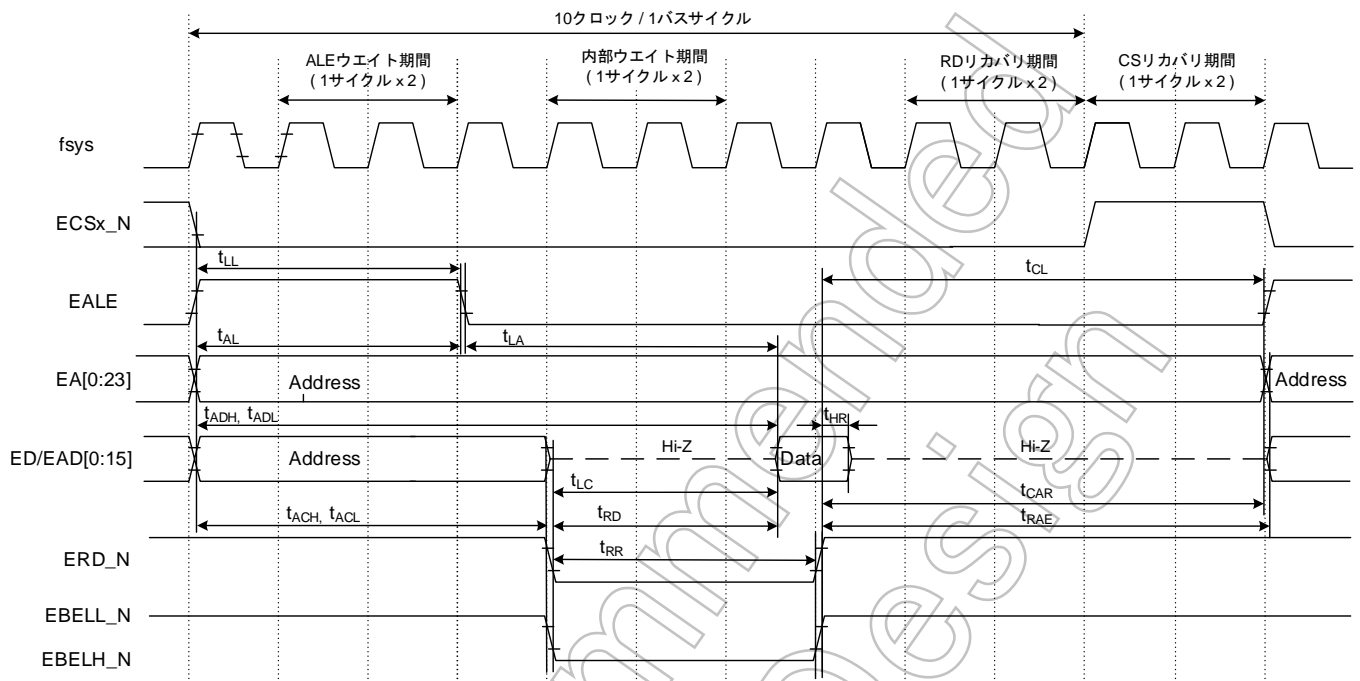


図 7.14 リードサイクル (10 クロック/1 バスサイクル)タイミング

4. リードサイクル(外部ウエイト)

(サイクル拡張無し、ALEウエイト=1サイクル、RDセットアップ=1サイクル、内部ウエイト=3サイクル、外部ウエイト=任意、CSリカバリ=1サイクル、RDリカバリ=1サイクル)

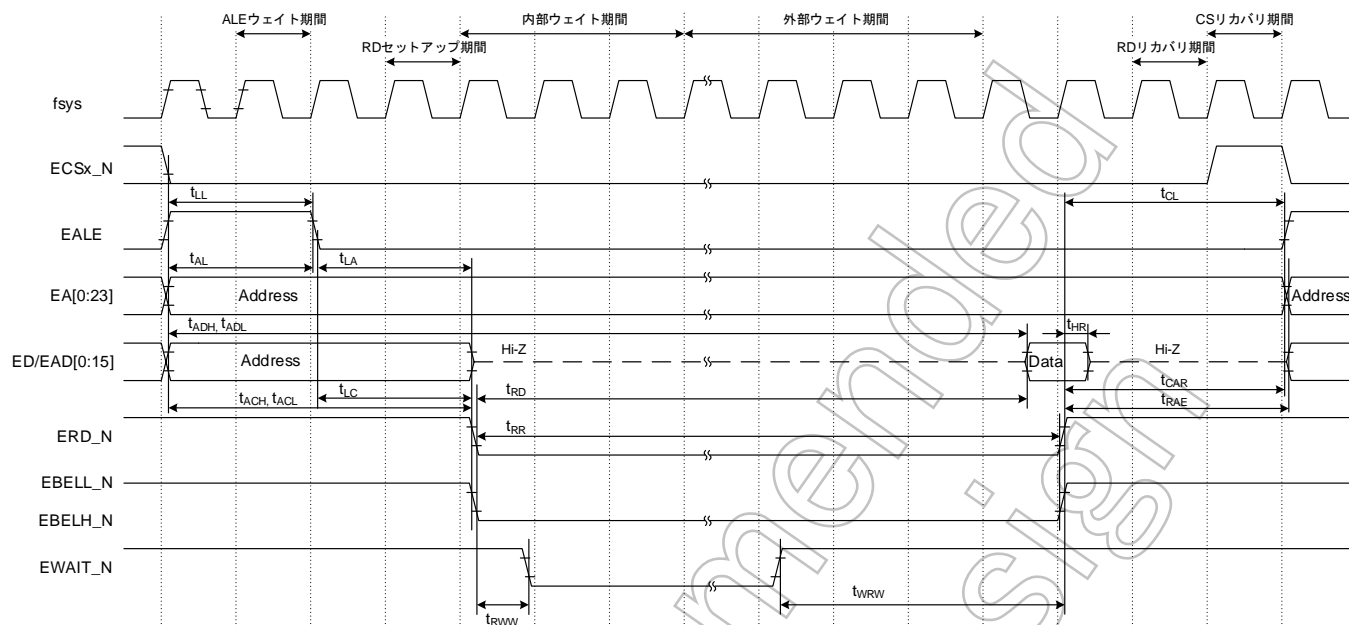


図 7.15 リードサイクル(外部ウエイト)タイミング

5. ライトサイクル (最短サイクル)

(サイクル拡張無し、ALEウエイト無し、WRセットアップ無し、内部ウエイト無し、CSリカバリ無し、WRリカバリ無し)

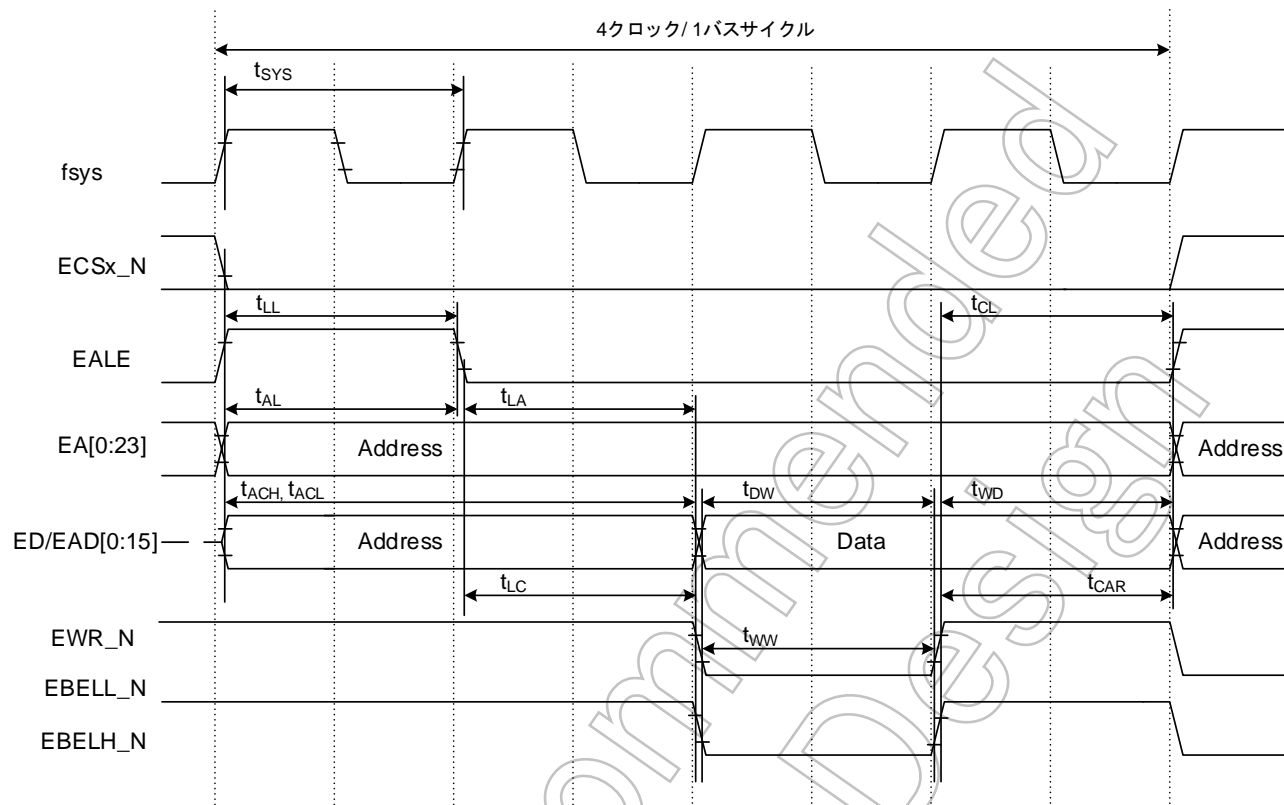


図 7.16 ライトサイクル (最短サイクル) タイミング

6. ライトサイクル (8 クロック/1 バスサイクル)

(サイクル拡張無し、ALEウエイト=1サイクル、WRセットアップ=1サイクル、内部ウエイト=1サイクル、CSリカバリ=1サイクル、CSリカバリ=1サイクル、WR リカバリ=1サイクル)

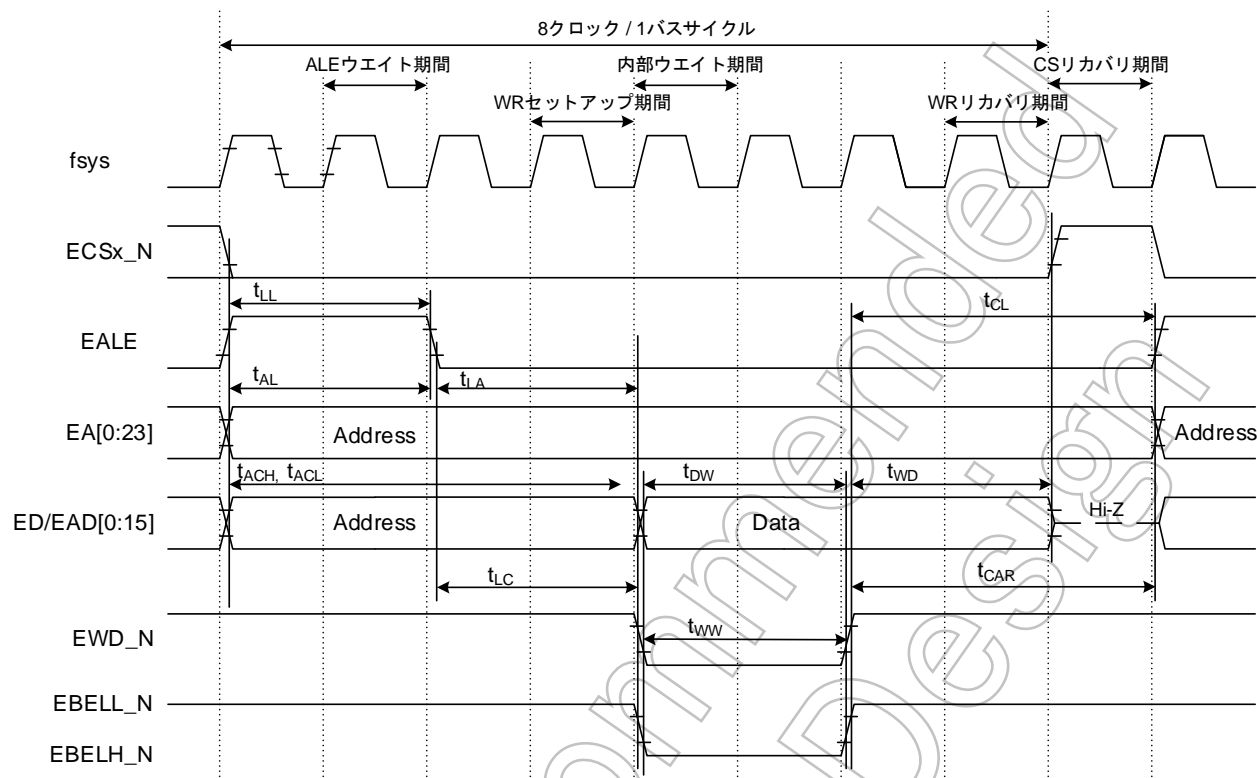


図 7.17 ライトサイクル (8 クロック/1 バスサイクル)タイミング

7.9.4.5. AC 電気的特性(EEXBCLK 同期セパレートバスモード/マルチプレクスバスモード)

| 項目 | 記号 | 計算式 | | fsysh=160MHz | | 単位 |
|-------------------------------|----------|------|-----|--------------|-----|----|
| | | Min | Max | Min | Max | |
| 外部クロック(EEXBCLK)周期 | X | 33.3 | - | 33.3 | - | ns |
| 出力端子確定→EEXBCLK立ち下がり | t_s | 2 | - | 2 | - | |
| EEXBCLK立ち下がり→出力端子保持 | t_H | 7 | - | 7 | - | |
| ED/EAD[15:0]入力確定→EEXBCLK立ち上がり | t_{DS} | 20 | - | 20 | - | |
| EEXBCLK立ち上がり→ED/EAD[15:0]入力保持 | t_{DH} | 0 | - | 0 | - | |
| EWAIT_N入力確定→EEXBCLK立ち上がり | t_{WS} | 20 | - | 20 | - | |
| EEXBCLK立ち上がり→EWAIT_N入力保持 | t_{WH} | 0 | - | 0 | - | |

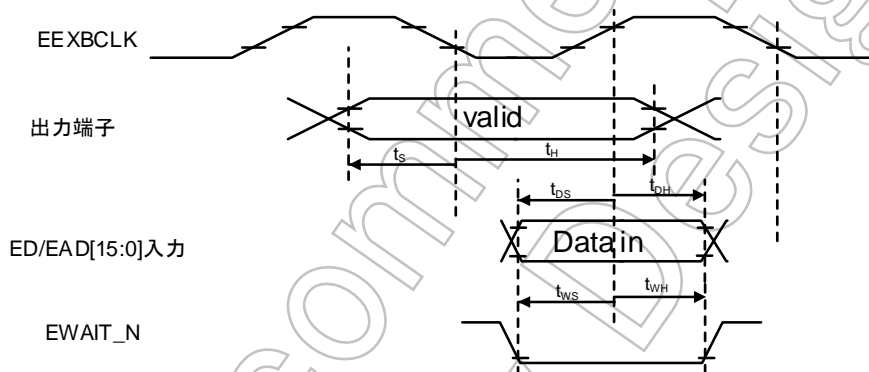


図 7.19 EEXBCLK 同期セパレートバスモード/マルチプレクスバスモードタイミング

7.9.5. シリアルメモリアンタフェース(SMIF)

7.9.5.1. AC 測定条件

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C (fsysh ≤ 120MHz)、Ta = -40°C~70°C (fsysh ≤ 160MHz)
- 出力レベル: High = 0.8 × DVDD3, Low = 0.2 × DVDD3
- 入力レベル: High = 0.75 × DVDD3, Low = 0.25 × DVDD3
- 負荷容量: CL = 30pF

| 項目 | 記号 | 計算式 | Min | Max | 単位 |
|-----------------|------------------|---------|-----|-----|-----|
| SMIxCLK クロック周波数 | f _{CK} | - | 20 | - | MHz |
| データのセットアップ時間 | t _{SU} | - | 4 | - | ns |
| データのホールド時間 | t _{HD} | - | 25 | - | |
| 有効 Output | t _V | - | - | 9 | |
| Output ホールド時間 | t _{HO} | - | -11 | - | |
| CS セットアップ時間 | t _{CSS} | 1.5T-20 | 55 | - | |
| CS ホールド時間 | t _{CSH} | 1.0T-20 | 30 | - | |

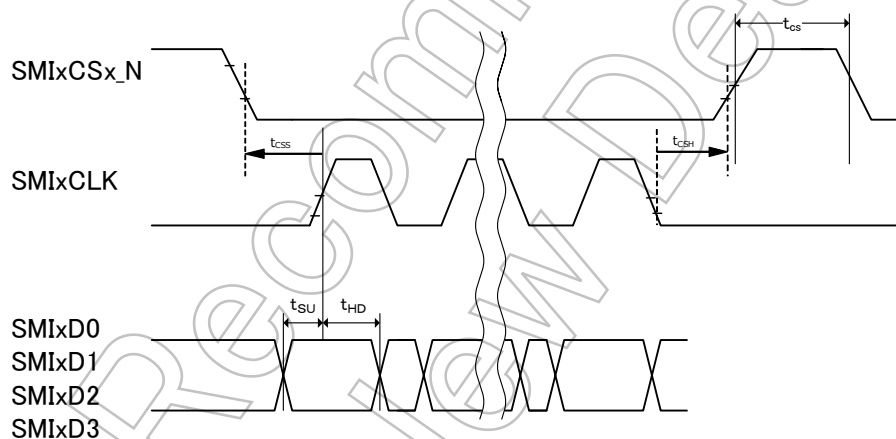


図 7.20 SMIF Input タイミング

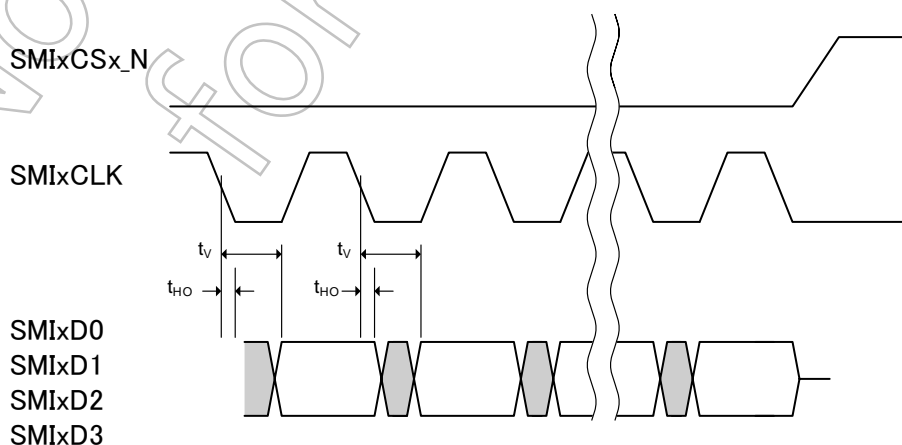


図 7.21 SMIF Output タイミング

7.9.6. 外部割り込み

7.9.6.1. AC 測定条件

この章に記載されている AC 特性は、以下の条件での測定結果です。

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C (fsysh ≤ 120MHz)、Ta = -40°C~70°C (fsysh ≤ 160MHz)
- 入力レベル: High = 0.75×DVDD3、Low = 0.25×DVDD3
- 負荷容量: CL = 30pF

注) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

7.9.6.2. AC 電気的特性

表中の T はシステムクロック fsysh の周期を表します。

(1) NORMAL, IDLE モード時

| 項目 | 記号 | 計算式 | | fsysh=160 MHz | | 単位 |
|--------------|---------------------|---------|-----|---------------|-----|----|
| | | Min | Max | Min | Max | |
| Low レベルパルス幅 | t _{INTAL1} | T + 100 | - | 106.25 | - | ns |
| High レベルパルス幅 | t _{INTAH1} | T + 100 | - | 106.25 | - | |

(2) STOP1, STOP2 モード時

| 項目 | 記号 | 計算式 | | fsysh=160 MHz | | 単位 |
|--------------|---------------------|-----|-----|---------------|-----|----|
| | | Min | Max | Min | Max | |
| Low レベルパルス幅 | t _{INTCL2} | 500 | - | 500 | - | ns |
| High レベルパルス幅 | t _{INTCH2} | 500 | - | 500 | - | |

7.9.7. 端子トリガ入力(TRGINx)

7.9.7.1. AC 測定条件

この章に記載されている AC 特性は、以下の条件での測定結果です。

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C
- 入力レベル: High = 0.75×DVDD3、Low = 0.25×DVDD3
- 負荷容量: CL = 30pF

注) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

7.9.7.2. AC 電气的特性

表中の T はシステムクロック fsys の周期を表します。

| 項目 | 記号 | 計算式 | | fsys=80 MHz | | 単位 |
|--------------|------------------|---------|-----|-------------|-----|----|
| | | Min | Max | Min | Max | |
| Low レベルパルス幅 | t _{ADL} | 2T + 20 | - | 45 | - | ns |
| High レベルパルス幅 | t _{ADH} | 2T + 20 | - | 45 | - | |

7.9.8. デバッグ通信

7.9.8.1. AC 測定条件

この章に記載されている AC 特性は、以下の条件での測定結果です。

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C (fsys ≤ 120MHz)、Ta = -40°C~70°C (fsys ≤ 160MHz)
- 出力レベル: High = 0.8×DVDD3、Low = 0.2×DVDD3
- 入力レベル: High = 0.75×DVDD3、Low = 0.25×DVDD3
- 負荷容量: CL = 30pF

注) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

7.9.8.2. SWD インタフェース

| 項目 | 記号 | Min | Max | 単位 |
|---------------------|------------------|-----|-----|----|
| CLK 周期 | T _{dck} | 100 | - | ns |
| CLK 立ち上がりから出力データ保持 | T _{d1} | 4 | - | |
| CLK 立ち上がりから出力データ有効 | T _{d2} | - | 30 | |
| 入力データ有効から CLK 立ち上がり | T _{ds} | 20 | - | |
| CLK 立ち上がりから入力データ保持 | T _{dh} | 15 | - | |

7.9.8.3. JTAG インタフェース

| 項目 | 記号 | Min | Max | 単位 |
|---------------------|-----------|-----|-----|----|
| CLK 周期 | T_{dck} | 100 | - | ns |
| CLK 立ち下がりから出力データ保持 | T_{d3} | 4 | - | |
| CLK 立ち下がりから出力データ有効 | T_{d4} | - | 50 | |
| 入力データ有効から CLK 立ち上がり | T_{ds} | 20 | - | |
| CLK 立ち上がりから入力データ保持 | T_{dh} | 15 | - | |

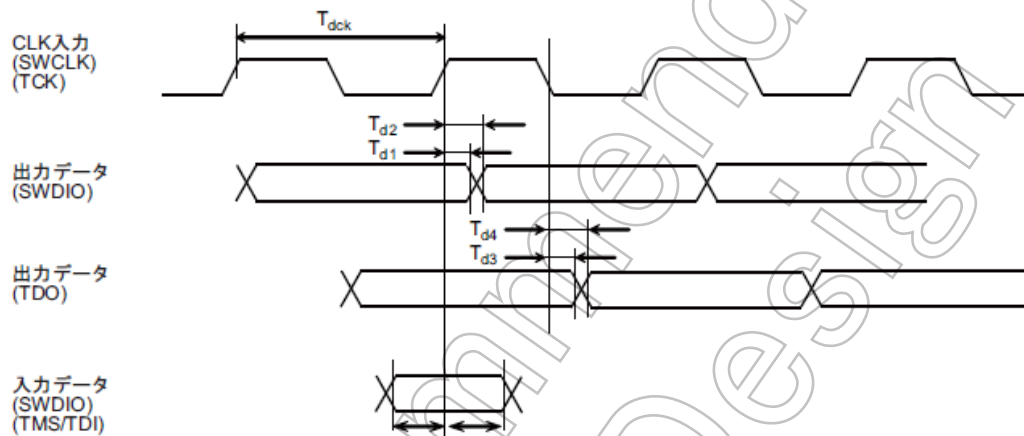


図 7.22 JTAG/SWD 波形

7.9.8.4. ETM トレース

| 項目 | 記号 | Min | Max | 単位 |
|-------------------------------|--------------|-----|-----|----|
| TRACECLK 周期 | t_{tclk} | 25 | - | ns |
| TRACECLK 立ち上がりから DATA 有効 | t_{setupr} | 2 | - | |
| TRACECLK 立ち上がりから TRACEDATA 保持 | t_{holdr} | 1 | - | |
| TRACECLK 立ち下がりから TRACEDATA 有効 | t_{setupf} | 2 | - | |
| TRACECLK 立ち下がりから TRACEDATA 保持 | t_{holdf} | 1 | - | |

注) $f_{sys} > 100\text{MHz}$ の場合は、 $DVDD3=3.3\text{V}$ 、 $CL=10\text{pF}$ の条件となります。

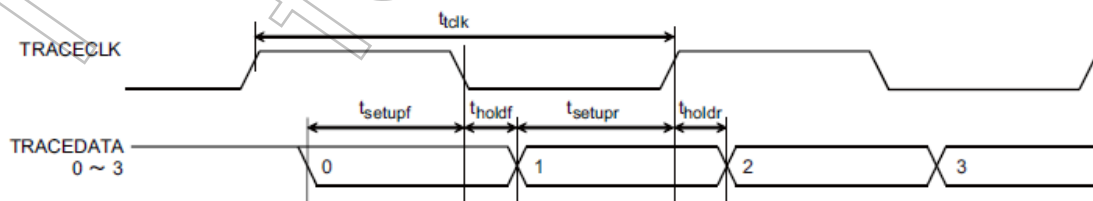


図 7.23 トレース信号波形

7.9.8.5. ノンブレイクデバッグインタフェース(NBDIF)

| 項目 | 記号 | Min | Max | 単位 |
|--------------------|-------------|-----|------------------|----|
| NBDCLK サイクル時間 | t_{NDCYC} | 80 | - | ns |
| NBDCLK Low レベルパルス幅 | t_{NDL} | 35 | - | |
| NBDDATA 出力遅延時間 | t_{NDD} | - | $t_{NDCYC} - 20$ | |
| NBDDATA 出力ホールド時間 | t_{NDHD} | 5 | - | |
| NBDDATA セットアップ時間 | t_{NDS} | 20 | - | |
| NBDDATA ホールド時間 | t_{NDH} | 5 | - | |
| NBDSYNC セットアップ時間 | t_{NDSYS} | 20 | - | |
| NBDSYNC 出力ホールド時間 | t_{NDSYH} | 5 | - | |

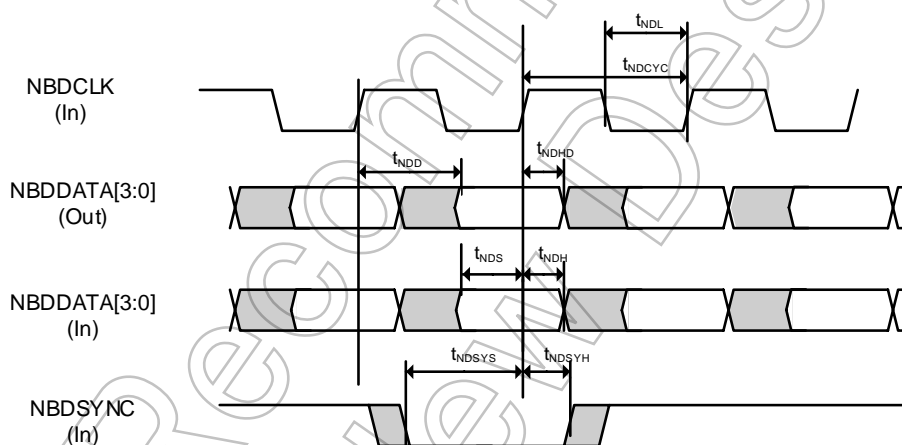


図 7.24 NBDIF波形

7.9.8.6. ノイズフィルタ特性

| 項目 | 条件 | Min | Typ. | Max | 単位 |
|-----------|----|-----|------|-----|----|
| ノイズキャンセル幅 | | 15 | 30 | 60 | ns |

7.9.9. 外部クロック入力

7.9.9.1. AC 測定条件

この章に記載されている AC 特性は、以下の条件での測定結果です。

- DVDD3 = AVDD3 = 2.7V~3.6V
- Ta = -40°C~85°C
- 入力レベル: High = 0.75×DVDD3、Low = 0.25×DVDD3
- 負荷容量: CL = 30pF

注) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

7.9.9.2. AC 電气的特性

(1) 高速クロック入力

| 項目 | 記号 | Min | Typ. | Max | 単位 |
|-------------|--------------------|-----|------|-----|-----|
| クロック周波数 | t_{echin} | 8 | - | 20 | MHz |
| クロック Duty | - | 45 | - | 55 | % |
| クロック立ち上がり時間 | t_r | - | - | 10 | ns |
| クロック立ち下がり時間 | t_f | - | - | 10 | ns |

(2) 低速クロック入力

| 項目 | 記号 | Min | Typ. | Max | 単位 |
|-------------|--------------------|-----|------|-----|-----|
| クロック周波数 | t_{echin} | 30 | - | 34 | kHz |
| クロック Duty | - | 45 | - | 55 | % |
| クロック立ち上がり時間 | t_r | - | - | 100 | ns |
| クロック立ち下がり時間 | t_f | - | - | 100 | ns |

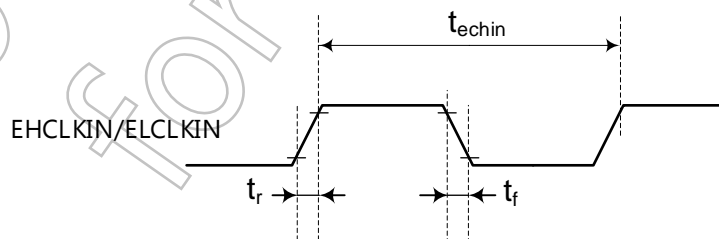


図 7.25 外部クロック入力波形

7.10. フラッシュ特性

7.10.1. コードフラッシュ

DVDD3=2.7V~3.6V
Ta= -40~85°C

| 項目 | 条件 | Min | Typ. | Max | 単位 |
|----------------|--------------|-----|-------|--------|----|
| フラッシュメモリ書き換え回数 | | - | - | 10,000 | 回 |
| 書き込み時間 | 1word あたりに換算 | - | 29.5 | - | μs |
| 消去時間 | ページ | - | 18.1 | - | ms |
| | ブロック | - | 144.2 | - | |
| | エリア(注 2) | - | 18.1 | - | |

注1) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

注2) プロテクトが有効なブロックが無い場合の時間です。

7.10.2. データフラッシュ

DVDD3=2.7V~3.6V
Ta= -40~85°C

| 項目 | 条件 | Min | Typ. | Max | 単位 |
|----------------|----------|------|------|---------|----|
| フラッシュメモリ書き換え回数 | | - | - | 100,000 | 回 |
| 書き込み時間 | | - | 64.7 | - | μs |
| 消去時間 | ページ | 1 | - | 3.9 | ms |
| | ブロック | 15.4 | - | 62.1 | |
| | エリア(注 2) | - | 9.2 | - | |

注1) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

注2) プロテクトが有効なブロックが無い場合の時間です。

7.10.3. チップ消去

| 項目 | 製品 |
|---------------------|--|
| コードフラッシュ 1.5MB 製品 | TMPM4G9F15FG, TMPM4G9F15XBG, TMPM4G8F15FG, TMPM4G8F15XBG |
| コードフラッシュ 1.0MB 以下製品 | TMPM4G9F10FG, TMPM4G9FEFG, TMPM4G9FDFG, TMPM4G9F10XBG, TMPM4G9FEXBG TMPM4G9FDXBG TMPM4G8F10FG, TMPM4G8FEFG, TMPM4G8FDFG, TMPM4G8F10XBG, TMPM4G8FEXBG TMPM4G8FDXBG TMPM4G7F10FG, TMPM4G7FEFG, TMPM4G7FDFG, TMPM4G6F10FG, TMPM4G6FEFG, TMPM4G6FDFG, |

各製品の最新開発状況は、弊社営業担当までお問い合わせください。

DVDD3=2.7V~3.6V
Ta= -40~85°C

| 項目 | 条件 | コードフラッシュ 1.5MB 製品 | | | コードフラッシュ 1.0MB 以下製品 | | | 単位 |
|---------|--|----------------------|-------|-----|------------------------|------|-----|----|
| | | Min | Typ. | Max | Min | Typ. | Max | |
| チップ消去時間 | 消去対象: コードフラッシュ データフラッシュ プロテクトビット(コード) プロテクトビット(データ) セキュリティビット | — | 100.1 | — | — | 82.0 | — | ms |

注1) DVDD3 は DVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3H の総称です。

注2) チップ消去コマンド実行時、プロテクトが有効なブロックが無い場合の時間です。

7.11. レギュレータ

DVDD3=2.7V~3.6V
Ta= -40~85°C

| 項目 | 条件 | Min | Typ. | Max | 単位 |
|-----------------|----|-----|------|-----|----|
| REGOUT1 コンデンサ容量 | | — | 1.0 | — | μF |

7.12. 発振回路

7.12.1. 内蔵発振器

DVDD3=2.7V~3.6V
Ta= -40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 |
|-------|---------------------|------------|-----|------|-----|-----|
| 発振周波数 | f _{IHOSC1} | 出荷時、IC 単体時 | - | 10 | - | MHz |
| | f _{IHOSC2} | | - | 10 | - | |

注1) DVDD3はDVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3Hの総称です。
注2) 出荷後の変動影響は含みません。IHOSC1は必要に応じてトリミングを行ってください。IHOSC2はトリミングできません。

7.12.2. 外部発振器

DVDD3=2.7V~3.6V
Ta= -40~85°C

| 項目 | 記号 | 条件 | Min | Typ. | Max | 単位 |
|-------|--------------------|----|-----|------|-----|-----|
| 発振周波数 | f _{EHOSC} | | 8 | - | 20 | MHz |
| | f _{ELOSC} | | 30 | - | 34 | kHz |

注1) DVDD3はDVDD3A、DVDD3B、DVDD3C、DVDD3D、DVDD3E、DVDD3F、DVDD3G、DVDD3Hの総称です。
注2) 接続する発振器とのマッチングは発振器メーカーへ依頼してください。

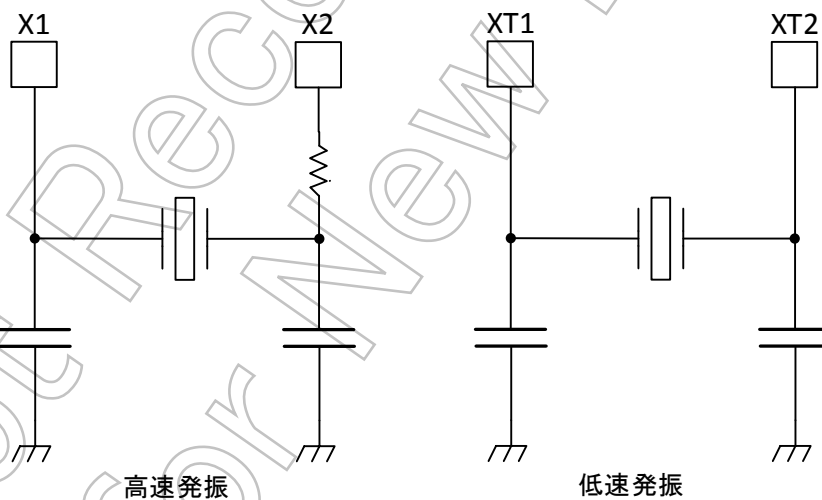


図 7.26 発振回路例

発振の安定には、発振子の位置、負荷容量を適切にする必要があります。これらは基盤パターンにより大きな影響を受けます。安定した発振を得るため、ご使用される基板での評価をされるようお願いいたします。

本製品は、下記のメーカーの発振器を用いて評価しています。発振回路設計時に発振子の選択に活用願います。

7.12.3. セラミック発振子

この製品は(株)村田製作所製セラミック発振子を用いて評価しています。
(株)村田製作所の製品詳細につきましては、同社ホームページを参照してください。

7.12.4. 水晶発振子

この製品は京セラ(株)製水晶発振子を用いて評価しています。
京セラ(株)の製品詳細につきましては、同社ホームページを参照してください。

7.12.5. プリント基板の設計に関する注意

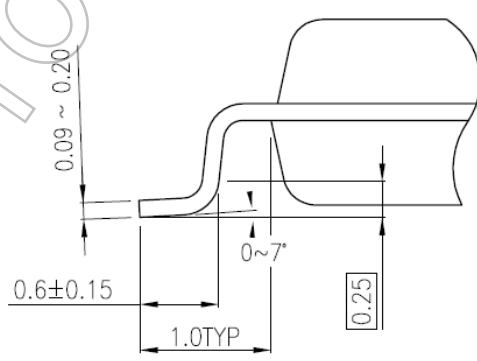
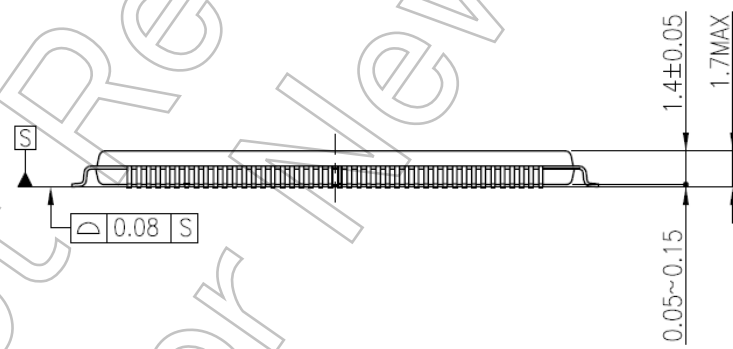
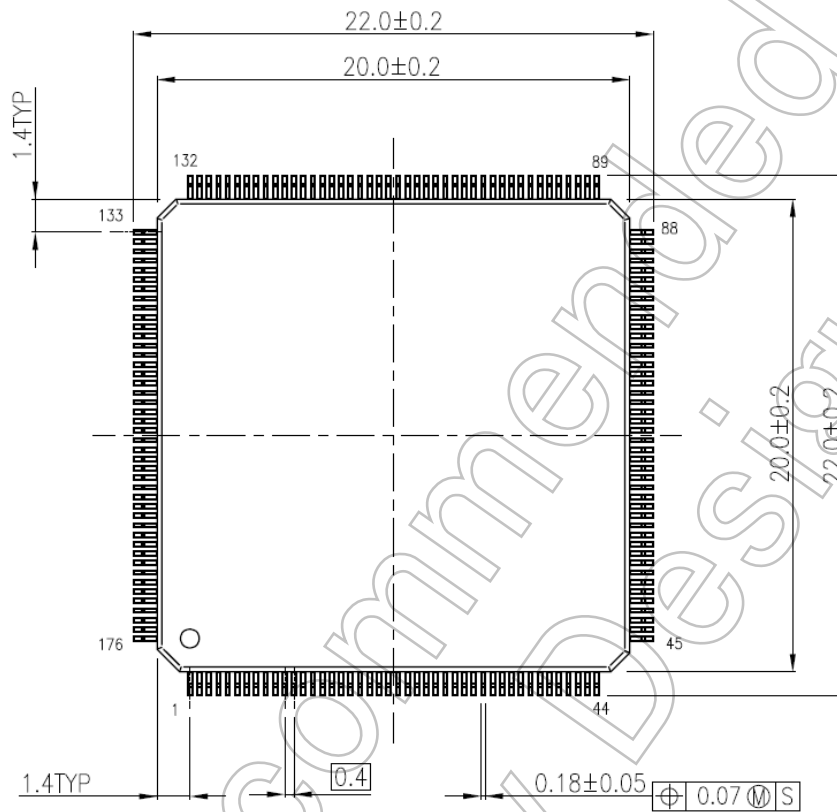
水晶振動子と発振のための素子を接続する基板パターンは浮遊容量やインダクタンスによる特性の劣化を防止するために最短距離の配線帳で設計してください。また、多層基板の場合は発振回路の直下の層には面グランドや信号パターンを配線しないようにお願いします。詳しくは、発振子メーカーのホームページを参照してください。

Not Recommended
for New Design

8. 外形寸法図

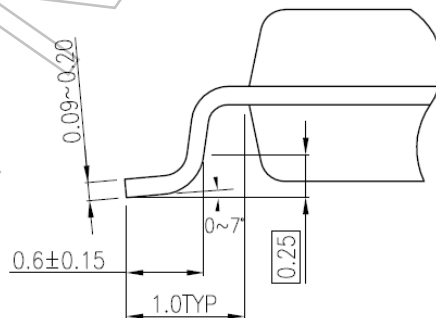
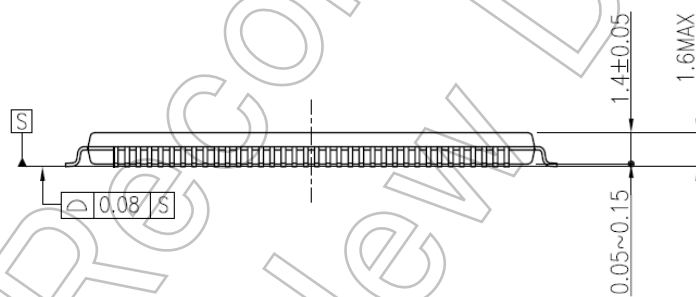
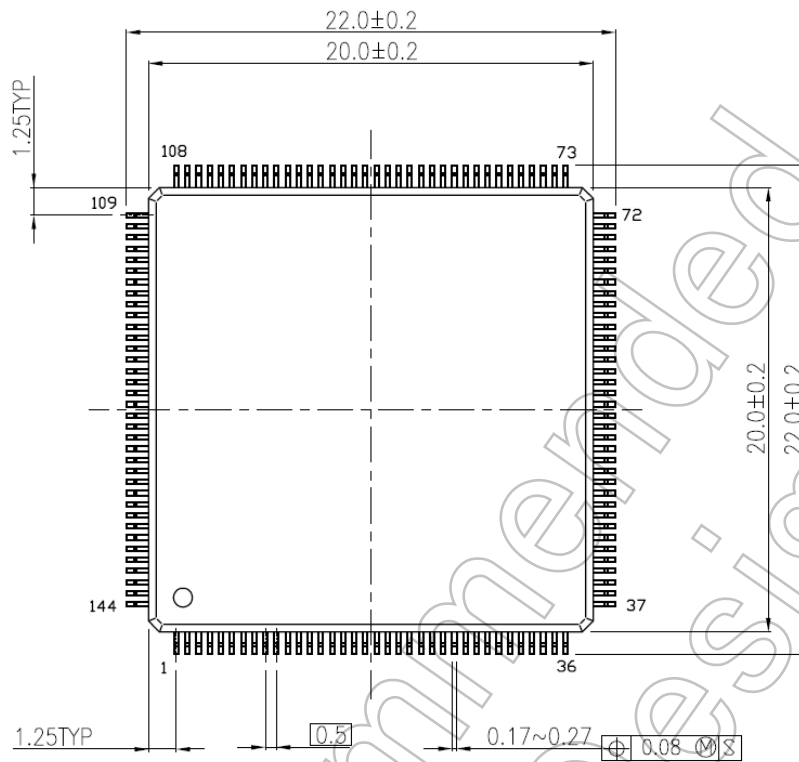
8.1. P-LQFP176-2020-0.40-002

Unit: mm



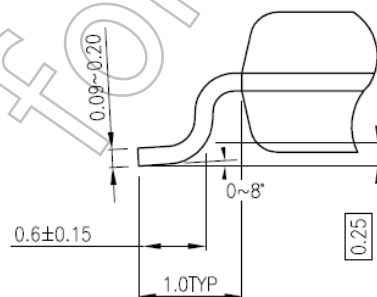
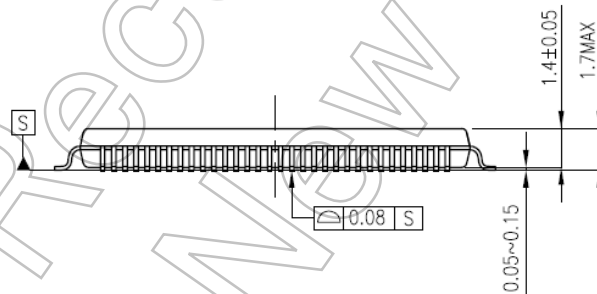
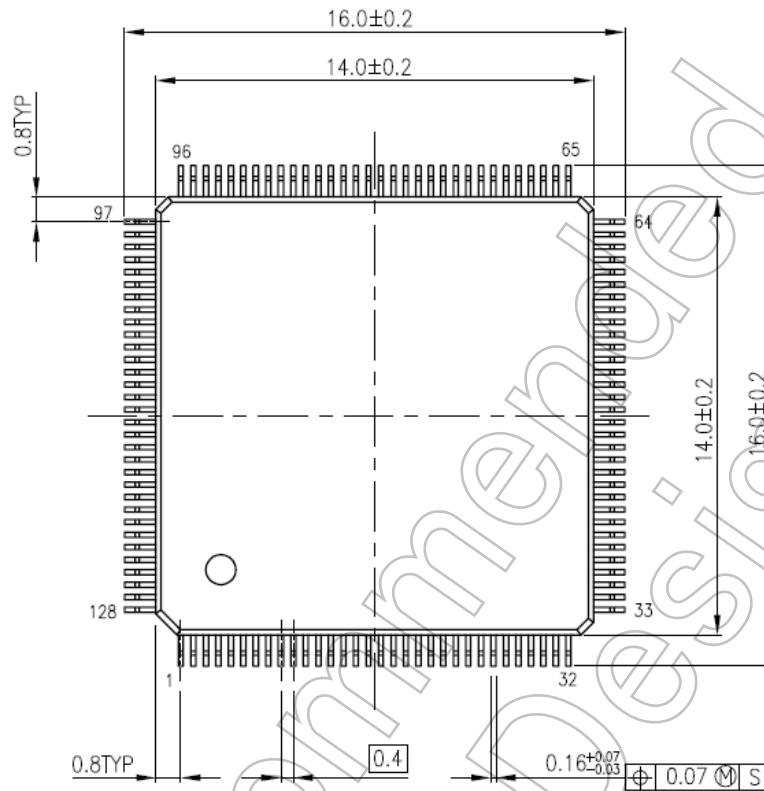
8.2. P-LQFP144-2020-0.50-002

Unit: mm



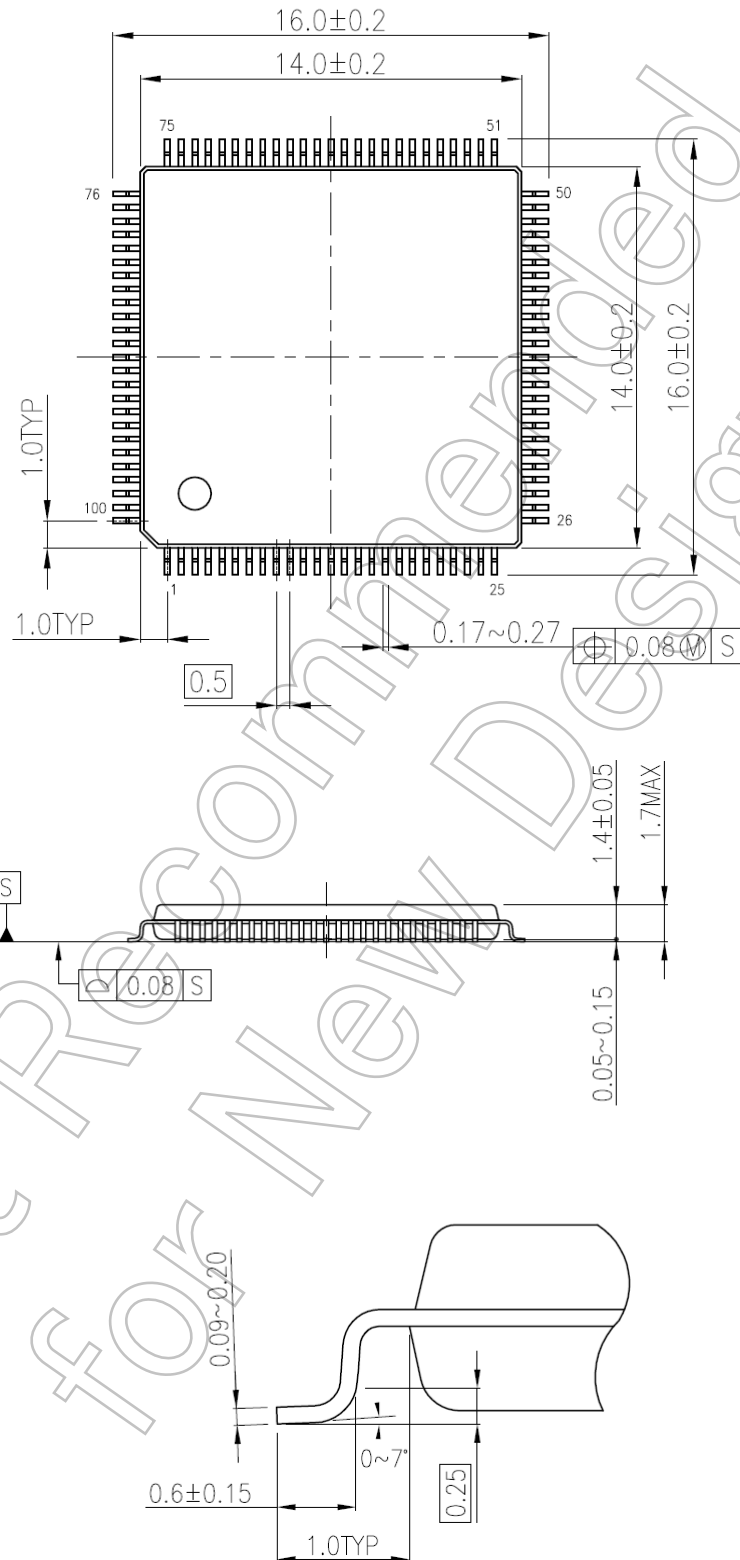
8.3. P-LQFP128-1414-0.40-001

Unit: mm



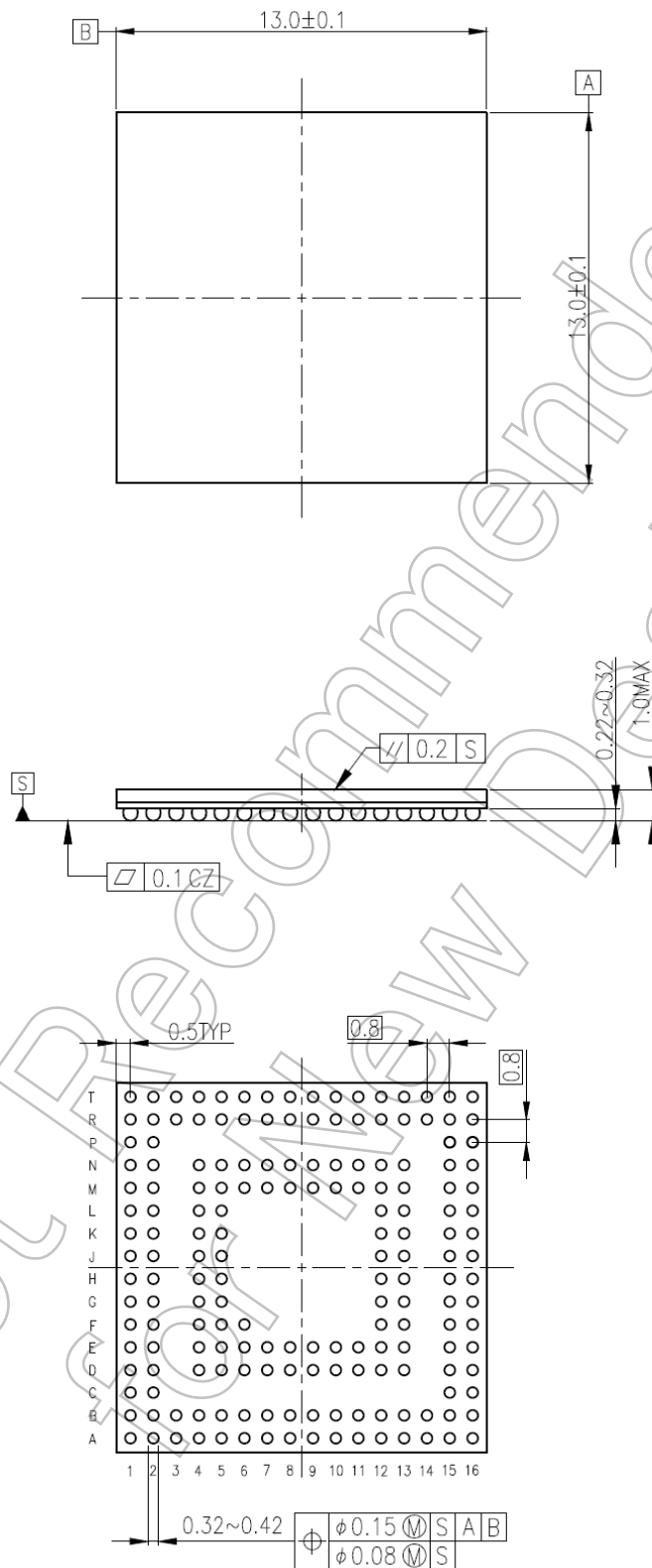
8.4. P-LQFP100-1414-0.50-002

Unit: mm



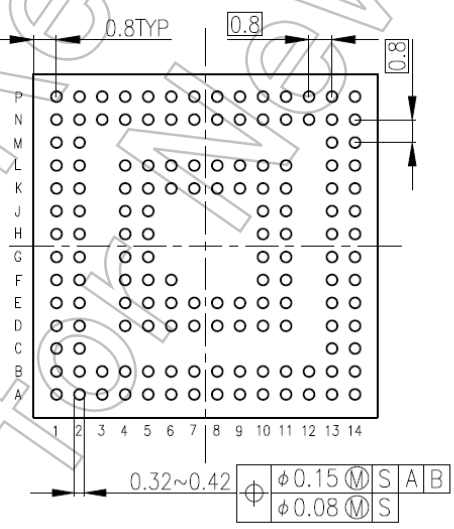
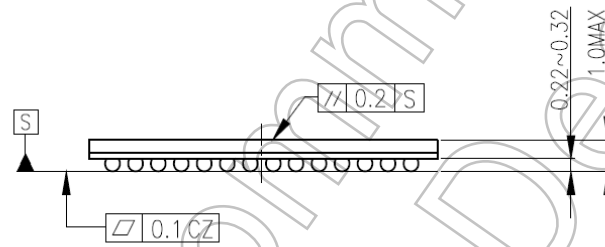
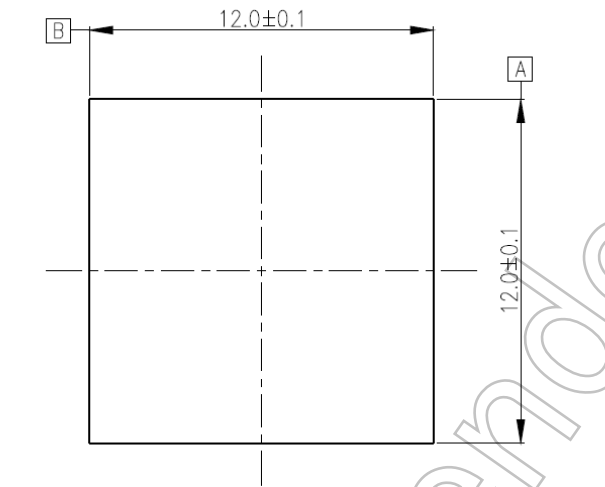
8.5. P-VFBGA177-1313-0.80-001

Unit: mm



8.6. P-VFBGA145-1212-0.80-001

Unit: mm



9. 使用上のご注意およびお願い事項

本資料に掲載されている製品について、使用上の注意点を説明します。

なお、本項目と本資料での記述について、異なる場合は、本資料の記述が優先されます。

(1) 電源投入時の動作について

電源投入時、本資料に掲載されている製品の内部は不定状態となります。

このため、リセットが有効となるまで、端子の状態は不定となります。

外部リセット端子を使用してリセットする製品の場合、電源投入後外部から入力するリセットが有効になるまでの間、端子の状態は不定となります。

また、内蔵パワーオンリセットを使用してリセットする製品の場合、電源電圧が電源投入から内蔵パワーオンリセットが有効となる電圧に上昇するまでの間、端子の状態は不定となります。

(2) 未使用端子の処置について

本資料に掲載されている製品では、未使用の入出力ポートは、入出力禁止となり、端子はハイインピーダンスです。一般にハイインピーダンスの端子を開放状態で製品を動作させると、外部からのノイズを受け誘起電圧が発生して LSI 内部で静電破壊やラッチアップが発生することがあります。

未使用端子については、1本ずつ抵抗を通して電源端子または1本ずつ抵抗を通して GND 端子に固定することを推奨します。

(3) クロック発振の安定について

リセットはクロック発振が安定してから解除してください。プログラム動作中にクロックを切り替える場合、切り替える先のクロック発振が安定している状態で切り替えてください。

Not Recommended for New Design

10. 改訂履歴

表 10.1 改訂履歴

| Revision | Date | Description |
|----------|------------|---|
| 1.0 | 2017-12-21 | 新規 |
| 2.0 | 2018-03-13 | <ul style="list-style-type: none"> ・特長 <ul style="list-style-type: none"> 外部高速クロック入力を 1~10MHz→8MHz~20MHz に修正、EBIF の拡張サイズを 16MB →64MB に修正、UART/FUART/TSPI の FIFO 段数表記修正、FUART の最大ボーレートを 2.5Mbps→921.6Kbps に修正、FUART の IrDA の最大データレートを追加、I2C のファーストモードをファストモードに修正、T32A のトリガストップを追加 ・機能別製品一覧 <ul style="list-style-type: none"> 表 1~6 の内蔵機能,INT(pin)→INT に修正、 表 1~6 の内蔵機能,Debug の NBD I/F→NBDIF に修正 ・用語・略語 <ul style="list-style-type: none"> ISD/MDMAC の用語修正、TRM の追加 ・1. ブロック図 <ul style="list-style-type: none"> 図 1,1 中の MDMAC,HDMAC,unit→ch 表記に修正、ISD, ch→unit 表記に修正 ・3. メモリマップ <ul style="list-style-type: none"> 図 3.1 のアドレスを修正(SFR の分割/0x64000000 に Reserved の追加) ・3.1 メモリ容量一覧 <ul style="list-style-type: none"> 表 3.1 の Code Region → Code region に修正 ・4.1.1 周辺機能端子 <ul style="list-style-type: none"> TSPICLK → TSPISCK に修正、周辺機能の(I2C) → (I²C)に修正 ・4.1.2 デバッグ端子 <ul style="list-style-type: none"> 表 4.2 の見出し,デバッグ端子 → デバッグ機能に修正 ・4.2 機能端子とポート割り当て(端子番号) <ul style="list-style-type: none"> 表 4.21 に TMS/SWCLK/SWV を追加 ・4.3 ポート <ul style="list-style-type: none"> Input/Output の説明追加、ノイズフィルタの説明削除 ・5.1 リファレンスマニュアル <ul style="list-style-type: none"> 表 5.1 からリファレンスマニュアルの Version を削除 ・5.3 クロック制御回路(CG) <ul style="list-style-type: none"> STOP1 の説明の語尾修正。 ・5.4 フラッシュメモリ <ul style="list-style-type: none"> 説明追加 ・5.7 周波数検知回路(ODF) <ul style="list-style-type: none"> EHOSC → f_{EHOSC}、IHOSC2 → f_{IHOSC2} に修正 ・5.12 インタバルセンサ検知回路(ISD) <ul style="list-style-type: none"> High ⇄ Low の表記を修正 ・5.13.1 多機能 DMA コントローラ(MDMAC) <ul style="list-style-type: none"> 説明見直し ・5.13.2 高速 DMA コントローラ(HDMAC) <ul style="list-style-type: none"> 説明見直し ・5.18 I²C インタフェース(I²C) <ul style="list-style-type: none"> タイトル (I2C) → (I²C)に修正、ファーストモード → ファストモードに修正 ・5.21 12ビットアナログデジタルコンバータ(ADC) <ul style="list-style-type: none"> 説明見直し ・5.26 クロック選択式ウォッチドッグタイマ(SIWDT) <ul style="list-style-type: none"> 4~5 行目 f_{sys} → f_{sys}/4、IHOSC1 → f_{IHOSC1}、IHOSC2 → f_{IHOSC2} に修正 |

| | | |
|--|--|---|
| | | <p>7 行目 “リセットがかかるまで”を削除</p> <ul style="list-style-type: none"> •6.1 ポート <ul style="list-style-type: none"> ポート名の表記方法を一部修正 BOOT_N の注)を見直し •6.4 クロック制御 <ul style="list-style-type: none"> 外部割り込み入力のあるポートの等価回路を別出して表記 X1,X2 および XT1,XT2 の外部クロック入力回路修正 •7.1 絶対最大定格 <ul style="list-style-type: none"> ポート名の表記方法を一部修正、ΣOH の数値を 50 → -50 に修正、動作温度の項目記述方法修正 •7.2 DC 電氣的特性(1/2) <ul style="list-style-type: none"> 電源電圧の条件に単位を追加、ポート名の表記方法を一部修正 V_{IH3} の Min, DVDD → AVDD に修正、V_{OL1}/V_{OH1} の条件, “DVDD3=2.7V” → “DVDD3=AVDD3=2.7V”に修正、V_{OH1} の Min, AVDD3-0.4 を追加、最下行の V_{OL3} → V_{OH3} に修正、注 2)の “DVDD3=AVDD3=3.0V” → “DVDD3=AVDD3=3.3V”に修正 “V_{IH1}” → “V_{IH1}”に修正 Σ IOH6 “DVDD3” → “AVDD3”に修正 •7.3 DC 電氣的特性(2/2)(消費電流) <ul style="list-style-type: none"> コードフラッシュ 1.0MB 以下製品のスペック追加 表 7.2 内蔵高速発振器(IHOSC) →内蔵高速発振器 1(IHOSC1)に修正 表 7.3 STOP2 の見出し見直し、表 7.3 の HDMAC/MDMAC/TSPI の NORMAL 条件の体裁見直し、消費電流(ADC,DAC 動作時)表の右上 f_{sys} → f_{sysm} に修正 •7.4 12 ビット AD コンバータ特性 <ul style="list-style-type: none"> コードフラッシュ 1.0MB 以下製品のスペック対応、tsya の条件, [ADM00] → [ADAM00]に修正 •7.5.8 8 ビット DA コンバータ変換特性 <ul style="list-style-type: none"> 注 2)を追加、以降注番号繰り下げ。注 5)を追加 •7.8 電圧検知回路特性 <ul style="list-style-type: none"> 表右上, DVDD5=AVDD5 → DVDD3=AVDD3 に修正 •7.9.x.1 AC 測定条件 <ul style="list-style-type: none"> 条件に一部電圧/温度が抜けていたため追加 •7.9.1.2 AD 電氣特性 <ul style="list-style-type: none"> (1)マスタモード/(2)スレーブモードの t_{ODLY1}, “保持” → “ホールド”に用語統一 •7.9.2.2 AD 電氣特性 <ul style="list-style-type: none"> 変数 x → T に用語統一、ファーストモード → ファストモードに修正 •7.9.4.1 AC 測定条件 <ul style="list-style-type: none"> 入力レベル High = 0.8 → 0.75 , Low = 0.2 → 0.25 に修正 •7.9.4.3 AC 電氣的特性(EEXBCLK 非同期セパレートバスモード) <ul style="list-style-type: none"> タイトル, BCLK → EEXBCLK に修正 図 7.8 /図 7.9/図 7.11/図 7.12, RD_N → RD に修正、WR_N → WR に修正、CS_N → CS に修正 •7.9.4.4 AC 電氣的特性(EEXBCLK マルチプレクスバスモード) <ul style="list-style-type: none"> タイトル, BCLK → EEXBCLK に修正 t_{LC}, t_{RW}, t_{WR}, RD → ERD_Nに修正、WR_N → EWR_Nに修正、WAIT → EWAIT_N に修正 t_{WRW}, 4x → 4T に修正 図 7.14/図 7.15/図 7.16/図 7.18/図 7.19, RD_N → RD に修正、WR_N → WR に修正、CS_N → CS に修正 図 7.17 の条件に“ALE ウェイト無し”を追加 •7.9.4.5 AC 電氣的特性(EEXBCLK 同期セパレートバスモード/マルチプレクスバスモード) |
|--|--|---|

| | | |
|------------|-------------------|---|
| | | <p>tWHL の項目, /WAIT → EWAIT_N に修正 図 7.20 EA/EAD[15:0]入力 → ED/EAD[15:0]入力に修正</p> <ul style="list-style-type: none"> ・7.9.5.1 AC 測定条件 fck の項目, SPI_CLK → SMixCLK に修正 ・7.9.6.2 AC 電気的特性 変数 x → T に修正 ・7.9.8.4 ETM トレース 注)の表記修正 ・7.9.8.5 ノンブレイクデバッグインタフェース(NBDIF) tNDL の項目 立ち下り幅 → Low レベルパルス幅 に修正 tNDD, tNDHD, tNDS, tNDH NBD DATA → NBDDATA に修正 図 7.25 のタイトル修正 ・7.10.1 コードフラッシュ データフラッシュを 7.10.2、チップ消去を 7.10.3 に変更 注 2)の表記変更 ・7.10.2 データフラッシュ 注 2)の表記変更 ・Appendex 品番付与情報差し替え |
| <p>3.0</p> | <p>2018-05-28</p> | <ul style="list-style-type: none"> ・特長 FUART の最大ボーレート値を 921.6kbps→2.5Mbps に修正 A-PMD の説明を見直し ・目次と序章の順番入れ替え ・3.1 メモリ容量一覧 TMPM4GxFD の Code Flash START アドレスを 0x5E00000→0x5E000000 に修正 ・7.4 12 ビット AD コンバータ特性 条件の“-は”空白”に修正 ・7.5 8 ビット DA コンバータ変換特性 条件の“-は”空白”に修正 ・7.6 リセット時内部処理特性 条件の“-は”空白”に修正 ・7.7 パワーオンリセット特性 条件の“-は”空白”に修正 |
| <p>4.0</p> | <p>2018-08-21</p> | <ul style="list-style-type: none"> ・2.1 LQFP176 PT3 の RTC0CLK→RTCOUT に修正 ・2.2 LQFP144 PT3 の RTC0CLK→RTCOUT に修正 ・2.3 LQFP128 PT3 の RTC0CLK→RTCOUT に修正 ・2.4 LQFP100 PT3 の RTC0CLK→RTCOUT に修正 ・4.1.3 制御端子 表 4.3 見出しの”制御端子”を削除 ・4.2 機能端子とポート割り当て 表 4.21 RTCCLK→RTCOUT に修正 ・6.3 制御端子 MODE,BSC 端子 説明を追加 ・7.9.1.2 AC 電気的特性 (2) スレーブモード tWDIS の 100MHz/80MHz の数値誤記修正 |

| | | |
|------------|-------------------|---|
| | | <p>図 7.1~図 7.3 <CSnPOL>=0 を 1 に, <CSnPOL>=1 を 0 に修正 1st クロックエッジサンプリング(スレーブの図削除、以降の図番号繰り上げ)</p> <ul style="list-style-type: none"> 7.9.4 外部バスインタフェース(EBIF) タイトルに(EBIF)を追加 7.9.4.4 AC 電気的特性(EEXBCLK マルチプレクスバスモード) 図 7.14 の波形修正 |
| <p>4.1</p> | <p>2018-11-12</p> | <ul style="list-style-type: none"> 特長 TSPI の FIFO 段数表記変更 T32A トリガスタート/ストップ →トリガスタート に修正 1. ブロック図 図 1.1 の JTAG→BSC に修正 図 1.1 のタイトル TMPM4G9 グループ(1)→TMPM4G グループ(1)に修正 5.10 デバッグインタフェース 表 5.9 にポートを追加し、旧表 5.10 を削除。以降表番号繰り上げ 5.18 I2C インタフェース 表 5.19 の注 1) → 注)に修正 7.1 絶対最大定格 表 7.1 動作温度の記載修正 7.2 DC 電気的特性(1/2) 低レベル出力電圧/高レベル出力電圧の表右上に条件を記載 入力リーク電流の表右上の電圧条件の記載を他表にあわせ修正 7.6 リセット時内部処理特性 記号 TINIT→tIINIT、TIRST→ tIRST、Tpup →tpup、TCPUWT →tCPUWT に修正 7.9.1.1 AC 測定条件 Ta = -40°C~70°Cの温度条件表記を修正 7.9.1.2 AC 電気的特性 tWL、tWH の fsys=80MHz 時の Min 値 35→40 に修正 7.9.3.2 AC 電気的特性 システムクロック ΦT → クロック ΦTm に修正 (1) の項目、Low レベル→低レベル、High レベル→高レベルに修正 (1),(2)の fsysm→ΦT0m に修正 (2)の記号、tpWL→tpWH tpWH→tpWL に修正 図 7.5 T32AxINA0/T32AxINB0/T32AxINA1/T32AxINB1 を削除 7.9.4.1 AC 測定条件 Ta = -40°C~70°Cの温度条件表記を修正 7.9.5.1 AC 測定条件 Ta = -40°C~70°Cの温度条件表記を修正 7.9.6.1 AC 測定条件 Ta = -40°C~70°Cの温度条件表記を修正 7.9.8.1 AC 測定条件 Ta = -40°C~70°Cの温度条件表記を修正 7.9.8.3 JTAG インタフェース 記号 Td3 の項目 立ち上がり→立ち下りに修正、Td4 の項目 立ち上がり→立ち下りに修正 7.10.3 チップ消去 条件からユーザインフォメーションエリアを削除、1.5MB 製品の Typ.82.0→100.1 に修正、1.0MB 製品 Typ.64.0→82.0 に修正 7.12.1 内蔵発振器 注 2)の見直し、IHOSC1→fIHOSC1、IHOSC2→fIHOSC2、に修正 7.12.2 外部発振器 |

| | | |
|-----|------------|---|
| | | EHOSC→fEHOSC、ELOSC→fEHOSCに修正 |
| 4.2 | 2019-02-19 | <ul style="list-style-type: none">・製品量産開始時期を追加・用語・略語 BSC を追加 <ul style="list-style-type: none">・6.3 制御端子 RESET_Nのプルアップに記号追加 |

Not Recommended
for New Design

Appendix

品番付与情報

TMP M4G 9 F 15 x FG

The identification of
Toshiba microcontrollers

Core/コア

| 記号 | 説明 |
|----|---------------|
| M4 | ARM Cortex-M4 |
| M3 | ARM Cortex-M3 |
| M0 | ARM Cortex-M0 |

Product Group /グループ

| ファミリー | 記号 | 説明 |
|-------|----|-------------------|
| TXZ | H | 汎用・コンシューマエレクトロニクス |
| | K | モータ/インバータ制御・産業機器 |
| | G | MFP/AV 機器・産業機器 |

Pin Count / ピン数 , ファンクション

| 記号 | 説明 | 記号 | 説明 |
|------|------------------|------|------------------|
| 0, G | 32pin 以下 | 8, Q | 129pin to 144pin |
| 1, H | 33pin to 44pin | 9, R | 145pin to 176pin |
| 2, J | 45pin to 48pin | A, S | 177pin to 200pin |
| 3, K | 49pin to 52pin | B, T | 201pin to 224pin |
| 4, L | 53pin to 64pin | C, U | 225pin to 250pin |
| 5, M | 65pin to 80pin | D, V | 251pin to 300pin |
| 6, N | 81pin to 100pin | | |
| 7, P | 101pin to 128pin | | |

Revision/変更記号

Package/パッケージ

| 記号 | 説明 |
|----------------|---|
| QG | Plastic shrink quad outline non-leaded package; dry-packed プラスチック縮小クアットアウトラインノンリードパッケージ、防湿梱包製品 |
| UG,DUG, FG,DFG | Plastic quad flat package; dry-packed プラスチックフラットパッケージ、防湿梱包製品 |
| MG,DMG | Plastic small-outline package; dry-packed プラスチックスモールアウトラインパッケージ、防湿梱包製品 |
| XBG | Plastic ball grid array; dry-packed プラスチックボールグリッドアレイ、防湿梱包製品 |

ROM Size /メモリ容量

| 記号 | 容量[KB] |
|----|--------|
| M | 32 |
| P | 48 |
| S | 64 |
| U | 96 |
| W | 128 |
| Y | 256 |
| Z | 384 |
| D | 512 |
| E | 768 |
| 10 | 1,023 |
| 15 | 1,536 |
| 20 | 2,048 |
| 40 | 4,096 |
| 80 | 8,192 |

ROM Type / ROM タイプ

| 記号 | 説明 |
|----|-------|
| F | Flash |
| C | Mask |

製品取り扱い上のお願ひ

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情用の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。