

32 ビット RISC マイクロコントローラ
TMPM4K グループ(1)

リファレンスマニュアル
メモリマップ
(MMAP-M4K(1))

Revision 2.0

2018-05

東芝デバイス&ストレージ株式会社

目次

序章	4
関連するドキュメント	4
表記規約	5
用語・略語	7
1. メモリマップ	8
1.1. TMPM4KxFYA	9
1.2. TMPM4KxFWA	10
1.3. TMPM4KxFUA	11
1.4. TMPM4KxFSA	12
2. バスマトリクス	13
2.1. 構成	13
2.1.1. シングルチップモード	13
2.1.2. シングルブートモード	14
2.2. 接続表	15
2.2.1. Code 領域/ SRAM 領域	15
2.2.2. Peripheral 領域/ 外部バス領域	16
3. 改訂履歴	17
製品取り扱い上のお願い	18

図目次

図 1.1 TMPM4KxFYA.....	9
図 1.2 TMPM4KxFWA.....	10
図 1.3 TMPM4KxFUA.....	11
図 1.4 TMPM4KxFSA.....	12
図 2.1 シングルチップモード.....	13
図 2.2 シングルブートモード.....	14

表目次

表 2.1 シングルチップモード.....	15
表 2.2 シングルブートモード.....	15
表 2.3 Peripheral 領域/外部バス領域.....	16
表 3.1 改訂履歴.....	17

序章

関連するドキュメント

文書名
Arm ドキュメンテーションセット Cortex-M4(FPU 機能搭載)編

表記規約

- 数値表記は以下の規則に従います。
 - 16 進数表記: 0xABC
 - 10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
 - 2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は [m:n] とまとめて表記する場合があります。
例: S[3: 0] は S3, S2, S1, S0 の 4 つの信号名をまとめて表記しています。
- 本文中 [] で囲まれたものはレジスタを定義しています。
例: [ABCD]
- 同種で複数のレジスタ、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1], [XYZ2], [XYZ3] → [XYZn]
- 「レジスタ一覧」中のレジスタ名でユニットまたはチャンネルは「x」で一括表記しています。
ユニットの場合、「x」は A, B, C... を表します。
例: [ADACR0], [ADBCR0], [ADCCR0] → [ADxCR0]
チャンネルの場合、「x」は 0, 1, 2... を表します。
例: [T32A0RUNA], [T32A1RUNA], [T32A2RUNA] → [T32AxRUNA]
- レジスタのビット範囲は [m:n] と表記します。
例: [3: 0] はビット 3 から 0 の範囲を表します。
- レジスタの設定値は 16 進数または 2 進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
 - バイト: 8 ビット
 - ハーフワード: 16 ビット
 - ワード: 32 ビット
 - ダブルワード: 64 ビット
- レジスタ内の各ビットの属性は以下の表記を使用しています。
 - R: リードオンリー
 - W: ライトオンリー
 - R/W: リード / ライト
- 断りのない限り、レジスタアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスタは書き換えを行わないでください。
また、読み出した値を使用しないでください。
- Default 値が「—」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスタに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスタの定義に従ってください。
- ライトオンリーのレジスタの Reserved ビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスタの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスタへのリードモディファイライト処理は行わないでください

Arm, Cortex および Thumb は Arm Limited(またはその子会社)の US またはその他の国における登録商標です。 All rights reserved.



FLASH メモリについては、米国 SST 社 (Silicon Storage Technology, Inc) からライセンスを受けた Super Flash®技術を使用しています。Super Flash®は SST 社の登録商標です。

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

ADC	Analog to Digital Converter
A-ENC	Advanced Encoder input Circuit
AO	Constant energization region(8bit Bus)
APB	Advanced Peripheral Bus
A-PMD	Advanced Programmable Motor Control Circuit
A-VE+	Advanced Vector Engine Plus
CG	Clock control and Operation mode
CRC	Cyclic Redundancy Check
DMAC	Direct Memory Access Controller
DNF	Digital Noise Filter
I ² C	Inter-Integrated Circuit
IA(INT-I/F)	Interrupt control register A
IB(INT-I/F)	Interrupt control register B
IO	IO Bus(32bit Peripheral Bus)
IMN	Interrupt Monitor
LVD	Voltage Detection Circuit
NBDIF	Non Break Debug Interface
OFD	Oscillation Frequency Detector
OPAMP	Operational Amplifier
POR	Power On Reset Circuit
RAMP	RAM Parity
RLM	Low speed oscillation / power supply control / reset
SIWDT	Clock Selective Watchdog timer
TRGSEL	Trigger Selection circuit
TRM	Trimming circuit
TSPI	Toshiba Serial Peripheral Interface
T32A	32-bit Timer Event counter
UART	Universal Asynchronous Receiver Transmitter

1. メモリマップ

TMPM4K グループ(1)は、Arm® Cortex®-M4(FPU 機能搭載)コアのメモリマップに沿って作られており、内蔵 ROM 領域は Cortex-M4(FPU 機能搭載)コアメモリマップの Code 領域、内蔵 RAM 領域は SRAM 領域、特殊機能レジスタ(SFR)領域は Peripheral 領域に割り付けられています。特殊機能レジスタ(SFR: Special function register)とは、入出力ポートおよび周辺機能のコントロールレジスタを示します。

CPU 内レジスタ領域はコア内部のレジスタ領域です。

各領域の詳細については、"Arm ドキュメンテーションセット Cortex-M4 編"を参照してください。

"Fault"と記載された領域では、アクセスするとメモリフォールトが有効な場合にはメモリフォールト、無効な場合にはハードフォールトが発生します。また、ベンダ固有領域にはアクセスしないでください。

1.1. TMPM4KxFYA

- ・ Code Flash : 256KB
- ・ RAM : 18KB
- ・ 対象製品 : TMPM4K4FYAUG, TMP4K4FYAFG, TMPM4K2FYADUG, TMPM4K1FYAUG

0xFFFFFFFF	Vender-Specific	0xFFFFFFFF	Vender-Specific
0xE0100000	CPU Register Region	0xE0000000	CPU Register Region
0xE0000000	Fault	0x5E040000	Fault
0x5E040000	Code Flash (Mirror)(256KB)	0x5E000000	Code Flash (Mirror)(256KB)
0x5E000000	Flash (SFR)	0x5DFF0000	Flash (SFR)
0x5DFF0000	Fault	0x44000000	Fault
0x44000000	Bit Band Alias (SFR)	0x42000000	Bit Band Alias (SFR)
0x42000000	Fault	0x40100000	Fault
0x40100000	SFR	0x4003E000	SFR
0x4003E000	Fault	0x3F7F9800	Fault
0x3F7F9800	Boot ROM	0x3F7F8000	Boot ROM (Mirror)
0x3F7F8000	Fault	0x24000000	Fault
0x24000000	Bit Band Alias (RAM)	0x22000000	Bit Band Alias (RAM)
0x22000000	Fault	0x20004800	Fault
0x20004800	RAM2 (10KB)	0x20002000	RAM2 (10KB)
0x20002000	RAM1 (4KB)	0x20001000	RAM1 (4KB)
0x20001000	RAM0 (4KB)	0x20000000	RAM0 (4KB)
0x20000000	Fault	0x00001800	Fault
0x00040000	Code Flash (256KB)	0x00000000	Boot ROM (6KB)
0x00000000			

Single chip Mode

Single Boot Mode

図 1.1 TMPM4KxFYA

1.2. TMPM4KxFWA

- ・ Code Flash : 128KB
- ・ RAM : 18KB
- ・ 対象製品 : TMPM4K4FWAUG, TMP4K4FWAFG, TMPM4K2FWADUG, TMPM4K1FWAUG

0xFFFFFFFF	Vender-Specific	0xFFFFFFFF	Vender-Specific
0xE0100000	CPU Register Region	0xE0000000	CPU Register Region
0xE0000000	Fault	0x5E040000	Fault
0x5E040000	Reserved	0x5E020000	Reserved
0x5E020000	Code Flash (Mirror)(128KB)	0x5E000000	Code Flash (Mirror)(128KB)
0x5E000000	Flash (SFR)	0x5DFF0000	Flash (SFR)
0x5DFF0000	Fault	0x44000000	Fault
0x44000000	Bit Band Alias (SFR)	0x42000000	Bit Band Alias (SFR)
0x42000000	Fault	0x40100000	Fault
0x40100000	SFR	0x4003E000	SFR
0x4003E000	Fault	0x3F7F9800	Fault
0x3F7F9800	Boot ROM	0x3F7F8000	Boot ROM (Mirror)
0x3F7F8000	Fault	0x24000000	Fault
0x24000000	Bit Band Alias (RAM)	0x22000000	Bit Band Alias (RAM)
0x22000000	Fault	0x20004800	Fault
0x20004800	RAM2 (10KB)	0x20002000	RAM2 (10KB)
0x20002000	RAM1 (4KB)	0x20001000	RAM1 (4KB)
0x20001000	RAM0 (4KB)	0x20000000	RAM0 (4KB)
0x20000000	Fault	0x00040000	Fault
0x00040000	Reserved	0x00020000	Fault
0x00020000	Code Flash (128KB)	0x00001800	Boot ROM (6KB)
0x00000000		0x00000000	

Single chip Mode

Single Boot Mode

図 1.2 TMPM4KxFWA

1.3. TMPM4KxFUA

- ・ Code Flash : 96KB
- ・ RAM : 18KB
- ・ 対象製品 : TPM4K4FUAUG, TMP4K4FUAFG, TMPM4K2FUADUG, TMPM4K1FUAUG

0xFFFFFFFF	Vender-Specific	0xFFFFFFFF	Vender-Specific
0xE0100000	CPU Register Region	0xE0100000	CPU Register Region
0xE0000000	Fault	0xE0000000	Fault
0x5E040000	Reserved	0x5E040000	Reserved
0x5E018000	Code Flash (Mirror)(96KB)	0x5E018000	Code Flash (Mirror)(96KB)
0x5E000000	Flash (SFR)	0x5E000000	Flash (SFR)
0x5DFF0000	Fault	0x5DFF0000	Fault
0x44000000	Bit Band Alias (SFR)	0x44000000	Bit Band Alias (SFR)
0x42000000	Fault	0x42000000	Fault
0x40100000	SFR	0x40100000	SFR
0x4003E000	Fault	0x4003E000	Fault
0x3F7F9800	Boot ROM	0x3F7F9800	Boot ROM (Mirror)
0x3F7F8000	Fault	0x3F7F8000	Fault
0x24000000	Bit Band Alias (RAM)	0x24000000	Bit Band Alias (RAM)
0x22000000	Fault	0x22000000	Fault
0x20004800	RAM2 (10KB)	0x20004800	RAM2 (10KB)
0x20002000	RAM1 (4KB)	0x20002000	RAM1 (4KB)
0x20001000	RAM0 (4KB)	0x20001000	RAM0 (4KB)
0x20000000	Fault	0x20000000	Fault
0x00040000	Reserved	0x00001800	Boot ROM (6KB)
0x00018000	Code Flash (96KB)	0x00000000	
0x00000000			

Single chip Mode

Single Boot Mode

図 1.3 TMPM4KxFUA

1.4. TMPM4KxFSA

- ・ Code Flash : 64KB
- ・ RAM : 18KB
- ・ 対象製品 : TMPM4K4FSAUG, TMPM4K4FSAFG, TMPM4K2FSADUG,
TMPM4K1FSAUG, TMP4K0FSADUG

0xFFFFFFFF	Vender-Specific	0xFFFFFFFF	Vender-Specific
0xE0100000		0xE0100000	
	CPU Register Region		CPU Register Region
0xE0000000		0xE0000000	
	Fault		Fault
0x5E040000		0x5E040000	
	Reserved		Reserved
0x5E010000		0x5E010000	
	Code Flash (Mirror)(64KB)		Code Flash (Mirror)(64KB)
0x5E000000		0x5E000000	
	Flash (SFR)		Flash (SFR)
0x5DFF0000		0x5DFF0000	
	Fault		Fault
0x44000000		0x44000000	
	Bit Band Alias (SFR)		Bit Band Alias (SFR)
0x42000000		0x42000000	
	Fault		Fault
0x40100000		0x40100000	
	SFR		SFR
0x4003E000		0x4003E000	
	Fault		Fault
0x3F7F9800		0x3F7F9800	
	Boot ROM		Boot ROM (Mirror)
0x3F7F8000		0x3F7F8000	
	Fault		Fault
0x24000000		0x24000000	
	Bit Band Alias (RAM)		Bit Band Alias (RAM)
0x22000000		0x22000000	
	Fault		Fault
0x20004800		0x20004800	
	RAM2 (10KB)		RAM2 (10KB)
0x20002000		0x20002000	
	RAM1 (4KB)		RAM1 (4KB)
0x20001000		0x20001000	
	RAM0 (4KB)		RAM0 (4KB)
0x20000000		0x20000000	
	Fault		Fault
0x00040000		0x00001800	
	Reserved		Boot ROM (6KB)
0x00010000			
	Code Flash (64KB)		
0x00000000		0x00000000	

Single chip Mode

Single Boot Mode

図 1.4 TMPM4KxFSA

2. バスマトリクス

M4K グループ(1)では、CPU コア、DMA コントローラ、NBDIF の 3 種類のバスマスタが搭載されています。

バスマスタは、バスマトリクスのスレーブポート(S0~S4)に接続され、バスマトリクス内で、接続を示す記号(○, ●)を経由して、マスタポート(M0~M12)から、周辺機能に接続されます。●は、ミラー領域への接続を示します。

バスマトリクス内の同一マスタライン上に、複数のスレーブが接続されている場合で、同一タイミングで複数のスレーブにアクセスが発生した場合は、スレーブ番号の小さいマスタのアクセスが優先されます。

2.1. 構成

2.1.1. シングルチップモード

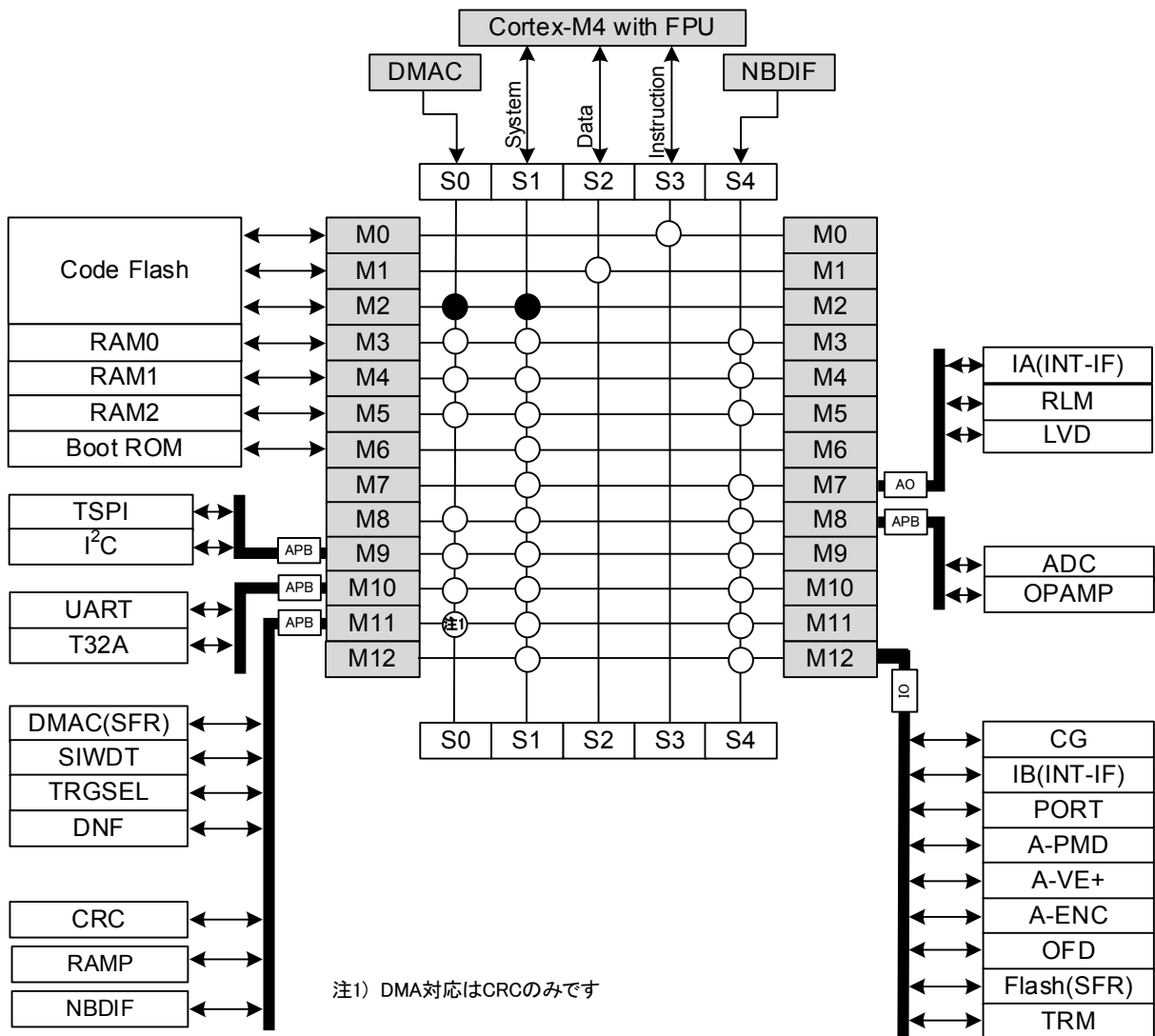


図 2.1 シングルチップモード

2.1.2. シングルブートモード

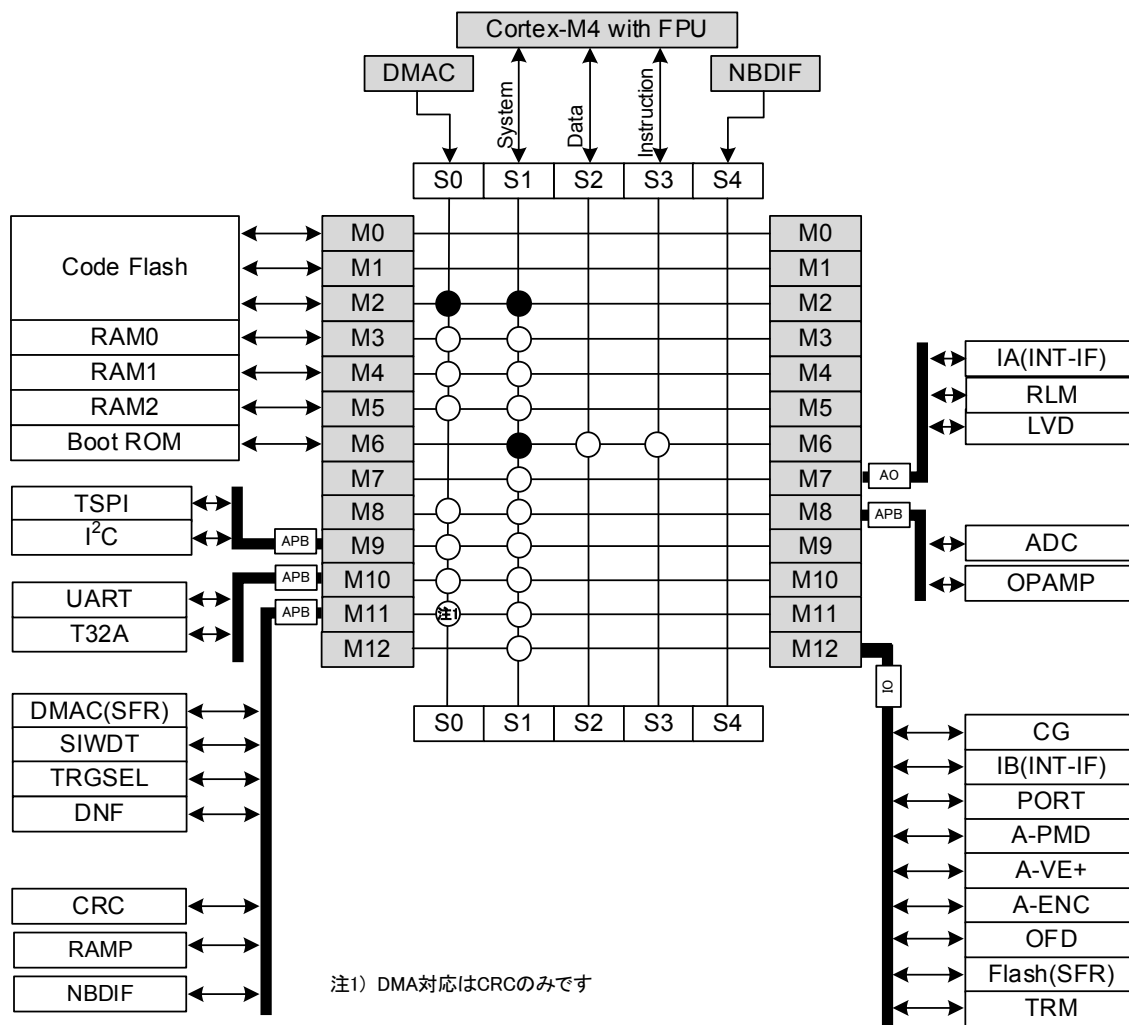


図 2.2 シングルブートモード

2.2. 接続表

2.2.1. Code 領域/ SRAM 領域

(1) シングルチップモード

表 2.1 シングルチップモード

Start Address	スレーブ		マスタ				
			DMAC	Core S-Bus	Core D-Bus	Core I-Bus	NBDIF
			S0	S1	S2	S3	S4
0x00000000	Code Flash	M0	Fault	-	Fault	○	Fault
		M1	Fault	-	○	Fault	Fault
0x00040000	Fault	-	Fault	-	Fault	Fault	Fault
0x20000000	RAM0	M3	○	○	-	-	○
0x20001000	RAM1	M4	○	○	-	-	○
0x20002000	RAM2	M5	○	○	-	-	○
0x20004800	Fault	-	Fault	Fault	-	-	Fault
0x22000000	Bit band alias	-	Fault	○	-	-	Fault
0x24000000	Fault	-	Fault	Fault	-	-	Fault
0x3F7F8000	Boot ROM(Mirror)	M6	Fault	○	-	-	Fault
0x5E000000	Code Flash (Mirror)	M2	○	○	-	-	Fault

○: アクセス可、-: アクセス不可、Fault: フォールト発生

(2) シングルブートモード

表 2.2 シングルブートモード

Start Address	スレーブ		マスタ				
			DMAC	Core S-Bus	Core D-Bus	Core I-Bus	NBDIF
			S0	S1	S2	S3	S4
0x00000000	Boot ROM	M6	Fault	-	○	○	Fault
0x00001800	Fault	-	Fault	-	Fault	Fault	Fault
0x20000000	RAM0	M3	○	○	-	-	○
0x20001000	RAM1	M4	○	○	-	-	○
0x20002000	RAM2	M5	○	○	-	-	○
0x20004800	Fault	-	Fault	Fault	-	-	Fault
0x22000000	Bit band alias	-	Fault	○	-	-	Fault
0x24000000	Fault	-	Fault	Fault	-	-	Fault
0x3F7F8000	Boot ROM(Mirror)	M6	Fault	○	-	-	Fault
0x5E000000	Code Flash (Mirror)	M2	○	○	-	-	Fault

○: アクセス可、-: アクセス不可、Fault: フォールト発生

2.2.2. Peripheral 領域/ 外部バス領域

表 2.3 Peripheral 領域/外部バス領域

Start Address	スレーブ		マスタ				
			DMAC	Core S-Bus	Core D-Bus	Core I-Bus	NBDIF
			S0	S1	S2	S3	S4
0x40000000	Fault	-	Fault	Fault	-	-	Fault
0x4003E000	IA(INTIF)	M7	Fault	○	-	-	○
0x4003E400	RLM		Fault	○	-	-	○
0x4003EC00	LVD		Fault	○	-	-	○
0x4004C000	DMAC(SFR)	M11	Fault	○	-	-	○
0x40054000	Fault	-	Fault	Fault	-	-	Fault
0x40098000	TSPI (ch0-3)	M9	○	○	-	-	○
0x400A0000	I ² C (ch0)	M9	○	○	-	-	○
0x400B8700	ADC	M8	○	○	-	-	○
0x400BA000	T32A (ch0-5)	M10	○	○	-	-	○
0x400BB000	UART (ch0-3)	M10	○	○	-	-	○
0x400BB400	SIWDT	M11	Fault	○	-	-	○
0x400BB600	DNF		Fault	○	-	-	○
0x400BB800	TRGSEL	M11	Fault	○	-	-	○
0x400BBA00	NBDIF		Fault	○	-	-	○
0x400BBB00	RAMP		Fault	○	-	-	○
0x400BBC00	CRC		○	○	-	-	○
0x400BC000	OPAMP	M8	○	○	-	-	○
0x400BC100	Fault	-	Fault	Fault	-	-	Fault
0x400C0000	PORT	M12	Fault	○	-	-	○
0x400CC000	Fault	-	Fault	Fault	-	-	Fault
0x400F1000	OFD	M12	Fault	○	-	-	○
0x400F3000	CG		Fault	○	-	-	○
0x400F3200	TRM		Fault	○	-	-	○
0x400F4E00	IB(INTIF)		Fault	○	-	-	○
0x400F4F00	IMN		Fault	○	-	-	○
0x400F6000	A-PMD(0-1)		Fault	○	-	-	○
0x400F7000	A-ENC		Fault	○	-	-	○
0x400F8000	A-VE+		Fault	○	-	-	○
0x40100000	Fault	-	Fault	Fault	-	-	Fault
0x42000000	Bit Band Alias	-	Fault	○	-	-	Fault
0x44000000	Fault	-	Fault	Fault	-	-	Fault
0x5DFF0000	Flash(SFR)	M12	Fault	○	-	-	○
0x5E040000	Fault	-	Fault	Fault	-	-	Fault

○: アクセス可、-: アクセス不可、Fault: フォールト発生

3. 改訂履歴

表 3.1 改訂履歴

Revision	Date	Description
1.0	2017-10-23	新規
2.0	2018-05-08	<ul style="list-style-type: none"> ・二重記載訂正(表記規約) ・用語略語 修正(RLM、SIWDT,CG,NBD→NBDIF、RAM Parity→RAMP)、削除(DAC)、追加(OPAMP) ・1 メモリマップ 削除(FPU 機能搭載) ・2 バスマトリクス 修正(μDMA → DMA,NBD→NBDIF) 2.1 図中 文字修正(I2C,NBD→NBDIF、RAM Parity→RAMP、AMP→OPAMP) 2.2 図中 文字修正(I2C,NBD→NBDIF、RAM Parity→RAMP、AMP→OPAMP) ・ 2.2.1 表 2.1 追記(BOOT ROM → BOOT ROM(Mirror) 修正(Code Flash(Mirror)追加、S-Bus、D-Bus、I-Bus の Fault 領域修正、NBD→NBDIF)、Code Flash(M2)を追加 表 2.2 修正(Code Flash(Mirror)追加、S-Bus、D-Bus、I-Bus の Fault 領域修正、NBD→NBDIF)、Code Flash (M2)を追加 ・ 2.2.2 表 2.3 文字修正(I2C、NBD→NBDIF、RAM Parity→RAMP、AMP→OPAMP)、Code Flash(M2)を削除、(D/I Bus 修正)Fault → "-"

製品取り扱い上のお願ひ

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いいたします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバーシエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情報の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。