

32 ビット RISC マイクロコントローラー

TXZ/TXZ+ファミリー

リファレンスマニュアル
アドバンストベクトルエンジンプラス
(A-VE+-B)

Revision 3.1

2021-02

東芝デバイス&ストレージ株式会社

目次

序章	7
関連するドキュメント	7
表記規約	8
用語・略語	10
1. 概要	11
2. 構成	12
2.1. VE の構成	12
2.2. VE と PMD および ADC の関連	14
3. 機能説明・動作説明	15
3.1. クロック供給	15
3.2. スケジュール管理	15
3.2.1. スケジュール制御	17
3.2.2. 起動制御	19
3.2.3. 割り込み制御	20
3.3. タスク概要	21
3.3.1. 電流制御(タスク 5)	23
3.3.2. SIN/COS 演算(タスク 6)	29
3.3.3. 出力電圧変換(座標軸変換/相変換)	31
3.3.3.1. 出力座標軸変換(タスク 7)	31
3.3.3.2. 出力相変換 1 (空間ベクトル変換)(タスク 8)	32
3.3.3.3. 出力相変換 2 (逆クランク変換)(タスク 11)	34
3.3.4. 出力制御	36
3.3.4.1. 出力制御 1 (タスク 0)	36
3.3.4.2. 出力制御 2 (タスク 9)	42
3.3.5. トリガー生成(タスク 1)	47
3.3.6. 入力処理	49
3.3.6.1. 入力処理 1 (タスク 2)	49
3.3.6.2. 入力処理 2 (タスク 10)	52
3.3.7. 入力電流変換(相変換/座標軸変換)	56
3.3.7.1. 入力相変換(タスク 3)	56
3.3.7.2. 入力座標軸変換(タスク 4)	57
3.3.8. その他タスク	58
3.3.8.1. ATAN2 (逆正接関数 2)(タスク 12)	58
3.3.8.2. SQRT(平方根関数)(タスク 13)	59
4. レジスター説明	60
4.1. レジスター一覧	60
4.2. VE 制御レジスター詳細	63
4.2.1. [VExEN] (VE 動作許可/禁止レジスター)	63

4.2.2. [VExCPURUNTRG] (CPU 起動トリガー選択レジスター).....	63
4.2.3. [VExTASKAPP] (タスク指定レジスター).....	64
4.2.4. [VExACTSCH] (動作スケジュール選択レジスター).....	65
4.2.5. [VExREPTIME] (動作スケジュール繰り返し回数指定レジスター).....	65
4.2.6. [VExTRGMODE] (起動トリガーモード設定レジスター).....	65
4.2.7. [VExERRINTEN] (エラー割り込み許可/禁止設定レジスター).....	66
4.2.8. [VExCOMPEND] (VE 強制終了レジスター).....	66
4.2.9. [VExERRDET] (エラー検出レジスター).....	66
4.2.10. [VExSCHTASKRUN] (スケジュール動作状態/実行中タスク番号レジスター).....	67
4.2.11. [VExTMPREG0] (テンポラリーレジスター0).....	67
4.3. 専用レジスター.....	68
4.3.1. [VExMCTLF] (ステータスレジスター).....	68
4.3.2. [VExMODE] (タスク制御モードレジスター).....	69
4.3.3. [VExFMODE] (フロー制御レジスター).....	71
4.3.4. [VExTPWM] (PWM 周期レート設定レジスター).....	72
4.3.5. [VExOMEGA] (回転速度設定レジスター).....	72
4.3.6. [VExTHETA] (モーター位相設定レジスター).....	73
4.3.7. d-q 軸基準電流レジスター.....	73
4.3.7.1. [VExIDREF] (d 軸基準電流値設定レジスター).....	73
4.3.7.2. [VExIQREF] (q 軸基準電流値設定レジスター).....	73
4.3.8. d-q 軸電圧レジスター.....	74
4.3.8.1. [VExVD] (d 軸電圧設定レジスター).....	74
4.3.8.2. [VExVQ] (q 軸電圧設定レジスター).....	74
4.3.8.3. [VExVDQ] (電圧スカラーレジスター).....	74
4.3.8.4. [VExVSLIM] (電圧スカラー制限レジスター).....	75
4.3.9. PI 制御係数レジスター.....	76
4.3.9.1. [VExCIDKI] (d 軸電流制御 PI 積分項係数設定レジスター).....	76
4.3.9.2. [VExCIDKP] (d 軸電流制御 PI 比例項係数設定レジスター).....	76
4.3.9.3. [VExCIDKG] (PI 制御 d 軸係数レンジ設定レジスター).....	76
4.3.9.4. [VExCIQKI] (q 軸電流制御 PI 積分項係数設定レジスター).....	77
4.3.9.5. [VExCIQKP] (q 軸電流制御 PI 比例項係数設定レジスター).....	77
4.3.9.6. [VExCIQKG] (PI 制御 q 軸係数レンジ設定レジスター).....	77
4.3.9.7. [VExVDIH] (d 軸電圧 PI 積分項保持レジスター(上位)).....	78
4.3.9.8. [VExVDILH] (d 軸電圧 PI 積分項保持レジスター(下位)).....	78
4.3.9.9. [VExVQIH] (q 軸電圧 PI 積分項保持レジスター(上位)).....	78
4.3.9.10. [VExVQILH] (q 軸電圧 PI 積分項保持レジスター(下位)).....	78
4.3.10. [VExPIOLIM] (PI 制御出力制限レジスター).....	78
4.3.11. [VExFPWMCHG] (PWM 切り替え速度設定レジスター).....	79
4.3.12. [VExPWMOFS] (シフト 2 PWM オフセットレジスター).....	79
4.3.13. SIN/COS レジスター.....	80
4.3.13.1. [VExCOS] (θ での余弦値出力変換用レジスター).....	80
4.3.13.2. [VExSIN] (θ での正弦値出力変換用レジスター).....	80

4.3.13.3. [VExCOSM] (前回の余弦値入力処理用レジスター).....	80
4.3.13.4. [VExSINM] (前回の正弦値入力処理用レジスター).....	80
4.3.14. セクター情報レジスター	81
4.3.14.1. [VExSECTOR] (セクター情報レジスター).....	81
4.3.14.2. [VExSECTORM] (前回セクター情報レジスター).....	81
4.3.15. 3相電流レジスター	82
4.3.15.1. [VExIAO] (a相ゼロ電流レジスター).....	82
4.3.15.2. [VExIBO] (b相ゼロ電流レジスター).....	82
4.3.15.3. [VExICO] (c相ゼロ電流レジスター).....	82
4.3.15.4. [VExIAADC] (a相電流 ADC 変換結果レジスター).....	83
4.3.15.5. [VExIBADC] (b相電流 ADC 変換結果レジスター).....	83
4.3.15.6. [VExICADC] (c相電流 ADC 変換結果レジスター).....	83
4.3.15.7. [VExIA] (a相電流レジスター).....	83
4.3.15.8. [VExIB] (b相電流レジスター).....	84
4.3.15.9. [VExIC] (c相電流レジスター).....	84
4.3.16. DC 電源電圧レジスター	85
4.3.16.1. [VExVDC] (DC 電源電圧レジスター).....	85
4.3.16.2. [VExVDCL] (DC2 電源電圧レジスター).....	85
4.3.17. d-q 軸電流レジスター.....	86
4.3.17.1. [VExID] (d 軸電流レジスター).....	86
4.3.17.2. [VExIQ] (q 軸電流レジスター).....	86
4.3.18. [VExTADC] (ADC 変換時間設定レジスター).....	87
4.3.19. 3相 PWM デューティレジスター	88
4.3.19.1. [VExCMPU] (U相 PWM デューティレジスター).....	88
4.3.19.2. [VExCMPV] (V相 PWM デューティレジスター).....	88
4.3.19.3. [VExCMPW] (W相 PWM デューティレジスター).....	88
4.3.19.4. [VExMINPLS] (最小パルス幅差設定レジスター).....	89
4.3.20. PWM 出力制限レジスター.....	90
4.3.20.1. [VExPWMMAX] (PWM 上限設定レジスター).....	90
4.3.20.2. [VExPWMMIN] (PWM 下限設定レジスター).....	90
4.3.21. [VExOUTCR] (PMD 出力制御レジスター).....	91
4.3.22. トリガー生成レジスター	93
4.3.22.1. [VExTRGCRC] (同期トリガー補正量設定レジスター).....	93
4.3.22.2. [VExTRGCMP0] (PMD トリガータイミング設定レジスター0).....	93
4.3.22.3. [VExTRGCMP1] (PMD トリガータイミング設定レジスター1).....	93
4.3.22.4. [VExTRGSEL] (同期トリガー選択レジスター).....	94
4.3.23. [VExEMGRS] (EMG 復帰設定レジスター).....	94
4.3.24. [VExDELTA] (偏角レジスター).....	94
4.3.25. モーターモデル定数レジスター.....	95
4.3.25.1. [VExCPHI] (モーター鎖交磁束レジスター).....	95
4.3.25.2. [VExCLD] (モーターd 軸インダクタンスレジスター).....	95
4.3.25.3. [VExCLQ] (モーターq 軸インダクタンスレジスター).....	95

4.3.25.4. [VExCR] (モーター抵抗値レジスター)	95
4.3.25.5. [VExCPHIG] (モーター磁束レンジ設定レジスター)	96
4.3.25.6. [VExCLG] (モーターインダクタンスレンジ設定レジスター)	96
4.3.25.7. [VExCRG] (モーター抵抗レンジ設定レジスター)	96
4.3.26. [VExVDE] (非干渉制御 d 軸電圧レジスター)	97
4.3.27. [VExVQE] (非干渉制御 q 軸電圧レジスター)	97
4.3.28. [VExDTC] (デッドタイム補償レジスター)	97
4.3.29. [VExHYS] (電流極性判定ヒステリシスレジスター)	97
4.3.30. [VExHYS2] (電流判定ヒステリシスレジスター2)	98
4.3.31. [VExDTCS] (デッドタイム補償制御/ステータスレジスター)	98
4.3.32. [VExTHTCLP] (位相クリップレジスター)	99
4.3.33. 2 相電圧レジスター	99
4.3.33.1. [VExVALPHA] (アルファ相電圧レジスター)	99
4.3.33.2. [VExVBETA] (ベータ相電圧レジスター)	99
4.3.34. 3 相電圧デューティレジスター	100
4.3.34.1. [VExVDUTYA] (a 相電圧デューティレジスター)	100
4.3.34.2. [VExVDUTYB] (b 相電圧デューティレジスター)	100
4.3.34.3. [VExVDUTYC] (c 相電圧デューティレジスター)	100
4.3.35. 2 相電流レジスター	101
4.3.35.1. [VExIALPHA] (アルファ相電流レジスター)	101
4.3.35.2. [VExIBETA] (ベータ相電流レジスター)	101
4.3.36. [VExVDELTA] (電圧偏角レジスター)	101
4.3.37. [VExVDCRC] (d 軸電圧補正レジスター)	101
4.3.38. [VExVQCRC] (q 軸電圧補正レジスター)	102
5. 使用上のご注意およびお願い事項	103
6. 改訂履歴	104
製品取り扱い上のお願い	107

図目次

図 2.1	VE ブロック図	12
図 2.2	VE と周辺機能の関連例	14
図 3.1	モーター制御の動作状態フロー例	15
図 3.2	動作スケジュールの動作遷移	18
図 3.3	タスク関係図	22
図 4.1	[VExVDC]/[VExVDCL]保存レジスター	70
図 4.2	ADC 変換時間	87

表目次

表 2.1	信号一覧表	13
表 3.1	スケジュール別の実行タスク	17
表 3.2	代表動作フローでの設定例	18
表 3.3	スケジュール関連レジスター	19
表 3.4	タスク一覧	21
表 4.1	<UPWM>, <UOC[1:0]> PMD 設定: U 相(UOx, XOx)の出力制御	92
表 4.2	<VPWM>, <VOC[1:0]> PMD 設定: V 相(VOx, YOx)の出力制御	92
表 4.3	<WPWM>, <WOC[1:0]> PMD 設定: W 相(WOx, ZOx)の出力制御	92
表 6.1	改訂履歴	104

序章

関連するドキュメント

文書名
アドバンストプログラマブルモーター制御回路
12ビットアナログデジタルコンバーター
例外
クロック制御と動作モード
製品個別情報

表記規約

- 数値表記は以下の規則に従います。
 - 16進数表記: 0xABC
 - 10進数表記: 123 または 0d123 (10進表記であることを示す必要のある場合だけ使用)
 - 2進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は [m:n]とまとめて表記する場合があります。
例: S[3:0] は S3,S2,S1,S0 の4つの信号名をまとめて表記しています。
- 本文中 [] で囲まれたものはレジスターを定義しています。
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1],[XYZ2],[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャンネルは「x」で一括表記しています。
ユニットの場合、「x」は A,B,C, ... を表します。
例: [ADACR0],[ADBCR0],[ADCCR0] → [ADxCR0]
チャンネルの場合、「x」は 0,1,2, ... を表します。
例: [T32A0RUNA],[T32A1RUNA],[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は [m:n] と表記します。
例: [3:0] はビット3から0の範囲を表します。
- レジスターの設定値は16進数または2進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16進数)、[XYZn]<VW> = 1 (2進数)
- ワード、バイトは以下のビット長を表します。
 - バイト: 8ビット
 - ハーフワード: 16ビット
 - ワード: 32ビット
 - ダブルワード: 64ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。
 - R: リードオンリー
 - W: ライトオンリー
 - R/W: リード / ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。また、読み出した値を使用しないでください。
- Default 値が「—」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターの Reserved ビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください。

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

ADC	Analog to Digital Converter
A-PMD	Advanced Programmable Motor Control Circuit
A-VE+	Advanced Vector Engine Plus
PMD	Programmable Motor Control Circuit
VE	Vector Engine

1. 概要

アドバンストベクトルエンジンプラス(以降 VE)は、1 ユニット単位で1 チャネルのモーターのベクトル制御に対応することができます。以下に、機能の一覧を示します。

機能分類	機能	動作説明
演算機能	基本機能	固定小数点数で演算 ベクトル制御用のタスク PMD (注 1)、ADC (注 2)との I/F 用のタスク
	電流制御タスク	d 軸 PI 制御、q 軸 PI 制御 ・非干渉制御可能 ・電圧スカラー値による出力制限可能
	SIN/COS 演算タスク	位相 θ の正弦値と余弦値を算出 ・位相補間および位相クリップ可能
	出力電圧変換タスク	・座標軸変換(逆パーク変換) ・相変換 2 種類(空間ベクトル変換、逆クラーク変換)
	出力制御タスク	3 相電圧を PMD (注 1)の PWM 出力設定に変換(2 種類) ・出力制限可能 ・デッドタイム補償可能
	トリガー生成タスク	3 相デューティから PMD (注 1)の AD 変換サンプリングタイミング設定値を算出
	入力処理タスク	ADC (注 2)から変換結果を読み込んで固定小数点数に変換(2 種類) ・電流極性判定(ヒステリシス/逆ヒステリシス)可能
	入力電流変換	・相変換(クラーク変換) ・座標軸変換(パーク変換)
	個別関数	・逆正接(ATAN)演算タスク ・平方根演算タスク
スケジュール管理	スケジュール制御	タスクを順次実行する ・15 種類のスケジュール
	起動制御	・コマンドスタート ・繰り返しスタート ・AD 変換終了による入力スケジュールの開始 出力スケジュール終了後の待機状態から ADC 変換終了割り込みによる入力処理タスクから開始
割り込み制御	スケジュール終了割り込み	スケジュール終了時に発生する割り込み
	エラー割り込み	出力スケジュール実行中に PMD (注 1)からの PWM 割り込み入力時に発生する割り込み
	タスク終了割り込み	指定タスク終了時に発生する割り込み
その他	デバッグ用出力	スケジュール動作時にタスク遷移タイミングで信号を出力する。 PMD (注 1)のデバッグ出力機能でモニターできます。

注 1) PMD については、リファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

注 2) ADC については、リファレンスマニュアルの「12 ビットアナログデジタルコンバーター」を参照してください。

2. 構成

2.1. VE の構成

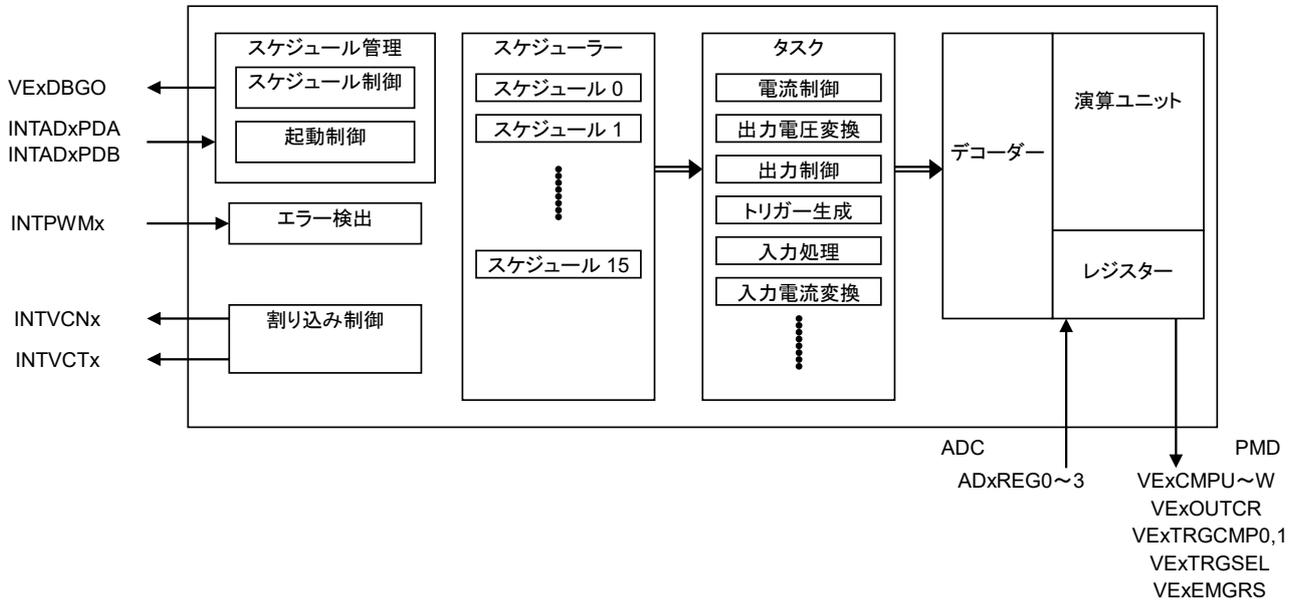


図 2.1 VEブロック図

表 2.1 信号一覧表

No	信号名	信号名称	I/O	参照リファレンスマニュアル
1	VExCMPU	U相 PWM デューティ (PMD への[VExCMPU]レジスター出力)	出力	製品個別情報
2	VExCMPV	V相 PWM デューティ (PMD への[VExCMPV]レジスター出力)	出力	製品個別情報
3	VExCMPW	W相 PWM デューティ (PMD への[VExCMPW]レジスター出力)	出力	製品個別情報
4	VExTRGCMP0	トリガーコンペア 0 (PMD への[VExTRGCMP0]レジスター出力)	出力	製品個別情報
5	VExTRGCMP1	トリガーコンペア 1 (PMD への[VExTRGCMP1]レジスター出力)	出力	製品個別情報
6	VExTRGSEL	同期トリガー出力選択 (PMD への[VExTRGSEL]レジスター出力)	出力	製品個別情報
7	VExOUTCR	通電制御/出力制御 (PMD への[VExOUTCR]レジスター出力)	出力	製品個別情報
8	VExEMGRS	EMG 復帰 (PMD への[VExEMGRS]レジスター出力)	出力	製品個別情報
9	INTPWMx	PWM 割り込み(PMD から)	入力	製品個別情報
10	ADxREG0	ADC 変換結果 0 (ADC からの電流 1 データ)	入力	製品個別情報
11	ADxREG1	ADC 変換結果 1 (ADC からの電流 2 データ)	入力	製品個別情報
12	ADxREG2	ADC 変換結果 2 (ADC からの電流 3 データ)	入力	製品個別情報
13	ADxREG3	ADC 変換結果 3 (ADC からの DC 電圧データ)	入力	製品個別情報
14	INTADxPDA	ADC 変換終了割り込み A (ADC からのトリガー)	入力	製品個別情報
15	INTADxPDB	ADC 変換終了割り込み B (ADC からのトリガー)	入力	製品個別情報
16	INTVCNx	スケジュール終了割り込み	出力	例外、製品個別情報
17	INTVCTx	タスク終了割り込み	出力	例外、製品個別情報
18	VExDBGO	タスク遷移信号(デバッグ出力)	出力	製品個別情報

2.2. VE と PMD および ADC の関連

VE は図 2.2 に示すように PMD および ADC と直接データの受け渡しができます。

PMD レジスタの $[PMDxCMPU]$ 、 $[PMDxCMPV]$ 、 $[PMDxCMPW]$ 、 $[PMDxMDOUT]$ 、 $[PMDxTRGCMP0]$ 、 $[PMDxTRGCMP1]$ 、 $[PMDxTRGSEL]$ は $[PMDxMODESEL]$ レジスタで VE モードに設定すると VE レジスタの $[VExCMPU]$ 、 $[VExCMPV]$ 、 $[VExCMPW]$ 、 $[VExOUTCR]$ 、 $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ 、 $[VExTRGSEL]$ に切り替わります(注)。この場合、CPU から PMD の該当レジスタの書き込みによる制御はできず、VE からの書き込みで制御します。その他の PMD のレジスタについては読み書き制限はありません。

VE は ADC の変換結果格納レジスタ ($[ADxREG0]$ 、 $[ADxREG1]$ 、 $[ADxREG2]$ 、 $[ADxREG3]$) の値を入力処理タスクで読み込むことができます。変換結果を読み込む際には、PMD から同期トリガーごとに変換プログラム設定されている相情報も ADC から読み込みます。

- 注) PMD レジスタを VE レジスタに切り替えても PMD のダブルバッファ/トリプルバッファ機能は有効です。バッファ機能の詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。
PMD でダブルバッファ/トリプルバッファを許可している場合、VE でこれらのレジスタを操作する処理(出力制御 1 タスク/出力制御 2 タスク/トリガー生成タスク、「3.3.タスク概要」を参照)を実行中はダブルバッファ/トリプルバッファ実行段の更新タイミングになっても実行段は更新されません。

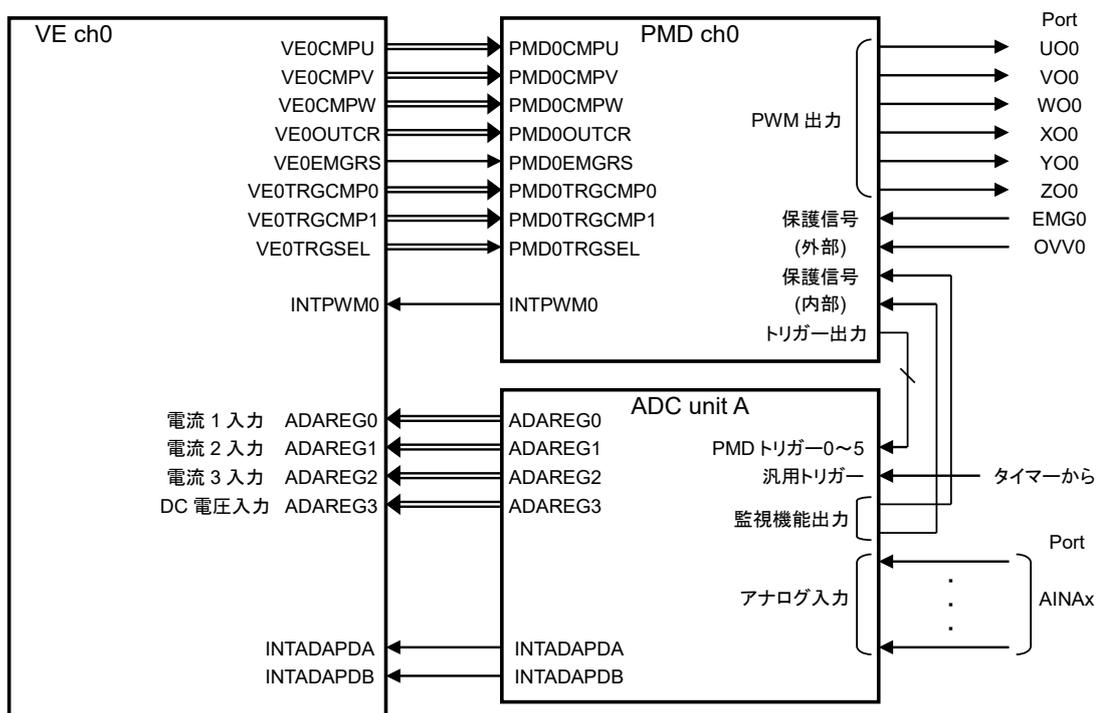


図 2.2 VEと周辺機能の関連例

3. 機能説明・動作説明

3.1. クロック供給

VEを使用する場合は、f_{sys} 供給停止レジスタA (*[JCGFSYSENA]*, *[JCGFSYSMENA]*)、f_{sys} 供給停止レジスタB (*[JCGFSYSENB]*, *[JCGFSYSMENB]*)、f_{sys} 供給停止レジスタC (*[JCGFSYSMENC]*)、fc 供給停止レジスタ (*[JCGFCEN]*)で該当するクロックイネーブルビットを"1" (クロック供給)に設定してください。該当レジスタ、ビット位置は製品によって異なります。そのため製品によって、レジスタが存在しない場合があります。詳細はリファレンスマニュアルの「クロック制御と動作モード」を参照してください。

3.2. スケジュール管理

モーター制御は下記のようなフローで実行されます。VE は各動作状態をスケジュール設定 (*[VExACTSCH]*)とモード設定 (*[VExMODE]*)を切り替えることで遷移させます。

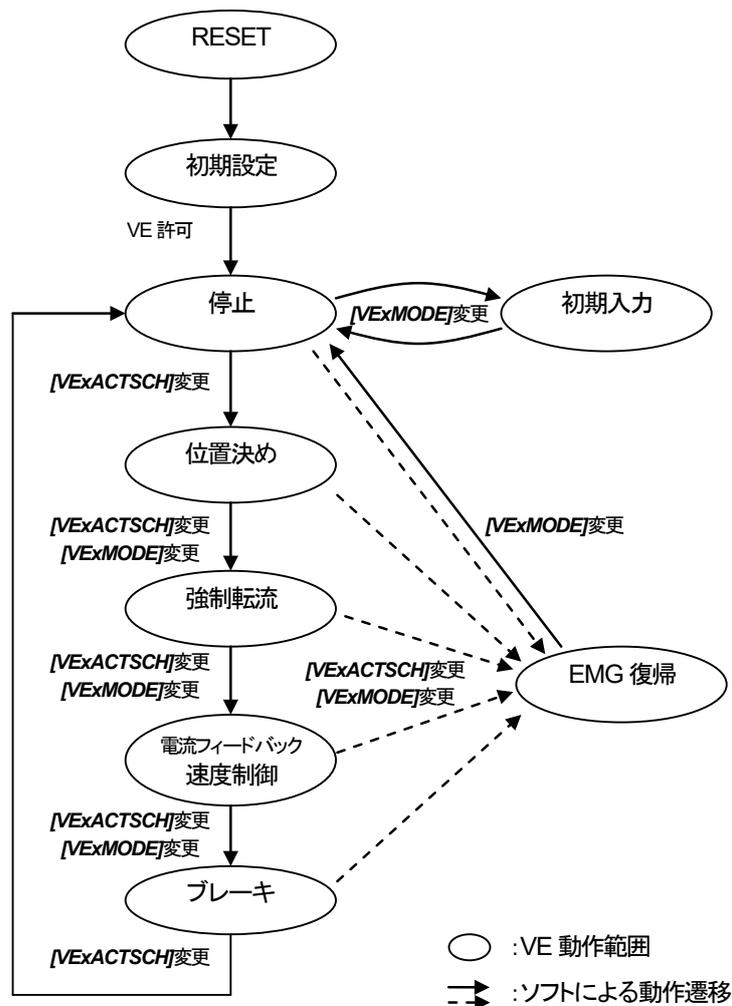


図 3.1 モーター制御の動作状態フロー例

項目	機能
RESET	マイコンリセット
初期設定	ソフトウェアによる初期設定
停止	モーター停止
初期入力	モーター停止中のゼロ電流をサンプリングして保存
位置決め	モーター起動時の位置決め制御
強制転流	モーター起動所定時間はフィードバック制御しないで設定速度で回転させる
電流フィードバック速度制御	電流フィードバックによるモーターの回転速度制御
ブレーキ	減速制御
EMG 復帰	EMG 保護状態から復帰する

3.2.1. スケジュール制御

動作スケジュールは[VExACTSCH]レジスターで選択します。

スケジュールは出力処理を行う出力スケジュールと入力処理を行う入力スケジュールで構成されます。出力スケジュールは出力関連のタスク、入力スケジュールは入力関連のタスクで構成されます。スケジュールと動作するタスクの関連を表 3.1 に示します。

モーター制御方法に応じて、専用レジスターでタスク動作を設定してください。

表 3.1 スケジュール別の実行タスク

スケジュール選択 [VExACTSCH] <VACT>	出力スケジュール実行タスク								入力スケジュール実行タスク				個別実行のみ	
	電流 制御	SIN/ COS 演算	出力 座標軸 変換	出力 相変換 1	出力 相変換 2	出力 制御 1	出力 制御 2	トリガー 生成	入力 処理 1	入力 処理 2	入力 相変換	入力 座標軸 変換	ATAN2 演算	平方根 演算
	タスク 5	タスク 6	タスク 7	タスク 8	タスク 11	タスク 0	タスク 9	タスク 1	タスク 2	タスク 10	タスク 3	タスク 4	タスク 12	タスク 13
0 個別動作	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)
1 スケジュール 1	○	○	○	○	-	○	-	○	○	-	○	○	-	-
2 スケジュール 2	○	○	○	○	-	-	○	○	-	○	○	○	-	-
3 スケジュール 3	○	○	○	-	○	-	○	○	-	○	○	○	-	-
4 スケジュール 4	-	○	○	○	-	○	-	○	○	-	○	○	-	-
5 スケジュール 5	-	○	○	○	-	-	○	○	-	○	○	○	-	-
6 スケジュール 6	-	○	○	-	○	-	○	○	-	○	○	○	-	-
7 スケジュール 7	-	○	○	-	○	○	-	○	○	-	○	○	-	-
8 スケジュール 8	○	○	○	-	○	○	-	○	○	-	○	○	-	-
9 スケジュール 9	-	-	-	-	-	○	-	○	○	-	-	-	-	-
10 スケジュール 10	○	○	○	○	-	○	-	-	-	-	-	-	-	-
11 スケジュール 11	○	○	○	○	-	-	○	-	-	-	-	-	-	-
12 スケジュール 12	○	○	○	-	○	-	○	-	-	-	-	-	-	-
13 スケジュール 13	○	○	○	-	○	○	-	-	-	-	-	-	-	-
14 スケジュール 14	-	-	-	-	-	-	-	○	○	-	○	○	-	-
15 スケジュール 15	-	-	-	-	-	-	-	○	-	○	○	○	-	-

注 1) [VExTASKAPP]で指定したタスクのみ実行されます。

注 2) ○: 実行するタスク、 -: 実行しないタスク

表 3.2 代表動作フローでの設定例

モーター 制御フロー	設定				
	スケジュール設定 [VExACTSCH] <VACT>	タスク指定 [VExTASKAPP] <VTASK>	位相補間許可 [VExMODE] <PVIEN>	出力制御動作 [VExMODE] <OCRMD>	ゼロ電流検出 [VExMODE] <ZIEN>
停止	9	0	×	00	0
初期入力	9	0	×	00	1
位置決め	1	5	0	01	0
強制転流	1	5	1	01	0
電流フィードバック 速度制御	1	5	1	01	0
ブレーキ	4	6	0	01	0
EMG 復帰	9	0	×	11	0
短絡ブレーキ	4	6	×	10	0

×: Don't care.

出力スケジュールはコマンド([VExCPURUNTRG])で動作開始し、出力関連タスクが全て終了するとVEは待機状態に移行して起動トリガー([VExTRGMODE]設定)を待ちます。

入力スケジュールは起動トリガーで動作開始し、入力関連タスクが全て終了するとCPUに割り込みを発生してVEは休止状態に移行します。ただし、スケジュールの繰り返し回数([VExREPTIME])を2回以上に設定している場合は、設定回数に達するまでは割り込みを発生しないで出力スケジュールを起動します。

注) スケジュール 10~15 はリピートに対応していません。([VExREPTIME] ≧ 2 に設定しても1回で終了します。)

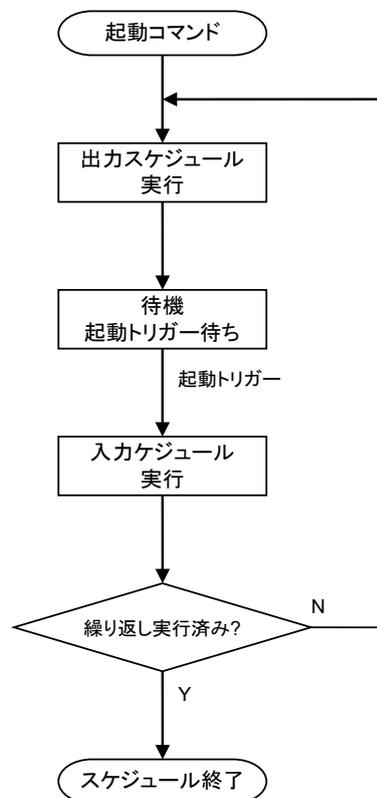


図 3.2 動作スケジュールの動作遷移

3.2.2. 起動制御

初めに、VE 許可($[VExEN] < VEEN > = 1$)して、動作スケジュール選択レジスター($[VExACTSCH]$)、タスク指定レジスター($[VExTASKAPP]$)、および動作スケジュール繰り返し回数指定レジスター($[VExREPTIME]$)を設定後、下記の手順でスケジュールを実行してください。

VE の動作スケジュールは出力スケジュールと入力スケジュールに分かれており、基本的に出力スケジュール実行後の待機状態で起動トリガーが発生すると入力スケジュールが実行されます。

出力スケジュールと入力スケジュールはそれぞれ次の条件で起動します。

- 出力スケジュールの起動
 - コマンドスタート($[VExCPURUNTRG]$)で指定タスク($[VExTASKAPP]$)の開始
 - 入力スケジュール終了後の繰り返しスタート($[VExREPTIME] \geq 1$)
- 入力スケジュールの起動
 - 出力スケジュール終了後の待機状態から起動トリガー($[VExTRGMODE]$)で選択したトリガー入力)による入力処理タスクの開始
 - コマンドスタート($[VExCPURUNTRG]$)で指定タスク($[VExTASKAPP]$)の開始

表 3.3 スケジュール関連レジスター

レジスター	機能	
$[VExACTSCH]$	動作スケジュール 選択	0x0: $[VExTASKAPP]$ 設定タスクだけ実行 0x1: スケジュール 1 実行 0x2: スケジュール 2 実行 0x3: スケジュール 3 実行 0x4: スケジュール 4 実行 0x5: スケジュール 5 実行 0x6: スケジュール 6 実行 0x7: スケジュール 7 実行 0x8: スケジュール 8 実行 0x9: スケジュール 9 実行 0xA: スケジュール 10 実行 0xB: スケジュール 11 実行 0xC: スケジュール 12 実行 0xD: スケジュール 13 実行 0xE: スケジュール 14 実行 0xF: スケジュール 15 実行
$[VExTASKAPP]$	起動タスク指定	選択した動作スケジュールで実行可能なタスク番号を指定してください。
$[VExREPTIME]$	スケジュール 繰り返し回数	1~15 を設定してください。 注) 1 回実行の場合も"1"を設定してください。"0"ではスケジュール実行できません。
$[VExTRGMODE]$	起動トリガーモード選 択	入力スケジュールトリガー選択 INTADxPDA または INTADxPDB 割り込み。

3.2.3. 割り込み制御

VE はスケジュール終了時に発生するスケジュール終了割り込み(INTVCNx)と指定タスク終了時に発生するタスク終了割り込み(INTVCTx)があります。

- スケジュール終了割り込み
 - (1) 動作スケジュール選択 (*JVExACTSCH*) でスケジュール指定しコマンドスタート (*JVExCPURUNTRG* = 1) します。
 - (2) 繰り返し回数指定 (*JVExREPTIME*) した回数だけの選択スケジュールの実行終了時に INTVCNx 割り込み発生します。
 - (3) エラー検出割り込み制御を許可 (*JVExERRINTEN* <VERREN> = 1) していると出力スケジュール実行中に PMD 回路の PWM 割り込みが発生すると INTVCNx 割り込みが発生し、エラーフラグ (*JVExERRDET* <VERRD>) に "1" を設定します。
- タスク終了割り込み
 - (1) タスク終了割り込み発生タスクを指定 (*JVExTASKAPP* <VITASK>) してタスク終了割り込み制御を許可 (*JVExERRINTEN* <INTTEN> = 1) します。
 - (2) コマンドスタート (*JVExCPURUNTRG* = 1) でスケジュール開始し、<VITASK> 設定のタスク終了時に INTVCTx 割り込み発生します。

3.3. タスク概要

スケジュールで動作する各タスクの概要を示します。
個別実行タスクや起動タスクの指定には表 3.4 のタスク番号を使用します。

表 3.4 タスク一覧

タスク	タスク機能	タスク番号	
出力 スケジュール	電流制御	d 軸/q 軸 PI 制御(PI 制御出力制限可能) d 軸/q 軸合わせた非干渉制御、電圧スカラー制限	5
	SIN/COS 演算	正弦/余弦演算 位相補間(クリッピング機能あり)	6
	出力座標軸変換	逆パーク変換	7
	出力相変換 1	2 相から 3 相に変換[SVM]	8
	出力相変換 2	2 相から 3 相に変換[逆クラーク変換]	11
	出力制御 1	PMD 設定形式へのデータ変換 PWM シフト 1 切り替え PWM 出力制御 デッドタイム補償制御	0
	出力制御 2	PMD 設定形式へのデータ変換 PWM シフト 2 切り替え PWM 出力制御 デッドタイム補償制御	9
トリガー生成	ADC への同期トリガータイミング生成	1	
入力 スケジュール	入力処理 1	センサー、3 シャントおよび PWM シフト禁止/ PWM シフト 1 許可の 1 シャント ADC 変換結果取り込み、固定小数点数変換 ヒステリシス幅指定して電流極性判定可能	2
	入力処理 2	センサー、3 シャントおよび PWM シフト 2 許可の 1 シャント ADC 変換結果取り込み、固定小数点数変換 ヒステリシス幅指定して電流極性判定可能	10
	入力相変換	3 相から 2 相に変換	3
	入力座標軸変換	パーク変換 d 軸/q 軸の電流ベクトルまたは誘起電圧の偏角算出可能	4
ATAN2 演算	逆正接を算出	12	
SQRT 演算	平方根を算出	13	

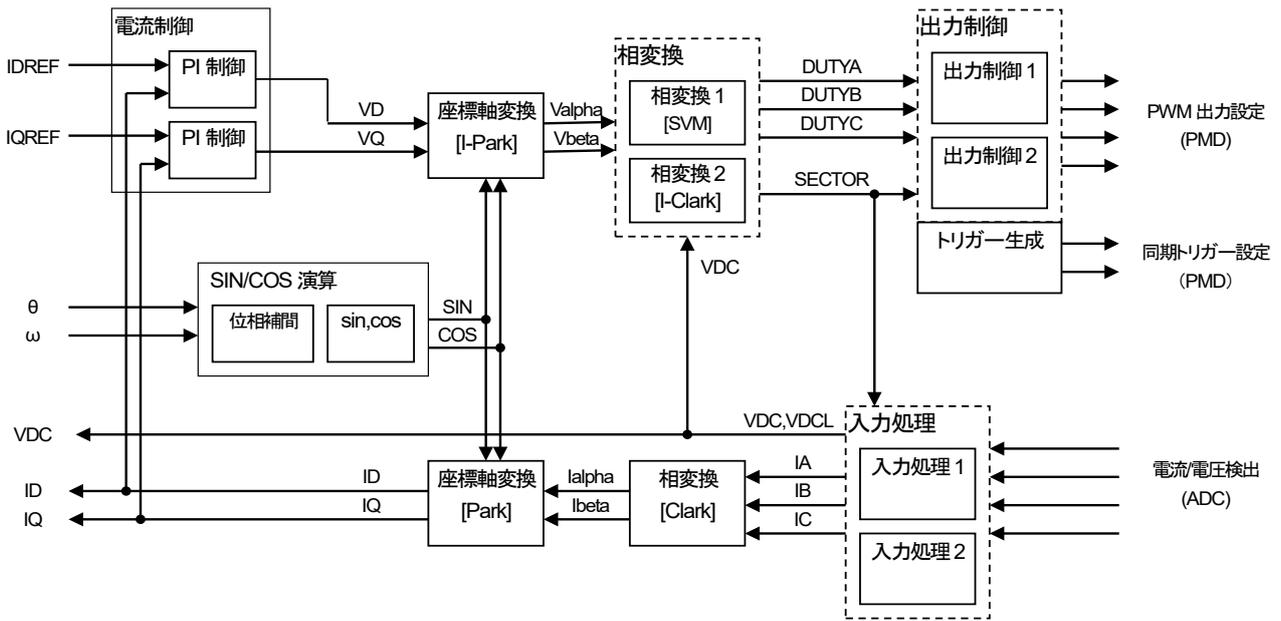


図 3.3 タスク関係図

3.3.1. 電流制御(タスク 5)

電流制御タスクは、d 軸電流、q 軸電流それぞれに PI 制御演算を行い、d 軸電圧、q 軸電圧を計算します。

また、d 軸と q 軸を合わせて制御する、非干渉制御および電圧スカラー制限が可能です。

a. d 軸電流 PI 制御

<演算式>

```
[PI 制御]
Δid = [VExIDREF] - [VExID]           ;電流指令値と電流フィードバックの差分
kpg = (VExCIDKG)<CIDKPG>設定         ;比例係数レンジ
kig = (VExCIDKG)<CIDKIG>設定         ;積分係数レンジ
limit = [VExPIOLIM]

if (kpg ≥ 2)      n = kpg             ;比例レンジ 2 倍以上、kpg 保存
                  limit = limit / kpg ;
                  kig = kig / kpg    ;          リミット補正
                  kpg = 1            ;          積分レンジ補正
                  n = 1              ;          比例レンジ補正
else
  cidkp = [VExCIDKP] × kpg           ;比例係数
  cidki = [VExCIDKI] × kig           ;積分係数
  vdi0 = cidki × Δid + VDI           ;積分項演算
  vd0 = cidkp × Δid + vdi0           ;比例項を併せて電圧算出

[PI 制御出力制限]
if (vd0 > limit) ;上限値
  vd = limit
  [VExMCTLF]<PIDOVF> = 1
else if (vd0 < -limit) ;下限値
  vd = -limit
  [VExMCTLF]<PIDOVF> = 1
else    vd = vd0
[VExVD] = vd × n ;比例レンジ 2 倍以上を補償して保存

[アンチwindアップ]
Δvd = vd - vd0 ;d 軸電圧と制限の差分を計算
VDI = vdi0 + Δvd × (VExMODE)<AWUMD>設定 ;上記差分を積分項に反映
```

	レジスタ名	機能	詳細
入力	[VExID]	d 軸電流	32 ビット固定小数点データ(小数点以下 31 ビット)
	[VExIDREF]	d 軸電流基準値	16 ビット固定小数点データ(小数点以下 15 ビット)
	[VExCIDKP]	比例係数	16 ビットデータ
	[VExCIDKI]	積分係数	16 ビットデータ
	[VExCIDKG]	[3:0] d 軸 PI 制御積分係数レンジ設定	<CIDKIG>積分係数レンジ 0000: 1 / 1 001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1111: Reserved
		[11:8] d 軸 PI 制御比例係数レンジ設定	<CIDKPG>比例係数レンジ 0000: 1 / 1 0001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1000: Reserved 1001: 2 1010: 2 ² 1011: 2 ³ 1100: 2 ⁴ 1101~1111: Reserved
[VExPIOLIM]	PI 制御出力制限値	16 ビット固定小数点データ(小数点以下 15 ビット) 有効範囲: 0x0000~0x7FFF [VExPIOLIM]= 0x0000 の場合は出力制限禁止	
[VExMODE]	[9:8] 出力制限時のアンチワインドアップ比設定	<AWUMD> 00: 禁止 01: 1 / 4 10: 1 / 2 11: 1 / 1	
出力	[VExVD]	d 軸電圧	32 ビット固定小数点データ(小数点以下 31 ビット)
	[VExMCTLF]	[8] d 軸出力制限状態	<PIDOVF> 0: d 軸 PI 制御出力 ≤ [VExPIOLIM] 1: d 軸 PI 制御出力 > [VExPIOLIM]
内部	VDI	d 軸電圧積分項保持	64 ビット固定小数点データ(小数点以下 63 ビット)

注) VDI は 64 ビットデータで、上位が[VExVDIH]レジスタ、下位が[VExVDILH]レジスタの構成です。

b. q 軸電流 PI 制御

<演算式>

[PI 制御]

$$\Delta i_q = [VExIQREF] - [VExIQ]$$

;電流指令値と電流フィードバックの差分

$$kpg = ([VExCIQKG] <CIQKPG> \text{設定})$$

;比例係数レンジ

$$kig = ([VExCIQKG] <CIQKIG> \text{設定})$$

;積分係数レンジ

$$\text{limit} = [VExPIOLIM]$$

$$\text{if } (kpg \geq 2) \quad n = kpg$$

;比例レンジ 2 倍以上、kpg 保存

$$\text{limit} = \text{limit} / kpg$$

; リミット補正

$$kig = kig / kpg$$

; 積分レンジ補正

$$kpg = 1$$

; 比例レンジ補正

else

$$n = 1$$

$$ciqkp = [VExCIQKP] \times kpg$$

;比例係数

$$ciqki = [VExCIQKI] \times kig$$

;積分係数

$$vqi0 = ciqki \times \Delta i_q + VQI$$

;積分項演算

$$vq0 = ciqkp \times \Delta i_q + vqi0$$

;比例項を併せて電圧算出

[PI 制御出力制限]

$$\text{if } (vq0 > \text{limit})$$

;上限値

$$vq = \text{limit}$$

$$[VExMCTLF] <PIQOVF> = 1$$

$$\text{else if } (vq0 < -\text{limit})$$

;下限値

$$vq = -\text{limit}$$

$$[VExMCTLF] <PIQOVF> = 1$$

$$\text{else} \quad vq = vq0$$

$$[VExVQ] = vq \times n$$

;比例レンジ 2 倍以上を補償して保存

[アンチwindアップ]

$$\Delta vq = vq - vq0$$

;q 軸電圧と制限の差分を計算

$$VQI = vqi0 + \Delta vq \times ([VExMODE] <AWUMD> \text{設定})$$

;制限による差分を積分項に反映

	レジスタ名	機能	詳細
入力	[VExIQ]	q 軸電流	32ビット固定小数点データ(小数点以下 31 ビット)
	[VExIQREF]	q 軸電流基準値	16ビット固定小数点データ(小数点以下 15 ビット)
	[VExCIQKP]	比例係数	16ビットデータ
	[VExCIQKI]	積分係数	16ビットデータ
	[VExCIQKG]	[3:0] q 軸 PI 制御積分係数レンジ設定	<CIQKIG>積分係数レンジ 0000: 1 001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1111: Reserved
		[11:8] q 軸 PI 制御比例係数レンジ設定	<CIQKPG>比例係数レンジ 0000: 1 0001: 1 / 2 ⁴ 0010: 1 / 2 ⁸ 0011: 1 / 2 ¹² 0100: 1 / 2 ¹⁶ 0101~1000: Reserved 1001: 2 1010: 2 ² 1011: 2 ³ 1100: 2 ⁴ 1101~1111: Reserved
	[VExPIOLIM]	PI 制御出力制限値	16ビット固定小数点データ(小数点以下 15 ビット) 有効範囲: 0x0000~0x7FFF [VExPIOLIM] = 0x0000 の場合は出力制限禁止
[VExMODE]	[9:8] 出力制限時のアンチwindアップ比設定	<AWUMD> 00: 禁止 01: 1 / 4 10: 1 / 2 11: 1	
出力	[VExVQ]	q 軸電圧	32ビット固定小数点データ(小数点以下 31 ビット)
	[VExMCTLF]	[9] q 軸出力制限状態	<PIQOVF> 0: q 軸 PI 制御出力 ≤ [VExPIOLIM] 1: q 軸 PI 制御出力 > [VExPIOLIM]
内部	VQI	q 軸電圧積分項保持	64ビット固定小数点データ(小数点以下 63 ビット)

注) VQI は 64 ビットデータで、上位が[VExVQIH]レジスタ、下位が[VExVQILH]レジスタの構成です。

c. 非干渉制御

モーターの電圧方程式を使って d 軸、q 軸の干渉分を算出して PI 制御結果を補正します。

<演算式>

```

if ([VExMODE]/<T5ECEN> = 1) ;拡張制御有効
  ld = [VExCLD] × ([VExCLG] 設定) ;d 軸インダクタンス
  lq = [VExCLQ] × ([VExCLG] 設定) ;q 軸インダクタンス
  phi = [VExCPHI] × ([VExCPHIG] 設定) ;鎖交磁束
  id = [VExID] ;フィードバック電流
  iq = [VExIQ]
  if ([VExFMODE]/<IDQSEL> = 1) id = [VExIDREF] ;指令値入力
                               iq = [VExIQREF]
  [VExVDE] = - [VExOMEGA] × iq × lq ;d 軸干渉分算出
  [VExVQE] = [VExOMEGA] × id × ld + [VExOMEGA] × phi ;q 軸干渉分算出
  if ([VExMODE]/<NICEN> = 1) ;非干渉制御有効
    [VExVD] = [VExVD] + [VExVDE]
    [VExVQ] = [VExVQ] + [VExVQE]
  
```

	レジスター名	機能	詳細
入力	[VExVD]	d 軸電圧	32 ビット固定小数点データ(小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExID]	d 軸電流	
	[VExIQ]	q 軸電流	
	[VExCLD]	d 軸インダクタンス	16 ビット固定小数点データ(小数点以下 11 ビット)
	[VExCLQ]	q 軸インダクタンス	
	[VExCPHI]	鎖交磁束	
	[VExCLG]	インダクタンスレンジ設定	000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101~111: Reserved
	[VExCPHIG]	鎖交磁束レンジ設定	
	[VExOMEGA]	回転速度	16 ビット固定小数点データ(小数点以下 15 ビット)
	[VExFMODE]	[4] 非干渉制御入力選択	<IDQSEL> 0: [VExID], [VExIQ]使用 1: [VExIDREF], [VExIQREF]使用
[VExMODE]	[11] 非干渉制御許可	<NICEN> 0: 非干渉制御禁止 1: 非干渉制御許可	
	[10] 拡張制御許可	<T5ECEN> 0: 拡張制御禁止(非干渉制御不可) 1: 拡張制御許可	
出力	[VExVDE]	d 軸非干渉補正電圧	16 ビット固定小数点データ(小数点以下 15 ビット)
	[VExVQE]	q 軸非干渉補正電圧	
	[VExVD]	d 軸電圧	32 ビット固定小数点データ(小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	

d. 電圧スカラー制限

d 軸、q 軸電圧の合成値($\sqrt{VD^2 + VQ^2}$ の平方根)が制限値を超えないように、d 軸、q 軸電圧を制限します。

<演算式>

```

if ( $[VExMODE] < T5ECEN = 1$ ) ;拡張制御有効
  [VDQ 演算]
  if ( $([VExVD]^2 + [VExVQ]^2) > [VExVSLIM]^2$ ) ;超過確認
    if ( $[VExFMODE] < VSLIMMD = 00$ ) ;電圧スカラー制限なし
       $[VExVDQ] = \text{SQRT}([VExVD]^2 + [VExVQ]^2)$ 
    else if ( $[VExFMODE] < VSLIMMD = 01$ ) ;d 軸方向スカラー制限
       $[VExVDQ] = \text{SQRT}([VExVSLIM]^2 + [VExVQ]^2)$ 
    else if ( $[VExFMODE] < VSLIMMD = 10$ ) ;q 軸方向スカラー制限
       $[VExVDQ] = \text{SQRT}([VExVSLIM]^2 + [VExVD]^2)$ 
    else if ( $[VExFMODE] < VSLIMMD = 11$ ) ;dq 比例スカラー制限
       $[VExVDQ] = \text{SQRT}([VExVD]^2 + [VExVQ]^2)$ 
  else  $[VExVDQ] = \text{SQRT}([VExVD]^2 + [VExVQ]^2)$  ;リミット以下はスカラー算出
  注) SQRT: 平方根演算
  
```

[偏角算出]

```

x =  $[VExVQ]$ 
y =  $[VExVD]$ 
 $[VExVDELTA] = \text{ATAN}(x, y)$ 
  注) ATAN: 逆正接演算
  
```

[各軸制限値算出]

```

if ( $[VExFMODE] < VSLIMMD = 00$ ) ;電圧スカラー制限なし
  vdlim =  $[VExVSLIM]$ 
  vqlim =  $[VExVSLIM]$ 
else if ( $[VExFMODE] < VSLIMMD = 01$ ) ;d 軸方向スカラー制限
  vdlim =  $[VExVDQ]$ 
  vqlim =  $[VExVSLIM]$ 
else if ( $[VExFMODE] < VSLIMMD = 10$ ) ;q 軸方向スカラー制限
  vdlim =  $[VExVSLIM]$ 
  vqlim =  $[VExVDQ]$ 
else if ( $[VExFMODE] < VSLIMMD = 11$ ) ;dq 比例スカラー制限
  vdlim =  $[VExVSLIM] \times \text{SIN}([VExVDELTA])$ 
  vqlim =  $[VExVSLIM] \times \text{COS}([VExVDELTA])$ 
  
```

[制限処理]

```

if ( $[VExVD] > vdlim$ ) ;d 軸上限処理
   $[VExVD] = vdlim$ 
   $[VExMCTLF] < VSOVF = 1$ 
else if ( $[VExVD] < -vdlim$ ) ;d 軸下限処理
   $[VExVD] = -vdlim$ 
   $[VExMCTLF] < VSOVF = 1$ 
if ( $[VExVQ] > vqlim$ ) ;q 軸上限処理
   $[VExVQ] = vqlim$ 
   $[VExMCTLF] < VSOVF = 1$ 
else if ( $[VExVQ] < -vqlim$ ) ;q 軸下限処理
   $[VExVQ] = -vqlim$ 
   $[VExMCTLF] < VSOVF = 1$ 
  
```

[補正処理]

$$[VExVD] = [VExVD] + [VExVDCRC]$$

;d 軸補正

$$[VExVQ] = [VExVQ] + [VExVQCRC]$$

;q 軸補正

	レジスタ名	機能	詳細
入力	[VExVD]	d 軸電圧	32 ビット固定小数点データ(小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExVSLIM]	電圧スカラー制限値	16 ビット固定小数点データ(小数点以下 15 ビット) 0x0000~0x7FFF [VExVSLIM] = 0x0000 の場合は制限禁止
	[VExVDCRC]	d 軸電圧補正	16 ビット固定小数点データ(小数点以下 15 ビット)
	[VExVQCRC]	q 軸電圧補正	
	[VExMODE]	[10] 拡張制御許可	<T5ECEN> 0: 拡張制御禁止(スカラー制限不可) 1: 拡張制御許可
[VExFMODE]	[11:10] 制限モード設定	<VSLIMMD> 00: スカラー制限禁止(軸別制限有効) 01: スカラー制限許可、d 軸方向に制限 10: スカラー制限許可、q 軸方向に制限 11: スカラー制限許可、dq 比例制限	
出力	[VExVDQ]	電圧スカラー値 または軸方向制限値	16 ビット固定小数点データ(小数点以下 15 ビット)
	[VExVDELTA]	電圧偏角	16 ビットデータ 0x0000~0x4000 (0~90°)
	[VExVD]	d 軸電圧	32 ビット固定小数点データ(小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExMCTLF]	[10] 電圧スカラー制限状態	<VSOVF> 0: 制限なし 1: 制限中

3.3.2. SIN/COS 演算(タスク 6)

SIN/COS 演算タスクは、位相補間演算と SIN/COS 演算を実行します。

位相補間は回転速度を PWM 周期で積分して計算し、位相補間許可時($[VExMODE] \langle PVIEN \rangle = 1$)のみ実行します。位相補間時は指定位相でのクリッピングが可能です。

a. 位相補間

<演算式>

```

theta0 = [VExOMEGA] × [VExTPWM] + [VExTHETA]           ;位相補間値算出
theta0 = theta0 & 0x0000FFFF
if ([VExMODE] < CLPEN> = 1)                             ;クリッピング許可
    if ([VExOMEGA] ≥ 0)                                   ;正回転時
        if ([VExTHETA] ≤ [VExTHTCLP] ≤ theta0)         theta0 = [VExTHTCLP]
        else if (theta0 ≤ [VExTHETA] ≤ [VExTHTCLP])   theta0 = [VExTHTCLP]
        else if ([VExTHTCLP] ≤ theta0 ≤ [VExTHETA])   theta0 = [VExTHTCLP]
    else if ([VExOMEGA] < 0)                             ;逆回転時
        if (theta0 ≤ [VExTHTCLP] ≤ [VExTHETA])       theta0 = [VExTHTCLP]
        else if ([VExTHTCLP] ≤ [VExTHETA] ≤ theta0)   theta0 = [VExTHTCLP]
        else if ([VExTHETA] ≤ theta0 ≤ [VExTHTCLP])   theta0 = [VExTHTCLP]
if ([VExMODE] < PVIEN> = 1)   [VExTHETA] = theta0       ;位相補間許可で[VExTHETA]更新
    
```

	レジスタ名	機能	詳細
入力	[VExTHETA]	位相 θ	16ビット固定小数点データ(0.0~1.0、小数点以下 16ビット)
	[VExOMEGA]	回転速度	16ビット固定小数点データ(-1.0~1.0、小数点以下 15ビット)
	[VExTPWM]	PWM 周期レート	16ビットデータ
	[VExTHTCLP]	クリップ値	16ビット固定小数点データ(0.0~1.0、小数点以下 16ビット)
	[VExMODE]	[0] 位相補間許可 [7] 位相クリッピング制御	<PVIEN> 0: 位相補間禁止 1: 位相補間許可 <CLPEN> 0: クリップ禁止 1: クリップ許可
出力	[VExTHETA]	位相 θ	16ビット固定小数点データ(0.0~1.0、小数点以下 16ビット)

b. SIN/COS 演算

<演算式>

$[VExSINM] = [VExSIN]$;前回値保存(入力処理用)

$[VExCOSM] = [VExCOS]$

$[VExSIN] = \text{SIN}([VExTHETA])$;SIN, COS 値算出

$[VExCOS] = \text{SIN}([VExTHETA] + 1 / 4)$

if ($[VExFMODE] < \text{MREGDIS} > = 1$) ;前回値保持無効確認

$[VExSINM] = [VExSIN]$

$[VExCOSM] = [VExCOS]$

注) SIN: 正弦演算

	レジスター名	機能	詳細
入力	$[VExTHETA]$	位相 θ	16ビット固定小数点データ(0.0~1.0、小数点以下 16ビット)
	$[VExFMODE]$	[9] SIN, COS 前回値保持選択	<MREGDIS> 0: 前回値保持有効 1: 前回値保持無効
出力	$[VExSIN]$	θ での正弦値	16ビット固定小数点データ (-1.0~1.0、小数点以下 15ビット)
	$[VExCOS]$	θ での余弦値	
	$[VExSINM]$	前回の正弦値	
	$[VExCOSM]$	前回の余弦値	

3.3.3. 出力電圧変換(座標軸変換/相変換)

出力電圧変換は座標軸変換と相変換の2段階で変換します。
相変換タスクには空間ベクトル変換と逆クランクの2種類あります。

3.3.3.1. 出力座標軸変換(タスク 7)

出力座標軸タスクは d 軸電圧、q 軸電圧、sinθ、cosθ から α 軸電圧、β 軸電圧を算出します。

<演算式>

$$[VExVALPHA] = [VExCOS] \times [VExVD] - [VExSIN] \times [VExVQ] \quad ;V\alpha \text{ 算出}$$

$$[VExVBETA] = [VExSIN] \times [VExVD] + [VExCOS] \times [VExVQ] \quad ;V\beta \text{ 算出}$$

	レジスター名	機能	詳細
入力	[VExVD]	d 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExSIN]	θ での正弦値	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	[VExCOS]	θ での余弦値	
出力	[VExVALPHA]	α 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExVBETA]	β 軸電圧	

3.3.3.2. 出力相変換 1 (空間ベクトル変換)(タスク 8)

出力相変換 1 は α 軸電圧、 β 軸電圧からセクター判定し、セクター別に空間ベクトル変換で a 相電圧、b 相電圧、c 相電圧のデューティを算出します。このタスクは変換方式に 2 相変調か 3 相変調かを選択できます。

a. セクター判定

<演算式>

```

[VExSECTORM] = [VExSECTOR] ;前回セクターを保存
valpha = [VExVALPHA]
vbeta = [VExVBETA]
if (valpha ≥ 0 & vbeta ≥ 0)
  if (|valpha| ≥ |vbeta| × √(1 / 3))
    if (|valpha| × √(1 / 3) ≥ |vbeta|) [VExSECTOR] = 0
    else [VExSECTOR] = 1
  else [VExSECTOR] = 2
else if (valpha < 0 & vbeta ≥ 0)
  if (|valpha| < |vbeta| × √(1 / 3)) [VExSECTOR] = 3
  if (|valpha| × √(1 / 3) < |vbeta|) [VExSECTOR] = 4
  else [VExSECTOR] = 5
else if (valpha < 0 & vbeta < 0)
  if (|valpha| ≥ |vbeta| × √(1 / 3))
    if (|valpha| × √(1 / 3) ≥ |vbeta|) [VExSECTOR] = 6
    else [VExSECTOR] = 7
  else [VExSECTOR] = 8
else if (valpha ≥ 0 & vbeta < 0)
  if (|valpha| < |vbeta| × √(1 / 3)) [VExSECTOR] = 9
  else if (|valpha| × √(1 / 3) < |vbeta|) [VExSECTOR] = 10
  else [VExSECTOR] = 11
if ([VExFMODE] < MREGDIS > = 1) [VExSECTORM] = [VExSECTOR] ;前回値保持無効確認
  
```

	レジスター名	機能	詳細
入力	[VExVALPHA]	α 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExVBETA]	β 軸電圧	
	[VExFMODE]	[9] SECTOR 前回値保持 選択	<MREGDIS> 0: 前回値保持有効 1: 前回値保持無効
出力	[VExSECTOR]	セクター	4 ビットデータ
	[VExSECTORM]	前回のセクター	

b. 空間ベクトル変換(3相変調で $[VExSECTOR] = 0, 1$ の場合のみ記載)

<演算式>

```

kc = √3 ;相対変換
if ([VExFMODE]<CCVMD> = 1) kc = √2 ;絶対変換
if ([VExSECTOR] = 0, 1)
    t1 = kc / [VExVDC] × (√3 / 2 × [VExVALPHA] - 1 / 2 × [VExVBETA]) ;t1 期間算出
    t2 = kc / [VExVDC] × [VExVBETA] ;t2 期間算出
    t3 = 1 - t1 - t2 ;ゼロベクトル期間算出
    if ([VExFMODE]<C2PEN> = 0) ;3 相変調
        dutya = t1 + t2 + t3 / 2
        dutyb = t2 + t3 / 2
        dutyc = t3 / 2
    else ;2 相変調
        dutya = t1 + t2
        dutyb = t2
        dutyc = 0
    
```

```

[VExVDUTYA] = dutya
[VExVDUTYB] = dutyb
[VExVDUTYC] = dutyc
[VExTMPREG5] = t3
    
```

	レジスタ名	機能	詳細
入力	[VExVALPHA]	α 軸電圧	32ビット固定小数点データ(-1.0~1.0、小数点以下 31ビット)
	[VExVBETA]	β 軸電圧	
	[VExVDC]	DC 電源電圧	16ビット固定小数点データ(0.0~1.0、小数点以下 15ビット)
	[VExSECTOR]	セクター	4ビットデータ
	[VExFMODE]	[0] 変調モード	<C2PEN> 0: 3相変調 1: 2相変調
[13] 相変換モード		<CCVMD> 0: 相対変換 1: 絶対変換	
出力	[VExVDUTYA]	a 相電圧デューティ	32ビット固定小数点データ(0.0~1.0、小数点以下 31ビット)
	[VExVDUTYB]	b 相電圧デューティ	
	[VExVDUTYC]	c 相電圧デューティ	
	[VExTMPREG5]	ゼロベクトルデューティ	

3.3.3.3. 出力相変換 2 (逆クランク変換)(タスク 11)

出力相変換 2 は α 軸電圧、 β 軸電圧からセクター判定し、逆クランク変換で a 相電圧、b 相電圧、c 相電圧のデューティを算出するタスクです。このタスクは変換方式として 3 相変調だけに対応します。

また、このタスクは $[VExFMODE]<PHCVDIS>$ を "1" に設定することで 2 相電圧のデューティを算出します。

a. セクター判定

<演算式>

```

[VExSECTORM] = [VExSECTOR] ;前回セクターを保存
valpha = [VExVALPHA]
vbeta = [VExVBETA]
if (valpha ≥ 0 & vbeta ≥ 0)
  if (|valpha| ≥ |vbeta| × √(1 / 3))
    if (|valpha| × √(1 / 3) ≥ |vbeta|) [VExSECTOR] = 0
    else [VExSECTOR] = 1
  else [VExSECTOR] = 2
else if (valpha < 0 & vbeta ≥ 0)
  if (|valpha| < |vbeta| × √(1 / 3)) [VExSECTOR] = 3
  if (|valpha| × √(1 / 3) < |vbeta|) [VExSECTOR] = 4
  else [VExSECTOR] = 5
else if (valpha < 0 & vbeta < 0)
  if (|valpha| ≥ |vbeta| × √(1 / 3))
    if (|valpha| × √(1 / 3) ≥ |vbeta|) [VExSECTOR] = 6
    else [VExSECTOR] = 7
  else [VExSECTOR] = 8
else if (valpha ≥ 0 & vbeta < 0)
  if (|valpha| < |vbeta| × √(1 / 3)) [VExSECTOR] = 9
  else if (|valpha| × √(1 / 3) < |vbeta|) [VExSECTOR] = 10
  else [VExSECTOR] = 11
if ([VExFMODE]<MREGDIS> = 1) [VExSECTORM] = [VExSECTOR] ;前回値保持無効確認
  
```

	レジスター名	機能	詳細
入力	$[VExVALPHA]$	α 軸電圧	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExVBETA]$	β 軸電圧	
	$[VExFMODE]$	[9] SECTOR 前回値保持 選択	<MREGDIS> 0: 前回値保持有効 1: 前回値保持無効
出力	$[VExSECTOR]$	セクター情報	4 ビットデータ
	$[VExSECTORM]$	前回の $[VExSECTOR]$	

b. 逆クランク変換

<演算式>

$$k_c = 1$$

;相対変換

$$\text{if } ([VExFMODE] < CCVMD > = 1) K_c = \sqrt{2/3}$$

;絶対変換

$$\text{if } ([VExFMODE] < PHCVDIS > = 0)$$

;3相変換

$$[VExVDUTYA] = k_c / [VExVDC] \times [VExVALPHA] + 1/2$$

;Va デューティー

$$[VExVDUTYB] = k_c / [VExVDC] \times (-1/2 \times [VExVALPHA] + \sqrt{3}/2 \times [VExVBETA]) + 1/2$$

;Vb デューティー

$$[VExVDUTYC] = k_c / [VExVDC] \times (-1/2 \times [VExVALPHA] - \sqrt{3}/2 \times [VExVBETA]) + 1/2$$

;Vc デューティー

else

;相変換禁止

$$[VExVDUTYA] = 1 / [VExVDC] \times [VExVALPHA] + 1/2$$

;Va デューティー

$$[VExVDUTYB] = 1 / [VExVDC] \times [VExVBETA] + 1/2$$

;Vb デューティー

	レジスター名	機能	詳細
入力	[VExVALPHA]	α 軸電圧	32ビット固定小数点データ(-1.0~1.0、小数点以下31ビット)
	[VExVBETA]	β 軸電圧	
	[VExVDC]	DC 電源電圧	16ビット固定小数点データ(0.0~1.0、小数点以下15ビット)
	[VExFMODE]	[12] 相変換禁止設定	<PHCVDIS> 0: 2-3 相変換許可(3相交流出力) 1: 2-3 相変換禁止(2相交流出力)
[13] 相変換モード		<CCVMD> 0: 相対変換 1: 絶対変換	
出力	[VExVDUTYA]	a 相電圧デューティー	32ビット固定小数点データ(0.0~1.0、小数点以下31ビット)
	[VExVDUTYB]	b 相電圧デューティー	
	[VExVDUTYC]	c 相電圧デューティー	

3.3.4. 出力制御

出力制御部は、3相電圧デューティをPMD設定形式に変換します。変換した結果を[*VExCMPU*]、[*VExCMPV*]、[*VExCMPW*]に設定し、出力制御動作設定に応じて[*VExOUTCR*]を設定します。また、デッドタイム補償制御およびPWM出力制限が可能です。

出力制御には出力制御1タスクと出力制御2タスクの2種類があり、それぞれ対応できるPWM出力が違います。

注) [*VExCMPU*]/[*VExCMPV*]/[*VExCMPW*]/[*VExOUTCR*]はPMDをVEモードに設定するとPMDの[*PMDxCMPU*]/[*PMDxCMPV*]/[*PMDxCMPW*]/[*PMDxMDOU*]レジスタと切り替わります。その場合もPMDのダブルバッファ/トリプルバッファ機能は有効です。バッファ機能の詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

PMDでダブルバッファ/トリプルバッファを許可している場合、出力制御1タスク/出力制御2タスク/トリガー生成タスクを実行中はダブルバッファ/トリプルバッファ実行段の更新タイミングになっても実行段は更新されません。

3.3.4.1. 出力制御1 (タスク 0)

出力制御1タスクは通常PWM出力とPWMシフト1のPWM出力に対応しています。

PWMシフト許可時に、回転速度([*VExOMEGA*])がPWMシフト切り替え基準([*VExFPWMCHG*])より低い場合にPWM出力がPWMシフト1に切り替わります。

注) PWMシフト1は1シャント電流検出モード時のみ選択できます。

a. 出力変換

<演算式>

```
[VExMCTLF]<LAVFM> = [VExMCTLF]<LAVF> ;低速フラグ前回値更新
[VExMCTLF]<PLSLFM> = [VExMCTLF]<PLSLF> ;PWMデューティチェックフラグ前回値更新
[VExMCTLF] = & 0xFFEE ;現フラグクリア
if (([VExFMODE]<IDMODE[1]> = 1) & ([VExFMODE]<C2PEN> = 1) & ([VExFMODE]<SPWMEN> = 1))
;1シャント, 2相変調シフト1許可
    if ([VExOMEGA] < [VExFPWMCHG]) [VExMCTLF]<LAVF> = 1
;低速判定で低速フラグセット

dutyA = [VExVDUTYA]
dutyB = [VExVDUTYB]
dutyC = [VExVDUTYC]
if ([VExMCTLF]<LAVF> = 1) ;PWMシフト1で低速時
    if ([VExSECTOR] = 0, 3, 4, 7, 8, 11) ;セクター判定
        dutyA = dutyA + [VExTMPREG5] ;ゼロベクトルV7変換
        dutyB = dutyB + [VExTMPREG5]
        dutyC = dutyC + [VExTMPREG5]
    pwma = dutyA × 0x8000 ;PMD設定値変換
    pwmb = dutyB × 0x8000
    pwmc = dutyC × 0x8000
```

	レジスタ名	機能	詳細
入力	[VExVDUTYA]	a相電圧デューティ	32ビット固定小数点データ(0.0~1.0、小数点以下31ビット)
	[VExVDUTYB]	b相電圧デューティ	
	[VExVDUTYC]	c相電圧デューティ	
	[VExSECTOR]	セクター	4ビットデータ
	[VExOMEGA]	回転速度	16ビット固定小数点データ(-1.0~1.0、小数点以下15ビット)
	[VExFPWMCHG]	PWMシフト切り替え基準	16ビット固定小数点データ(0.0~1.0、小数点以下15ビット) [VExFPWMCHG] = 0x0000の場合は切り替え禁止
	[VExFMODE]	[0] 変調モード	<C2PEN> 0: 3相変調 1: 2相変調
	[1] PWMシフト許可	<SPWMEN> 0: シフト禁止 1: シフト許可	
	[3:2] 電流検出モード	<IDMODE> 00: 3シャント 01: 2センサー 10, 11: 1シャント	
出力	[VExMCTLF]	[1:0] 低速度フラグ	<LAVFM>, <LAVF>
		[5:4] PWMデューティチェックフラグ	<PLSLFM>, <PLSLF>

b. PWM出力制限

<演算式>

```

if ([VExPWMMAX] = 0)      max = 0x8000
else                      max = [VExPWMMAX]
if ((pwma > max) & (0x8000 > max))                      ;U相PWM上限確認
    if (([VExMODE]<PWFLEN> = 0) | (pwma < 0x8000))                      ;100%出力制限確認
        pwma = max
        [VExMCTLF]<PWMOVF> = 1
min = [VExPWMMIN]
if ((pwma < min) & (min > 0))                      ;U相PWM下限確認
    if (([VExMODE]<PWMBLEN> = 0) | (pwma > 0))                      ;0%出力制限確認
        pwma = min
        [VExMCTLF]<PWMOVF> = 1
    
```

(残りの2相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExPWMMAX]	PWM 上限値設定	16ビットデータ("0x000"~"0x8000")
	[VExPWMMIN]	PWM 下限値設定	
	[VExMODE]	[12] PWM 制限時の 0% 出力許可	<PWMBLEN> 0: 禁止 1: 許可
[13] PWM 制限時の 100%出力許可		<PWMFLEN> 0: 禁止 1: 許可	
出力	[VExMCTLF]	[11] PWM 出力制限超過フラグ	<PWMOVF>

c. デッドタイム補償

<演算式>

```

if (0 < pwma < 0x8000)          dt = [VExDTC]
else                             dt = 0
if ([VExDTCS]<IASTS> = 001, 101) ;正電流時
    if ([VExMODE]<PMDDTCEN> = 1) ;PMD のデッドタイム補正対応
        if (pwma > (0x8000 - 2 × dt)) pwma = (0x8000 + pwma) / 2
        else                          pwma = pwma + dt
    if (([VExMODE]<PWMFLEN> = 1) & (max < 0x8000)) ;100%出力制限確認
        if (pwma > (0x8000 - 1)) pwma = 0x8000 - 1 ;補償後の出力制限
    else
        if (pwma > 0x8000)          pwma = 0x8000 ;補償後の出力制限
else if ([VExDTCS]<IASTS> = 011, 111) ;負電流時
    if ([VExMODE]<PMDDTCEN> = 1) ;PMD のデッドタイム補正対応
        if (pwma < (2 × dt))          pwma = pwma / 2
        else                          pwma = pwma - dt
    if (([VExMODE]<PWMBLEN> = 1) & (min > 0)) ;0%出力制限確認
        if (pwma < 1)                 pwma = 1 ;補償後の出力制限
    else
        if (pwma < 0)                 pwma = 0 ;補償後の出力制限
    
```

(残りの 2 相も同様に演算)

	レジスター名	機能	詳細
入力	[VExDTC]	デッドタイム補償量	16ビットデータ("0x0000"~"0x8000")
	[VExMODE]	[12] 制限時の0%出力許可	<PWMBLEN> 0: 禁止 1: 許可
		[13] 制限時の100%出力許可	<PWMFLEN> 0: 禁止 1: 許可
		[14] PMD回路のデッドタイム補正対応制御	<PMDDTCEN> 0: PMDのデッドタイム補正禁止時に設定 1: PMDのデッドタイム補正許可時に設定
[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS>, <IBSTS>, <IASTS> 000, 010, 100, 110: 未確定 001, 101: 正電流 011, 111: 負電流	

d. 出力制御/ PWM シフト 1 変換

<演算式>

```

outcr = 0x1FF ;全相センターオン
if ([VExMCTLF]<LAVF> = 1) ;PWM シフト 1 で低速時
    if ([VExSECTOR] = 0, 1, 2, 11) ;V 相センターオフ
        outcr = 0x1F3 ;V 相キャリアー反転
    else if ([VExSECTOR] = 3, 4, 5, 6) ;W 相センターオフ
        outcr = 0x1CF ;W 相キャリアー反転
    else if ([VExSECTOR] = 7, 8, 9, 10) ;U 相センターオフ
        outcr = 0x1FC ;U 相キャリアー反転
if ([VExMODE]<OCRMD> = 00, 11) ;出力オフ
    outcr = 0x000
else if ([VExMODE]<OCRMD> = 10) ;短絡ブレーキ
    outcr = 0x015
[VExCMPU] = pwma
[VExCMPV] = pwmb
[VExCMPW] = pwmc
[VExOUTCR] = outcr

[パルス幅差チェック/全オフ幅チェック]
dif1 = | pwmc - pwma |
dif2 = | pwmb - pwmc |
dif3 = | pwma - pwmb |
difmin = dif1
if (dif2 < difmin) difmin = dif2
if (dif3 < difmin) difmin = dif3
difmax = (dif1 + dif2 + dif3) / 2
if ([VExMCTLF]<LAVF> = 1) ;PWM シフト 1 /低速時
    if ([VExSECTOR]<[0]> = 0) difmin = difmax ;セクター偶数時最大幅差
    else difmin = difmax - difmin ;セクター奇数時中間幅差
else if ([VExFMODE]<C2PEN> = 1) ;通常 PWM / 2 相変調
    if ([VExSECTOR] = 0, 3, 4, 7, 8, 11) difmin = difmin × 2 ;最小幅差 = 最小幅のセクターでは補正
    if (difmid < difmin) difmin = difmid ;補正後の最小幅差確認

dmax = pwma
if (pwmb > dmax) dmax = pwmb
if (pwmc > dmax) dmax = pwmc ;最大幅
offmin = 1 - dmax ;全オフ幅

if ([VExMODE]<OCRMD> = 01) ;出力許可
    if ([VExFMODE]<IDMODE[1]> = 1) ;1 シャント電流検出
        if (difmin < [VExMINPLS]) [VExMCTLF]<PLSLF> = 1 ;幅差チェック
    else ;3 シャント, 2 センサー
        if (offmin < [VExMINPLS]) [VExMCTLF]<PLSLF> = 1 ;全オフ幅チェック

```

	レジスタ名	機能	詳細
入力	[VExSECTOR]	セクター	4ビットデータ
	[VExMODE]	[3:2] 出力制御動作	<OCRMD>
	[VExFMODE]	[0] 変調モード選択	<C2PEN>
		[3:2] 電流検出モード	<IDMODE>
	[VExMINPLS]	最小パルス幅差	16ビットデータ
出力	[VExCMPU]	PMD U相 PWM 設定	16ビットデータ("0x000"~"0x8000")
	[VExCMPV]	PMD V相 PWM 設定	
	[VExCMPW]	PMD W相 PWM 設定	
	[VExOUTCR]	PMD 出力制御設定	9ビット設定
	[VExEMGRS]	PMD EMG 復帰	1ビット設定
	[VExMCTLF]	[1:0] 低速度フラグ	<LAVFM>, <LAVF>
[5:4] PWM デューティエラーフラグ		<PLSLFM>, <PLSLF>	

3.3.4.2. 出力制御 2 (タスク 9)

出力制御 2 タスクは通常 PWM 出力と PWM シフト 2 の PWM 出力に対応しています。

PWM シフト許可 ($[VExFMODE]<SPWMEN> = 1$)かつ PWM シフトモード選択 ($[VExFMODE]<SPWMMD>$)を"00"以外に設定することで PWM シフト 2 の PWM 出力になります。

注) PWM シフトは 1 ショット電流検出モード時のみ選択できます。

a. 出力変換

<演算式>

```

mctlfm = [VExMCTLF]           ;フラグリード
mctlfm = & 0x0011             ;現在値フラグ抽出
mctlfm = mctlfm << 1          ;前回値にシフト
if ([VExOMEGA] < [VExFPWMCHG]) mctlfm[0] = 1 ;低速判定で低速フラグセット
[VExMCTLF] = & 0xFFCC        ;フラグクリア
[VExMCTLF] = | mctlfm         ;フラグ更新
pwma = [VExVDUTYA] × 0x8000   ;PMD 設定値変換
pwmb = [VExVDUTYB] × 0x8000
pwmc = [VExVDUTYC] × 0x8000
    
```

	レジスター名	機能	詳細
入力	[VExVDUTYA]	a 相電圧デューティ	32 ビット固定小数点データ(0.0~1.0、小数点以下 31 ビット)
	[VExVDUTYB]	b 相電圧デューティ	
	[VExVDUTYC]	c 相電圧デューティ	
出力	[VExMCTLF]	[1:0] 低速度フラグ	<LAVFM>, <LAVF>

b. PWM 出力制限

<演算式>

```

if ([VExPWMMAX] = 0)    max = 0x8000
else                    max = [VExPWMMAX]
if ((pwma > max) & (0x8000 > max))    ;U相 PWM 上限確認
    if (([VExMODE]<PWFLEN> = 0) | (pwma < 0x8000))    ;100%出力制限確認
        pwma = max
        [VExMCTLF]<PWMOV> = 1
min = [VExPWMMIN]
if ((pwma < min) & (min > 0))    ;U相 PWM 下限確認
    if (([VExMODE]<PWMBLEN> = 0) | (pwma > 0))    ;0%出力制限確認
        pwma = min
        [VExMCTLF]<PWMOV> = 1
    
```

(残りの2相も同様に演算)

	レジスター名	機能	詳細
入力	[VExPWMMAX]	PWM 上限値設定	16ビットデータ("0x000"~"0x8000")
	[VExPWMMIN]	PWM 下限値設定	
	[VExMODE]	[12] PWM 制限時の0%出力許可	<PWMBLEN> 0: 禁止 1: 許可
		[13] PWM 制限時の100%出力許可	<PWFLEN> 0: 禁止 1: 許可
出力	[VExMCTLF]	[11] PWM 出力制限超過フラグ	<PWMOV>

c. デッドタイム補償

<演算式>

```

if (0 < pwma < 0x8000)      dt = [VExDTC]
else                        dt = 0
if ([VExDTCS] < IASTS) = 001, 101)      ;正電流時
    if ([VExMODE] < PMDDTCEN) = 1)      ;PMD のデッドタイム補正対応
        if (pwma > (0x8000 - 2 × dt))    pwma = (0x8000 + pwma) / 2
        else                            pwma = pwma + dt
    if (([VExMODE] < PWMFLEN) = 1) & (max < 0x8000))      ;100%出力制限確認
        if (pwma > (0x8000 - 1)) pwma = 0x8000 - 1      ;補償後の出力制限
    else
        if (pwma > 0x8000)              pwma = 0x8000      ;補償後の出力制限
else if ([VExDTCS] < IASTS) = 011, 111)      ;負電流時
    if ([VExMODE] < PMDDTCEN) = 1)      ;PMD のデッドタイム補正対応
        if (pwma < (2 × dt))            pwma = pwma / 2
        else                            pwma = pwma - dt
    if (([VExMODE] < PWMBLEN) = 1) & (min > 0))      ;0%出力制限確認
        if (pwma < 1)                  pwma = 1      ;補償後の出力制限
    else
        if (pwma < 0)                  pwma = 0      ;補償後の出力制限
    
```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExDTC]	デッドタイム補償量	16 ビットデータ("0x000"~"0x8000")
	[VExMODE]	[12] 制限時の 0%出力許可	<PWMBLEN>
		[13] 制限時の 100%出力許可	<PWMFLEN>
		[14] PMD 回路のデッドタイム補正対応制御	<PMDDTCEN> 0: PMD のデッドタイム補正禁止時に設定 1: PMD のデッドタイム補正許可時に設定
[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS>, <IBSTS>, <IASTS> 000, 010, 100, 110: 未確定 001, 101: 正電流 011, 111: 負電流	

d. 出力制御/ PWM シフト 2 変換

<演算式>

```

outcr = 0x1FF ;全相センターオン

if (([VExFMODE]<IDMODE[1]> = 1) & ([VExFMODE]<SPWMEN> = 1)) ;1 シャントでシフト 2 許可
  if ([VExOMEGA] > [VExFPWMCHG]) ;シフト 2 制御領域判定
    if ([VExFMODE]<SPWMMD> = 01) ;シフト 2 / U 相基準
      if (pwma < 0x4000) outcr = 0x1FC ;U 相キャリアー反転制御
    else if ([VExFMODE]<SPWMMD> = 10) ;シフト 2 / V 相基準
      if (pwmb < 0x4000) outcr = 0x1F3 ;V 相キャリアー反転制御
    else if ([VExFMODE]<SPWMMD> = 11) ;シフト 2 / W 相基準
      if (pwmc < 0x4000) outcr = 0x1CF ;W 相キャリアー反転制御

if ([VExMODE]<OCRMD> = 00, 11) outcr = 0x000 ;出力オフ
else if ([VExMODE]<OCRMD> = 10) outcr = 0x015 ;短絡ブレーキ
[VExCMPU] = pwma
[VExCMPV] = pwmb
[VExCMPW] = pwmc
[VExOUTCR] = outcr

[ノルス幅チェック]
if ([VExFMODE]<IDMODE[1]> = 1 & [VExFMODE]<SPWMEN> = 1) ;シフト 2 の基準相は 2 倍幅
  if ([VExFMODE]<SPWMMD> = 01) pwma = pwma / 2 ;U 相基準
  else if ([VExFMODE]<SPWMMD> = 10) pwmb = pwmb / 2 ;V 相基準
  else if ([VExFMODE]<SPWMMD> = 11) pwmc = pwmc / 2 ;W 相基準

;シフト 2 キャリアー反転制御時の検出補正 (オフ時間 / 2 < [VExMINPLS])
if ([VExOUTCR] = 0x1FC) pwma = 0x4000 + pwma
else if ([VExOUTCR] = 0x1F3) pwmb = 0x4000 + pwmb
else if ([VExOUTCR] = 0x1CF) pwmc = 0x4000 + pwmc
dmin = pwma
if (pwmb < dmin) dmin = pwmb
if (pwmc < dmin) dmin = pwmc ;最小オン幅
dmax = pwma
if (pwmb > dmax) dmax = pwmb
if (pwmc > dmax) dmax = pwmc ;最大オン幅
offmin = 1 - dmax ;最小オフ幅 (全オフ期間)
if (dmin > offmin) dmin = offmin ;最小オン/オフ幅検出
minpls = [VExMINPLS]
if ([VExMODE]<OCRMD> ≠ 01) minpls = 0x0000 ;出力許可でなければ
if ([VExFMODE]<IDMODE[1]> = 1) ;1 シャント(シフト 2)
  if (offmin < minpls) [VExMCTLF]<PLSLF> = 1 ;全オフ幅
else
  if (dmin < minpls) [VExMCTLF]<PLSLF> = 1 ;最小オン/オフ幅検出

```

	レジスタ名	機能	詳細
入力	[VExFPWMCHG]	PWM シフト切り替え基準	16ビット固定小数点データ(0.0~1.0、小数点以下 15ビット) [VExFPWMCHG] = 0x0000 の場合は切り替え禁止
	[VExMODE]	[3:2] 出力制御動作	<OCRMD> 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ 11: EMG 復帰
	[VExMINPLS]	最小パルス幅	16ビットデータ
	[VExFMODE]	[1] PWM シフト許可	<SPWMEN> 0: シフト禁止 1: シフト許可
		[3:2] 電流検出モード	<IDMODE> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント
[VExFMODE]	[15:14] PWM シフトモード	<SPWMMD> 00: シフト 1 01: シフト 2 (U 相センターPWM) 10: シフト 2 (V 相センターPWM) 11: シフト 2 (W 相センターPWM)	
出力	[VExCMPU]	PMD U 相 PWM 設定	16ビットデータ("0x000"~"0x8000")
	[VExCMPV]	PMD V 相 PWM 設定	
	[VExCMPW]	PMD W 相 PWM 設定	
	[VExOUTCR]	PMD 出力制御設定	9ビット設定
	[VExEMGRS]	PMD EMG 復帰	1ビット設定
	[VExMCTLF]	[5:4] パルス微小フラグ	<PLSLFM>, <PLSLF>

3.3.5. トリガー生成(タスク 1)

トリガー生成部は、1 シャント電流検出時に PWM デューティ設定値 $[VExCMPU]$ 、 $[VExCMPV]$ 、 $[VExCMPW]$ から電流検出方式に応じたトリガータイミングを算出して $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ に設定します。

- 注 1) 1 シャント電流検出以外では $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ は更新されません。
- 注 2) PWM シフト 2 選択時は $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ は更新されません。
- 注 3) PMD のトリガー制御レジスタ比較キャリアー選択 $[PMDxTRGCR]<CARSEL>$ で基本キャリアーと比較を選択してください。
- 注 4) $[VExTRGCMP0]/[VExTRGCMP1]/[VExTRGSEL]$ は PMD を VE モードに設定すると PMD の $[PMDxTRGCMP0]/[PMDxTRGCMP1]/[PMDxTRGSEL]$ レジスタと切り替わります。その場合も PMD のダブルバッファ/トリプルバッファ機能は有効です。PMD でダブルバッファ/トリプルバッファを許可している場合、出力制御 1 タスク/出力制御 2 タスク/トリガー生成タスクを実行中はダブルバッファ/トリプルバッファ実行段の更新タイミングになっても実行段は更新されません。
- 注 5) PMD の詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

電流検出モード <IDMODE>	PWM シフト設定 <SPWMEN> <SPWMMD>	変調モード <C2PEN>	低速度フラグ <LAVF>	トリガー生成式
3 シャント	—	2 相/3 相	—	(トリガー生成しない)
2 センサー	—	2 相/3 相	—	(トリガー生成しない)
1 シャント (後半)	PWM シフト禁止	3 相	—	$[VExTRGCMP0] = 0x3FFF + (dmin + dmid) / 4 + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + (dmax + dmid) / 4 + [VExTRGCRC]$
		2 相	—	$[VExTRGCMP0] = 0x3FFF + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + (dmax + dmid) / 4 + [VExTRGCRC]$
	PWM シフト 1	2 相	高速	$[VExTRGCMP0] = 0x3FFF + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + (dmax + dmid) / 4 + [VExTRGCRC]$
			低速	$[VExTRGCMP0] = 0x3FFF + [VExTRGCRC]$ $[VExTRGCMP1] = 0x7FFF - [VExTADC] + [VExTRGCRC]$
	PWM シフト 2	3 相	—	(トリガー生成しない)
1 シャント (前半)	PWM シフト禁止	3 相	—	$[VExTRGCMP0] = 0x3FFF - (dmax + dmid) / 4 + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF - (dmin + dmid) / 4 + [VExTRGCRC]$
		2 相	—	$[VExTRGCMP0] = 0x3FFF - (dmax + dmid) / 4 + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + [VExTRGCRC]$
	PWM シフト 1	2 相	高速	$[VExTRGCMP0] = 0x3FFF - (dmax + dmid) / 4 + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + [VExTRGCRC]$
			低速	$[VExTRGCMP0] = 0x0000 + [VExTADC] + [VExTRGCRC]$ $[VExTRGCMP1] = 0x3FFF + [VExTRGCRC]$
	PWM シフト 2	3 相	—	(トリガー生成しない)

注) dmin: 最小デューティ相の値、dmax: 最大デューティ相の値、dmid: 中間デューティ相の値

	レジスタ名	機能	詳細
入力	[VExCMPU]	PMD U 相 PWM 設定	16 ビットデータ("0x000"~"0x8000")
	[VExCMPV]	PMD V 相 PWM 設定	
	[VExCMPW]	PMD W 相 PWM 設定	
	[VExTADC]	ADC 変換時間	16 ビットデータ("0x000"~"0x8000")
	[VExTRGCRC]	トリガー補正值	16 ビットデータ("0x000"~"0x8000")
	[VExSECTOR]	セクター	4 ビットデータ
	[VExMODE]	[0] 零電流検出	<ZIEN> 0: 通常電流検出 1: ゼロ電流検出
		[3:2] 出力制御動作	<OCRMD> 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ 11: EMG 復帰
	[VExFMODE]	[0] 変調モード	<C2PEN> 0: 3 相変調 1: 2 相変調
		[1] PWM シフト許可	<SPWMEN> 0: シフト禁止 1: シフト許可
[3:2] 電流検出モード		<IDMODE> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント	
[8] トリガー補正許可		<CRCEN>	
[15:14] PWM シフトモード		<SPWMMD> 00: シフト 1 01: シフト 2 (U 相センターPWM) 10: シフト 2 (V 相センターPWM) 11: シフト 2 (W 相センターPWM)	
[VExMCTLF]	[0] 低速度フラグ	<LAVF>	
出力	[VExTRGCMP0]	PMD トリガー0 タイミング設定	16 ビットデータ("0x0001"~"0x7FFF")
	[VExTRGCMP1]	PMD トリガー1 タイミング設定	
	[VExTRGSEL]	PMD トリガー選択	3 ビットデータ: [VExSECTOR] / 2

3.3.6. 入力処理

入力処理では ADC から変換結果と相情報を読み込みます。電流検出方式や PWM シフトモードなどの設定に応じて 3 相電流、電圧の変換結果を固定小数点データ変換して保存します。

また、ゼロ電流検出モード時は電流検出結果をゼロ電流レジスターに保存します。

デッドタイム補償制御のために、ヒステリシス幅を指定して電流極性を判定できます。

入力処理には入力処理 1 タスクと入力処理 2 タスクの 2 種類があり、それぞれ対応できる電流検出方式が違います。

3.3.6.1. 入力処理 1 (タスク 2)

入力処理 1 タスクは 3 シャント(2 相検出のみ(注 1))および 1 シャントの電流検出に対応します。ただし、PWM シフト 2 の 1 シャント電流検出には対応しません(注 2)。

注 1) 電流検出結果は 2 相のみ使用します。残りの 1 相は計算で求めます。

注 2) PWM シフトは 1 シャント電流検出モード時のみ選択できます。

a. 入力変換

<演算式>

```
[VDC 固定小数点数変換/保存]
if ([VExMODE]/<VDCSEL> = 0)    [VExVDC] = [DC 電圧] >> 1
else                               [VExVDCL] = [DC 電圧] >> 1
lavfm = [VExMCTLF]/<LAVFM>                                ;前回低速フラグ
if ([VExFMODE]/<MREGDIS> = 1)                                ;前回値無効選択
    lavfm = [VExMCTLF]/<LAVF>                                ;現在低速フラグ
```

[電流 1 読み込み]

```
if ([VExFMODE]/<IDMODE> = 10,11)                                ;1 シャント
    if (lavfm = 0)                                              ;通常 PWM
        if ([VExSECTORM] = 4, 5, 6, 7)                        [VExIAADC] = [電流 1]
        else if ([VExSECTORM] = 8, 9, 10,11)                 [VExIBADC] = [電流 1]
        else if ([VExSECTORM] = 0, 1, 2, 3)                   [VExICADC] = [電流 1]
    else if (lavfm = 1)                                         ;PWM シフト 1
        if ([VExSECTORM] = 1, 2, 7, 8)                        [VExIAADC] = [電流 1]
        else if ([VExSECTORM] = 0, 5, 6, 11)                 [VExIBADC] = [電流 1]
        else if ([VExSECTORM] = 3, 4, 9, 10)                  [VExICADC] = [電流 1]
if ([VExFMODE]/<IDMODE> = 00, 01)                                ;3 シャント,2 センサー
    if ([電流 1 相情報] = 1)                                    [VExIAADC] = [電流 1]
    else if ([電流 1 相情報] = 2)                              [VExIBADC] = [電流 1]
    else if ([電流 1 相情報] = 3)                              [VExICADC] = [電流 1]
```

[電流 2 読み込み]

```
if ([VExFMODE]/<IDMODE> = 10, 11)                                ;1 シャント
    if (lavfm = 0)                                              ;通常 PWM
        if ([VExSECTORM] = 0, 1, 10, 11)                     [VExIAADC] = [電流 2]
        else if ([VExSECTORM] = 2, 3, 4, 5)                   [VExIBADC] = [電流 2]
        else if ([VExSECTORM] = 6, 7, 8, 9)                   [VExICADC] = [電流 2]
    else if (lavfm = 1)                                         ;PWM シフト 1
        if ([VExSECTORM] = 3, 4, 9, 10)                       [VExIAADC] = [電流 2]
        else if ([VExSECTORM] = 1, 2, 7, 8)                   [VExIBADC] = [電流 2]
        else if ([VExSECTORM] = 0, 5, 6, 11)                  [VExICADC] = [電流 2]
```

```

if ([VExFMODE]<IDMODE> = 00, 01)
    if ([電流 2 相情報] = 1)
        [VExIAADC] = [電流 2]
    else if ([電流 2 相情報] = 2)
        [VExIBADC] = [電流 2]
    else if ([電流 2 相情報] = 3)
        [VExICADC] = [電流 2]

```

```

[電流 3 読み込み]
if ([VExFMODE]<IDMODE> = 00, 01)
    if ([電流 3 相情報] = 1)
        [VExIAADC] = [電流 3]
    else if ([電流 3 相情報] = 2)
        [VExIBADC] = [電流 3]
    else if ([電流 3 相情報] = 3)
        [VExICADC] = [電流 3]

```

```

[電流固定小数点数変換]
ia = [VExIAO] - [VExIAADC]
ib = [VExIBO] - [VExIBADC]
ic = [VExICO] - [VExICADC]
if ([VExFMODE]<IDMODE> = 10, 11)
    if (lavfm = 0)
        if ([VExSECTORM] = 0, 1, 10, 11)
            ia = -ia
        else if ([VExSECTORM] = 2, 3, 4, 5)
            ib = -ib
        else if ([VExSECTORM] = 6, 7, 8, 9)
            ic = -ic
    else if (lavfm = 1)
        if ([VExSECTORM] = 1, 2, 5, 6, 9, 10)
            ia = -ia
            ib = -ib
            ic = -ic

```

```

[電流 3 算出]
n = 6 - [電流 2 相情報] - [電流 1 相情報]
if (n = 1)
    ia = -ib -ic
else if (n = 2)
    ib = -ic -ia
else if (n = 3)
    ic = -ia -ib

```

```

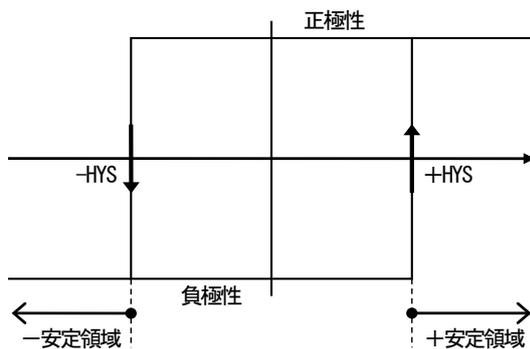
[電流保存]
[VExIA] = ia
[VExIB] = ib
[VExIC] = ic

```

	レジスタ名	機能	詳細
入力	(DC 電圧)	ADC 変換結果入力	16 ビットデータ(上位 12 ビットが変換結果)
	(電流 1)		
	(電流 2)		
	(電流 3)		
	[VExSECTORM]	[VExSECTOR]の前回値	4 ビットデータ
	[VExMODE]	[1] ゼロ電流検出	<ZIEN> 0: 通常電流検出 1: ゼロ電流検出
		[4] VDC 保存レジスタ	<VDCSEL> 0: [VExVDC] 1: [VExVDCL]
	[VExFMODE]	[3:2] 電流検出モード	<IDMODE> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント
[9] 前回値無効制御		<MREGDIS> 0: 前回値参照 1: 現在値参照	
[VExMCTLF]	[1:0]低速度フラグ	<LAVFM>, <LAVF>	
出力	[VExVDC]	DC 電源電圧	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExVDCL]	DC 電源電圧	
	[VExIAADC]	a 相電流 ADC 変換結果	16 ビットデータ(上位 12 ビットに結果保持)
	[VExIBADC]	b 相電流 ADC 変換結果	
	[VExICADC]	c 相電流 ADC 変換結果	
	[VExIA]	a 相電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExIB]	b 相電流	
	[VExIC]	c 相電流	
内部	[VExIAO]	a 相ゼロ電流	16 ビットデータ(上位 12 ビットに結果保持)
	[VExIBO]	b 相ゼロ電流	
	[VExICO]	c 相ゼロ電流	

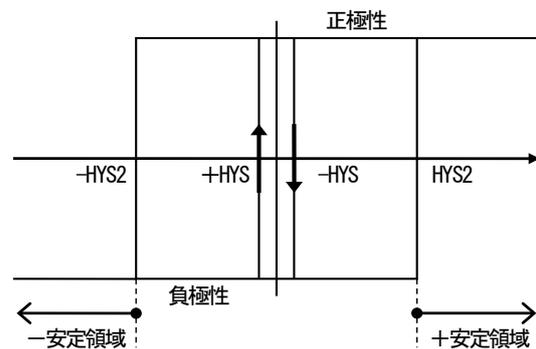
b. 電流極性判定

【 ヒステリシス : HYS ≥ 0 】



$[I \geq |HYS2|, I \leq -|HYS2|, I > HYS, I < -HYS]$

【 逆ヒステリシス : HYS < 0 】



$[I \geq |HYS2|, I \leq -|HYS2|, I > HYS, I < -HYS]$

	レジスタ名	機能	詳細
入力	[VExHYS]	電流極性判定 ヒステリシスレベル	16ビット固定小数点データ(-1.0~1.0、小数点以下 15ビット)
	[VExHYS2]	電流極性判定 ヒステリシスレベル 2	逆ヒステリシス時([VExHYS]<0)の極性確定レベル 16ビット固定小数点データ(0~1.0、小数点以下 15ビット) [VExHYS] ≥ 0 の場合に無効
	[VExDTCS]	デッドタイム補償制御/ ステータス	<ICSTS>, <IBSTS>, <IASTS> 000, 010, 100, 110: 未確定 001, 101: 正電流 011, 111: 負電流
	[VExMODE]	[15] 電流極性判定制御	<IPDEN> 0: 判定禁止 1: 判定許可
	[VExIA]	a 相電流	32ビット固定小数点データ(-1.0~1.0、小数点以下 31ビット)
	[VExIB]	b 相電流	
[VExIC]	c 相電流		
出力	[VExDTCS]	デッドタイム補償制御/ ステータス	<ICSTS>, <IBSTS>, <IASTS> 000, 010, 100, 110: 未確定 001, 101: 正電流 011, 111: 負電流

3.3.6.2. 入力処理 2 (タスク 10)

入力処理2タスクは3シャント(3相検出、2相検出)、2センサーの電流検出に対応します。また、PWMシフト2のPWM出力時の1シャント電流検出に対応します。電流検出方向を相別に選択できます。

- 注 1) 入力処理2タスクはゼロ電流検出モードには対応していません。
注 2) PWMシフト2は1シャント電流検出モード時のみ選択できます。

a. 入力変換

<演算式>

```
[VDC 固定小数点数変換/保存]
if ([VExMODE]<VDCSEL> = 0)    [VExVDC] = [DC 電圧] >> 1
else                            [VExVDCL] = [DC 電圧] >> 1
```

[電流 1 読み込み]

```
if (([VExFMODE]<IDMODE[1]> = 1) & ([VExMCTLF]<[1:0]> ≠ 00)) ;1 シャント/高速
  if ([VExFMODE]<SPWMMD> = 01)    noc = [VExOUTCR]<UOC>
  if ([VExFMODE]<SPWMMD> = 10)    noc = [VExOUTCR]<VOC>
  if ([VExFMODE]<SPWMMD> = 11)    noc = [VExOUTCR]<WOC>
if (noc = 11)
  if ([電流 1 相情報] = 1)        [VExIAADC] = [電流 1]
  else if ([電流 1 相情報] = 2)  [VExIBADC] = [電流 1]
  else if ([電流 1 相情報] = 3)  [VExICADC] = [電流 1]
else if (noc = 00)
  if ([電流 2 相情報] = 1)        [VExIAADC] = [電流 1]
  else if ([電流 2 相情報] = 2)  [VExIBADC] = [電流 1]
  else if ([電流 2 相情報] = 3)  [VExICADC] = [電流 1]
```

[電流 2 読み込み]

```
if (noc = 11)
  if ([電流 2 相情報] = 1)        [VExIAADC] = [電流 2]
  else if ([電流 2 相情報] = 2)  [VExIBADC] = [電流 2]
  else if ([電流 2 相情報] = 3)  [VExICADC] = [電流 2]
if (noc = 00)
```

```

if ([電流 1 相情報] = 1)          [VExIAADC] = [電流 2]
else if ([電流 1 相情報] = 2)    [VExIBADC] = [電流 2]
else if ([電流 1 相情報] = 3)    [VExICADC] = [電流 2]

[電流 3 読み込み]
if (VExFMODE<IDMODE> = 00)      ;3 相検出時のみ
  if ([電流 3 相情報] = 1)      [VExIAADC] = [電流 3]
  else if ([電流 3 相情報] = 2) [VExIBADC] = [電流 3]
  else if ([電流 3 相情報] = 3) [VExICADC] = [電流 3]

[電流固定小数点数変換]
ia = [VExIAO] - [VExIAADC]
ib = [VExIBO] - [VExIBADC]
ic = [VExICO] - [VExICADC]
if (noc = 11)
  if (VExFMODE<IAPLMD> = 1)      ia = -ia      ;Ia 電流検出方向設定
  if (VExFMODE<IBPLMD> = 1)      ib = -ib      ;Ib 電流検出方向設定
  if (VExFMODE<ICPLMD> = 1)      ic = -ic      ;Ic 電流検出方向設定
if (noc = 00)
  if (VExFMODE<IAPLMD> = 0)      ia = -ia      ;Ia 電流検出方向設定
  if (VExFMODE<IBPLMD> = 0)      ib = -ib      ;Ib 電流検出方向設定
  if (VExFMODE<ICPLMD> = 0)      ic = -ic      ;Ic 電流検出方向設定
n = 6 - [電流 2 相情報] - [電流 1 相情報]
if (VExFMODE<IDMODE> = 00)      ;3 相検出以外は電流 3 を算出
  if (n = 1)                    ia = -ib -ic
  else if (n = 2)                ib = -ic -ia
  else if (n = 3)                ic = -ia -ib

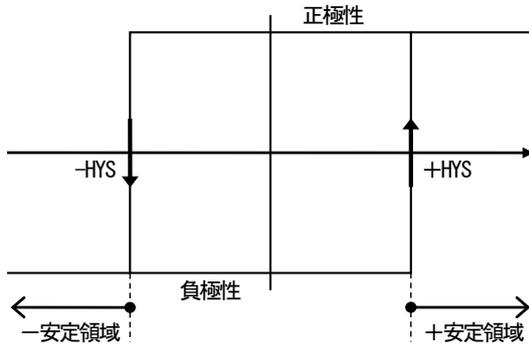
[電流保存]
[VExIA] = ia
[VExIB] = ib
[VExIC] = ic

```

	レジスタ名	機能	詳細
入力	(DC 電圧)	ADC 変換結果入力	16 ビットデータ(上位 12 ビットが変換結果)
	(電流 1)		
	(電流 2)		
	(電流 3)		
	[VExSECTORM]	[VExSECTOR] の前回値	4 ビットデータ
	[VExMODE]	[4] VDC 保存レジスタ	<VDCSEL> 0: [VExVDC] 1: [VExVDCL]
	[VExFMODE]	[3:2] 電流検出モード	<IDMODE> 00: 3 シャント 01: 2 センサー 10, 11: 1 シャント
		[7:5] 電流検出極性	<ICPLMD>, <IBPLMD>, <IAPLMD> 0: シャントモード(In = VExInO - VExInADC) 1: センサーモード(In = VExInADC - VExInO) 注) n = A, B, C
		[15:14] PWM シフトモード	<SPWMMD>
	[VExMCTLF]	[1:0]低速度フラグ	<LAVFM>, <LAVF>
[VExOUTCR]	[1:0] U 相出力制御	<UOC>	
	[3:2] V 相出力制御	<VOC>	
	[5:4] W 相出力制御	<WOC>	
出力	[VExVDC]	DC 電源電圧	16 ビット固定小数点データ(0.0~1.0、小数点以下 15 ビット)
	[VExVDCL]	DC 電源電圧	
	[VExIAADC]	a 相電流 ADC 変換結果	16 ビットデータ(上位 12 ビットに結果保持)
	[VExIBADC]	b 相電流 ADC 変換結果	
	[VExICADC]	c 相電流 ADC 変換結果	
	[VExIA]	a 相電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	[VExIB]	b 相電流	
[VExIC]	c 相電流		
内部	[VExIAO]	a 相ゼロ電流	16 ビットデータ(上位 12 ビットに結果保持)
	[VExIBO]	b 相ゼロ電流	
	[VExICO]	c 相ゼロ電流	

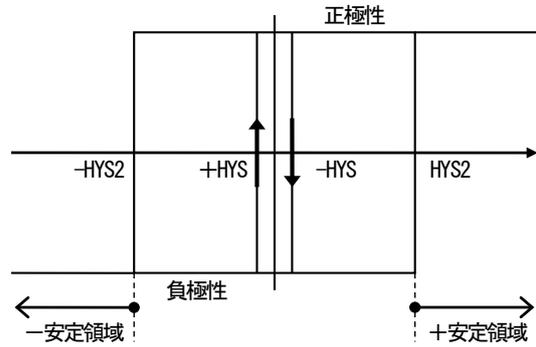
b. 電流極性判定

【ヒステリシス: $HYS \geq 0$ 】



$$[I \geq |HYS2|, I \leq -|HYS2|, I > HYS, I < -HYS]$$

【逆ヒステリシス: $HYS < 0$ 】



$$[I \geq |HYS2|, I \leq -|HYS2|, I > HYS, I < -HYS]$$

	レジスタ名	機能	詳細
入力	[VExHYS]	電流極性判定 ヒステリシスレベル	16ビット固定小数点データ(-1.0~1.0、小数点以下15ビット)
	[VExHYS2]	電流極性判定 ヒステリシスレベル2	逆ヒステリシス時([VExHYS]<0)の極性確定レベル 16ビット固定小数点データ(0~1.0、小数点以下15ビット) ※ [VExHYS] ≥ 0の場合に無効
	[VExDTCS]	デッドタイム補償制御/ ステータス	<ICSTS>, <IBSTS>, <IASTS> 000, 010, 100, 110: 未確定 001, 101: 正電流 011, 111: 負電流
	[VExMODE]	[15] 電流極性判定制御	<IPDEN> 0: 判定禁止 1: 判定許可
	[VExIA]	a相電流	32ビット固定小数点データ(-1.0~1.0、小数点以下31ビット)
	[VExIB]	b相電流	
[VExIC]	c相電流		
出力	[VExDTCS]	デッドタイム補償制御/ ステータス	<ICSTS>, <IBSTS>, <IASTS> 000, 010, 100, 110: 未確定 001, 101: 正電流 011, 111: 負電流

3.3.7. 入力電流変換(相変換/座標軸変換)

入力電流変換は、相変換と座標軸変換の2つのタスクに分かれています。

3.3.7.1. 入力相変換(タスク 3)

入力相変換タスクは、Ia, Ib, Ic から Iα, Iβ を算出します。

<演算式>

$$k_c = 1$$

$$\text{if } ([VExFMODE] < CCVMD > = 1) \quad k_c = \sqrt{3/2}$$

$$\text{if } ([VExFMODE] < PHCVDIS > = 0)$$

$$[VExIALPHA] = k_c \times [VExIA]$$

$$[VExIBETA] = k_c \times \sqrt{1/3} \times [VExIB] - k_c \times \sqrt{1/3} \times [VExIC]$$

$$\text{else if } ([VExFMODE] < PHCVDIS > = 1)$$

$$[VExIALPHA] = [VExIA]$$

$$[VExIBETA] = [VExIB]$$

;絶対変換

;相変換許可

;Iα 算出

;Iβ 算出

;相変換禁止

	レジスタ名	機能	詳細
入力	[VExIA]	a 相電流	32ビット固定小数点データ(-1.0~1.0、小数点以下31ビット)
	[VExIB]	b 相電流	
	[VExIC]	c 相電流	
	[VExFMODE]	[12] 相変換禁止	<PHCVDIS> 0: 2-3 相変換許可(3 相交流出力) 1: 2-3 相変換禁止(2 相交流出力)
		[13] 相変換モード	<CCVMD> 0: 相対変換 1: 絶対変換
出力	[VExIALPHA]	α 軸電流	32ビット固定小数点データ(-1.0~1.0、小数点以下31ビット)
	[VExIBETA]	β 軸電流	

3.3.7.2. 入力座標軸変換(タスク 4)

入力座標軸変換タスクは $[VExIALPHA]$ 、 $[VExIBETA]$ 、 $[VExSINM]$ 、 $[VExCOSM]$ から $[VExID]$ 、 $[VExIQ]$ を算出します。

a. 座標軸変換

<演算式>

```

plslfm = [VExMCTLF]<PLSLFM>
if ([VExFMODE]<MREGDIS> = 1) ;前回値無効
    plslfm = [VExMCTLF]<PLSLF>
if (plslfm = 0) ;微小パルスフラグ確認
    [VExID] = [VExCOSM] × [VExIALPHA] + [VExSINM] × [VExIBETA] ;Id 算出
    [VExIQ] = - [VExSINM] × [VExIALPHA] + [VExCOSM] × [VExIBETA] ;Iq 算出
    
```

	レジスタ名	機能	詳細
入力	$[VExIALPHA]$	α 軸電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExIBETA]$	β 軸電流	
	$[VExSINM]$	前回正弦値	16 ビット固定小数点データ(-1.0~1.0、小数点以下 15 ビット)
	$[VExCOSM]$	前回余弦値	
	$[VExSIN]$	θ での正弦値	
	$[VExCOS]$	θ での余弦値	
	$[VExFMODE]$	[9] 前回値無効制御	<MREGDIS> 0:前回値参照 1:現在値参照
$[VExMCTLF]$	[4] PWM デューティ チェック [5] <PLSLF>前回値	<PLSLF> <PLSLFM>	
出力	$[VExID]$	d 軸電流	32 ビット固定小数点データ(-1.0~1.0、小数点以下 31 ビット)
	$[VExIQ]$	q 軸電流	

b. ATAN 演算

<ATANMD[1:0]> = 10 の場合、d 軸、q 軸電流の偏角を算出します。

<ATANMD[1:0]> = 11 の場合、モーターの電圧方程式を使って d 軸、q 軸誘起電圧を算出して、誘起電圧の偏角を算出します。

<演算式>

```

if ([VExMODE]<ATANMD[1]> = 1) ;偏角算出許可
    ld = [VExCLD] × ([VExCLG]設定) ;d 軸インダクタンス
    lq = [VExCLQ] × ([VExCLG]設定) ;q 軸インダクタンス
    r = [VExCR] × ([VExCRG]設定) ;抵抗
    vdiv = [VExVD] - ([VExID] × r - [VExOMEGA] × [VExIQ] × lq) ;d 軸誘起電圧
    vqiv = [VExVQ] - ([VExIQ] × r + [VExOMEG] × [VExID] × ld) ;q 軸誘起電圧
    [VExTMPREG3] = vdiv ;d 軸誘起電圧保存
    [VExTMPREG4] = vqiv ;q 軸誘起電圧保存
if ([VExMODE]<ATANMD[0]> = 1) [VExDELTA] = ATAN(|vqiv|, |vdiv|) ;誘起電圧偏角算出
else [VExDELTA] = ATAN([VExIQ], [VExID]);電流偏角算出
    
```

	レジスタ名	機能	詳細
入力	[VExCLD]	モーターd軸インダクタンス	16ビット固定小数点データ(小数点以下 11ビット)
	[VExCLQ]	モーターq軸インダクタンス	
	[VExCR]	モーター抵抗値	
	[VExCLG]	インダクタンスレンジ設定	000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101~111: Reserved
	[VExCRG]	抵抗レンジ設定	
	[VExOMEGA]	回転速度	16ビット固定小数点データ(小数点以下 15ビット)
	[VExVD]	d軸電圧	32ビット固定小数点データ(-1.0~1.0、小数点以下 31ビット)
	[VExVQ]	q軸電圧	
	[VExMODE]	[6:5] ATAN 動作モード設定	<ATANMD> 00, 01: 演算禁止 10: Id, Iq の偏角算出 11: d軸, q軸の誘起電圧の偏角算出
出力	[VExDELTA]	電流偏角出力	16ビットデータ(-180~180°) 0x8000~0x7FFF
	[VExTMPREG3]	d軸誘起電圧	16ビット固定小数点データ(小数点以下 15ビット)
	[VExTMPREG4]	q軸誘起電圧	

3.3.8. その他タスク

3.3.8.1. ATAN2 (逆正接関数 2)(タスク 12)

ATAN2 タスクは、XY 平面上の原点と(X, Y)を結ぶ直線の X 軸から原点周りの角度を算出します。

<演算式>

```

x = [VExTMPREG4]
y = [VExTMPREG5]
z = ATAN(|y|, |x|) ;逆正接演算(0~90°)
if (x < 0 & y ≥ 0) z = 0x00008000 - z ;第 2 象限(90~180°)
if (x < 0 & y < 0) z = 0xFFFF8000 + z ;第 3 象限(-90~-180°)
if (x ≥ 0 & y < 0) z = -z ;第 4 象限(0~-90°)
if (x = y = 0) z = 0x00000000 ;原点での出力(0°)
[VExTMPREG5] = z
    
```

	レジスタ名	機能	詳細
入力	[VExTMPREG4]	入力 X	32ビット符号付きデータ
	[VExTMPREG5]	入力 Y	
出力	[VExTMPREG5]	位相値	32ビットデータ(-180~180°) 0xFFFF8000~0x00008000

3.3.8.2. SQRT(平方根関数)(タスク 13)

SQRT タスクは 0.0~4.0 の入力値から平方根を計算して 0.0~2.0 を出力します。

<演算式>

```

x = [VExTMPREG5]                ;入力(0~4.0)
n = 0
if (x < 0x2000) n = 1
if (x < 0x0800) n = 2
if (x < 0x0200) n = 3
if (x < 0x0080) n = 4
if (x < 0x0020) n = 5
if (x < 0x0008) n = 6
if (x < 0x0002) n = 7
if (x < 0x8000) n = -1
x = x × 2n                        ;正規化(0.25~1.0)
if (x ≥ 0x7FFF) x = 0x7FFF
z = SQRT(x)                       ;平方根演算, 出力 0.5~1.0
if (x = 0) z = 0
z = z / 2n                       ;逆変換(0~2.0)
[VExTMPREG5] = z
    
```

	レジスター名	機能	詳細
入力	[VExTMPREG5]	入力値	32ビット固定小数点データ(0.0~4.0、小数点以下 15ビット) 0x00000000~0x0001FFFF
出力	[VExTMPREG5]	平方根値	32ビット固定小数点データ(0.0~2.0、小数点以下 15ビット) 0x00000000~0x0000FFFF

4. レジスター説明

VE は VE 制御レジスターと専用レジスターが存在します。

- VE 制御レジスター
VE 制御用レジスターおよびテンポラリーレジスター
- 専用レジスター
演算データおよび演算制御レジスター

注) レジスターは必ずワード(32 ビット)アクセスしてください。

4.1. レジスター一覧

制御レジスターとアドレスは以下のとおりです。

周辺機能	チャンネル/ユニット	ベースアドレス			
		TYPE1	TYPE2	TYPE3	
アドバンストベクトルエンジンプラス	A-VE+	ch0	0x400F8000	0x400EB000	0x4008B000

注) 製品によって搭載されるチャンネル/ユニットおよびベースアドレスタイプは異なります。
詳細はリファレンスマニュアルの「製品個別情報」を参照してください。

VE 制御レジスター

レジスター名	アドレス(Base+)
VE 動作許可/禁止レジスター	[VExEN] 0x0000
CPU 起動トリガー選択レジスター	[VExCPURUNTRG] 0x0004
タスク指定レジスター	[VExTASKAPP] 0x0008
動作スケジュール選択レジスター	[VExACTSCH] 0x000C
動作スケジュール繰り返し回数指定レジスター	[VExREPTIME] 0x0010
起動トリガーモード設定レジスター	[VExTRGMODE] 0x0014
エラー割り込み許可/禁止設定レジスター	[VExERRINTEN] 0x0018
VE 強制終了レジスター	[VExCOMPEND] 0x001C
エラー検出レジスター	[VExERRDET] 0x0020
スケジュール動作状態/実行中タスク番号レジスター	[VExSCHTASKRUN] 0x0024
テンポラリーレジスター0	[VExTMPREG0] 0x002C
テンポラリーレジスター1	[VExTMPREG1] 0x0030
テンポラリーレジスター2	[VExTMPREG2] 0x0034
テンポラリーレジスター3	[VExTMPREG3] 0x0038
テンポラリーレジスター4	[VExTMPREG4] 0x003C
テンポラリーレジスター5	[VExTMPREG5] 0x0040

専用レジスタ

レジスタ名		アドレス(Base+)
ステータスレジスタ	[VExMCTLF]	0x0044
タスク制御モードレジスタ	[VExMODE]	0x0048
フロー制御レジスタ	[VExFMODE]	0x004C
PWM 周期レート設定レジスタ	[VExTPWM]	0x0050
回転速度設定レジスタ	[VExOMEGA]	0x0054
モーター位相設定レジスタ	[VExTHETA]	0x0058
d 軸基準電流値設定レジスタ	[VExIDREF]	0x005C
q 軸基準電流値設定レジスタ	[VExIQREF]	0x0060
d 軸電圧設定レジスタ	[VExVD]	0x0064
q 軸電圧設定レジスタ	[VExVQ]	0x0068
d 軸電流制御 PI 積分項係数設定レジスタ	[VExCIDKI]	0x006C
d 軸電流制御 PI 比例項係数設定レジスタ	[VExCIDKP]	0x0070
q 軸電流制御 PI 積分項係数設定レジスタ	[VExCIQKI]	0x0074
q 軸電流制御 PI 比例項係数設定レジスタ	[VExCIQKP]	0x0078
d 軸電圧 PI 積分項保持レジスタ(上位)	[VExVDIH]	0x007C
d 軸電圧 PI 積分項保持レジスタ(下位)	[VExVDILH]	0x0080
q 軸電圧 PI 積分項保持レジスタ(上位)	[VExVQIH]	0x0084
q 軸電圧 PI 積分項保持レジスタ(下位)	[VExVQILH]	0x0088
PWM 切り替え速度設定レジスタ	[VExFPWMCHG]	0x008C
シフト 2 PWM オフセットレジスタ	[VExPWMOFS]	0x0090
最小パルス幅差設定レジスタ	[VExMINPLS]	0x0094
同期トリガー補正量設定レジスタ	[VExTRGCRC]	0x0098
DC2 電源電圧レジスタ	[VExVDCL]	0x009C
θ での余弦値出力変換用レジスタ	[VExCOS]	0x00A0
θ での正弦値出力変換用レジスタ	[VExSIN]	0x00A4
前回の余弦値入力処理用レジスタ	[VExCOSM]	0x00A8
前回の正弦値入力処理用レジスタ	[VExSINM]	0x00AC
セクター情報レジスタ	[VExSECTOR]	0x00B0
前回セクター情報レジスタ	[VExSECTORM]	0x00B4
a 相ゼロ電流レジスタ	[VExIAO]	0x00B8
b 相ゼロ電流レジスタ	[VExIBO]	0x00BC
c 相ゼロ電流レジスタ	[VExICO]	0x00C0
a 相電流 ADC 変換結果レジスタ	[VExIAADC]	0x00C4
b 相電流 ADC 変換結果レジスタ	[VExIBADC]	0x00C8
c 相電流 ADC 変換結果レジスタ	[VExICADC]	0x00CC
DC 電源電圧レジスタ	[VExVDC]	0x00D0
d 軸電流レジスタ	[VExID]	0x00D4
q 軸電流レジスタ	[VExIQ]	0x00D8
ADC 変換時間設定レジスタ	[VExTADC]	0x0178
U 相 PWM デューティレジスタ	[VExCMPU]	0x017C
V 相 PWM デューティレジスタ	[VExCMPV]	0x0180
W 相 PWM デューティレジスタ	[VExCMPW]	0x0184
PMD 出力制御レジスタ	[VExOUTCR]	0x0188

レジスタ名		アドレス(Base+)
PMDトリガータイミング設定レジスタ0	[VExTRGCMP0]	0x018C
PMDトリガータイミング設定レジスタ1	[VExTRGCMP1]	0x0190
同期トリガー選択レジスタ	[VExTRGSEL]	0x0194
EMG 復帰設定レジスタ	[VExEMGRS]	0x0198
PI 制御出力制限レジスタ	[VExPIOLIM]	0x01BC
PI 制御 d 軸係数レンジ設定レジスタ	[VExCIDKG]	0x01C0
PI 制御 q 軸係数レンジ設定レジスタ	[VExCIQKG]	0x01C4
電圧スカラー制限レジスタ	[VExVSLIM]	0x01C8
電圧スカラーレジスタ	[VExVDQ]	0x01CC
偏角レジスタ	[VExDELTA]	0x01D0
モーター鎖交磁束レジスタ	[VExCPHI]	0x01D4
モーターd 軸インダクタンスレジスタ	[VExCLD]	0x01D8
モーターq 軸インダクタンスレジスタ	[VExCLQ]	0x01DC
モーター抵抗値レジスタ	[VExCR]	0x01E0
モーター磁束レンジ設定レジスタ	[VExCPHIG]	0x01E4
モーターインダクタンスレンジ設定レジスタ	[VExCLG]	0x01E8
モーター抵抗レンジ設定レジスタ	[VExCRG]	0x01EC
非干渉制御 d 軸電圧レジスタ	[VExVDE]	0x01F0
非干渉制御 q 軸電圧レジスタ	[VExVQE]	0x01F4
デッドタイム補償レジスタ	[VExDTC]	0x01F8
電流極性判定ヒステリシスレジスタ	[VExHYS]	0x01FC
デッドタイム補償制御/ステータスレジスタ	[VExDTCS]	0x0200
PWM 上限設定レジスタ	[VExPWMMAX]	0x0204
PWM 下限設定レジスタ	[VExPWMMIN]	0x0208
位相クリップレジスタ	[VExTHTCLP]	0x020C
電流判定ヒステリシスレジスタ2	[VExHYS2]	0x0210
アルファ相電圧レジスタ	[VExVALPHA]	0x0214
ベータ相電圧レジスタ	[VExVBETA]	0x0218
a 相電圧デューティレジスタ	[VExVDUTYA]	0x021C
b 相電圧デューティレジスタ	[VExVDUTYB]	0x0220
c 相電圧デューティレジスタ	[VExVDUTYC]	0x0224
アルファ相電流レジスタ	[VExIALPHA]	0x0228
ベータ相電流レジスタ	[VExIBETA]	0x022C
a 相電流レジスタ	[VExIA]	0x0230
b 相電流レジスタ	[VExIB]	0x0234
c 相電流レジスタ	[VExIC]	0x0238
電圧偏角レジスタ	[VExVDELTA]	0x023C
d 軸電圧補正レジスタ	[VExVDCRC]	0x0240
q 軸電圧補正レジスタ	[VExVQCRC]	0x0244

4.2. VE 制御レジスター詳細

4.2.1. [VExEN] (VE 動作許可/禁止レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1	-	0	R/W	"0"をライトしてください。
0	VEEN	0	R/W	VE 動作制御 0: 禁止 1: 許可

注 1) VE 動作禁止(<VEEN> = 0)状態では VE の他のレジスターにアクセスできません。

注 2) VE から PMD レジスターを変更するために、VE 動作許可(<VEEN> = 1)してから動作スケジュール繰り返し回数指定レジスター[VExREPTIME]/<VREP>を"0x0"以外に必ず設定してください。

4.2.2. [VExCPURUNTRG] (CPU 起動トリガー選択レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	VCPURT	0	W	ソフトウェアで起動 0: - 1: 動作開始 [VExTASKAPP]/<VTASK>で設定されたタスクから動作開始します。 動作開始前に[VExTASKAPP]、[VExACTSCH]および[VExREPTIME]を設定してください。

注 1) "1"を書き込んでも、次のサイクルでクリアされます。リードすると常に"0"が読み出されます。

注 2) スケジュール実行中に、スケジュールおよびタスクを再起動する場合、[VExCOMPEND]/レジスターで強制終了してから、再度、[VExCPURUNTRG]/レジスターで動作を開始させてください。

4.2.3. [VExTASKAPP] (タスク指定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:12	-	0	R	リードすると"0"が読めます。
11:8	VITASK[3:0]	0x0	R/W	タスク終了割り込み発生タスクを指定 0x0: 出力制御 1 (タスク番号 0) 0x1: トリガー生成 (タスク番号 1) 0x2: 入力処理 1 (タスク番号 2) 0x3: 入力相変換 (タスク番号 3) 0x4: 入力座標軸変換 (タスク番号 4) 0x5: 電流制御 (タスク番号 5) 0x6: SIN/COS 演算 (タスク番号 6) 0x7: 出力座標軸変換 (タスク番号 7) 0x8: 出力相変換 1[SVM] (タスク番号 8) 0x9: 出力制御 2 (タスク番号 9) 0xA: 入力処理 2 (タスク番号 10) 0xB: 出力相変換 2[I-Clarke] (タスク番号 11) 0xC: ATAN2 (タスク番号 12) 0xD: SQRT (タスク番号 13) 0xE, 0xF: Reserved
7:4	-	0	R	リードすると"0"が読めます。
3:0	VTASK[3:0]	0x0	R/W	開始タスクを指定 0x0: 出力制御 1 (タスク番号 0) 0x1: トリガー生成 (タスク番号 1) 0x2: 入力処理 1 (タスク番号 2) 0x3: 入力相変換 (タスク番号 3) 0x4: 入力座標軸変換 (タスク番号 4) 0x5: 電流制御 (タスク番号 5) 0x6: SIN/COS 演算 (タスク番号 6) 0x7: 出力座標軸変換 (タスク番号 7) 0x8: 出力相変換 1[SVM] (タスク番号 8) 0x9: 出力制御 2 (タスク番号 9) 0xA: 入力処理 2 (タスク番号 10) 0xB: 出力相変換 2[I-Clarke] (タスク番号 11) 0xC: ATAN2 (タスク番号 12) 0xD: SQRT (タスク番号 13) 0xE, 0xF: Reserved ソフトウェアで起動するときの開始タスクを指定します。

注) 動作スケジュールに含まれているタスク以外を指定しないでください。

4.2.4. [VExACTSCH] (動作スケジュール選択レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます。
3:0	VACT[3:0]	0x0	R/W	個別タスク実行または動作スケジュールを指定 0x0: 個別タスク実行 0x1: スケジュール 1 0x2: スケジュール 2 0x3: スケジュール 3 0x4: スケジュール 4 0x5: スケジュール 5 0x6: スケジュール 6 0x7: スケジュール 7 0x8: スケジュール 8 0x9: スケジュール 9 0xA: スケジュール 10 0xB: スケジュール 11 0xC: スケジュール 12 0xD: スケジュール 13 0xE: スケジュール 14 0xF: スケジュール 15 詳細は「表 3.1 スケジュール別の実行タスク」を参照。

4.2.5. [VExREPTIME] (動作スケジュール繰り返し回数指定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます。
3:0	VREP[3:0]	0x0	R/W	動作スケジュールの繰り返し回数指定 0x0: スケジュール実行しない 0x1~0xF: 設定回数だけスケジュールを繰り返し実行します

注) "0x0"設定時はスケジュール動作しないでください。

4.2.6. [VExTRGMODE] (起動トリガーモード設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:2	-	0	R	リードすると"0"が読めます。
1:0	VTRG[1:0]	00	R/W	ADC 変換終了割り込みによる入力処理起動条件選択 00: Reserved 01: INTADxPDA (ADC 変換終了割り込み A)で起動(注) 10: INTADxPDB (ADC 変換終了割り込み B)で起動(注) 11: Reserved

注) 製品によって接続は異なります。詳細は「製品個別情報」を参照してください。

4.2.7. [VExERRINTEN] (エラー割り込み許可/禁止設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2	INTTEN	0	R/W	タスク終了割り込み制御 0: 禁止 1: 許可
1	-	0	R	リードすると"0"が読めます。
0	VERREN	0	R/W	エラー検出時の割り込み制御 0: 禁止 1: 許可 動作スケジュールを実行中(起動トリガー待ちを含まない)に PWM 割り込みを検知するとエラーフラグに"1"がセットされます。

4.2.8. [VExCOMPEND] (VE 強制終了レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	VCEND	0	W	実行中のスケジュール強制終了 0: - 1: 停止 "1"を書き込んでも次のサイクルでクリアされます。リードすると常に"0"が読み出されます。

4.2.9. [VExERRDET] (エラー検出レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	VERRD	0	R	エラーフラグ 0: エラー未検出 1: エラー検出 動作スケジュールを実行中(起動トリガー待ちを含まない)に PWM 割り込みを検知すると"1"がセットされます。リードするとクリアされます。

4.2.10. [VExSCHTASKRUN] (スケジュール動作状態/実行中タスク番号レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:5	-	0	R	リードすると"0"が読めます。
4:1	VRTASK[3:0]	0x0	R	実行中タスク番号 0x0: 出力制御 1 (タスク番号 0) 0x1: トリガー生成 (タスク番号 1) 0x2: 入力処理 1 (タスク番号 2) 0x3: 入力相変換 (タスク番号 3) 0x4: 入力座標軸変換 (タスク番号 4) 0x5: 電流制御 (タスク番号 5) 0x6: SIN/COS 演算 (タスク番号 6) 0x7: 出力座標軸変換 (タスク番号 7) 0x8: 出力相変換 1 [SVM] (タスク番号 8) 0x9: 出力制御 2 (タスク番号 9) 0xA: 入力処理 2 (タスク番号 10) 0xB: 出力相変換 2 [I-Clarke] (タスク番号 11) 0xC: ATAN2 (タスク番号 12) 0xD: SQRT (タスク番号 13) 0xE: Reserved 0xF: Reserved
0	VRSCH	0	R	スケジュール動作状態 0: 停止 1: 実行中

4.2.11. [VExTMPREG0] (テンポラリーレジスター0)

[VExTMPREG0]の例です。[VExTMPREG1]~[VExTMPREG5]も同じ構成です。

Bit	Bit Symbol	リセット後	Type	機能
31:0	TMPREG0[31:0]	0x00000000	R/W	テンポラリーレジスター0

4.3. 専用レジスター

4.3.1. [VExMCTLF] (ステータスレジスター)

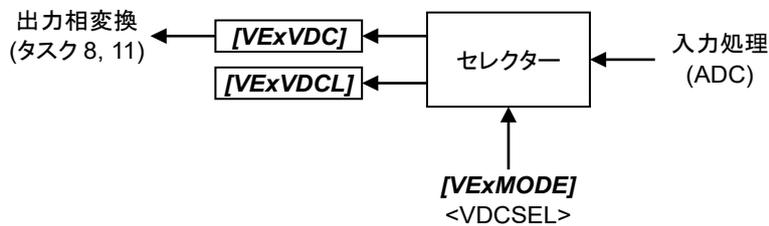
Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15	SFT2STM	0	R/W	<SFT2ST>の前回値 出力制御 2 (タスク 9)実行時に更新されます。
14	SFT2ST	0	R/W	シフト 2 PWM のキャリアー反転フラグ 出力制御 2 (タスク 9)実行時に更新されます。 0: 基準相のキャリアー反転なし 1: 基準相のキャリアー反転あり シフト 2 基準相デューティ < 50%(0x4000)の場合に"1"をセット
13:12	-	00	R/W	"00"をライトしてください。
11	PWMOVF	0	R/W	PWM 出力制限超過フラグ 0: 3 相 PWM 出力の全てが、 [VExPWMMIN]以上かつ[VExPWMMAX]以下 1: 3 相 PWM 出力の何れかが、 [VExPWMMIN]未満または[VExPWMMAX]超 出力制御(タスク 0, 9)実行時に更新されます。
10	VSOVF	0	R/W	電圧スカラー制限超過フラグ 0: 電圧スカラー \leq [VExVSLIM] 1: 電圧スカラー $>$ [VExVSLIM] 電流制御(タスク 5)実行時に更新されます。
9	PIQOVF	0	R/W	q 軸 PI 制御出力制限超過フラグ 0: q 軸 PI 制御出力 \leq [VExPIOLIM] 1: q 軸 PI 制御出力 $>$ [VExPIOLIM] 電流制御(タスク 5)実行時に更新されます。
8	PIDOVF	0	R/W	d 軸 PI 制御出力制限超過フラグ 0: d 軸 PI 制御出力 \leq [VExPIOLIM] 1: d 軸 PI 制御出力 $>$ [VExPIOLIM] 電流制御(タスク 5)実行時に更新されます。
7:6	-	00	R/W	"00"をライトしてください。
5	PLSLFM	0	R/W	<PLSLF>の前回値 出力制御(タスク 0, 9)実行時に更新されます。
4	PLSLF	0	R/W	PWM デューティチェックフラグ 出力制御(タスク 0, 9)実行時に更新されます。 出力制御 1 (タスク 0)実行時、1 シャント電流検出設定の場合: 0: 最小パルス幅差 \geq [VExMINPLS] 1: 最小パルス幅差 $<$ [VExMINPLS] 出力制御 2 (タスク 9)実行時: 0: 最小オン幅または最小オフ幅 \geq [VExMINPLS] 1: 最小オン幅または最小オフ幅 $<$ [VExMINPLS]
3	-	0	R/W	"0"をライトしてください。
2	LVTF	0	R/W	電源電圧低下フラグ 0: [VExVDC] \geq 1 / 128 (0x0100) 1: [VExVDC] $<$ 1 / 128 (0x0100) 出力相変換(タスク 8, 11)実行時に更新されます。

Bit	Bit Symbol	リセット後	Type	機能
1	LAVFM	0	R/W	<LAVF>の前回値 出力制御(タスク0, 9)実行時に更新されます。
0	LAVF	0	R/W	低速度フラグ 出力制御(タスク0, 9)実行時に更新されます。 0: 高速([VExOMEGA] ≥ [VExFPWMCHG]) 1: 低速([VExOMEGA] < [VExFPWMCHG])

4.3.2. [VExMODE] (タスク制御モードレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15	IPDEN	0	R/W	タスク2, タスク10の電流極性判定制御 0: 判定禁止 1: 判定許可 「3.3.6.入力処理」参照
14	PMDDTCEN	0	R/W	タスク0, タスク9のデッドタイム補償時、PMD回路のデッドタイム補正への対応制御 0: PMDの補正が無効な場合の設定 1: PMDの補正が有効な場合の設定 「3.3.4.出力制御」参照
13	PWMFLEN	0	R/W	タスク0, タスク9のPWM上限設定時、デューティー100%出力を許可 0: 100% 禁止 1: 100% 許可 「3.3.4.出力制御」参照
12	PWMBLEN	0	R/W	タスク0, タスク9のPWM下限設定時、デューティー0%出力を許可 0: 0% 出力禁止 1: 0% 出力許可 「3.3.4.出力制御」参照
11	NICEN	0	R/W	タスク5の非干渉制御の許可 0: 禁止 1: 許可 「3.3.1.電流制御(タスク5)」参照
10	T5ECEN	0	R/W	タスク5の拡張制御(非干渉制御, 電圧スカラー制限)の許可 0: 禁止 1: 許可 「3.3.1.電流制御(タスク5)」参照
9:8	AWUMD[1:0]	00	R/W	タスク5のPI制御出力制限時のアンチwindアップ(AWU)制御 00: AWU 禁止 01: 制限量 / 4 を積分項に反映 10: 制限量 / 2 を積分項に反映 11: 制限量を積分項に反映 「3.3.1.電流制御(タスク5)」参照
7	CLPEN	0	R/W	タスク6の位相補間時の位相クリッピング制御 0: クリッピング禁止 1: クリッピング許可 「3.3.2.SIN/COS 演算(タスク6)」参照

Bit	Bit Symbol	リセット後	Type	機能
6:5	ATANMD[1:0]	00	R/W	タスク 4 の ATAN 演算制御 00, 01: 演算禁止 10: 電流ベクトルの d-q 座標軸上の偏角算出 11: 誘起電圧ベクトルの d-q 座標軸上の偏角算出 「3.3.7.入力電流変換(相変換/座標軸変換)」参照
4	VDCSEL	0	R/W	タスク 2、タスク 10 の電源電圧保存レジスター選択 0: [VExVDC]保存 1: [VExVDCL]保存 図 4.1 参照
3:2	OCRMD[1:0]	00	R/W	タスク 0、タスク 9 出力制御 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ(出力は上相オフ、下相オン) 11: EMG 復帰(出力オフ) 「3.3.4.出力制御」参照
1	ZIEN	0	R/W	タスク 2 のゼロ電流検出制御 0: 通常電流検出 1: ゼロ電流検出 「3.3.6.入力処理」参照
0	PVIEN	0	R/W	タスク 6 の位相補間制御 0: 禁止 1: 許可 「3.3.2.SIN/COS 演算(タスク 6)」参照



注) [VExVDC]レジスターで制御される電源電圧に補正した値を使用する場合、保存先に[VExVDCL]を選択し、補正値を[VExVDC]レジスターにセットしてください。

図 4.1 [VExVDC]/[VExVDCL]保存レジスター

4.3.3. [VExFMODE] (フロー制御レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:14	SPWMMD[1:0]	00	R/W	PWM シフトモード選択 00: シフト 1 01: シフト 2 (U 相センター) 10: シフト 2 (V 相センター) 11: シフト 2 (W 相センター) 出力制御 1 (タスク 0) 実行時は、シフト 2 は選択できません(無効)
13	CCVMD	0	R/W	相変換モード選択 0: 相対変換 1: 絶対変換
12	PHCVDIS	0	R/W	相変換禁止 0: 2-3 相変換許可(3 相交流出力) 1: 2-3 相変換禁止(2 相交流出力) 空間ベクトル変換(タスク 8) 実行時は禁止できません(無効)
11:10	VSLIMMD[1:0]	00	R/W	電流制御(タスク 5)の電圧スカラー制限制御 00: スカラー制限禁止(各軸制限有効) 01: d 軸方向に制限 10: q 軸方向に制限 11: dq 比例制限
9	MREGDIS	0	R/W	入力処理 1, 2 および入力座標軸変換で SIN/COS/SECTOR レジスタ ーおよび[VExMCTLF]の前回値フラグの使用 0: 有効 1: 無効
8	CRGEN	0	R/W	トリガー補正許可 0: 禁止 1: 許可 トリガー生成(タスク 1) 実行時、1 シャント電流検出モードのシフト禁止、 またはシフト 1 選択時に有効
7	ICPLMD	0	R/W	入力処理 2 (タスク 10)の電流[VExIC]検出方向設定 0: シャントモード([VExIC] = [VExICO] - [VExICADC]) 1: センサーモード([VExIC] = [VExICADC] - [VExICO])
6	IBPLMD	0	R/W	入力処理 2 (タスク 10)の電流[VExIB] 検出方向設定 0: シャントモード([VExIB] = [VExIBO] - [VExIBADC]) 1: センサーモード([VExIB] = [VExIBADC] - [VExIBO])
5	IAPLMD	0	R/W	入力処理 2 (タスク 10)の電流[VExIA] 検出方向設定 0: シャントモード([VExIA] = [VExIAO] - [VExIAADC]) 1: センサーモード([VExIA] = [VExIAADC] - [VExIAO])
4	IDQSEL	0	R/W	電流制御(タスク 5)の非干渉制御入力電流選択 0: フィードバック電流([VExID], [VExIQ]) 1: 指令電流([VExIDREF], [VExIQREF])

Bit	Bit Symbol	リセット後	Type	機能
3:2	IDMODE[1:0]	00	R/W	電流検出モード選択 00: 3 シャント(注 1) 01: 2 センサー(注 2) 10: 1 シャント(PMD TRG 後半(注 3)) 11: 1 シャント(PMD TRG 前半(注 3)) 注 1) 入力処理 2 (タスク 10)では 3 相電流検出になります。 注 2) 入力処理 2 (タスク 10)では 2 相電流検出になります。 注 3) 出力制御 2 (タスク 9)および入力処理 2 (タスク 10)を実行する場合は、PWM シフト 2 に設定してください。
1	SPWMEN	0	R/W	PWM シフト許可 0: 禁止 1: 制御 出力制御 1 (タスク 0)および入力処理 1 (タスク 2)はシフト 1 のみ対応。 出力制御 2 (タスク 9)および入力処理 2 (タスク 10)はシフト 2 のみ対応。
0	C2PEN	0	R/W	変調モード選択 0: 3 相変調 1: 2 相変調

4.3.4. [VExTPWM] (PWM 周期レート設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	TPWM[15:0]	0x0000	R/W	PWM 周期レート設定、位相補間時の積分単位を設定(16 ビット固定小数点データ: 0.0~1.0) 0x0000~0xFFFF: PWM 周期[s] × Max_Hz × 2 ¹⁶ PWM 周波数と最大回転数との比を表します。 (Max_Hz: 最大回転数) SIN/COS 演算(タスク 6)で位相補間許可時に使用されます。

4.3.5. [VExOMEGA] (回転速度設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	OMEGA[15:0]	0x0000	R/W	回転速度設定(16 ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF: 回転速度[Hz] / Max_Hz × 2 ¹⁵ (Max_Hz: 最大回転数) SIN/COS 演算(タスク 6)で位相補間許可時に使用されます。 出力制御 1 (タスク 0)で 1 シャント電流検出の PWM シフト 1 選択時に使用されます。 電流制御(タスク 5), 入力座標軸変換(タスク 4)でモーターの電圧方程式に使用されます。

4.3.6. [VExTHETA] (モーター位相設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	THETA[15:0]	0x0000	R/W	位相設定(16ビット固定小数点データ: 0.0~1.0) 0x0000~0xFFFF: 位相[deg] / 360 × 2 ¹⁶ SIN/COS 演算(タスク6)で使用されます。 位相補間許可で SIN/COS 演算(タスク6)実行時に更新されます。

4.3.7. d-q 軸基準電流レジスター

4.3.7.1. [VExIDREF] (d 軸基準電流値設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	IDREF[15:0]	0x0000	R/W	d 軸電流指令値(16ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF: d 軸電流指令[A] / Max_I × 2 ¹⁵ Max_I: (AD 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹ 電流制御(タスク5)で使用されます。

4.3.7.2. [VExIQREF] (q 軸基準電流値設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	IQREF[15:0]	0x0000	R/W	q 軸電流指令値(16ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF: q 軸電流指令[A] / Max_I × 2 ¹⁵ Max_I: (AD 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹ 電流制御(タスク5)で使用されます。

4.3.8. d-q 軸電圧レジスター

4.3.8.1. [VExVD] (d 軸電圧設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VD[31:0]	0x0000 0000	R/W	d 軸電圧(32 ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF: d 軸電圧[V] / Max_V × 2 ³¹ Max_V: (AD 変換が 1LSB 変化する電源電圧の変化量[V]) × 2 ¹² 電流制御(タスク 5)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。 入力座標軸変換(タスク 4)でモーターの電圧方程式に使用されます。

4.3.8.2. [VExVQ] (q 軸電圧設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VQ[31:0]	0x0000 0000	R/W	q 軸電圧(32 ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF: q 軸電圧[V] / Max_V × 2 ³¹ Max_V: (AD 変換が 1LSB 変化する電源電圧の変化量[V]) × 2 ¹² 電流制御(タスク 5)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。 入力座標軸変換(タスク 4)でモーターの電圧方程式に使用されます。

4.3.8.3. [VExVDQ] (電圧スカラーレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDQ[15:0]	0x0000	R/W	d 軸電圧([VExVD])、q 軸電圧([VExVQ])の電圧スカラー値または軸方向スカラー制限時の軸制限値 0x0000~0x7FFF: 電圧[V] / Max_V × 2 ¹⁵ Max_V: (AD 変換が 1LSB 変化する電源電圧の変化量[V]) × 2 ¹² 電流制御(タスク 5)で拡張制御が有効な場合に更新されます。

4.3.8.4. [VExVSLIM] (電圧スカラー制限レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VSLIM[15:0]	0x0000	R/W	d 軸電圧([VExVD])、q 軸電圧([VExVQ])の電圧スカラーの制限値設定 0x0000~0x7FFF: 電圧[V] / Max_V × 2 ¹⁵ Max_V: (AD 変換が 1LSB 変化する電源電圧の変化量[V]) × 2 ¹² "0x0000"設定時、スカラー制限は実行されません。 電流制御(タスク 5)で拡張制御が有効な場合に使用されます。

4.3.9. PI 制御係数レジスタ

4.3.9.1. [VExCIDKI] (d 軸電流制御 PI 積分項係数設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	CIDKI[15:0]	0x0000	R/W	d 軸 PI 制御積分係数 0x8000~0x7FFF

4.3.9.2. [VExCIDKP] (d 軸電流制御 PI 比例項係数設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	CIDKP[15:0]	0x0000	R/W	d 軸 PI 制御比例係数 0x8000~0x7FFF

4.3.9.3. [VExCIDKG] (PI 制御 d 軸係数レンジ設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:8	CIDKPG[7:0]	0x00	R/W	PI 制御 d 軸比例係数レンジ選択 0x00: 1 / 1 0x01: 1 / 2 ⁴ 0x02: 1 / 2 ⁸ 0x03: 1 / 2 ¹² 0x04: 1 / 2 ¹⁶ 0x05~0x08: Reserved 0x09: 2 0x0A: 2 ² 0x0B: 2 ³ 0x0C: 2 ⁴ 0x0D~0xFF: Reserved 電流制御(タスク 5)で使用されます。
7:0	CIDKIG[7:0]	0x00	R/W	PI 制御 d 軸積分係数レンジ選択 0x00: 1 / 1 0x01: 1 / 2 ⁴ 0x02: 1 / 2 ⁸ 0x03: 1 / 2 ¹² 0x04: 1 / 2 ¹⁶ 0x05~0xFF: Reserved 電流制御(タスク 5)で使用されます。

4.3.9.4. [VExCIQKI] (q 軸電流制御 PI 積分項係数設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	CIQKI[15:0]	0x0000	R/W	q 軸 PI 制御積分係数 0x8000~0x7FFF

4.3.9.5. [VExCIQKP] (q 軸電流制御 PI 比例項係数設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	CIQKP[15:0]	0x0000	R/W	q 軸 PI 制御比例係数 0x8000~0x7FFF

4.3.9.6. [VExCIQKG] (PI 制御 q 軸係数レンジ設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:8	CIQKPG[7:0]	0x00	R/W	PI 制御 d 軸比例係数レンジ選択 0x00: 1 / 1 0x01: 1 / 2 ⁴ 0x02: 1 / 2 ⁸ 0x03: 1 / 2 ¹² 0x04: 1 / 2 ¹⁶ 0x05~0x08: Reserved 0x09: 2 0x0A: 2 ² 0x0B: 2 ³ 0x0C: 2 ⁴ 0x0D~0xFF: Reserved 電流制御(タスク 5)で使用されます。
7:0	CIQKIG[7:0]	0x00	R/W	PI 制御 q 軸積分係数レンジ選択 0x00: 1 / 1 0x01: 1 / 2 ⁴ 0x02: 1 / 2 ⁸ 0x03: 1 / 2 ¹² 0x04: 1 / 2 ¹⁶ 0x05~0xFF: Reserved 電流制御(タスク 5)で使用されます。

4.3.9.7. [VExVDIH] (d 軸電圧 PI 積分項保持レジスター(上位))

Bit	Bit Symbol	リセット後	Type	機能
31:0	VDIH[31:0]	0x0000 0000	R/W	d 軸 PI 制御の積分項(VDI)の上位 32 ビット

4.3.9.8. [VExVDILH] (d 軸電圧 PI 積分項保持レジスター(下位))

Bit	Bit Symbol	リセット後	Type	機能
31:16	VDILH[15:0]	0x0000	R/W	d 軸 PI 制御の積分項(VDI)の下位 16 ビット
15:0	-	0	R	リードすると"0"が読めます

注 1) VDI は 64 ビット固定小数点データ(小数 63 ビット -1.0~1.0)

注 2) VDI データは 48 ビットで構成されます。

4.3.9.9. [VExVQIH] (q 軸電圧 PI 積分項保持レジスター(上位))

Bit	Bit Symbol	リセット後	Type	機能
31:0	VQIH[31:0]	0x0000 0000	R/W	q 軸 PI 制御の積分項(VQI)の上位 32 ビット

4.3.9.10. [VExVQILH] (q 軸電圧 PI 積分項保持レジスター(下位))

Bit	Bit Symbol	リセット後	Type	機能
31:16	VQILH[15:0]	0x0000	R/W	q 軸 PI 制御の積分項(VQI)の下位 16 ビット
15:0	-	0	R	リードすると"0"が読めます

注 1) VQI は 64 ビット固定小数点データ(小数 63 ビット -1.0~1.0)

注 2) VQI データは 48 ビットで構成されます。

4.3.10. [VExPIOLIM] (PI 制御出力制限レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	PIOLIM[15:0]	0x0000	R/W	PI 制御出力制限(16 ビット固定小数点データ: 0.0~1.0) 0x0000~0x7FFF 電流制御(タスク 5)で使用されます。

4.3.11. [VExFPWMCHG] (PWM 切り替え速度設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	FPWMCHG[15:0]	0x0000	R/W	PWM シフト許可時の PWM 切り替え速度設定 $0x0000 \sim 0x7FFF$: 切り替え速度[Hz] / $Max_Hz \times 2^{15}$ (Max_Hz: 最大回転数[Hz]) 出力制御 1 (タスク 0) で、1 シャント電流検出かつ PWM シフト 1 許可時に使用されます。

4.3.12. [VExPWMOFS] (シフト 2 PWM オフセットレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	PWMOFS[15:0]	0x0000	R/W	出力制御 2 (タスク 9) でシフト許可時にデューティ値に付加するオフセット $0x0000 \sim 0x7FFF$

4.3.13. SIN/COS レジスタ

4.3.13.1. [VExCOS] (θでの余弦値出力変換用レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	COS[15:0]	0x0000	R/W	[VExTHETA]値での余弦値(16ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF SIN/COS 演算(タスク 6)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。

4.3.13.2. [VExSIN] (θでの正弦値出力変換用レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	SIN[15:0]	0x0000	R/W	[VExTHETA]値での正弦値(16ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF SIN/COS 演算(タスク 6)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。

4.3.13.3. [VExCOSM] (前回の余弦値入力処理用レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	COSM[15:0]	0x0000	R/W	[VExCOS]レジスタの前回値保存 0x8000~0x7FFF SIN/COS 演算(タスク 6)実行時に更新されます。 入力座標軸変換(タスク 4)で使用されます。

4.3.13.4. [VExSINM] (前回の正弦値入力処理用レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	SINM[15:0]	0x0000	R/W	[VExSIN]レジスタの前回値保存 0x8000~0x7FFF SIN/COS 演算(タスク 6)実行時に更新されます。 入力座標軸変換(タスク 4)で使用されます。

4.3.14. セクター情報レジスター

4.3.14.1. [VExSECTOR] (セクター情報レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます
3:0	SECTOR[3:0]	0x0	R/W	セクター情報 0x0~0xB 出力時の回転位置を 30 度ごとの 12 エリアに分けてセクターで表します。 出力相変換(タスク 8、11)の実行時に更新されます。 出力制御 1 (タスク 0)で使用されます。

4.3.14.2. [VExSECTORM] (前回セクター情報レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:4	-	0	R	リードすると"0"が読めます
3:0	SECTORM[3:0]	0x0	R/W	[VExSECTOR]の前回値 0x0~0xB 出力相変換(タスク 8、11)の実行時に更新されます。 入力処理(タスク 2、10)で使用されます。

4.3.15. 3相電流レジスター

4.3.15.1. [VExIAO] (a相ゼロ電流レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	IAO[15:0]	0x0000	R/W	a相ゼロ電流時ADC変換結果保存(停止時のa相電流のADC変換結果を保存) ゼロ電流検出モード選択時、入力処理1(タスク2)で更新されます。 ADC変換結果取り込み時は<IAO[15:4]>に保存され、<IAO[3:0]>は"0"が保存されます。

4.3.15.2. [VExIBO] (b相ゼロ電流レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	IBO[15:0]	0x0000	R/W	b相ゼロ電流時ADC変換結果保存(停止時のb相電流のADC変換結果を保存) ゼロ電流検出モード選択時、入力処理1(タスク2)で更新されます。 ADC変換結果取り込み時は<IBO[15:4]>に保存され、<IBO[3:0]>は"0"が保存されます。

4.3.15.3. [VExICO] (c相ゼロ電流レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	ICO[15:0]	0x0000	R/W	c相ゼロ電流時ADC変換結果保存(停止時のc相電流のADC変換結果を保存) ゼロ電流検出モード選択時、入力処理1(タスク2)で更新されます。 ADC変換結果取り込み時は<ICO[15:4]>に保存され、<ICO[3:0]>は"0"が保存されます。

4.3.15.4. [VExIAADC] (a 相電流 ADC 変換結果レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	IAADC[15:0]	0x0000	R/W	a 相電流 ADC 変換結果保存 ("0x0000"~"0xFFFF") 入力処理(タスク 2、10)実行時に更新されます。 ADC 変換結果は<IAADC[15:4]>に保存され、<IAADC[3:0]>は"0"が保存されます。

4.3.15.5. [VExIBADC] (b 相電流 ADC 変換結果レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	IBADC[15:0]	0x0000	R/W	b 相電流 ADC 変換結果保存 ("0x0000"~"0xFFFF") 入力処理(タスク 2、10)実行時に更新されます。 ADC 変換結果は<IBADC[15:4]>に保存され、<IBADC[3:0]>は"0"が保存されます。

4.3.15.6. [VExICADC] (c 相電流 ADC 変換結果レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	ICADC[15:0]	0x0000	R/W	c 相電流 ADC 変換結果保存 ("0x0000"~"0xFFFF") 入力処理(タスク 2、10)実行時に更新されます。 ADC 変換結果は<ICADC[15:4]>に保存され、<ICADC[3:0]>は"0"が保存されます。

4.3.15.7. [VExIA] (a 相電流レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	IA[31:0]	0x0000 0000	R/W	a 相電流(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 入力処理(タスク 2、10)実行時に更新されます。 入力相変換(タスク 3)で使用されます。

4.3.15.8. [VExIB] (b 相電流レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	IB[31:0]	0x0000 0000	R/W	b 相電流(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 入力処理(タスク 2, 10)実行時に更新されます。 入力相変換(タスク 3)で使用されます。

4.3.15.9. [VExIC] (c 相電流レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	IC[31:0]	0x0000 0000	R/W	c 相電流(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 入力処理(タスク 2, 10)実行時に更新されます。 入力相変換(タスク 3)で使用されます。

4.3.16. DC 電源電圧レジスター

4.3.16.1. [VExVDC] (DC 電源電圧レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDC[15:0]	0x0000	R/W	電源電圧(16ビット固定小数点データ: 0~1.0) 0x0000~0x7FFF 実電圧値に変換するには VDC 値 × Max_V 値 / 2 ¹⁵ (Max_V: (AD 変換が 1LSB 変化する電源電圧の変化量[V]) × 2 ¹²) [VExMODE]<VDCSEL> = 0 設定時、入力処理(タスク 2、10)実行時に更新されます。 出力相変換(タスク 8、11)で使用されます。

4.3.16.2. [VExVDCL] (DC2 電源電圧レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	VDCL[15:0]	0x0000	R/W	電源電圧(16ビット固定小数点データ: 0~1.0) 0x0000~0x7FFF 実電圧値に変換するには、VDCL 値 × Max_V 値 / 2 ¹⁵ (Max_V: (AD 変換が 1LSB 変化する電源電圧の変化量[V]) × 2 ¹²) [VExMODE]<VDCSEL> = 1 設定時、入力処理(タスク 2、10)実行時に更新されます。

4.3.17. d-q 軸電流レジスタ

4.3.17.1. [VExID] (d 軸電流レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:0	ID[31:0]	0x0000 0000	R/W	d 軸電流(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 実電流値に変換するには、ID 値 × Max_I 値 / 2 ³¹ (Max_I: (AD 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹) 入力座標軸変換(タスク 4)実行時に更新されます。 電流制御(タスク 5)で使用されます。

4.3.17.2. [VExIQ] (q 軸電流レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:0	IQ[31:0]	0x0000 0000	R/W	q 軸電流(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 実電流値に変換するには、IQ 値 × Max_I 値 / 2 ³¹ (Max_I: (AD 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹) 入力座標軸変換(タスク 4)実行時に更新されます。 電流制御(タスク 5)で使用されます。

4.3.18. [VExTADC] (ADC 変換時間設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	TADC[15:0]	0x0000	R/W	ADC 変換時間の設定(図 4.2 参照) 0x0000~0x7FFF: ADC 変換時間[s] / PWM 周期[s] × 2 ¹⁵ 1 シヤント電流検出モードで PWM シフト 1 出力(シフト 1 許可かつ低速フラグ"1")の場合、キャリアピークでのトリガータイミングを前方補正します。 出力制御 1 (タスク 0)で使用されます。

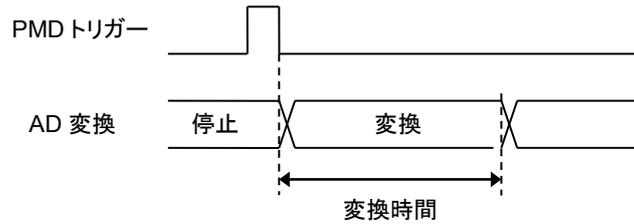


図 4.2 ADC変換時間

4.3.19. 3相PWMデューティレジスタ

4.3.19.1. [VExCMPU] (U相PWMデューティレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VCMPU[15:0]	0x0000	R/W	U相PWMパルス幅設定 0x000~0x8000 出力制御(タスク0、9)実行時に更新されます。 トリガー生成(タスク1)で使用されます。

注) PMDのモード選択レジスタをVEモードに設定するとこのレジスタでPMDのU相PWMデューティを制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

4.3.19.2. [VExCMPV] (V相PWMデューティレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VCMPV[15:0]	0x0000	R/W	V相PWMパルス幅設定 0x000~0x8000 出力制御(タスク0、9)実行時に更新されます。 トリガー生成(タスク1)で使用されます。

注) PMDのモード選択レジスタをVEモードに設定するとこのレジスタでPMDのV相PWMデューティを制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

4.3.19.3. [VExCMPW] (W相PWMデューティレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VCMPW[15:0]	0x0000	R/W	W相PWMパルス幅設定 0x000~0x8000 出力制御(タスク0、9)実行時に更新されます。 トリガー生成(タスク1)で使用されます。

注) PMDのモード選択レジスタをVEモードに設定するとこのレジスタでPMDのW相PWMデューティを制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

4.3.19.4. [VExMINPLS] (最小パルス幅差設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます
15:0	MINPLS[15:0]	0x0000	R/W	<p>出力制御 1 (タスク 0) 実行時、1 シャント電流検出で PWM シフト許可時の最小パルス幅差(3 相 PWM ([VExCMPU], [VExCMPV], [VExCMPW]) のデューティ差の最小値) 基準値を設定します。</p> <p>設定値は以下の計算式となります。</p> $\text{パルス幅差[s]} / \text{PWM 周期[s]} \times 2^{15}$ <p>出力制御 2 (タスク 9) 実行時、最小パルス幅(3 相 PWM ([VExCMPU], [VExCMPV], [VExCMPW]) のデューティの最小値) 基準値を設定します。</p> <p>設定値は以下の計算式となります。</p> $\text{パルス幅[s]} / \text{PWM 周期[s]} \times 2^{15}$

4.3.20. PWM 出力制限レジスター

4.3.20.1. [VExPWMMAX] (PWM 上限設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	PWMMAX[15:0]	0x0000	R/W	PWM 出力の上限値を設定 0x000~0x8000 出力制御(タスク 0、9)で使用されます。

4.3.20.2. [VExPWMMIN] (PWM 下限設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	PWMMIN[15:0]	0x0000	R/W	PWM 出力の下限値を設定 0x000~0x8000 出力制御(タスク 0、9)で使用されます。

4.3.21. [VExOUTCR] (PMD 出力制御レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:9	-	0	R	リードすると"0"が読めます。
8	WPWM	0	R/W	W 相 PWM 0: オン/オフ出力 1: PWM 出力
7	VPWM	0	R/W	V 相 PWM 0: オン/オフ出力 1: PWM 出力
6	UPWM	0	R/W	U 相 PWM 0: オン/オフ出力 1: PWM 出力
5:4	WOC[1:0]	00	R/W	W 相出力制御 <WOC[1:0]>, <WPWM>の組み合わせで W 相出力を制御します(表 4.3 参照)。詳細は「アドバンストプログラマブルモーター制御回路」の「通電制御回路」を参照してください。
3:2	VOC[1:0]	00	R/W	V 相出力制御 <VOC[1:0]>, <VPWM>の組み合わせで V 相出力を制御します(表 4.2 参照)。詳細は「アドバンストプログラマブルモーター制御回路」の「通電制御回路」を参照してください。
1:0	UOC[1:0]	00	R/W	U 相出力制御 <UOC[1:0]>, <UPWM>の組み合わせで U 相出力を制御します(表 4.1 参照)。詳細は「アドバンストプログラマブルモーター制御回路」の「通電制御回路」を参照してください。

注 1) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD の **[PMDxMDOUT]** を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

注 2) 出力制御(タスク 0、9)実行時に更新されます。

PMD の U, V, W 相の出力制御を以下に示します。(VE で使用する組み合わせのみ表示)

表 4.1 <UPWM>, <UOC[1:0]> PMD設定: U相(UOx, XOx)の出力制御

設定		出力	
<UPWM>	<UOC[1:0]>	UOx	XOx
0	00	オフ出力	オフ出力
0	01	オフ出力	オン出力
1	00	PWMU 反転出力	PWMU 出力
1	11	PWMU 出力	PWMU 反転出力

表 4.2 <VPWM>, <VOC[1:0]> PMD設定: V相(VOx, YOx)の出力制御

設定		出力	
<VPWM>	<VOC[1:0]>	VOx	YOx
0	00	オフ出力	オフ出力
0	01	オフ出力	オン出力
1	00	PWMV 反転出力	PWMV 出力
1	11	PWMV 出力	PWMV 反転出力

表 4.3 <WPWM>, <WOC[1:0]> PMD設定: W相(WOx, ZOx)の出力制御

設定		出力	
<WPWM>	<WOC[1:0]>	WOx	ZOx
0	00	オフ出力	オフ出力
0	01	オフ出力	オン出力
1	00	PWMW 反転出力	PWMW 出力
1	11	PWMW 出力	PWMW 反転出力

4.3.22. トリガー生成レジスター

4.3.22.1. [VExTRGCRC] (同期トリガー補正量設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	TRGCRC[15:0]	0x0000	R/W	同期トリガータイミングを補正 0x0000~0xFFFF: 補正時間[s] / PWM カウンタークロック周期[s] 1 シャント電流検出で PWM シフト禁止またはシフト 1 許可時のみ有効で、トリガータイミングを後方補正します。 トリガー生成(タスク 1)で使用されます。

4.3.22.2. [VExTRGCMP0] (PMD トリガータイミング設定レジスター0)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VTRGCMP0 [15:0]	0x0000	R/W	ADC を PMD と同期させてサンプリングさせるトリガータイミングの設定 (PMD 設定) 0x0000: 設定禁止 0x0001~0x7FFF: トリガータイミング 0x8000~0xFFFF: 設定禁止 PMD のトリガーモードを次の何れかを選択時に有効。 前半の一致、後半の一致、前半および後半の一致 トリガー生成(タスク 1)実行時、1 シャント電流検出で PWM シフト禁止またはシフト 1 許可時に更新されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD のトリガーコンペア 0 を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

4.3.22.3. [VExTRGCMP1] (PMD トリガータイミング設定レジスター1)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VTRGCMP1 [15:0]	0x0000	R/W	ADC を PMD と同期させてサンプリングさせるトリガータイミングの設定 (PMD 設定) 0x0000: 設定禁止 0x0001~0x7FFF: トリガータイミング 0x8000~0xFFFF: 設定禁止 PMD のトリガーモードを次の何れかを選択時に有効。 前半の一致、後半の一致、前半および後半の一致 PMD のトリガー出力モードにトリガー選択出力 ([PMDxTRGMD]<TRGOUT> = 1)を選択時は無効。 トリガー生成(タスク 1)実行時、1 シャント電流検出で PWM シフト禁止またはシフト 1 許可時に更新されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD のトリガーコンペア 1 を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

4.3.22.4. [VExTRGSEL] (同期トリガー選択レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2:0	VTRGSEL[2:0]	0x0	R/W	[VExTRGCMPO]設定タイミングで出力する同期トリガー番号の選択 (PMD 設定) 0x0~0x5: 出力トリガー番号 0x6, 0x7: 使用禁止 PMD のトリガー出力モードにトリガー選択出力 ([PMDxTRGMD]<TRGOUT> = 1)を選択時に有効。 トリガー生成(タスク 1)実行時、[VExSECTOR]値 / 2 に更新されます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD のトリガー出力選択を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

4.3.23. [VExEMGRS] (EMG 復帰設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	EMGRS	0	W	EMG 復帰コマンド(PMD 設定) 0: - 1: EMG 復帰コマンド "1"を書き込んでも次のサイクルでクリアされます。リードすると常に"0"が読み出されます。 EMG 復帰モードで出力制御(タスク 0、9)実行時に"1"がセットされます。

注) PMD のモード選択レジスターを VE モードに設定するとこのレジスターで PMD の EMG 保護からの復帰を制御できます。詳細はリファレンスマニュアルの「アドバンストプログラマブルモーター制御回路」を参照してください。

4.3.24. [VExDELTA] (偏角レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	DELTA[15:0]	0x0000	R/W	d-q 座標上の偏角(-180~180°) 0x8000~0x7FFF: 偏角[deg] / 360 × 2 ¹⁶ 座標軸変換(タスク 4)で ATAN 演算、電流制御(タスク 5)で電圧スカラー制限が有効な場合に更新されます。

4.3.25. モーターモデル定数レジスタ

4.3.25.1. [VExCPHI] (モーター鎖交磁束レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CPHI[15:0]	0x0000	R/W	モーター定数の逆起電力定数[V/rps] (鎖交磁束[Wb/s]) $0x0000 \sim 0x7FFF$: 逆起電力定数値[V/rps] / $Max_V \times Max_Hz \times 2^{11}$ / ([VExCPHIG]設定) 標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.2. [VExCLD] (モーターd 軸インダクタンスレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CLD[15:0]	0x0000	R/W	モーター定数の d 軸インダクタンス $0x0000 \sim 0x7FFF$: インダクタンス値[H] $\times Max_I / Max_V \times Max_Hz \times 2\pi \times 2^{11}$ / ([VExCLG]設定) 標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.3. [VExCLQ] (モーターq 軸インダクタンスレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CLQ[15:0]	0x0000	R/W	モーター定数の q 軸インダクタンス $0x0000 \sim 0x7FFF$: インダクタンス値[H] $\times Max_I / Max_V \times Max_Hz \times 2\pi \times 2^{11}$ / ([VExCLG]設定) 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.4. [VExCR] (モーター抵抗値レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	CR[15:0]	0x0000	R/W	モーター定数の抵抗 $0x0000 \sim 0x7FFF$: 抵抗値[Ω] $\times Max_I / Max_V \times 2^{11}$ / ([VExCRG]設定) 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.5. [VExCPHIG] (モーター磁束レンジ設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:3	-	00000	R/W	"00000"をライトしてください。
2:0	CPHIG[2:0]	000	R/W	モーター定数の磁束レンジ選択 000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101~111: Reserved 座標軸変換(タスク4)で誘起電圧の偏角算出、電流制御(タスク5)で非干渉制御が有効な場合に使用されます。

4.3.25.6. [VExCLG] (モーターインダクタンスレンジ設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:3	-	00000	R/W	"00000"をライトしてください。
2:0	CLG[2:0]	000	R/W	モーター定数のインダクタンスレンジ選択 000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101~111: Reserved 座標軸変換(タスク4)で誘起電圧の偏角算出、電流制御(タスク5)で非干渉制御が有効な場合に使用されます。

4.3.25.7. [VExCRG] (モーター抵抗レンジ設定レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7:3	-	00000	R/W	"00000"をライトしてください。
2:0	CRG[2:0]	000	R/W	モーター定数の抵抗レンジ選択 000: 1 / 1 001: 1 / 2 ⁴ 010: 1 / 2 ⁸ 011: 1 / 2 ¹² 100: 1 / 2 ¹⁶ 101~111: Reserved 座標軸変換(タスク4)で誘起電圧の偏角算出、電流制御(タスク5)で非干渉制御が有効な場合に使用されます。

4.3.26. [VExVDE] (非干渉制御 d 軸電圧レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDE[15:0]	0x0000	R/W	非干渉制御の d 軸演算値(16ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF: 電圧[V] / Max_V × 2 ¹⁵ (Max_V: (AD 変換が 1LSB 変化する電圧の変化量[V]) × 2 ¹²) 電流制御(タスク 5)で非干渉制御が有効な場合に更新されます。

4.3.27. [VExVQE] (非干渉制御 q 軸電圧レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VQE[15:0]	0x0000	R/W	非干渉制御の q 軸演算値(16ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF: 電圧[V] / Max_V × 2 ¹⁵ (Max_V: (AD 変換が 1LSB 変化する電圧の変化量[V]) × 2 ¹²) 電流制御(タスク 5)で非干渉制御が有効な場合に更新されます。

4.3.28. [VExDTC] (デッドタイム補償レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	DTC[15:0]	0x0000	R/W	デッドタイム補償制御の補償量を設定 0x0000~0x7FFF: デッドタイム[s] / PWM 周期[s] × 2 ¹⁵ 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用され ます。

4.3.29. [VExHYS] (電流極性判定ヒステリシスレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	HYS[15:0]	0x0000	R/W	電流極性判定時の電流のヒステリシス幅を設定(16ビット固定小数点 データ: -1.0~1.0) 0x8000~0x7FFF: ヒステリシス幅[A] / Max_I × 2 ¹⁵ (Max_I: (AD 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹) 入力処理(タスク 2, 10)で電流極性判定許可時に使用されます。

4.3.30. [VExHYS2] (電流判定ヒステリシスレジスタ-2)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	HYS2[15:0]	0x0000	R/W	電流極性判定時の電流の逆ヒステリシス幅を設定(16ビット固定小数点データ: 0.0~1.0) 0x0000~0x7FFF: ヒステリシス幅[A] / Max_I × 2 ¹⁵ (Max_I: (AD 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹) 入力処理(タスク 2, 10)で電流極性判定許可時に使用されます。 注) [VExHYS] ≥ 0 の場合は、このレジスタは使えません。

4.3.31. [VExDTCS] (デッドタイム補償制御/ステータスレジスタ-)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:11	-	00000	R/W	"00000"をライトしてください
10:8	ICSTS[2:0]	000	R/W	電流[VExIC]極性判定状態および[VExCMPW]のデッドタイム補償制御 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されません。
7	-	0	R/W	"0"をライトしてください
6:4	IBSTS[2:0]	000	R/W	電流[VExIB]極性判定状態および[VExCMPV]のデッドタイム補償制御 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されません。
3	-	0	R/W	"0"をライトしてください
2:0	IASTS[2:0]	000	R/W	電流[VExIA]極性判定状態および[VExCMPU]のデッドタイム補償制御 000, 010, 100, 110: 極性判定未確定、デッドタイム補償は行われません。 001, 101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011, 111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されません。

4.3.32. [VExTHTCLP] (位相クリップレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	THTCLP[15:0]	0x0000	R/W	位相補間時に[VExTHETA] をクリッピングする位相設定(16ビット固定小数点データ: 0.0~1.0) 0x0000~0xFFFF: 位相[deg] / 360 × 2 ¹⁶ SIN/COS 演算(タスク 5)で位相補間許可時に使用されます。

4.3.33. 2相電圧レジスター

4.3.33.1. [VExVALPHA] (アルファ相電圧レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VALPHA[31:0]	0x0000 0000	R/W	アルファ相電圧(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 実電圧値に変換するには、レジスター値 × Max_V 値 / 2 ³¹ (Max_V: (AD 変換が 1LSB 変化する相電圧の変化量[V]) × 2 ¹¹) 出力座標軸変換(タスク 7)実行時に更新されます。 出力相変換(タスク 8, 11)で使用されます。

4.3.33.2. [VExVBETA] (ベータ相電圧レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VBETA[31:0]	0x0000 0000	R/W	ベータ相電圧(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 実電圧値に変換するには、レジスター値 × Max_V 値 / 2 ³¹ (Max_V: (AD 変換が 1LSB 変化する相電圧の変化量[V]) × 2 ¹¹) 出力座標軸変換(タスク 7)実行時に更新されます。 出力相変換(タスク 8, 11)で使用されます。

4.3.34. 3相電圧デューティレジスター

4.3.34.1. [VExVDUTYA] (a相電圧デューティレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VDUTYA[31:0]	0x0000 0000	R/W	a相 PWM デューティ(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 出力相変換(タスク 8, 11)実行時に更新されます。 出力制御(タスク 0, 9)で使用されます。

4.3.34.2. [VExVDUTYB] (b相電圧デューティレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VDUTYB[31:0]	0x0000 0000	R/W	b相 PWM デューティ(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 出力相変換(タスク 8, 11)実行時に更新されます。 出力制御(タスク 0, 9)で使用されます。

4.3.34.3. [VExVDUTYC] (c相電圧デューティレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VDUTYC[31:0]	0x0000 0000	R/W	c相 PWM デューティ(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 出力相変換(タスク 8, 11)実行時に更新されます。 出力制御(タスク 0, 9)で使用されます。

4.3.35. 2相電流レジスター

4.3.35.1. [VExIALPHA] (アルファ相電流レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	IALPHA[31:0]	0x0000 0000	R/W	アルファ相電流(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 入力相変換(タスク3)実行時に更新されます。 入力座標軸変換(タスク4)で使用されます。

4.3.35.2. [VExIBETA] (ベータ相電流レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	IBETA[31:0]	0x0000 0000	R/W	ベータ相電流(32ビット固定小数点データ: -1.0~1.0) 0x80000000~0x7FFFFFFF 入力相変換(タスク3)実行時に更新されます。 入力座標軸変換(タスク4)で使用されます。

4.3.36. [VExVDELTA] (電圧偏角レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDELTA[15:0]	0x0000	R/W	電圧偏角を d-q 座標に設定します。(0~90°) 0x0000~0x4000: 偏角 [deg] / 360 × 2 ¹⁶ 電圧スカラー制限が有効で、電流制御(タスク5)の拡張電流制御実行時に更新されます。

4.3.37. [VExVDCRC] (d 軸電圧補正レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VDCRC[15:0]	0x0000	R/W	d 軸電圧補正(16ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF 電流制御(タスク5)を拡張制御許可/電圧スカラー制限有効にして実行時に更新されます。

4.3.38. [VExVQCRC] (q 軸電圧補正レジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:0	VQCRC[15:0]	0x0000	R/W	q 軸電圧補正(16ビット固定小数点データ: -1.0~1.0) 0x8000~0x7FFF 電流制御(タスク 5)を拡張制御許可/電圧スカラー制限有効にして実行時に更新されます。

5. 使用上のご注意およびお願い事項

- アドバンストベクトルエンジンプラス(A-VE+)はアドバンストプログラマブルモーター制御回路(A-PMD)および12ビットアナログデジタルコンバーター(ADC)と組み合わせて使用します。
 - － A-PMDでA-VE+の算出結果は使用するには、A-PMDのモード選択レジスター($JPMDxMODESEL$)にVEモードを設定してください。
 - － トリガー生成タスクで算出されたトリガータイミング値($[VExTRGCMP0]$, $[VExTRGCMP1]$)(注)をA-PMDの同期トリガー生成回路で使用する場合、A-PMDのトリガー比較キャリアー選択を基本キャリアーに設定してください($JPMDxTRGCR] < CARSEL > = 0$)。

注) トリガータイミングが算出されるのは、1シャント電流検出でPWMシフト禁止またはシフト1の場合です。
 - － ADCはA-PMDからの同期トリガーごとの変換プログラム(注)を設定してください。

注) PMDトリガー許可, AIN選択, 結果レジスター選択
- クロックの供給を停止する場合、A-VE+が停止していることを確認してください。また、STOP1/STOP2モードに遷移する際も同様にA-VE+が停止していることを確認してください。

6. 改訂履歴

表 6.1 改訂履歴

Revision	Date	Description
1.0	2017-11-20	新規
2.0	2017-12-14	<ul style="list-style-type: none"> ・「関連するリファレンスマニュアル」"12ビットアナログデジタルコンバーター" 追加 ・「1.」表に 注1、注2 を追加 ・「3.1. クロック供給」記載見直し(クロックドメイン対応) ・「4.1. レジスター一覧」ベースアドレス一覧表に TYPE 欄追加 ・「5. 使用上の注意およびお願い事項」 クロック供給停止時の注意項目追加
3.0	2018-05-21	<ul style="list-style-type: none"> ・表紙 アドバンスベクトルエンジン+→アドバンスベクトルエンジンプラス ・「関連するリファレンスマニュアル」 タイトル: リファレンスマニュアル →ドキュメント ・「2.1.」 タイトル: ベクトルエンジンの構成→VE の構成 図 2.1:INTADxPDA, B→INTADxPDA, INTADxPDB 表 2.1: 信号名称見直し ・「2.2.」 タイトル、本文: ベクトルエンジン→VE、モーター制御回路→PMD AD 変換器→ADC 1 段目: 下図→図 2.2 3 段目: 変換結果レジスター→変換結果格納レジスター プログラム→変換プログラム 注: "(バッファ機能の…参照してください。)"から"()"を削除 図 2.2: 端子名見直し ・「3.2.」~「3.2.3.」 ベクトルエンジン→VE ・「3.2.2.起動制御」"出カスケジュールの起動" 項 "$[VExREPTIME] \geq 2$"→"$[VExREPTIME] \geq 1$" ・「表 3.3」 $[VExTRGMODE]$行: "ADC ユニット A"→"INTADxPDA" "ADC ユニット B"→"INTADxPDB" ・「3.3.1.電流制御(タスク 5)」 "a. d 軸電流 PI 制御": "$cidkp = [VExCIDKI] \times kpg$" →"$cidkp = [VExCIDKP] \times kpg$" $[VExVDI]$ →VDI "b. q 軸電流 PI 制御": "$ciqkp = [VExCIQKI] \times kpg$" →"$ciqkp = [VExCIQKP] \times kpg$" $[VExVDI]$ →VQI, $[VExVQI]$ →VQI 表内: "J]" →J" ・「3.3.3.2. 出力相変換 1 (空間ベクトル変換)(タスク 8)」 "b. 空間ベクトル変換" 表内: "J]" →J" ・「3.3.4.出力制御」 注: "(バッファ機能の…参照してください。)"から"()"を削除 ・「3.3.4.1.出力制御 1 (タスク 0)」 d. 出力制御/PWM シフト 1 変換: "$[VExSECTOR[0]]$" → "$[VExSECTOR]<[0]>$" ・「3.3.5. トリガー生成(タスク 1)」 表 トリガー生成式列 下から 2 行目: 1 行目と 2 行目を入れ替え ・「3.3.6.入力処理」 AD 変換器→ADC ・「3.3.6.1.入力処理 1 (タスク 2)」 "a. 入力変換": "$([VExMODE]<VDCSEL> = 0)$" → "$([VExMODE]<VDCSEL> = 0)$" 演算式の 11 カ所: ")" を追記 ・「4.レジスター説明」 ベクトルエンジン→VE ・「4.1.レジスター一覧」 上表: TYPE3 追加 ・「4.2.1.」 ベクトルエンジン→VE、書いて→ライトして注 2 追加 ・「4.2.5.」 機能項: 16 進表記に変更 注: 0→0x0 ・「4.2.6.」 リセット後項: 000→00 注: "詳細は"追記

Revision	Date	Description
		<ul style="list-style-type: none"> ・「4.3.1.」 Bit13:12, 7:6/リセット後, 機能: 0→00 LVTF, LAVFM/Type: W→R/W ・「4.3.3.」 IAPLMD/機能: [VExIAC]→[VExIA] ・「4.3.22.2.」, 「4.3.22.3.」 ダウンカウント時→前半、アップカウント時→後半 アップおよびダウンカウント時→前半および後半 ・「4.3.23.」 EMGRS/Type: R/W→W ・「4.3.25.5.」 "CPHIG[7:0]"行を-"行と"CPHIG[2:0]"行に分割 ・「4.3.25.6.」 "CLG[7:0]"行を-"行と"CLG[2:0]"行に分割 ・「4.3.25.7.」 "CRG[7:0]"行を-"行と"CRG[2:0]"行に分割 ・「4.3.31.」 ICSTS, IBSTS/機能: "入力処理(タスク 2, 10)で電流極性..." 追加 ・「5.」 1 項目: AD 変換器→12ビットアナログデジタルコンバーター プログラム→変換プログラム、設定します→設定してください (トリガー許可, AIN 選択, 結果レジスター選択)を注に分割 最終項: ストップモード→STOP1/STOP2 モード
3.1	2021-02-24	<ul style="list-style-type: none"> ・全般 "ベクトルエンジン+" →"ベクトルエンジンプラス" "ADC 割り込み", "AD 変換終了割り込み"→"ADC 変換終了割り込み" ・「序章」 商標記載見直し ・「1.概要」 表 入力処理/動作説明: "AD 変換結果"→"ADC(注 2)から変換結果" ・「2.1.VE の構成」 表 表 2.1 信号名称: "電流 0"→"電流 1", "電流 1"→"電流 2", "電流 2"→"電流 3" 図 2.2: "タイマトリガー"→"汎用トリガー", "監視出力"→"監視機能出力" ・「3.1. クロック供給」 "fsys 供給停止レジスターC ([CGFSYSMENC])"を追記 ・「3.2.スケジュール管理」 表 初期入力/機能: "停止時"→"モーター停止中" 電流フィードバック速度制御/機能: "制御"→"モーターの回転速度制御" ・「3.2.1.スケジュール制御」 "下表"→"表 3.1" ・「3.2.2.起動制御」 "<VEEN>"→"[VExEN]<VEEN>" 表 3.3 動作スケジュール選択: 表記変更 ・「3.2.3.割り込み制御」 "VE 割り込み"→"スケジュール終了割り込み" ・「3.3.タスク概要」 表 3.4 トリガー生成/タスク機能: "ADC への"追記 図 3.3: "VDC, VDC"→"VDC, VDCL" ・「3.3.1.電流制御(タスク 5)」 "p 軸"→"d 軸" c 項 <演算式>: "[VExVDE] = [VExOMEGA] × iq × Iq" → "[VExVDE] = -[VExOMEGA] × iq × Iq" ・「3.3.3.2.」 「3.3.3.3.」 b 項 表 機能: "電源電圧"→"DC 電源電圧" ・「3.3.4.1.出力制御 1 (タスク 0)」 本文: "PWM シフト 1 モード"→"PWM シフト 1", "小さい"→"低い" c 項 <演算式>と表の[VExDTCS]: 2ビット表記を 3ビット表記に修正 ・「3.3.4.2.出力制御 2 (タスク 9)」 本文: "PWM シフト 2 モード"→"PWM シフト 2" c 項 <演算式>と表の[VExDTCS]: 2ビット表記を 3ビット表記に修正 ・「3.3.5.トリガー生成(タスク 1)」 本文: "PWM 設定値"→"PWM デューティ設定値" 注 2): "PWM シフト 2 モード"→"PWM シフト 2" 表 項目行: "検出"→"電流検出", "シフト"→"PWM シフト設定", "変調"→"変調モード" "フラグ"→"低速度フラグ" 2 列目: "シフト"→"PWM シフト" トリガー生成式列 "0x4000" →"0x3FFF", "0x8000" →"0x7FFF" 1 シャント(前半)/PWM シフト 1/2 相/低速の項: "[VExTRGCMP0] = 0x4000 + [VExTRGCRC]" → "[VExTRGCMP0] = 0x0000 + [VExTADC] + [VExTRGCRC]" 表: 機能列"AD 変換時間"→"ADC 変換時間" ・「3.3.6.1.入力処理 1 (タスク 2)」 本文: "PWM シフト 2 モードの 1 シャント"→"PWM シフト 2 の 1 シャント電流検出" a 項の[電流 3 算出]部: "[電流情報]"→"[電流 2 相情報]" 表 機能列: "変換結果"→"ADC 変換結果", "ゼロ電流変換結果"→"ゼロ電流" b 項 [VExDTCS]]詳細: 表記変更 ・「3.3.6.2.入力処理 2 (タスク 10)」 本文: "PWM シフト 2 モード"→"PWM シフト 2" 表 機能列: "セクター情報"→"[VExSECTOR]の前回値" "変換結果"→"ADC 変換結果", "ゼロ電流変換結果"→"ゼロ電流"

Revision	Date	Description
		<p>b 項 [VExDTCs]/詳細: 表記変更</p> <ul style="list-style-type: none"> ・「3.3.7.2.入力座標軸変換(タスク4)」b 項 表 詳細列: 表記変更 ・「3.3.8.1.ATAN2 (逆正接関数 2)(タスク12)」表 詳細列: 表記変更 ・「3.3.8.2.SQRT(平方根関数)(タスク13)」 <演算式>内: "if (x<0x8000) n = 1"→"if (x<0x8000) n = -1" ・「4.1.レジスタ一覧」 VE 制御レジスタ表: "ベクトルエンジン"→"VE" "スケジュール実行中フラグ/実行中タスク"→ "スケジュール動作状態/実行中タスク番号" 専用レジスタ表: "積分項保持"→"PI 積分項保持"、"同期トリガー指定"→"同期トリガー選択" "電流判定"→"電流極性判定" ・「4.2.1.」「4.2.8.」タイトル: "ベクトルエンジン"→"VE" ・「4.2.10.」タイトル: "スケジュール実行中フラグ/実行中タスク"→ "スケジュール動作状態/実行中タスク番号" ・「4.3.2.」VDCSEL/機能: "「図 4.1 [VExVDC]/[VExVDCL]保存レジスタ"→"図 4.1" ・「4.3.3.」VSLIMMD[1:0]/機能: "タスク5"→"電流制御(タスク5)" IDMODE[1:0]/機能: "電流検出モード"→"電流検出モード選択" ・「4.3.4.」~「4.3.6.」表 機能: 表記変更 ・「4.3.7.1.」~「4.3.7.2.」表 機能: 表記変更 ・「4.3.8.1.」~「4.3.8.2.」表 機能: 表記変更 ・「4.3.9.7.」~「4.3.9.10.」タイトル: "積分項保持"→"PI 積分項保持" ・「4.3.10.」~「4.3.12.」表 機能: 表記変更 ・「4.3.13.1.」~「4.3.13.2.」表 機能: 表記変更 ・「4.3.13.2.」表 機能: "余弦値"→"正弦値" ・「4.3.14.」タイトル: "セクターレジスタ"→"セクター情報レジスタ" ・「4.3.14.1.」表 機能: 表記変更 ・「4.3.14.2.」表 機能: "前回のセクター情報"→"[VExSECTOR]の前回値" "入力処理で使用"→"入力処理(タスク2, 10)で使用されます" "出力制御 1(タスク0)で使用されます。"削除 ・「4.3.15.7.」~「4.3.15.9.」表 機能: 表記変更 ・「4.3.16.1.」~「4.3.16.2.」表 機能: 表記変更 ・「4.3.18.」表 機能: "「図 4.2 ADC 変換時間"→"図 4.2" "タスク0"→"出力制御 1(タスク0)" ・「4.3.19.」タイトル: "PWM"→"PWM デューティ" ・「4.3.19.1.」~「4.3.20.2.」表 機能: 表記変更 ・「4.3.20.」タイトル: "PWM 制限"→"PWM 出力制限" ・「4.3.21.」注 1): "U 相 PWM デューティ"→"[PMDxMDOUT]" ・「4.3.21.」<WOC[1:0]>, <VOC[1:0]>, <UOC[1:0]>の機能説明変更 表 4.1~表 4.3 に「0 01 オフ出力 オン出力」行を挿入 ・「4.3.22.1.」表 機能: 表記変更 ・「4.3.22.4.」タイトル: "同期トリガー指定"→"同期トリガー選択" 表 機能: "指定"→"選択" ・「4.3.24.」表 機能: 表記変更 ・「4.3.25.1.」~「4.3.25.4.」表 機能: 表記変更 ・「4.3.26.」「4.3.27.」表 機能: 表記変更 ・「4.3.29.」タイトル: "電流判定"→"電流極性判定" ・「4.3.29.」~「4.3.38.」表 機能: 表記変更

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。