

32 ビット RISC マイクロコントローラ

TXZ ファミリー

リファレンスマニュアル
アドバンストベクトルエンジン
(A-VE-A)

Revision 1.0

2018-11

東芝デバイス&ストレージ株式会社

目次

序章	6
関連するドキュメント	6
表記規約	7
用語・略語	9
1. 概要	10
2. 構成	11
2.1. VE の構成	11
2.2. VE と PMD および ADC の関連	12
3. 機能説明・動作説明	13
3.1. クロック供給	13
3.2. スケジュール管理	14
3.2.1. スケジュール制御	15
3.2.2. 起動制御	17
3.2.3. 割り込み制御	18
3.3. タスク概要	19
3.3.1. 電流制御(タスク 5)	21
3.3.2. SIN/COS 演算(タスク 6)	27
3.3.3. 出力電圧変換(座標軸変換/相変換)	29
3.3.3.1. 出力座標軸変換(タスク 7)	29
3.3.3.2. 出力相変換 1(空間ベクトル変換)(タスク 8)	30
3.3.3.3. 出力相変換 2(逆クランク変換)(タスク 11)	32
3.3.4. 出力制御	34
3.3.4.1. 出力制御 1(タスク 0)	35
3.3.4.2. 出力制御 2(タスク 9)	39
3.3.5. トリガ生成(タスク 1)	44
3.3.6. 入力処理	46
3.3.6.1. 入力処理 1(タスク 2)	46
3.3.6.2. 入力処理 2(タスク 10)	50
3.3.7. 入力電流変換(相変換/座標軸変換)	53
3.3.7.1. 入力相変換(タスク 3)	53
3.3.7.2. 入力座標軸変換(タスク 4)	54
3.3.8. その他タスク	56
3.3.8.1. ATAN2(逆正接関数 2)(タスク 12)	56
3.3.8.2. SQRT(平方根関数)(タスク 13)	57
4. レジスタ説明	58
4.1. レジスタ一覧	58
4.2. VE 制御レジスタ詳細	61
4.2.1. [VExEN] (VE 動作許可/禁止レジスタ)	61

4.2.2. [VExCPURUNTRG] (CPU 起動トリガ選択レジスタ).....	61
4.2.3. [VExTASKAPP] (タスク指定レジスタ).....	62
4.2.4. [VExACTSCH] (動作スケジュール選択レジスタ).....	63
4.2.5. [VExREPTIME] (動作スケジュール繰り返し回数指定レジスタ).....	63
4.2.6. [VExTRGMODE] (起動トリガモード設定レジスタ).....	63
4.2.7. [VExERRINTEN] (エラー割り込み許可/禁止設定レジスタ).....	64
4.2.8. [VExCOMPEND] (VE 強制終了レジスタ).....	64
4.2.9. [VExERRDET] (エラー検出レジスタ).....	64
4.2.10. [VExSCHTASKRUN] (スケジュール動作状態/実行中タスク番号レジスタ).....	65
4.2.11. [VExTMPREG0] (テンポラリレジスタ 0).....	65
4.3. 専用レジスタ.....	66
4.3.1. [VExMCTLF] (ステータスレジスタ).....	66
4.3.2. [VExMODE] (タスク制御モードレジスタ).....	67
4.3.3. [VExFMODE] (フロー制御レジスタ).....	69
4.3.4. [VExTPWM] (PWM 周期レート設定レジスタ).....	70
4.3.5. [VExOMEGA] (回転速度設定レジスタ).....	70
4.3.6. [VExTHETA] (モータ位相設定レジスタ).....	71
4.3.7. d-q 軸基準電流レジスタ.....	71
4.3.7.1. [VExIDREF] (d 軸基準電流値設定レジスタ).....	71
4.3.7.2. [VExIQREF] (q 軸基準電流値設定レジスタ).....	71
4.3.8. d-q 軸電圧レジスタ.....	72
4.3.8.1. [VExVD] (d 軸電圧設定レジスタ).....	72
4.3.8.2. [VExVQ] (q 軸電圧設定レジスタ).....	72
4.3.8.3. [VExVDQ] (電圧スカラレジスタ).....	72
4.3.8.4. [VExVSLIM] (電圧スカラ制限レジスタ).....	72
4.3.9. PI 制御係数レジスタ.....	73
4.3.9.1. [VExCIDKI] (d 軸電流制御 PI 積分項係数設定レジスタ).....	73
4.3.9.2. [VExCIDKP] (d 軸電流制御 PI 比例項係数設定レジスタ).....	73
4.3.9.3. [VExCIDKG] (PI 制御 d 軸係数レンジ設定レジスタ).....	73
4.3.9.4. [VExCIQKI] (q 軸電流制御 PI 積分項係数設定レジスタ).....	73
4.3.9.5. [VExCIQKP] (q 軸電流制御 PI 比例項係数設定レジスタ).....	73
4.3.9.6. [VExCIQKG] (PI 制御 q 軸係数レンジ設定レジスタ).....	74
4.3.9.7. [VExVDIH] (d 軸電圧積分項保持レジスタ(上位)).....	74
4.3.9.8. [VExVDILH] (d 軸電圧積分項保持レジスタ(下位)).....	74
4.3.9.9. [VExVQIH] (q 軸電圧積分項保持レジスタ(上位)).....	74
4.3.9.10. [VExVQILH] (q 軸電圧積分項保持レジスタ(下位)).....	74
4.3.10. [VExPIOLIM] (PI 制御出力制限レジスタ).....	75
4.3.11. [VExFPWMCHG] (PWM 切り替え速度設定レジスタ).....	75
4.3.12. [VExMDPRD] (PWM 周期設定レジスタ).....	75
4.3.13. SIN/COS レジスタ.....	76
4.3.13.1. [VExCOS] (θ での余弦値出力変換用レジスタ).....	76
4.3.13.2. [VExSIN] (θ での正弦値出力変換用レジスタ).....	76

4.3.13.3. [VExCOSM] (前回の余弦値入力処理用レジスタ)	76
4.3.13.4. [VExSINM] (前回の正弦値入力処理用レジスタ)	76
4.3.14. セクタ情報レジスタ	77
4.3.14.1. [VExSECTOR] (セクタ情報レジスタ)	77
4.3.14.2. [VExSECTORM] (前回セクタ情報レジスタ)	77
4.3.15. 3相電流レジスタ	78
4.3.15.1. [VExIAO] (a相ゼロ電流レジスタ)	78
4.3.15.2. [VExIBO] (b相ゼロ電流レジスタ)	78
4.3.15.3. [VExICO] (c相ゼロ電流レジスタ)	78
4.3.15.4. [VExIAADC] (a相電流 ADC 変換結果レジスタ)	79
4.3.15.5. [VExIBADC] (b相電流 ADC 変換結果レジスタ)	79
4.3.15.6. [VExICADC] (c相電流 ADC 変換結果レジスタ)	79
4.3.16. DC 電源電圧レジスタ	80
4.3.16.1. [VExVDC] (DC 電源電圧レジスタ)	80
4.3.16.2. [VExVDCL] (DC2 電源電圧レジスタ)	80
4.3.17. d-q 軸電流レジスタ	81
4.3.17.1. [VExID] (d 軸電流レジスタ)	81
4.3.17.2. [VExIQ] (q 軸電流レジスタ)	81
4.3.18. [VExTADC] (ADC 変換時間設定レジスタ)	81
4.3.19. 3相 PWM デューティレジスタ	82
4.3.19.1. [VExCMPU] (U相 PWM デューティレジスタ)	82
4.3.19.2. [VExCMPV] (V相 PWM デューティレジスタ)	82
4.3.19.3. [VExCMPW] (W相 PWM デューティレジスタ)	82
4.3.19.4. [VExMINPLS] (最小パルス幅差設定レジスタ)	83
4.3.20. PWM 出力制限レジスタ	83
4.3.20.1. [VExPWMMAX] (PWM 上限設定レジスタ)	83
4.3.20.2. [VExPWMMIN] (PWM 下限設定レジスタ)	83
4.3.21. [VExOUTCR] (PMD 出力制御レジスタ)	84
4.3.22. トリガ生成レジスタ	86
4.3.22.1. [VExTRGCRC] (同期トリガ補正量設定レジスタ)	86
4.3.22.2. [VExTRGCMP0] (PMD トリガタイミング設定レジスタ 0)	86
4.3.22.3. [VExTRGCMP1] (PMD トリガタイミング設定レジスタ 1)	86
4.3.22.4. [VExTRGSEL] (同期トリガ選択レジスタ)	87
4.3.23. [VExEMGRS] (EMG 復帰設定レジスタ)	87
4.3.24. [VExDELTA] (偏角レジスタ)	87
4.3.25. モータモデル定数レジスタ	88
4.3.25.1. [VExCPHI] (モータ鎖交磁束レジスタ)	88
4.3.25.2. [VExCLD] (モータ d 軸インダクタンスレジスタ)	88
4.3.25.3. [VExCLQ] (モータ q 軸インダクタンスレジスタ)	88
4.3.25.4. [VExCR] (モータ抵抗値レジスタ)	88
4.3.25.5. [VExCPHIG] (モータ磁束レンジ設定レジスタ)	89
4.3.25.6. [VExCLG] (モータインダクタンスレンジ設定レジスタ)	89

4.3.25.7. [VExCRG] (モータ抵抗レンジ設定レジスタ).....	89
4.3.26. [VExVDE] (非干渉制御 d 軸電圧レジスタ).....	90
4.3.27. [VExVQE] (非干渉制御 q 軸電圧レジスタ).....	90
4.3.28. [VExDTC] (デッドタイム補償レジスタ).....	90
4.3.29. [VExHYS] (電流極性判定ヒステリシスレジスタ).....	90
4.3.30. [VExDTCs] (デッドタイム補償制御 / ステータスレジスタ).....	91
4.3.31. [VExTHTCLP] (位相クリップレジスタ).....	92
5. 使用上のご注意およびお願い事項.....	93
6. 改訂履歴.....	94
製品取り扱い上のおお願い.....	95

図目次

図 2.1 VE ブロック図.....	11
図 2.2 VE と周辺機能の関連例.....	12
図 3.1 モータ制御の動作状態フロー例.....	14
図 3.2 動作スケジュールの動作遷移.....	16
図 3.3 タスク関係図.....	20
図 4.1 [VExVDC]/[VExVDCL]保存レジスタ.....	68
図 4.2 ADC 変換時間.....	81

表目次

表 2.1 信号一覧表.....	11
表 3.1 スケジュール別の実行タスク.....	15
表 3.2 代表動作フローでの設定例.....	16
表 3.3 スケジュール関連レジスタ.....	17
表 3.4 タスク一覧.....	19
表 4.1 <UPWM>, <UOC> PMD 設定: U 相(UOx, XOx) の出力制御.....	84
表 4.2 <VPWM>, <VOC> PMD 設定: V 相(VOx, YOx) の出力制御.....	85
表 4.3 <WPWM>, <WOC> PMD 設定: W 相(WOx, ZOx) の出力制御.....	85
表 6.1 改訂履歴.....	94

序章

関連するドキュメント

文書名
プログラマブルモータ制御回路プラス
12ビットアナログデジタルコンバータ
例外
クロック制御と動作モード
製品個別情報

表記規約

- 数値表記は以下の規則に従います。
 - 16 進数表記: 0xABC
 - 10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
 - 2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は [m:n]とまとめて表記する場合があります。
例: S[3:0] は S3,S2,S1,S0 の 4 つの信号名をまとめて表記しています。
- 本文中 [] で囲まれたものはレジスタを定義しています。
例: [ABCD]
- 同種で複数のレジスタ、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1],[XYZ2],[XYZ3] → [XYZn]
- 「レジスタ一覧」中のレジスタ名でユニットまたはチャンネルは「x」で一括表記しています。
ユニットの場合、「x」は A,B,C...を表します。
例: [ADACR0],[ADBCR0],[ADCCR0]→[ADxCR0]
チャンネルの場合、「x」は 0,1,2...を表します。
例: [T32A0RUNA],[T32A1RUNA],[T32A2RUNA]→[T32AxRUNA]
- レジスタのビット範囲は [m:n] と表記します。
例: [3:0] はビット 3 から 0 の範囲を表します。
- レジスタの設定値は 16 進数または 2 進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16 進数)、 [XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
 - バイト: 8 ビット
 - ハーフワード: 16 ビット
 - ワード: 32 ビット
 - ダブルワード: 64 ビット
- レジスタ内の各ビットの属性は以下の表記を使用しています。
 - R: リードオンリー
 - W: ライトオンリー
 - R/W: リード / ライト
- 断りのない限り、レジスタアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスタは書き換えを行わないでください。また、読み出した値を使用しないでください。
- Default 値が「—」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスタに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスタの定義に従ってください。
- ライトオンリーのレジスタの Reserved ビットフィールドには Default 値を書き込んでください。Default 値が「—」となっている場合は、個々のレジスタの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスタへのリードモディファイライト処理は行わないでください。

Arm, Cortex および Thumb は Arm Limited(またはその子会社)の US またはその他の国における登録商標です。 All rights reserved.



FLASH メモリについては、米国 SST 社 (Silicon Storage Technology, Inc) からライセンスを受けた Super Flash®技術を使用しています。Super Flash®は SST 社の登録商標です。

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

ADC	Analog to Digital Converter
A-VE	Advanced Vector Engine
PMD+	Programmable Motor Control Circuit Plus
VE	Vector Engine

1. 概要

アドバンストベクトルエンジン(以降 VE)は、1 ユニット単位で 1 チャネルのモータのベクトル制御に対応することができます。以下に、機能の一覧を示します。

機能分類	機能	動作説明
演算機能	基本機能	固定小数点数で演算 ベクトル制御用のタスク PMD(注 1)、ADC(注 2)との I/F 用のタスク
	電流制御タスク	d 軸 PI 制御、q 軸 PI 制御 ・非干渉制御可能 ・電圧スカラ値による出力制限可能
	SIN/COS 演算タスク	位相 θ の正弦値と余弦値を算出 ・位相補間および位相クリップ可能
	出力電圧変換タスク	・座標軸変換(逆パーク変換) ・相変換 2 種類(空間ベクトル変換、逆クラーク変換)
	出力制御タスク	3 相電圧を PMD(注 1)の PWM 出力設定に変換(2 種類) ・出力制限可能 ・デッドタイム補償可能
	トリガ生成タスク	3 相デューティから PMD(注 1)の AD 変換サンプリングタイミング設定値を算出
	入力処理タスク	ADC 変換結果を読み込んで固定小数点数に変換(2 種類) ・電流極性判定可能
	入力電流変換	・相変換(クラーク変換) ・座標軸変換(パーク変換)
	個別関数	・逆正接(ATAN)演算タスク ・平方根演算タスク
スケジュール管理	スケジュール制御	タスクを順次実行する ・15 種類のスケジュール
	起動制御	・コマンドスタート ・繰り返しスタート ・AD 変換終了による入力スケジュールの開始 出力スケジュール終了後の待機状態から ADC 割り込みによる 入力処理タスクから開始
割り込み制御	スケジュール終了割り込み	スケジュール終了時に発生する割り込み
	エラー割り込み	出力スケジュール実行中に PMD(注 1)からの PWM 割り込み入力時に発生する 割り込み
	タスク終了割り込み	指定タスク終了時に発生する割り込み

注 1) PMD については、リファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

注 2) ADC については、リファレンスマニュアルの「12 ビットアナログデジタルコンバータ」を参照してください。

2. 構成

2.1. VE の構成

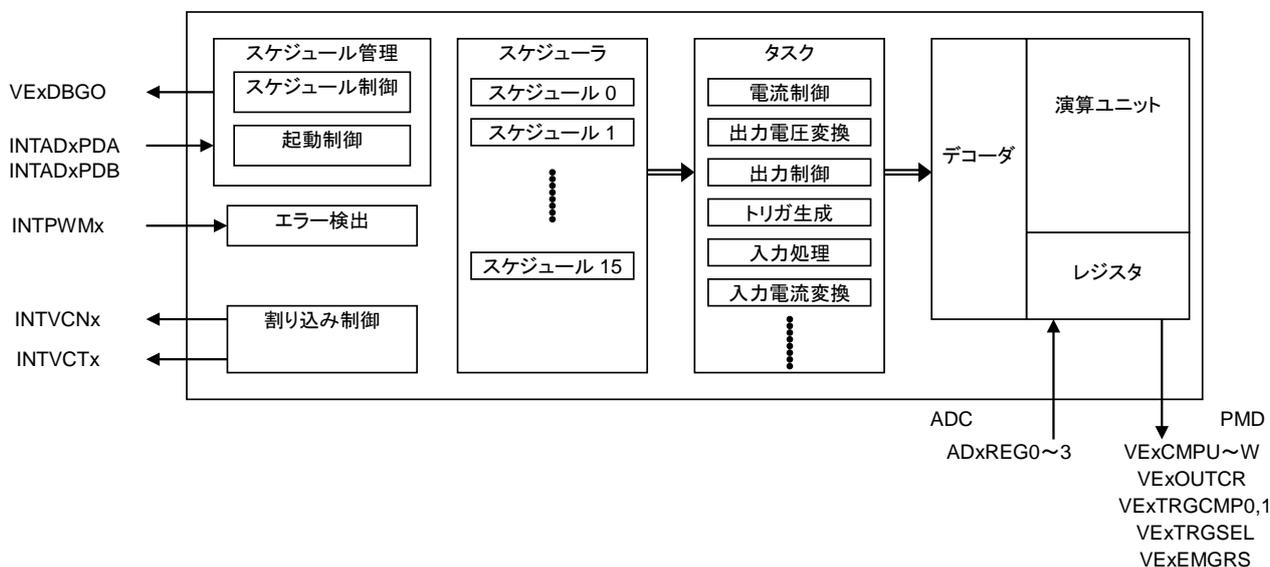


図 2.1 VEブロック図

表 2.1 信号一覧表

No	信号名	信号名称	I/O	参照リファレンスマニュアル
1	VExCMPU	U相 PWM デューティ (PMD への[VExCMPU]レジスタ出力)	出力	製品個別情報
2	VExCMPV	V相 PWM デューティ (PMD への[VExCMPV]レジスタ出力)	出力	製品個別情報
3	VExCMPW	W相 PWM デューティ (PMD への[VExCMPW]レジスタ出力)	出力	製品個別情報
4	VExTRGCMP0	トリガコンペア 0 (PMD への[VExTRGCMP0]レジスタ出力)	出力	製品個別情報
5	VExTRGCMP1	トリガコンペア 1 (PMD への[VExTRGCMP1]レジスタ出力)	出力	製品個別情報
6	VExTRGSEL	同期トリガ出力選択 (PMD への[VExTRGSEL]レジスタ出力)	出力	製品個別情報
7	VExOUTCR	通電制御/出力制御 (PMD への[VExOUTCR]レジスタ出力)	出力	製品個別情報
8	VExEMGRS	EMG 復帰 (PMD への[VExEMGRS]レジスタ出力)	出力	製品個別情報
9	INTPWMx	PWM 割り込み(PMD から)	入力	製品個別情報
10	ADxREG0	ADC 変換結果 0(ADC からの電流 1 データ)	入力	製品個別情報
11	ADxREG1	ADC 変換結果 1(ADC からの電流 2 データ)	入力	製品個別情報
12	ADxREG2	ADC 変換結果 2(ADC からの電流 3 データ)	入力	製品個別情報
13	ADxREG3	ADC 変換結果 3(ADC からの DC 電圧データ)	入力	製品個別情報
14	INTADxPDA	ADC 変換終了割り込み A(ADC からのトリガ)	入力	製品個別情報
15	INTADxPDB	ADC 変換終了割り込み B(ADC からのトリガ)	入力	製品個別情報
16	INTVCNx	スケジュール終了割り込み	出力	例外、製品個別情報
17	INTVCTx	タスク終了割り込み	出力	例外、製品個別情報

2.2. VE と PMD および ADC の関連

VE は図 2.2 に示すように PMD および ADC と直接データの受け渡しができます。

PMD レジスタの $[PMDxCMPU]$ 、 $[PMDxCMPV]$ 、 $[PMDxCMPW]$ 、 $[PMDxMDOUT]$ 、 $[PMDxTRGCMP0]$ 、 $[PMDxTRGCMP1]$ 、 $[PMDxTRGSEL]$ は $[PMDxMODESEL]$ レジスタで VE モードに設定すると VE レジスタの $[VExCMPU]$ 、 $[VExCMPV]$ 、 $[VExCMPW]$ 、 $[VExOUTCR]$ 、 $[VExTRGCMP0]$ 、 $[VExTRGCMP1]$ 、 $[VExTRGSEL]$ に切り替わります(注)。この場合、CPU から PMD の該当レジスタの書き込みによる制御はできず、VE からの書き込みで制御します。その他の PMD のレジスタについては読み書き制限はありません。

VE は ADC の変換結果格納レジスタ ($[ADxREG0]$ 、 $[ADxREG1]$ 、 $[ADxREG2]$ 、 $[ADxREG3]$) の値を入力処理タスクで読み込むことができます。変換結果を読み込む際には、PMD からの同期トリガごとに変換プログラム設定されている相情報も ADC から読み込みます。

注) PMD レジスタを VE レジスタに切り替えても PMD のダブルバッファ機能は有効です。バッファ機能の詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

PMD でダブルバッファを許可している場合、VE でこれらのレジスタを操作する処理（出力制御 1 タスク / 出力制御 2 タスク / トリガ生成タスク、「3.3 タスク概要」を参照）を実行中はダブルバッファ実行段の更新タイミングになっても実行段は更新されません。

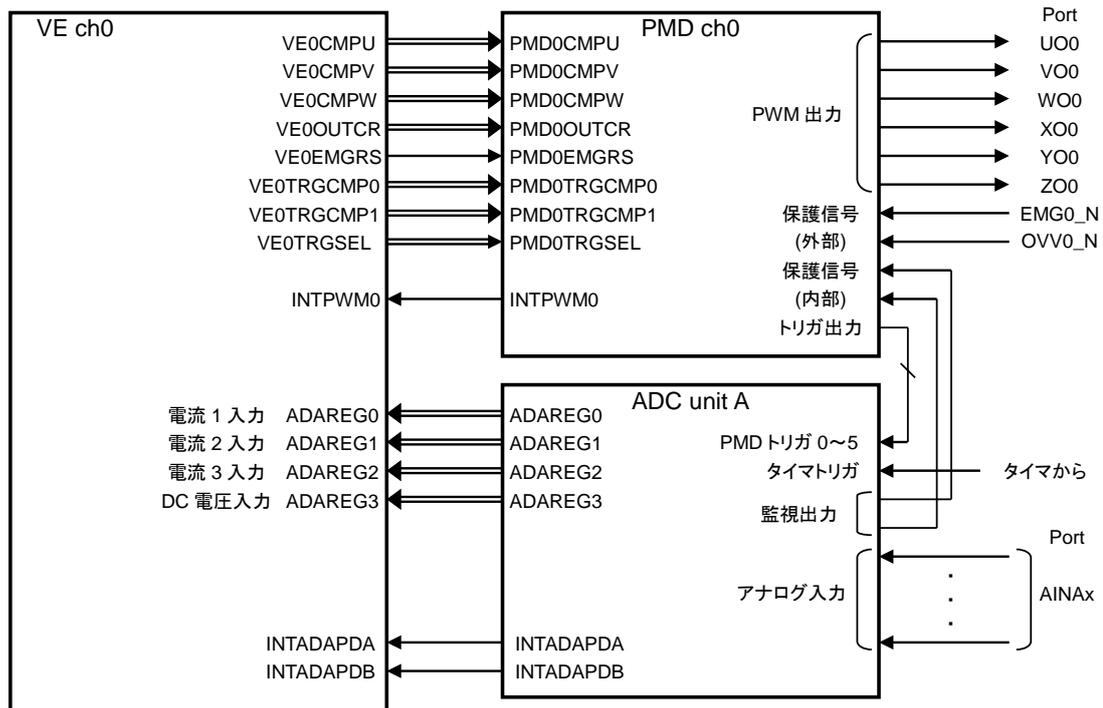


図 2.2 VEと周辺機能の関連例

3. 機能説明・動作説明

3.1. クロック供給

VE を使用する場合は、fsys 供給停止レジスタ A(*[CGFSYSENA],[CGFSYSMENA]*)、fsys 供給停止レジスタ B(*[CGFSYSENB],[CGFSYSMENB]*)、fc 供給停止レジスタ(*[CGFCEN]*)で該当するクロックイネーブルビットを"1"(クロック供給)に設定してください。該当レジスタ、ビット位置は製品によって異なります。そのため製品によって、レジスタが存在しない場合があります。詳細はリファレンスマニュアルの「クロック制御と動作モード」を参照してください。

3.2. スケジュール管理

モータ制御は図 3.1 のようなフローで実行されます。VE は各動作状態をスケジュール設定 ([VExACTSCH]) とモード設定 ([VExMODE]) を切り替えることで遷移させます。

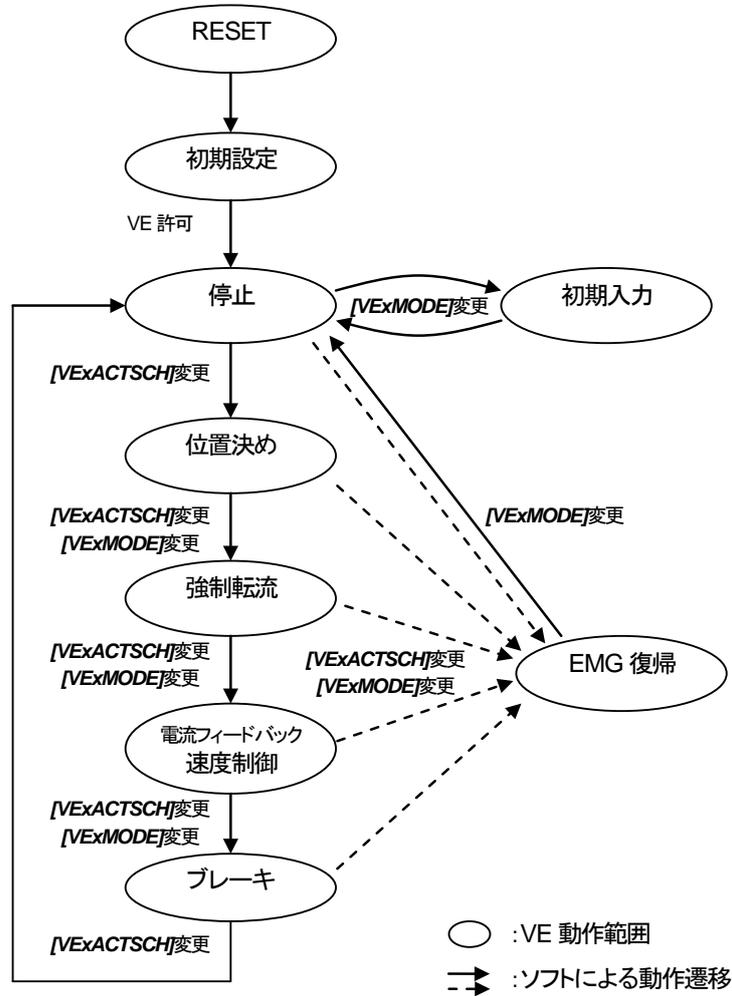


図 3.1 モータ制御の動作状態フロー例

項目	機能
RESET	マイコンリセット
初期設定	ソフトウェアによる初期設定
停止	モータ停止
初期入力	モータ停止中のゼロ電流をサンプリングして保存
位置決め	モータ起動時の位置決め制御
強制転流	モータ起動所定時間はフィードバック制御しないで設定速度で回転させる
電流フィードバック速度制御	電流フィードバックによるモータの回転速度制御
ブレーキ	減速制御
EMG 復帰	EMG 保護状態から復帰する

3.2.1. スケジュール制御

動作スケジュールは[VExACTSCH]レジスタで選択します。

スケジュールは出力処理を行う出力スケジュールと入力処理を行う入力スケジュールで構成されます。出力スケジュールは出力関連のタスク、入力スケジュールは入力関連のタスクで構成されます。スケジュールと動作するタスクの関連を下表に示します。

モータ制御方法に応じて、専用レジスタでタスク動作を設定してください。

表 3.1 スケジュール別の実行タスク

スケジュール選択 [VExACTSCH] <VACT>	出力スケジュール実行タスク								入力スケジュール実行タスク				個別実行のみ	
	電流 制御	SIN/ COS 演算	出力 座標軸 変換	出力 相変換 1	出力 相変換 2	出力 制御 1	出力 制御 2	トリガ 生成	入力 処理 1	入力 処理 2	入力 相変換	入力 座標軸 変換	ATAN2 演算	平方根 演算
	タスク 5	タスク 6	タスク 7	タスク 8	タスク 11	タスク 0	タスク 9	タスク 1	タスク 2	タスク 10	タスク 3	タスク 4	タスク 12	タスク 13
0 個別動作	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)	(注 1)
1 スケジュール 1	○	○	○	○	—	○	—	○	○	—	○	○	—	—
2 スケジュール 2	○	○	○	○	—	—	○	○	—	○	○	○	—	—
3 スケジュール 3	○	○	○	—	○	—	○	○	—	○	○	○	—	—
4 スケジュール 4	—	○	○	○	—	○	—	○	○	—	○	○	—	—
5 スケジュール 5	—	○	○	○	—	—	○	○	—	○	○	○	—	—
6 スケジュール 6	—	○	○	—	○	—	○	○	—	○	○	○	—	—
7 スケジュール 7	—	○	○	—	○	○	—	○	○	—	○	○	—	—
8 スケジュール 8	○	○	○	—	○	○	—	○	○	—	○	○	—	—
9 スケジュール 9	—	—	—	—	—	○	—	○	○	—	—	—	—	—
10 スケジュール 10	○	○	○	○	—	○	—	—	—	—	—	—	—	—
11 スケジュール 11	○	○	○	○	—	—	○	—	—	—	—	—	—	—
12 スケジュール 12	○	○	○	—	○	—	○	—	—	—	—	—	—	—
13 スケジュール 13	○	○	○	—	○	○	—	—	—	—	—	—	—	—
14 スケジュール 14	—	—	—	—	—	—	—	○	○	—	○	○	—	—
15 スケジュール 15	—	—	—	—	—	—	—	○	—	○	○	○	—	—

注 1) [VExTASKAPP]で指定したタスクのみ実行されます。

注 2) ○: 実行するタスク、—: 実行しないタスク

表 3.2 代表動作フローでの設定例

モータ制御フロー	設定				
	スケジュール設定 [VExACTSCH] <VACT>	タスク指定 [VExTASKAPP] <VTASK>	位相補間許可 [VExMODE] <PVIEN>	出力制御動作 [VExMODE] <OCRMD>	ゼロ電流検出 [VExMODE] <ZIEN>
停止	9	0	x	00	0
初期入力	9	0	x	00	1
位置決め	1	5	0	01	0
強制転流	1	5	1	01	0
電流フィードバック 速度制御	1	5	1	01	0
ブレーキ	4	6	0	01	0
EMG 復帰	9	0	x	11	0
短絡ブレーキ	4	6	x	10	0

x: don't care

出力スケジュールはコマンド([VExCPURUNTRG])で動作開始し、出力関連タスクが全て終了すると VE は待機状態に移行して起動トリガ([VExTRGMODE]設定)を待ちます。

入力スケジュールは起動トリガで動作開始し、入力関連タスクが全て終了すると CPU に割り込みを発生して VE は休止状態に移行します。ただし、スケジュールの繰り返し回数([VExREPTIME])を2回以上に設定している場合は、設定回数に達するまでは割り込みを発生しないで出力スケジュールを起動します。

注) スケジュール10~15はリポートに対応していません。([VExREPTIME] ≥ 2 に設定しても 1 回で終了します。)

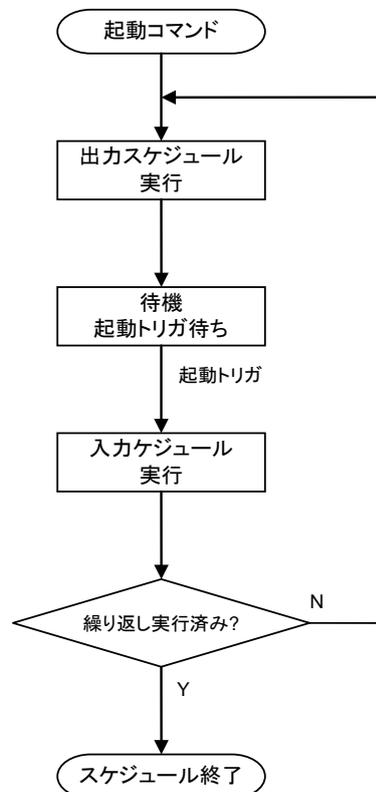


図 3.2 動作スケジュールの動作遷移

3.2.2. 起動制御

初めに、VE 許可(<VEEN>=1) して、動作スケジュール選択レジスタ (*[VExACTSCH]*)、タスク指定レジスタ (*[VExTASKAPP]*)、および動作スケジュール繰り返し回数指定レジスタ (*[VExREPTIME]*) を設定後、下記の手順でスケジュールを実行してください。

VE の動作スケジュールは出力スケジュールと入力スケジュールに分かれており、基本的に出力スケジュール実行後の待機状態で起動トリガが発生すると入力スケジュールが実行されます。

出力スケジュールと入力スケジュールはそれぞれ次の条件で起動します。

- 出力スケジュールの起動
 - コマンドスタート(*[VExCPURUNTRG]*) で指定タスク (*[VExTASKAPP]*) の開始
 - 入力スケジュール終了後の繰り返しスタート (*[VExREPTIME]* ≥ 1)

- 入力スケジュールの起動
 - 出力スケジュール終了後の待機状態から起動トリガ (*[VExTRGMODE]* で選択したトリガ入力) による入力処理タスクの開始
 - コマンドスタート (*[VExCPURUNTRG]*) で指定タスク (*[VExTASKAPP]*) の開始

表 3.3 スケジュール関連レジスタ

レジスタ	機能	
<i>[VExACTSCH]</i>	動作スケジュール 選択	0x0: <i>[VExTASKAPP]</i> 設定タスクだけ実行 0x1: スケジュール 1 実行 0x2: スケジュール 2 実行 0x3: スケジュール 3 実行 0x4: スケジュール 4 実行 0x5: スケジュール 5 実行 0x6: スケジュール 6 実行 0x7: スケジュール 7 実行 0x8: スケジュール 8 実行 0x9: スケジュール 9 実行 0xA: スケジュール 10 実行 0xB: スケジュール 11 実行 0xC: スケジュール 12 実行 0xD: スケジュール 13 実行 0xE: スケジュール 14 実行 0xF: スケジュール 15 実行
<i>[VExTASKAPP]</i>	起動タスク指定	選択した動作スケジュールで実行可能なタスク番号を指定してください。
<i>[VExREPTIME]</i>	スケジュール 繰り返し回数	1~15 を設定してください。 注) 1 回実行の場合も "1" を設定してください。"0" ではスケジュール実行できません。
<i>[VExTRGMODE]</i>	起動トリガモード選択	入力スケジュールトリガ選択 INTADxPDA または INTADxPDB を設定。

3.2.3. 割り込み制御

VE はスケジュール終了時に発生する VE 割り込み (INTVCN_x) と指定タスク終了時に発生するタスク終了割り込み (INTVCT_x) があります。

- VE 割り込み
 1. 動作スケジュール選択 (*[VExACTSCH]*) でスケジュール指定しコマンドスタート (*[VExCPURUNTRG]*=1) します。
 2. 繰り返し回数指定 (*[VExREPTIME]*) した回数だけの選択スケジュールの実行終了時に INTVCN_x 割り込み発生します。
 3. エラー検出割り込み制御を許可 (*[VExERRINTEN]*<VERREN>=1) していると出力スケジュール実行中に PMD 回路の PWM 割り込みが発生すると INTVCN_x 割り込みが発生し、エラーフラグ (*[VExERRDET]*<VERRD>) に"1" を設定します。
- タスク終了割り込み
 1. タスク終了割り込み発生タスクを指定 (*[VExTASKAPP]*<VITASK>) してタスク終了割り込み制御を許可 (*[VExERRINTEN]*<INTTEN>=1) します。
 2. コマンドスタート (*[VExCPURUNTRG]*=1) でスケジュール開始し、<VITASK>設定のタスク終了時に INTVCT_x 割り込み発生します。

3.3. タスク概要

スケジュールで動作する各タスクの概要を示します。
個別実行タスクや起動タスクの指定には表 3.4 のタスク番号を使用します。

表 3.4 タスク一覧

タスク		タスク機能	タスク番号
出力 スケジュール	電流制御	d 軸/q 軸 PI 制御(PI 制御出力制限可能) d 軸/q 軸合わせた非干渉制御、電圧スカラ制限	5
	SIN/COS 演算	正弦/余弦演算 位相補間(クリッピング機能あり)	6
	出力座標軸変換	逆パーク変換	7
	出力相変換 1	2 相から 3 相に変換[SVM]	8
	出力相変換 2	2 相から 3 相に変換[逆クラーク変換]	11
	出力制御 1	PMD 設定形式へのデータ変換 PWM シフト 1 切り替え PWM 出力制御 デッドタイム補償制御	0
	出力制御 2	PMD 設定形式へのデータ変換 PWM シフト 2 切り替え PWM 出力制御 デッドタイム補償制御	9
	トリガ生成	同期トリガタイミング生成	1
入力 スケジュール	入力処理 1	センサ、3 シャントおよび PWM シフト禁止/PWM シフト 1 許可の 1 シャント ADC 変換結果取り込み、固定小数点数変換 ヒステリシス幅指定して電流極性判定可能	2
	入力処理 2	センサ、3 シャントおよび PWM シフト 2 許可の 1 シャント ADC 変換結果取り込み、固定小数点数変換 ヒステリシス幅指定して電流極性判定可能	10
	入力相変換	3 相から 2 相に変換	3
	入力座標軸変換	パーク変換 d 軸/q 軸の電流ベクトルまたは誘起電圧の偏角算出可能	4
ATAN2 演算		逆正接を算出	12
SQRT 演算		平方根を算出	13

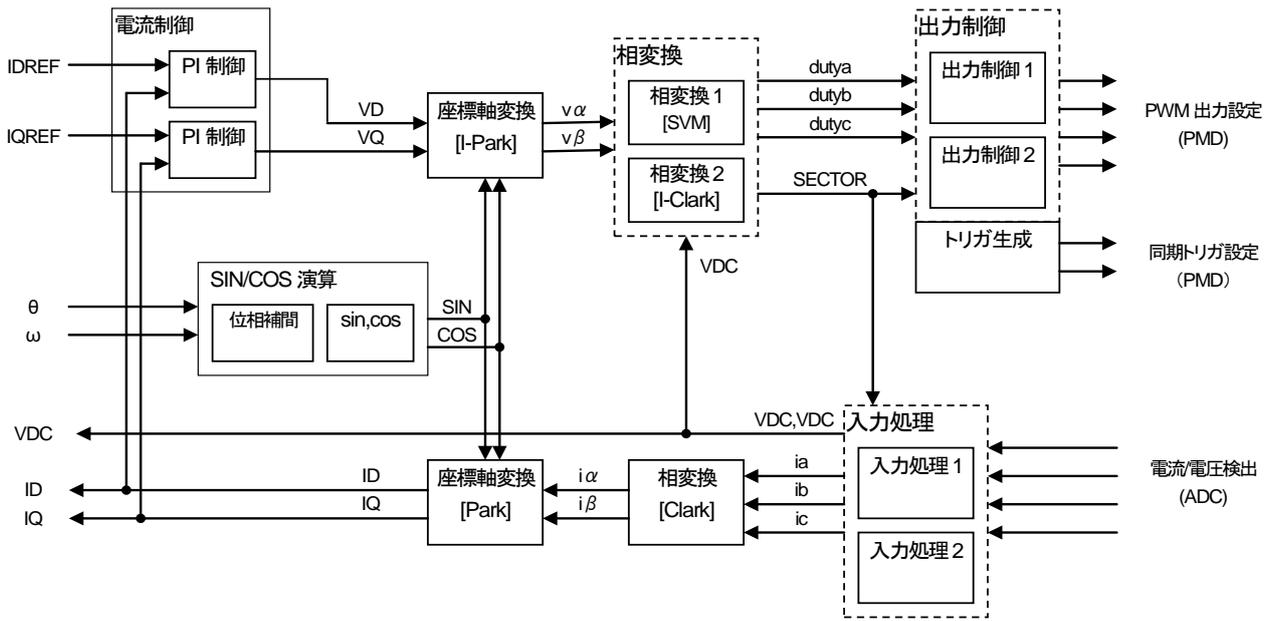


図 3.3 タスク関係図

3.3.1. 電流制御(タスク 5)

電流制御タスクは、d 軸電流、q 軸電流それぞれに PI 制御演算を行います。PI 制御出力を制限することができます。

また、d 軸と q 軸を合わせて制御する、非干渉制御および電圧スカラ制限が可能です。

a. d 軸電流 PI 制御

<演算式>

[PI 制御]

$\Delta id = [VExIDREF] - [VExID]$;電流指令値と電流フィードバックの差分

limit = [VExPIOLIM]

cidkp = [VExCIDKP] × [VExCIDKG] <CIDKG> ;比例係数

cidki = [VExCIDKI] × [VExCIDKG] <CIDKG> ;積分係数

vdi0 = cidki × Δid + VDI ;積分項演算

vd0 = cidkp × Δid + vdi0 ;比例項を併せて電圧算出

[PI 制御出力制限]

if (vd0 > limit) ;上限値

vd = limit

[VExMCTLF] <PIDOVF> = 1

else if (vd0 < -limit) ;下限値

vd = -limit

[VExMCTLF] <PIDOVF> = 1

else vd = vd0

[VExVD] = vd ;比例レンジ 2 倍以上を補償して保存

[アンチwindアップ]

$\Delta vd = vd - vd0$;制限による差分

VDI = vdi0 + Δvd × [VExMODE] <AWUMD> 設定 ;制限による差分を積分項に反映

	レジスタ名	機能	詳細
入力	[VExID]	d 軸電流	32 ビット固定小数点データ (小数点以下 31 ビット)
	[VExIDREF]	d 軸電流基準値	16 ビット固定小数点データ (小数点以下 15 ビット)
	[VExCIDKP]	比例係数	16 ビットデータ
	[VExCIDKI]	積分係数	16 ビットデータ
	[VExCIDKG]	[3:0] d 軸 PI 制御積分係数レンジ設定	<CIDKG> 係数レンジ 0000: 1 倍 001: 1/2 ⁴ 倍 0010: 1/2 ⁸ 倍 0011: 1/2 ¹² 倍 0100: 1/2 ¹⁶ 倍 0101~1111: Reserved
	[VExPIOLIM]	PI 制御出力制限値	16 ビット固定小数点データ (小数点以下 15 ビット) 有効範囲: 0x0000~0x7FFF [VExPIOLIM]=0x0000 の場合は出力制限禁止
	[VExMODE]	[9:8] 出力制限時のアンチワインドアップ比設定	<AWUMD> 00: 禁止 01: 1/4 10: 1/2 11: 1
出力	[VExVD]	d 軸電圧	32 ビット固定小数点データ (小数点以下 31 ビット)
	[VExMCTLF]	[8] d 軸出力制限状態	<PIDOVF> 0: d 軸 PI 制御出力 ≤ [VExPIOLIM] 1: d 軸 PI 制御出力 > [VExPIOLIM]
内部	VDI	d 軸電圧積分項保持	64 ビット固定小数点データ (小数点以下 63 ビット)

注) VDI は 64 ビットデータで、上位が**[VExVDIH]**レジスタ、下位が**[VExVDILH]**レジスタの構成です。

b. q 軸電流 PI 制御
<演算式>

[PI 制御]

$\Delta iq = [VExIQREF] - [VExIQ]$;電流指令値と電流フィードバックの差分

$limit = [VExPIOLIM]$

$ciqkp = [VExCIQKP] \times [VExCIQKG] <CIQKG>$;比例係数

$ciqki = [VExCIQKI] \times [VExCIQKG] <CIQKG>$;積分係数

$vqi0 = ciqki \times \Delta iq + VQI$;積分項演算

$vq0 = ciqkp \times \Delta iq + vqi0$;比例項を併せて電圧算出

[PI 制御出力制限]

if ($vq0 > limit$) ;上限値

$vq = limit$

$[VExMCTLF] <PIQOVF> = 1$

else if ($vq0 < -limit$) ;下限値

$vq = -limit$

$[VExMCTLF] <PIQOVF> = 1$

else $vq = vq0$

$[VExVQ] = vq$

[アンチwindアップ]

$\Delta vq = vq - vq0$;制限による差分

$VQI = vqi0 + \Delta vq \times ([VExMODE] <AWUMD> \text{設定})$;制限による差分を積分項に反映

	レジスタ名	機能	詳細
入力	$[VExIQ]$	q 軸電流	32 ビット固定小数点データ (小数点以下 31 ビット)
	$[VExIQREF]$	q 軸電流基準値	16 ビット固定小数点データ (小数点以下 15 ビット)
	$[VExCIQKP]$	比例係数	16 ビットデータ
	$[VExCIQKI]$	積分係数	16 ビットデータ
	$[VExCIQKG]$	[3:0] q 軸 PI 制御積分係数レンジ設定	<CIQKG> 係数レンジ 0000: 1 倍 001: 1/2 ⁴ 倍 0010: 1/2 ⁸ 倍 0011: 1/2 ¹² 倍 0100: 1/2 ¹⁶ 倍 0101~1111: Reserved
	$[VExPIOLIM]$	PI 制御出力制限値	16 ビット固定小数点データ (小数点以下 15 ビット) 有効範囲: 0x0000~0x7FFF $[VExPIOLIM]=0x0000$ の場合は出力制限禁止
	$[VExMODE]$	[9:8] 出力制限時のアンチwindアップ比設定	<AWUMD> 00: 禁止 01: 1/4 10: 1/2 11: 1
出力	$[VExVQ]$	q 軸電圧	32 ビット固定小数点データ (小数点以下 31 ビット)
	$[VExMCTLF]$	[9] q 軸出力制限状態	<PIQOVF> 0: $ q \text{ 軸 PI 制御出力} \leq [VExPIOLIM]$ 1: $ q \text{ 軸 PI 制御出力} > [VExPIOLIM]$
内部	VQI	q 軸電圧積分項保持	64 ビット固定小数点データ (小数点以下 63 ビット)

注) VQI は 64 ビットデータで、上位が $[VExVQIH]$ レジスタ、下位が $[VExVQILH]$ レジスタの構成です。

c. 非干渉制御

モータの電圧方程式を使って d 軸,q 軸の干渉分を算出して PI 制御結果を補正します。

< 演算式 >

```

if ([VExMODE]<T5ECEN>=1) ;拡張制御有効
  ld = [VExCLD]×([VExCLG] 設定) ;d 軸インダクタンス
  lq = [VExCLQ]×([VExCLG] 設定) ;q 軸インダクタンス
  phi = [VExCPHI]×([VExCPHIG] 設定) ;鎖交磁束
  id = [VExID] ;フィードバック電流
  iq = [VExIQ]
  [VExVDE] = [VExOMEGA]× iq × lq ;d 軸干渉分算出
  [VExVQE] = [VExOMEGA]× id × ld + [VExOMEGA]× phi ;q 軸干渉分算出
if ([VExMODE]<NICEN>=1) ;非干渉制御有効
  [VExVD] = [VExVD] + [VExVDE]
  [VExVQ] = [VExVQ] + [VExVQE]
    
```

	レジスタ名	機能	詳細
入力	[VExVD]	d 軸電圧	32 ビット固定小数点データ (小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExID]	d 軸電流	
	[VExIQ]	q 軸電流	
	[VExCLD]	d 軸インダクタンス	16 ビット固定小数点データ (小数点以下 11 ビット)
	[VExCLQ]	q 軸インダクタンス	
	[VExCPHI]	鎖交磁束	
	[VExCLG]	インダクタンスレンジ設定	000: 1 倍 001: 1/2 ⁴ 倍 010: 1/2 ⁸ 倍 011: 1/2 ¹² 倍 100: 1/2 ¹⁶ 倍 101~111: Reserved
	[VExCPHIG]	鎖交磁束レンジ設定	
	[VExOMEGA]	回転速度	16 ビット固定小数点データ (小数点以下 15 ビット)
[VExMODE]	[11] 非干渉制御許可	<NICEN> 0: 非干渉制御禁止 1: 非干渉制御許可	
	[10] 拡張制御許可	<T5ECEN> 0: 拡張制御禁止(非干渉制御不可) 1: 拡張制御許可	
出力	[VExVDE]	d 軸非干渉補正電圧	16 ビット固定小数点データ (小数点以下 15 ビット)
	[VExVQE]	q 軸非干渉補正電圧	
	[VExVD]	d 軸電圧	32 ビット固定小数点データ (小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	

d. 電圧スカラ制限

d軸,q軸電圧の合成値($\sqrt{VD^2 + VQ^2}$ の平方根) が制限値を超えないように、d軸,q軸電圧を制限します。

< 演算式 >

```

if ([VExMODE]<T5ECEN> =1) ;拡張制御有効

[Vdq 演算]
if (([VExVD]2 + [VExVQ]2) > [VExVSLIM]2) ;超過確認
  if ([VExFMODE]<VSLIMMD> =00) ;電圧スカラ制限なし
    [VExVDQ] = SQRT([VExVD]2 + [VExVQ]2)
  else if ([VExFMODE]<VSLIMMD> =01) ;d軸方向スカラ制限
    [VExVDQ] = SQRT([VExVSLIM]2 + [VExVQ]2)
  else if ([VExFMODE]<VSLIMMD> =10) ;q軸方向スカラ制限
    [VExVDQ] = SQRT([VExVSLIM]2 + [VExVD]2)
  else if ([VExFMODE]<VSLIMMD> =11) ;dq比例スカラ制限
    [VExVDQ] = SQRT([VExVD]2 + [VExVQ]2)
else [VExVDQ] = SQRT([VExVD]2 + [VExVQ]2) ;リミット以下はスカラ算出
  注) SQRT: 平方根演算

[偏角算出]
x = [VExVQ]
y = [VExVD]
[VExDELTA] = ATAN(x, y)
  注) ATAN: 逆正接演算

[各軸制限値算出]
if ([VExFMODE]<VSLIMMD> =00) ;電圧スカラ制限なし
  vdlim = [VExVSLIM]
  vqlim = [VExVSLIM]
else if ([VExFMODE]<VSLIMMD> =01) ;d軸方向スカラ制限
  vdlim = [VExVDQ]
  vqlim = [VExVSLIM]
else if ([VExFMODE]<VSLIMMD> =10) ;q軸方向スカラ制限
  vdlim = [VExVSLIM]
  vqlim = [VExVDQ]
else if ([VExFMODE]<VSLIMMD> =11) ;dq比例スカラ制限
  vdlim = [VExVSLIM] × SIN([VExDELTA])
  vqlim = [VExVSLIM] × COS([VExDELTA])

[制限処理]
if ([VExVD] > vdlim) ;d軸上限処理
  [VExVD] = vdlim
  [VExMCTLF]<VSOVF> =1
else if ([VExVD] < -vdlim) ;d軸下限処理
  [VExVD] = -vdlim
  [VExMCTLF]<VSOVF> =1
if ([VExVQ] > vqlim) ;q軸上限処理
  [VExVQ] = vqlim
  [VExMCTLF]<VSOVF> =1
else if ([VExVQ] < -vqlim) ;q軸下限処理
  [VExVQ] = -vqlim
  [VExMCTLF]<VSOVF> =1

```

	レジスタ名	機能	詳細
入力	[VExVD]	d 軸電圧	32 ビット固定小数点データ (小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExVSLIM]	電圧スカラ制限値	16 ビット固定小数点データ (小数点以下 15 ビット) 0x0000~0x7FFF [VExVSLIM]=0x0000 の場合は制限禁止
	[VExMODE]	[10] 拡張制御許可	<T5ECEN> 0: 拡張制御禁止(スカラ制限不可) 1: 拡張制御許可
	[VExFMODE]	[11:10] 制限モード設定	<VSLIMMD> 00: スカラ制限禁止(軸別制限有効) 01: スカラ制限許可、d 軸方向に制限 10: スカラ制限許可、q 軸方向に制限 11: スカラ制限許可、dq 比例制限
出力	[VExVDQ]	電圧スカラ値または軸方向制限値	16 ビット固定小数点データ (小数点以下 15 ビット)
	[VExDELTA]	電圧偏角	16 ビットデータ 0x0000~0x4000 (0~90°)
	[VExVD]	d 軸電圧	32 ビット固定小数点データ (小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExMCTLF]	[10] 電圧スカラ制限状態	<VSOVF> 0: 制限なし 1: 制限中

3.3.2. SIN/COS 演算(タスク 6)

SIN/COS 演算タスクは、位相補間演算と SIN/COS 演算を実行します。

位相補間は回転速度を PWM 周期で積分して計算し、位相補間許可時([VExMODE]<PVIEN> =1) のみ実行します。位相補間時は指定位相でのクリッピングが可能です。

a. 位相補間

<演算式>

```

theta0 = [VExOMEGA] × [VExTPWM] + [VExTHETA] ;位相補間値算出
theta0 = theta0 & 0x0000FFFF
if ([VExMODE]<CLPEN> =1) ;クリッピング許可
    if ([VExOMEGA] ≥ 0) ;正回転時
        if ([VExTHETA] ≤ [VExTHTCLP] ≤ theta0) theta0 = [VExTHTCLP]
        else if ( theta0 ≤ [VExTHETA] ≤ [VExTHTCLP]) theta0 = [VExTHTCLP]
        else if ([VExTHTCLP] ≤ theta0 ≤ [VExTHETA]) theta0 = [VExTHTCLP]
    else if ([VExOMEGA] < 0) ;逆回転時
        if (theta0 ≤ [VExTHTCLP] ≤ [VExTHETA]) theta0 = [VExTHTCLP]
        else if ([VExTHTCLP] ≤ [VExTHETA] ≤ theta0) theta0 = [VExTHTCLP]
        else if ([VExTHETA] ≤ theta0 ≤ [VExTHTCLP]) theta0 = [VExTHTCLP]
if ([VExMODE]<PVIEN> =1) [VExTHETA] = theta0 ;位相補間許可で[VExTHETA]更新
    
```

	レジスタ名	機能	詳細
入力	[VExTHETA]	位相 θ	16ビット固定小数点データ (0.0~1.0、小数点以下 16ビット)
	[VExOMEGA]	回転速度	16ビット固定小数点データ (-1.0~1.0、小数点以下 15ビット)
	[VExTPWM]	PWM 周期レート	16ビットデータ
	[VExTHTCLP]	クリップ値	16ビット固定小数点データ (0.0~1.0、小数点以下 16ビット)
	[VExMODE]	[0] 位相補間許可 [7] 位相クリッピング制御	<PVIEN> 0: 位相補間禁止 1: 位相補間許可 <CLPEN> 0: クリップ禁止 1: クリップ許可
出力	[VExTHETA]	位相 θ	16ビット固定小数点データ (0.0~1.0、小数点以下 16ビット)

b. SIN/COS 演算

<演算式>

$[VExSINM] = [VExSIN]$;前回値保存 (入力処理用)

$[VExCOSM] = [VExCOS]$

$[VExSIN] = \text{SIN}([VExTHETA])$;SIN,COS 値算出

$[VExCOS] = \text{SIN}([VExTHETA] + 1/4)$

if ($[VExFMODE] < \text{MREGDIS} = 1$) ;前回値保持無効確認

$[VExSINM] = [VExSIN]$

$[VExCOSM] = [VExCOS]$

注) SIN: 正弦演算

	レジスタ名	機能	詳細
入力	$[VExTHETA]$	位相 θ	16ビット固定小数点データ (0.0~1.0、小数点以下 16ビット)
	$[VExFMODE]$	[9] SIN,COS 前回値保持選択	<MREGDIS> 0: 前回値保持有効 1: 前回値保持無効
出力	$[VExSIN]$	θ での正弦値	16ビット固定小数点データ (-1.0~1.0、小数点以下 15ビット)
	$[VExCOS]$	θ での余弦値	
	$[VExSINM]$	前回の正弦値	
	$[VExCOSM]$	前回の余弦値	

3.3.3. 出力電圧変換(座標軸変換/相変換)

出力電圧変換は座標軸変換と相変換の2段階で変換します。
相変換タスクには空間ベクトル変換と逆クランクの2種類あります。

3.3.3.1. 出力座標軸変換(タスク 7)

出力座標軸タスクは d 軸電圧、q 軸電圧、 $\sin \theta$ 、 $\cos \theta$ から α 軸電圧、 β 軸電圧を算出します。

<演算式>

$$[VExTMPREG3] = [VExCOS] \times [VExVD] - [VExSIN] \times [VExVQ] ; \alpha \text{ 算出}$$

$$[VExTMPREG4] = [VExSIN] \times [VExVD] + [VExCOS] \times [VExVQ] ; \beta \text{ 算出}$$

	レジスタ名	機能	詳細
入力	[VExVD]	d 軸電圧	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExSIN]	θ での正弦値	16 ビット固定小数点データ (-1.0~1.0、小数点以下 15 ビット)
	[VExCOS]	θ での余弦値	
出力	[VExTMPREG3]	α 軸電圧	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExTMPREG4]	β 軸電圧	

3.3.3.2. 出力相変換 1(空間ベクトル変換)(タスク 8)

出力相変換 1 は α 軸電圧、 β 軸電圧からセクタ判定し、セクタ別に空間ベクトル変換で a 相電圧、b 相電圧、c 相電圧のデューティを算出します。このタスクは変換方式に 2 相変調か 3 相変調かを選択できます。

a. セクタ判定

<演算式>

```

[VExSECTORM] = [VExSECTOR] ;前回セクタを保存
valpha = [VExTMPREG3]
vbeta = [VExTMPREG4]
if (valpha ≥ 0 & vbeta ≥ 0)
  if (|valpha| ≥ |vbeta| × √(1/3))
    if (|valpha| × √(1/3) ≥ |vbeta|) [VExSECTOR] = 0
    else [VExSECTOR] = 1
  else [VExSECTOR] = 2
else if (valpha < 0 & vbeta ≥ 0)
  if (|valpha| < |vbeta| × √(1/3)) [VExSECTOR] = 3
  if (|valpha| × √(1/3) < |vbeta|) [VExSECTOR] = 4
  else [VExSECTOR] = 5
else if (valpha < 0 & vbeta < 0)
  if (|valpha| ≥ |vbeta| × √(1/3))
    if (|valpha| × √(1/3) ≥ |vbeta|) [VExSECTOR] = 6
    else [VExSECTOR] = 7
  else [VExSECTOR] = 8
else if (valpha ≥ 0 & vbeta < 0)
  if (|valpha| < |vbeta| × √(1/3)) [VExSECTOR] = 9
  else if (|valpha| × √(1/3) < |vbeta|) [VExSECTOR] = 10
  else [VExSECTOR] = 11
if ([VExFMODE] < MREGDIS > = 1) [VExSECTORM] = [VExSECTOR] ;前回値保持無効確認
    
```

	レジスタ名	機能	詳細
入力	[VExTMPREG3]	α 軸電圧	32ビット固定小数点データ (-1.0~1.0、小数点以下 31ビット)
	[VExTMPREG4]	β 軸電圧	
	[VExFMODE]	[9] SECTOR 前回値保持 選択	<MREGDIS> 0: 前回値保持有効 1: 前回値保持無効
出力	[VExSECTOR]	セクタ	4ビットデータ
	[VExSECTORM]	前回のセクタ	

b. 空間ベクトル変換(3相変調で<SECTOR[3:0]>=0,1 の場合のみ記載)
<演算式>

```

if ([VExSECTOR] = 0,1)
  t1 =  $\sqrt{3} / [VExVDC] \times (\sqrt{3} / 2 \times [VExTMPREG3] - 1/2 \times [VExTMPREG4])$  ;t1 期間算出
  t2 =  $\sqrt{3} / [VExVDC] \times [VExTMPREG4]$  ;t2 期間算出
  t3 = 1 - t1 - t2 ;ゼロベクトル期間算出
  if ([VExFMODE]<C2PEN>=0) ;3 相変調
    dutya = t1 + t2 + t3 / 2
    dutyb = t2 + t3 / 2
    dutyc = t3 / 2
  else ;2 相変調
    dutya = t1 + t2
    dutyb = t2
    dutyc = 0

[VExTMPREG0] = dutya
[VExTMPREG1] = dutyb
[VExTMPREG2] = dutyc
[VExTMPREG5] = t3
  
```

	レジスタ名	機能	詳細
入力	[VExTMPREG3]	α軸電圧	32ビット固定小数点データ (-1.0~1.0、小数点以下 31ビット)
	[VExTMPREG4]	β軸電圧	
	[VExVDC]	電源電圧	16ビット固定小数点データ (0.0~1.0、小数点以下 15ビット)
	[VExSECTOR]	セクタ	4ビットデータ
	[VExFMODE]	[0] 変調モード	<C2PEN> 0: 3相変調 1: 2相変調
出力	[VExTMPREG0]	a相電圧デューティ	32ビット固定小数点データ (0.0~1.0、小数点以下 31ビット)
	[VExTMPREG1]	b相電圧デューティ	
	[VExTMPREG2]	c相電圧デューティ	
	[VExTMPREG5]	ゼロベクトルデューティ	

3.3.3.3. 出力相変換 2(逆クラーク変換)(タスク 11)

出力相変換 2 は α 軸電圧、 β 軸電圧からセクタ判定し、逆クラーク変換で a 相電圧、b 相電圧、c 相電圧のデューティを算出するタスクです。このタスクは変換方式として 3 相変調だけに対応します。

また、このタスクは $[VExFMODE]<PHCVDIS>$ を "1" に設定することで 2 相電圧のデューティを算出します。

a. セクタ判定

<演算式>

```

[VExSECTORM] = [VExSECTOR]           ;前回セクタを保存
valpha = [VExTMPREG3]
vbeta = [VExTMPREG4]
if (valpha ≥ 0 & vbeta ≥ 0)
  if (|valpha| ≥ |vbeta| × √(1/3))
    if (|valpha| × √(1/3) ≥ |vbeta|)   [VExSECTOR] = 0
    else                               [VExSECTOR] = 1
    else                               [VExSECTOR] = 2
  else if (valpha < 0 & vbeta ≥ 0)
    if (|valpha| < |vbeta| × √(1/3))   [VExSECTOR] = 3
    if (|valpha| × √(1/3) < |vbeta|)   [VExSECTOR] = 4
    else                               [VExSECTOR] = 5
  else if (valpha < 0 & vbeta < 0)
    if (|valpha| ≥ |vbeta| × √(1/3))   [VExSECTOR] = 6
    if (|valpha| × √(1/3) ≥ |vbeta|)   [VExSECTOR] = 7
    else                               [VExSECTOR] = 8
  else if (valpha ≥ 0 & vbeta < 0)
    if (|valpha| < |vbeta| × √(1/3))   [VExSECTOR] = 9
    else if (|valpha| × √(1/3) < |vbeta|) [VExSECTOR] = 10
    else                               [VExSECTOR] = 11
if ([VExFMODE]<MREGDIS> = 1) [VExSECTORM] = [VExSECTOR] ;前回値保持無効確認
    
```

	レジスタ名	機能	詳細
入力	$[VExTMPREG3]$	α 軸電圧	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	$[VExTMPREG4]$	β 軸電圧	
	$[VExFMODE]$	[9] SECTOR 前回値保持 選択	<MREGDIS> 0: 前回値保持有効 1: 前回値保持無効
出力	$[VExSECTOR]$	セクタ情報	4 ビットデータ
	$[VExSECTORM]$	前回の $[VExSECTOR]$	

b. 逆クランク変換
< 演算式 >

```

if ([VExFMODE]<PHCVDIS>=0)
    [VExTMPREG0]= 1/[VExVDC]×[VExTMPREG3]+1/2           ;3 相変換
    [VExTMPREG1]= 1/[VExVDC]×(-1/2×[VExTMPREG3]+√3/2×[VExTMPREG4])+1/2 ;Va デューティ
    [VExTMPREG2]= 1/[VExVDC]×(-1/2×[VExTMPREG3]-√3/2×[VExTMPREG4])+1/2 ;Vb デューティ
    ;Vc デューティ
else
    ;相変換禁止
    [VExTMPREG0]= 1/[VExVDC]×[VExTMPREG3]+1/2         ;Va デューティ
    [VExTMPREG1]= 1/[VExVDC]×[VExTMPREG4]+1/2         ;Vb デューティ
    
```

	レジスタ名	機能	詳細
入力	[VExTMPREG3]	α軸電圧	32ビット固定小数点データ (-1.0~1.0、小数点以下 31ビット)
	[VExTMPREG4]	β軸電圧	
	[VExVDC]	電源電圧	16ビット固定小数点データ (0.0~1.0、小数点以下 15ビット)
	[VExFMODE]	[12] 相変換禁止設定	<PHCVDIS> 0: 2-3 相変換許可 (3 相交流出力) 1: 2-3 相変換禁止 (2 相交流出力)
出力	[VExTMPREG0]	a 相電圧デューティ	32ビット固定小数点データ (0.0~1.0、小数点以下 31ビット)
	[VExTMPREG1]	b 相電圧デューティ	
	[VExTMPREG2]	c 相電圧デューティ	

3.3.4. 出力制御

出力制御部は、3 相電圧デューティを PMD 設定形式に変換します。変換した結果を[*VExCMPU*]、[*VExCMPV*]、[*VExCMPW*] に設定し、出力制御動作設定に応じて[*VExOUTCR*] を設定します。また、デッドタイム補償制御および PWM 出力制限が可能です。

出力制御タスクには出力制御 1 タスクと出力制御 2 タスクの 2 種類があり、それぞれ対応できる PWM 出力が違います。

- 注) [*VExCMPU*]/[*VExCMPV*]/[*VExCMPW*]/[*VExOUTCR*]は PMD を VE モードに設定すると PMD の[*PMDxCMPU*]/[*PMDxCMPV*]/[*PMDxCMPW*]/[*PMDxMDOUT*]レジスタと切り替わります。その場合も PMD のダブルバッファ機能は有効です。バッファ機能の詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。
PMD でダブルバッファを許可している場合、出力制御 1 タスク/出力制御 2 タスク/トリガ生成タスクを実行中はダブルバッファ実行段の更新タイミングになっても実行段は更新されません。

3.3.4.1. 出力制御 1(タスク 0)

出力制御 1 タスクは通常 PWM 出力と PWM シフト 1 の PWM 出力に対応しています。
PWM シフト許可時に、回転速度([VExOMEGA]) が PWM シフト切り替え基準([VExFPWMCHG]) より低い場合に PWM 出力が PWM シフト 1 に切り替わります。

注) PWM シフト 1 は 1 シャント電流検出モード時のみ選択できます。

a. 出力変換

<演算式>

```
[VExMCTLF]<LAVFM> = [VExMCTLF]<LAVF> ;低速フラグ前回値更新
[VExMCTLF]<PLSLFM> = [VExMCTLF]<PLSLF> ;PWM デューティチェックフラグ前回値更新
[VExMCTLF] = & 0xFFEE ;現フラグクリア
if (([VExFMODE]<IDMODE[1]>=1) & ([VExFMODE]<C2PEN>=1) & ([VExFMODE]<SPWMEN>=1))
    ;1 シャント,2 相変調シフト 1 許可
    if ([VExOMEGA]<[VExFPWMCHG]) [VExMCTLF]<LAVF> = 1
        ;低速判定で低速フラグセット

dutya = [VExTMPREG0]
dutyb = [VExTMPREG1]
dutyb = [VExTMPREG1]
dutyb = [VExTMPREG2]
if ([VExMCTLF]<LAVF> = 1) ;PWM シフト 1 で低速時
    if ([VExSECTOR] = 0,3,4,7,8,11) ;セクタ判定
        dutya = dutya + [VExTMPREG5] ;ゼロベクトル V7 変換
        dutyb = dutyb + [VExTMPREG5]
        dutyc = dutyc + [VExTMPREG5]

pwma = dutya × [VExMDPRD] ;PMD 設定値変換
pwmb = dutyb × [VExMDPRD]
pwmc = dutyc × [VExMDPRD]
```

	レジスタ名	機能	詳細
入力	[VExTMPREG0]	a 相電圧デューティ	32 ビット固定小数点データ (0.0~1.0、小数点以下 31 ビット)
	[VExTMPREG1]	b 相電圧デューティ	
	[VExTMPREG2]	c 相電圧デューティ	
	[VExMDPRD]	PWM 周期設定	16 ビットデータ (PMD の PWM 周期設定値)
	[VExSECTOR]	セクタ	4 ビットデータ
	[VExOMEGA]	回転速度	16 ビット固定小数点データ (-1.0~1.0、小数点以下 15 ビット)
	[VExFPWMCHG]	PWM シフト切り替え基準	16 ビット固定小数点データ (0.0~1.0、小数点以下 15 ビット) [VExFPWMCHG]=0x0000 の場合は切り替え禁止
[VExFMODE]	[0] 変調モード	<C2PEN> 0: 3 相変調 1: 2 相変調	
	[1] PWM シフト許可	<SPWMEN> 0: シフト禁止 1: シフト許可	
	[3:2] 電流検出モード	<IDMODE> 00: 3 シャント 01: 2 センサ 10,11: 1 シャント	
出力	[VExMCTLF]	[1:0] 低速度フラグ	<LAVFM>, <LAVF>
		[5:4] PWM デューティ チェックフラグ	<PLSLFM>, <PLSLF>

b. PWM 出力制限

<演算式>

```

if ([VExPWMMAX]=0)    max = [VExMDPRD]
else                  max = [VExPWMMAX]
if ((pwma > max) & ([VExMDPRD] > max))           ;U相 PWM 上限確認
    if (([VExMODE]<PWMFLEN>=0) | (pwma < [VExMDPRD])) ;100% 出力制限確認
        pwma = max
        [VExMCTLF]<PWMOVF>=1
min = [VExPWMMIN]
if ((pwma < min) & (min > 0))                   ;U相 PWM 下限確認
    if (([VExMODE]<PWMBLEN>=0) | (pwma > 0))       ;0% 出力制限確認
        pwma = min
        [VExMCTLF]<PWMOVF>=1
    
```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExMDPRD]	PWM 周期設定	16 ビットデータ (PMD の PWM 周期設定値)
	[VExPWMMAX]	PWM 上限値設定	16 ビットデータ (0x0000~[VExMDPRD]値)
	[VExPWMMIN]	PWM 下限値設定	
	[VExMODE]	[12] PWM 制限時の 0% 出力許可	<PWMBLEN> 0: 禁止 1: 許可
[13] PWM 制限時の 100% 出力許可		<PWMFLEN> 0: 禁止 1: 許可	
出力	[VExMCTLF]	[11] PWM 出力制限超過フラグ	<PWMOVF>

c. デッドタイム補償
<演算式>

```

if (0 < pwma < [VExMDPRD])    dt = [VExDTC]
else                            dt = 0
if ([VExDTCS]<IASTS> = 01)                ;正電流時
    if ([VExMODE]<PMDDTCEN> = 1)            ;PMD のデッドタイム補正対応
        if (pwma > ([VExMDPRD] - 2 × dt))    pwma = ([VExMDPRD] + pwma) / 2
        else                                pwma = pwma + dt
        if (([VExMODE]<PWMFLEN> = 1) & (max < [VExMDPRD])) ;100% 出力制限確認
            if (pwma > ([VExMDPRD] - 1))    pwma = [VExMDPRD] - 1 ;補償後の出力制限
        else
            if (pwma > [VExMDPRD])          pwma = [VExMDPRD] ;補償後の出力制限
    else if ([VExDTCS]<IASTS> = 11)        ;負電流時
        if ([VExMODE]<PMDDTCEN> = 1)        ;PMD のデッドタイム補正対応
            if (pwma < (2 × dt))            pwma = pwma / 2
            else                            pwma = pwma - dt
        if (([VExMODE]<PWMBLEN> = 1) & (min > 0)) ;0% 出力制限確認
            if (pwma < 1)                  pwma = 1 ;補償後の出力制限
        else
            if (pwma < 0)                  pwma = 0 ;補償後の出力制限
    
```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExMDPRD]	PWM 周期設定	16 ビットデータ (PMD の PWM 周期設定値)
	[VExDTC]	デッドタイム補償量	16 ビットデータ ("0x0000" ~ [VExMDPRD]値)
	[VExMODE]	[12] 制限時の 0% 出力許可	<PWMBLEN> 0: 禁止 1: 許可
		[13] 制限時の 100% 出力許可	<PWMFLEN> 0: 禁止 1: 許可
		[14] PMD 回路のデッドタイム補正対応制御	<PMDDTCEN> 0: PMD のデッドタイム補正禁止時に設定 1: PMD のデッドタイム補正許可時に設定
[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS>, <IBSTS>, <IASTS> x0: 未確定 01: 正電流 11: 負電流	

d. 出力制御/PWM シフト 1 変換
<演算式>

```

outcr = 0x1FF ;全相センタオン
if ([VExMCTLF]<LAVF> = 1) ;PWM シフト 1 で低速時
    if ([VExSECTOR] = 0,1,2,11) pwmb=[VExMDPRD]-pwmb ;V 相センタオフ
    else if ([VExSECTOR] = 3,4,5,6) pwmc=[VExMDPRD]-pwmc ;V 相キャリア反転
    else if ([VExSECTOR] = 7,8,9,10) pwma=[VExMDPRD]-pwma ;W 相センタオフ
    outcr = 0x1F3 ;W 相キャリア反転
    outcr = 0x1CF ;U 相センタオフ
    outcr = 0x1FC ;U 相キャリア反転
if ([VExMODE]<OCRMD> = 00,11) outcr = 0x000 ;出力オフ
else if ([VExMODE]<OCRMD> = 10) outcr = 0x015 ;短絡ブレーキ
[VExCMPU] = pwma
[VExCMPV] = pwmb
[VExCMPW] = pwmc
[VExOUTCR] = outcr

[パルス幅差チェック]
dif1 = | pwmc - pwma |
dif2 = | pwmb - pwmc |
dif3 = | pwma - pwmb |
difmin = dif1
if ( dif2 < difmin) difmin = dif2
if ( dif3 < difmin) difmin = dif3 ;最小幅差
if ([VExMCTLF]<LAVF> = 1) ;PWM シフト 1/低速時
    if ([VExMODE]<OCRMD>=01) ;出力許可
        if ([VExFMODE]<IDMODE[1]>=1) ;1 シャント電流検出
            if (difmin < [VExMINPLS]) [VExMCTLF]<PLSLF> = 1 ;最小幅差チェック
    
```

	レジスタ名	機能	詳細
入力	[VExMDPRD]	PWM 周期設定	16ビットデータ (PMD の PWM 周期設定値)
	[VExSECTOR]	セクタ	4ビットデータ
	[VExMODE]	[3:2] 出力制御動作	<OCRMD>
	[VExFMODE]	[0] 変調モード選択	<C2PEN>
		[3:2] 電流検出モード	<IDMODE>
[VExMINPLS]	最小パルス幅差	16ビットデータ	
出力	[VExCMPU]	PMD U 相 PWM デューティ設定	16ビットデータ ("0x0000"~[VExMDPRD]値)
	[VExCMPV]	PMD V 相 PWM デューティ設定	
	[VExCMPW]	PMD W 相 PWM デューティ設定	
	[VExOUTCR]	PMD 出力制御設定	9ビット設定
	[VExEMGRS]	PMD EMG 復帰	1ビット設定
	[VExMCTLF]	[1:0] 低速度フラグ	<LAVFM>, <LAVF>
[5:4] PWM デューティチェックフラグ		<PLSLFM>,<PLSLF>	

3.3.4.2. 出力制御 2(タスク 9)

出力制御 2 タスクは通常 PWM 出力と PWM シフト 2 の PWM 出力に対応しています。

PWM シフト許可 ($[VExFMODE]\langle SPWMEN \rangle = 1$) かつ PWM シフトモード選択 ($[VExFMODE]\langle SPWMMD \rangle$) を "00" 以外に設定することで PWM シフト 2 の PWM 出力になります。

注) PWM シフトは 1 シャント電流検出モード時のみ選択できます。

a. 出力変換

<演算式>

$[VExMCTLF]\langle LAVFM \rangle = [VExMCTLF]\langle LAVF \rangle$;低速フラグ前回値更新
 $[VExMCTLF]\langle PLSLFM \rangle = [VExMCTLF]\langle PLSLF \rangle$;PWM デューティチェックフラグ前回値更新
 $[VExMCTLF] = \& 0xFFEE$;現フラグクリア
 $pwma = [VExTMPREG0] \times [VExMDPRD]$;PMD 設定値変換
 $pwmb = [VExTMPREG1] \times [VExMDPRD]$
 $pwmc = [VExTMPREG2] \times [VExMDPRD]$

	レジスタ名	機能	詳細
入力	$[VExMDPRD]$	PWM 周期設定	16 ビットデータ (PMD の PWM 周期設定値)
	$[VExTMPREG0]$	a 相電圧デューティ	32 ビット固定小数点データ (0.0~1.0、小数点以下 31 ビット)
	$[VExTMPREG1]$	b 相電圧デューティ	
	$[VExTMPREG2]$	c 相電圧デューティ	
出力	$[VExMCTLF]$	[1:0] 低速度フラグ	$\langle LAVFM \rangle, \langle LAVF \rangle$
		[5:4] PWM デューティ チェックフラグ	$\langle PLSLFM \rangle, \langle PLSLF \rangle$

b. PWM 出力制限

< 演算式 >

```

if ([VExPWMMAX] = 0)    max = [VExMDPRD]
else                    max = [VExPWMMAX]
if ((pwma > max) & ([VExMDPRD] > max))           ;U相 PWM 上限確認
    if (([VExMODE]<PWMFLEN> = 0) | (pwma < [VExMDPRD])) ;100% 出力制限確認
        pwma = max
        [VExMCTLF]<PWMOVF> = 1
min = [VExPWMMIN]
if ((pwma < min) & (min > 0))                   ;U相 PWM 下限確認
    if (([VExMODE]<PWMBLEN> = 0) | (pwma > 0))     ;0% 出力制限確認
        pwma = min
        [VExMCTLF]<PWMOVF> = 1
    
```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExMDPRD]	PWM 周期設定	16ビットデータ (PMD の PWM 周期設定値)
	[VExPWMMAX]	PWM 上限値設定	16ビットデータ (0x0000~0x8000)
	[VExPWMMIN]	PWM 下限値設定	
	[VExMODE]	[12] PWM 制限時の 0% 出力許可	<PWMBLEN> 0: 禁止 1: 許可
[13] PWM 制限時の 100% 出力許可		<PWMFLEN> 0: 禁止 1: 許可	
出力	[VExMCTLF]	[11] PWM 出力制限超過フラグ	<PWMOVF>

c. デッドタイム補償
<演算式>

```

if (0 < pwma < [VExMDPRD])    dt = [VExDTC]
else                            dt = 0
if ([VExDTCS]<IASTS> = 01)                ;正電流時
    if ([VExMODE]<PMDDTCEN> = 1)           ;PMD のデッドタイム補正対応
        if (pwma > ([VExMDPRD] - 2 × dt))    pwma = ([VExMDPRD] + pwma) / 2
        else                                pwma = pwma + dt
        if (([VExMODE]<PWMFLEN> = 1) & (max < [VExMDPRD])) ;100% 出力制限確認
            if (pwma > ([VExMDPRD] - 1))    pwma = [VExMDPRD] - 1 ;補償後の出力制限
        else
            if (pwma > [VExMDPRD])          pwma = [VExMDPRD] ;補償後の出力制限
    else if ([VExDTCS]<IASTS> = 11)        ;負電流時
        if ([VExMODE]<PMDDTCEN> = 1)       ;PMD のデッドタイム補正対応
            if (pwma < (2 × dt))           pwma = pwma / 2
            else                            pwma = pwma - dt
            if (([VExMODE]<PWMBLEN> = 1) & (min > 0)) ;0% 出力制限確認
                if (pwma < 1)              pwma = 1 ;補償後の出力制限
            else
                if (pwma < 0)              pwma = 0 ;補償後の出力制限

```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExMDPRD]	PWM 周期設定	16 ビットデータ (PMD の PWM 周期設定値)
	[VExDTC]	デッドタイム補償量	16 ビットデータ ("0x0000" ~ [VExMDPRD]値)
	[VExMODE]	[12] 制限時の 0% 出力許可	<PWMBLEN>
		[13] 制限時の 100% 出力許可	<PWMFLEN>
		[14] PMD 回路のデッドタイム補正対応制御	<PMDDTCEN> 0: PMD のデッドタイム補正禁止時に設定 1: PMD のデッドタイム補正許可時に設定
[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS>, <IBSTS>, <IASTS> 00,10: 未確定 01: 正電流 11: 負電流	

d. 出力制御/PWM シフト 2 変換
<演算式>

```

outcr = 0x1FF ;全相センタオン
if (([VExFMODE]<IDMODE[1]>=1) & ([VExFMODE]<SPWMEN>=1)) ;1 シャントで PWM シフト 2
                                                    許可
    if ([VExOMEGA] > [VExFPWMCHG]) ;シフト 2 制御領域判定
        if ([VExFMODE]<SPWMMD>=01) ;シフト 2/U 相基準
            if (pwmb > [VExMDPRD] / 2) pwmb=[VExMDPRD] - pwmb
                outcr = 0x1F3
            if (pwmc > [VExMDPRD] / 2) pwmc=[VExMDPRD] - pwmc
                outcr = 0x1CF
        else if ([VExFMODE]<SPWMMD>=10) ;シフト 2/V 相基準
            if (pwma > [VExMDPRD] / 2) pwma=[VExMDPRD] - pwma
                outcr = 0x1FC
            if (pwmc > [VExMDPRD] / 2) pwmc=[VExMDPRD] - pwmc
                outcr = 0x1CF
        else if ([VExFMODE]<SPWMMD>=11) ;シフト 2/W 相基準
            if (pwma > [VExMDPRD] / 2) pwma=[VExMDPRD] - pwma
                outcr = 0x1FC
            if (pwmb > [VExMDPRD] / 2) pwmb=[VExMDPRD] - pwmb
                outcr = 0x1F3

if ([VExMODE]<OCRMD>=00,11) outcr = 0x000 ;出力オフ
else if ([VExMODE]<OCRMD>=10) outcr = 0x015 ;短絡ブレーキ
[VExCMPU] = pwma
[VExCMPV] = pwmb
[VExCMPW] = pwmc
[VExOUTCR] = outcr

[パルス幅チェック]
minpls = [VExMINPLS]
if (([VExFMODE]<IDMODE[1]>=1) & ([VExFMODE]<SPWMEN>=1))
    if ([VExFMODE]<SPWMMD>=01,10,11) minpls = [VExMINPLS] / 2 ;シフト 2 基準相

if (([VExCMPU] < minpls) | ([VExMDPRD] - minpls < [VExCMPU])) plslf = 1
else if (([VExCMPV] < minpls) | ([VExMDPRD] - minpls < [VExCMPV])) plslf = 1
else if (([VExCMPW] < minpls) | ([VExMDPRD] - minpls < [VExCMPW])) plslf = 1
else plslf = 0

if ([VExFMODE]<SPWMMD>=01)
    if (([VExCMPU] < [VExMINPLS]) | ([VExMDPRD] - [VExMINPLS] < [VExCMPU])) plslf = 1
else if ([VExFMODE]<SPWMMD>=10)
    if (([VExCMPV] < [VExMINPLS]) | ([VExMDPRD] - [VExMINPLS] < [VExCMPV])) plslf = 1
else if ([VExFMODE]<SPWMMD>=11)
    if (([VExCMPW] < [VExMINPLS]) | ([VExMDPRD] - [VExMINPLS] < [VExCMPW])) plslf = 1

if ([VExMODE]<OCRMD>=01) [VExMCTLF]<PLSLF> = plslf ;出力許可時のみ今回フラグ更新
    
```

	レジスタ名	機能	詳細
入力	[VExMDPRD]	PWM 周期設定	16 ビットデータ (PMD の PWM 周期設定値)
	[VExFPWMCHG]	PWM シフト切り替え基準	16 ビット固定小数点データ (0.0~1.0、小数点以下 15 ビット) [VExFPWMCHG]=0x0000 の場合は切り替え禁止
	[VExMODE]	[3:2] 出力制御動作	<OCRMD> 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ 11: EMG 復帰
	[VExMINPLS]	最小パルス幅	16 ビットデータ
	[VExFMODE]	[1] PWM シフト許可	<SPWMEN> 0: シフト禁止、 1: シフト許可
		[3:2] 電流検出モード	<IDMODE> 00: 3 シャント、01: 2 センサ、10、11: 1 シャント
[15:14] PWM シフトモード		<SPWMMD> 00: シフト 1 01: シフト 2 (U 相センタ PWM) 10: シフト 2 (V 相センタ PWM) 11: シフト 2 (W 相センタ PWM)	
出力	[VExCMPU]	PMD U 相 PWM 設定	16 ビットデータ (0x0000~0x8000)
	[VExCMPV]	PMD V 相 PWM 設定	
	[VExCMPW]	PMD W相 PWM 設定	
	[VExOUTCR]	PMD 出力制御設定	9 ビット設定
	[VExEMGRS]	PMD EMG 復帰	1 ビット設定
	[VExMCTLF]	[5:4] パルス微小フラグ	<PLSLFM>,<PLSLF>

3.3.5. トリガ生成(タスク 1)

トリガ生成部は、1 シャント電流検出時に PWM デューティ設定値[*VE_xCMPU*]、[*VE_xCMPV*]、[*VE_xCMPW*]から電流検出方式に応じた ADC へのトリガタイミングを算出して[*VE_xTRGCMP0*]、[*VE_xTRGCMP1*] に設定します。

注 1) 3シャント/2センサ電流検出選択時は[*VE_xTRGCMP0*]、[*VE_xTRGCMP1*] は更新されません。

注 2) PWM シフト 2 選択時は[*VE_xTRGCMP0*]、[*VE_xTRGCMP1*] は更新されません。

注 3) [*VE_xTRGCMP0*]/[*VE_xTRGCMP1*]/[*VE_xTRGSEL*]は PMD を VE モードに設定すると PMD の[*PMD_xTRGCMP0*]/[*PMD_xTRGCMP1*]/[*PMD_xTRGSEL*]レジスタと切り替わります。その場合も PMD のダブルバッファ機能は有効です。PMD でダブルバッファを許可している場合、出力制御 1 タスク/出力制御 2 タスク/トリガ生成タスクを実行中はダブルバッファ実行段の更新タイミングになっても実行段は更新されません。

注 4) PMD の詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

電流検出モード <IDMODE>	PWM シフト 設定 <SPWMEN> <SPWMMD>	変調モード <C2PEN>	低速度 フラグ <LAVF>	トリガ生成式
3 シャント	—	2 相/3 相	—	(トリガ生成しない)
2 センサ	—	2 相/3 相	—	(トリガ生成しない)
1 シャント (アップカウンタ)	PWM シフト 禁止	3 相	—	[<i>VE_xTRGCMP0</i>]= (dmin+dmid)/2 + [<i>VE_xTRGCRC</i>] [<i>VE_xTRGCMP1</i>]= (dmax+dmid)/2 + [<i>VE_xTRGCRC</i>]
		2 相	—	[<i>VE_xTRGCMP0</i>]= 0x0001 + [<i>VE_xTRGCRC</i>] [<i>VE_xTRGCMP1</i>]= (dmax+dmid)/2 + [<i>VE_xTRGCRC</i>]
	PWM シフト 1	2 相	高速	[<i>VE_xTRGCMP0</i>]= 0x0001 + [<i>VE_xTRGCRC</i>] [<i>VE_xTRGCMP1</i>]= (dmax+dmid)/2 + [<i>VE_xTRGCRC</i>]
			低速	[<i>VE_xTRGCMP0</i>]= 0x0001 + [<i>VE_xTRGCRC</i>] [<i>VE_xTRGCMP1</i>]= [<i>VE_xMDPRD</i>] - [<i>VE_xTADC</i>] + [<i>VE_xTRGCRC</i>]
PWM シフト 2	3 相	—	(トリガ生成しない)	
1 シャント (ダウンカウンタ)	PWM シフト 禁止	3 相	—	[<i>VE_xTRGCMP0</i>]= (dmax+dmid)/2 - [<i>VE_xTRGCRC</i>] [<i>VE_xTRGCMP1</i>]= (dmin+dmid)/2 - [<i>VE_xTRGCRC</i>]
		2 相	—	[<i>VE_xTRGCMP0</i>]= (dmax+dmid)/2 - [<i>VE_xTRGCRC</i>] [<i>VE_xTRGCMP1</i>]= 0x0001 + [<i>VE_xTRGCRC</i>]
	PWM シフト 1	2 相	高速	[<i>VE_xTRGCMP0</i>]= (dmax+dmid)/2 - [<i>VE_xTRGCRC</i>] [<i>VE_xTRGCMP1</i>]= 0x0001 + [<i>VE_xTRGCRC</i>]
			低速	[<i>VE_xTRGCMP0</i>]= [<i>VE_xMDPRD</i>] + [<i>VE_xTADC</i>] - [<i>VE_xTRGCRC</i>] [<i>VE_xTRGCMP1</i>]= 0x0001 + [<i>VE_xTRGCRC</i>]
PWM シフト 2	3 相	—	(トリガ生成しない)	

注) dmin:最小デューティ相の値、dmax:最大デューティ相の値、dmid:中間デューティ相の値

	レジスタ名	機能	詳細
入力	[VExMDPRD]	PWM 周期設定	16 ビットデータ (PMD の PWM 周期設定値)
	[VExCMPU]	PMD U 相 PWM デューティ設定	16 ビットデータ (0x0000~0x8000)
	[VExCMPV]	PMD V 相 PWM デューティ設定	
	[VExCMPW]	PMD W 相 PWM デューティ設定	
	[VExTADC]	ADC 変換時間	16 ビットデータ (0x0000~0x8000)
	[VExTRGCRC]	トリガ補正值	16 ビットデータ (0x0000~0x8000)
	[VExSECTOR]	セクタ情報	4 ビットデータ
	[VExMODE]	[0] 零電流検出	<ZIEN> 0: 通常電流検出 1: ゼロ電流検出
		[3:2] 出力制御動作	<OCRMD> 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ 11: EMG 復帰
	[VExFMODE]	[0] 変調モード	<C2PEN> 0: 3 相変調 1: 2 相変調
[1] PWM シフト許可		<SPWMEN> 0: シフト禁止, 1: シフト許可	
[3:2] 電流検出モード		<IDMODE> 00: 3 シヤント, 01: 2 センサ, 10, 11: 1 シヤント	
[8] トリガ補正許可		<CRCEN>	
[15:14] PWM シフトモード		<SPWMMD> 00: シフト 1 01: シフト 2 (U 相センタ PWM) 10: シフト 2 (V 相センタ PWM) 11: シフト 2 (W 相センタ PWM)	
[VExMCTLF]	[0] 低速度フラグ	<LAVF>	
出力	[VExTRGCMP0]	PMD トリガ 0 タイミング設定	16 ビットデータ (0x0001~0x7FFF)
	[VExTRGCMP1]	PMD トリガ 1 タイミング設定	
	[VExTRGSEL]	PMD トリガ選択	3 ビットデータ: [VExSECTOR] /2

3.3.6. 入力処理

入力処理では ADC から変換結果と相情報を読み込みます。電流検出方式や PWM シフトモードなどの設定に応じて 3 相電流、電圧の変換結果を固定小数点データ変換して保存します。

また、ゼロ電流検出モード時は電流検出結果をゼロ電流レジスタに保存します。

デッドタイム補償制御のために、ヒステリシス幅を指定して電流極性を判定できます。

入力処理には入力処理 1 タスクと入力処理 2 タスクの 2 種類があり、それぞれ対応できる電流検出方式が違います。

3.3.6.1. 入力処理 1(タスク 2)

入力処理 1 タスクは 3 シャント(2 相検出のみ(注 1)) および 1 シャントの電流検出に対応します。ただし、PWM シフト 2 の 1 シャント電流検出には対応しません(注 2)。

注 1) 電流検出結果は 2 相のみ使用します。残りの 1 相は計算で求めます。

注 2) PWM シフトは 1 シャント電流検出モード時のみ選択できます。

a. 入力変換

<演算式>

[VDC 固定小数点数変換/保存]

```
if ([VExMODE]<VDCSEL> =0)    [VExVDC] = [DC 電圧] >>1
else                            [VExVDCL] = [DC 電圧] >>1
```

[電流 1 読み込み]

```
if ([VExFMODE]<IDMODE> =10,11)                ;1 シャント
if ([VExMCTLF]<LAVFM> =0)                      ;通常 PWM
    if ([VExSECTORM] =4,5,6,7)                [VExIAADC] = [電流 1]
    else if ([VExSECTORM] =8,9,10,11)        [VExIBADC] = [電流 1]
    else if ([VExSECTORM] =0,1,2,3)          [VExICADC] = [電流 1]
else if ([VExMCTLF]<LAVFM> =1)                ;PWM シフト 1
    if ([VExSECTORM] =1,2,7,8)              [VExIAADC] = [電流 1]
    else if ([VExSECTORM] =0,5,6,11)        [VExIBADC] = [電流 1]
    else if ([VExSECTORM] =3,4,9,10)        [VExICADC] = [電流 1]
if ([VExFMODE]<IDMODE> =00,01)                ;3 シャント,2 センサ
    if ([電流 1 相情報] =1)                  [VExIAADC] = [電流 1]
    else if ([電流 1 相情報] =2)            [VExIBADC] = [電流 1]
    else if ([電流 1 相情報] =3)            [VExICADC] = [電流 1]
```

[電流 2 読み込み]

```
if ([VExFMODE]<IDMODE> =10,11)                ;1 シャント
if ([VExMCTLF]<LAVFM> =0)                      ;通常 PWM
    if ([VExSECTORM] =0,1,10,11)            [VExIAADC] = [電流 2]
    else if ([VExSECTORM] =2,3,4,5)        [VExIBADC] = [電流 2]
    else if ([VExSECTORM] =6,7,8,9)        [VExICADC] = [電流 2]
else if ([VExMCTLF]<LAVFM> =1)                ;PWM シフト 1
    if ([VExSECTORM] =3,4,9,10)            [VExIAADC] = [電流 2]
    else if ([VExSECTORM] =1,2,7,8)        [VExIBADC] = [電流 2]
    else if ([VExSECTORM] =0,5,6,11)        [VExICADC] = [電流 2]
```

```

if ([VExFMODE]<IDMODE> =00,01)                                ;3 シャント,2 センサ
  if ([電流 2 相情報] =1)                                       [VExIAADC] = [電流 2]
  else if ([電流 2 相情報] =2)                                   [VExIBADC] = [電流 2]
  else if ([電流 2 相情報] =3)                                   [VExICADC] = [電流 2]

```

```

[ 電流 3 読み込み ]
if ([VExFMODE]<IDMODE> =00,01)                                ;1 シャント以外
  if ([電流 3 相情報] =1)                                       [VExIAADC] = [電流 3]
  else if ([電流 3 相情報] =2)                                   [VExIBADC] = [電流 3]
  else if ([電流 3 相情報] =3)                                   [VExICADC] = [電流 3]

```

```

[ 電流固定小数点数変換 ]
ia = [VExIAO] - [VExIAADC]
ib = [VExIBO] - [VExIBADC]
ic = [VExICO] - [VExICADC]
if ([VExFMODE]<IDMODE> =10,11)                                ;1 シャント
  if ([VExMCTLF]<LAVFM> =0)                                       ;通常 PWM
    if ([VExSECTORM] =0,1,10,11)                                   ia = -ia
    else if ([VExSECTORM] =2,3,4,5)                               ib = -ib
    else if ([VExSECTORM] =6,7,8,9)                               ic = -ic
  else if ([VExMCTLF]<LAVFM> =1)                                   ;PWM シフト 1
    if ([VExSECTORM] =1,2,5,6,9,10)                              ia = -ia
                                                                ib = -ib
                                                                ic = -ic

```

```

[ 電流 3 算出 ]
n =6 - [電流 2 相情報] - [電流 1 相情報]                       ;電流 3 の相番号算出
if ( n =1)               ia = -ib -ic
else if ( n =2)          ib = -ic -ia
else if ( n =3)          ic = -ia -ib

```

```

[ 電流保存 ]
[VExTMPREG0] = ia
[VExTMPREG1] = ib
[VExTMPREG2] = ic

```

	レジスタ名	機能	詳細
入力	(DC 電圧)	ADC 変換結果入力	16 ビットデータ (上位 12 ビットが変換結果)
	(電流 1)		
	(電流 2)		
	(電流 3)		
	[VExSECTORM]	[VExSECTOR]の前回値	4 ビットデータ
	[VExMODE]	[1] ゼロ電流検出	<ZIEN> 0: 通常電流検出 1: ゼロ電流検出
		[4] VDC 保存レジスタ	<VDCSEL> 0: [VExVDC] , 1: [VExVDCL]
	[VExFMODE]	[3:2] 電流検出モード	<IDMODE> 00: 3 シャント, 01: 2 センサ, 10,11: 1 シャント
[VExMCTLF]	[1]低速度フラグ	<LAVFM>	
出力	[VExVDC]	DC 電源電圧	16 ビット固定小数点データ (0.0~1.0、小数点以下 15 ビット)
	[VExVDCL]	DC 電源電圧	
	[VExIAADC]	a 相電流 ADC 変換結果	16 ビットデータ (上位 12 ビットに結果保持)
	[VExIBADC]	b 相電流 ADC 変換結果	
	[VExICADC]	c 相電流 ADC 変換結果	
	[VExTMPREG0]	a 相電流	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExTMPREG1]	b 相電流	
[VExTMPREG2]	c 相電流		
内部	[VExIAO]	a 相ゼロ電流	16 ビットデータ (上位 12 ビットに結果保持)
	[VExIBO]	b 相ゼロ電流	
	[VExICO]	c 相ゼロ電流	

b. 電流極性判定

<演算式>

```

if ([VExMODE]<IPDEN> =1) ; 極性判定許可
  ia = [VExTMPREG0]
  if ([VExDTCS]<IASTS> =000,010,100,110) ; 極性未確定
    if ( ia ≥ [VExHYS] ) [VExDTCS]<IASTS> =001 ; 正確定
    else if ( ia < -[VExHYS] ) [VExDTCS]<IASTS> =111 ; 負確定
  else if ([VExDTCS]<IASTS> =001) ; 前回正
    if ( ia ≥ [VExHYS] ) [VExDTCS]<IASTS> =111 ; 負変更
    else if ( ia < -[VExHYS] ) [VExDTCS]<IASTS> =011 ; 負変更(ヒステリシス領域)
  else if ([VExDTCS]<IASTS> =101)
    if ( ia ≥ [VExHYS] ) [VExDTCS]<IASTS> =001 ; 正(ヒステリシス領域外)
  else if ([VExDTCS]<IASTS> =111) ; 前回負
    if ( ia ≥ [VExHYS] ) [VExDTCS]<IASTS> =001 ; 正変更
    else if ( ia < -[VExHYS] ) [VExDTCS]<IASTS> =101 ; 正変更(ヒステリシス領域)
  else if ([VExDTCS]<IASTS> =011)
    if ( ia ≤ -[VExHYS] ) [VExDTCS]<IASTS> =111 ; 負(ヒステリシス領域外)
  
```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExHYS]	電流極性判定 ヒステリシスレベル	16 ビット固定小数点データ (-1.0~1.0、小数点以下 15 ビット)
	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS>, <IBSTS>, <IASTS> 000、010、100、110: 未確定 001、101: 正電流 011、111: 負電流
	[VExMODE]	[15] 電流極性判定制御	<IPDEN> 0: 判定禁止 1: 判定許可
	[VExTMPREG0]	a 相電流	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExTMPREG1]	b 相電流	
	[VExTMPREG2]	c 相電流	
出力	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS>, <IBSTS>, <IASTS> 000、010、100、110: 未確定 001、101: 正電流 011、111: 負電流

3.3.6.2. 入力処理 2(タスク 10)

入力処理 2 タスクは3シャント(3相検出、2相検出)、2センサの電流検出に対応します。また、PWM シフト 2 の PWM 出力時の 1 シャント電流検出に対応します。電流検出方向を相別に選択できます。

- 注 1) 入力処理 2 タスクはゼロ電流検出モードには対応していません。
注 2) PWM シフト 2 は 1 シャント電流検出モード時のみ選択できます。

a. 入力変換

<演算式>

```
[VDC 固定小数点数変換/保存]
if ([VExMODE]<VDCSEL> =0)      [VExVDC] = [DC 電圧] >>1
else                               [VExVDCL] = [DC 電圧] >>1

[ 電流 1 読み込み ]
if ([電流 1 相情報] =1)          [VExIAADC] = [電流 1]
else if ([電流 1 相情報] =2)     [VExIBADC] = [電流 1]
else if ([電流 1 相情報] =3)     [VExICADC] = [電流 1]

[ 電流 2 読み込み ]
if ([電流 2 相情報] =1)          [VExIAADC] = [電流 2]
else if ([電流 2 相情報] =2)     [VExIBADC] = [電流 2]
else if ([電流 2 相情報] =3)     [VExICADC] = [電流 2]

[電流 3 読み込み]
if ([VExFMODE]<IDMODE> =00)      [VExIAADC] = [電流 3]           ;3 相検出時のみ
    if ([電流 3 相情報] =1)      [VExIBADC] = [電流 3]
    else if ([電流 3 相情報] =2) [VExICADC] = [電流 3]
    else if ([電流 3 相情報] =3)

[電流固定小数点数変換]
ia = [VExIAO] - [VExIAADC]
ib = [VExIBO] - [VExIBADC]
ic = [VExICO] - [VExICADC]
if ([VExFMODE]<IAPLMD> =1)      ia = -ia           ;Ia 電流検出方向設定
if ([VExFMODE]<IBPLMD> =1)      ib = -ib           ;Ib 電流検出方向設定
if ([VExFMODE]<ICPLMD> =1)      ic = -ic           ;Ic 電流検出方向設定
n = 6 - [電流 2 相情報] - [電流 1 相情報]
if ([VExFMODE]<IDMODE> =00)      [VExIAADC] = [電流 3]           ;3 相検出以外は電流 3 を算出
    if ( n =1)                   ia = -ib -ic
    else if ( n =2)               ib = -ic -ia
    else if ( n =3)               ic = -ia -ib

[電流保存]
[VExTMPREG0] = ia
[VExTMPREG1] = ib
[VExTMPREG2] = ic
```

	レジスタ名	機能	詳細
入力	(DC 電圧)	ADC 変換結果入力	16 ビットデータ (上位 12 ビットが変換結果)
	(電流 1)		
	(電流 2)		
	(電流 3)		
	[VExSECTORM]	[VExSECTOR] の前回値	4 ビットデータ
	[VExMODE]	[4] VDC 保存レジスタ	<VDCSEL> 0: [VExVDC] , 1: [VExVDCL]
[VExFMODE]	[3:2] 電流検出モード	<IDMODE> 00: 3 シャント, 01: 2 センサ, 10,11: 1 シャント	
	[7:5] 電流検出極性	<ICPLMD>,<IBPLMD>,<IAPLMD> 0: シャントモード ($I_n = [VExInO] - [VExInADC]$) 1: センサモード ($I_n = [VExInADC] - [VExInO]$) 注) n = A,B,C	
出力	[VExVDC]	DC 電源電圧	16 ビット固定小数点データ (0.0~1.0、小数点以下 15 ビット)
	[VExVDCL]	DC 電源電圧	16 ビット固定小数点データ (0.0~1.0、小数点以下 15 ビット)
	[VExIAADC]	a 相電流 ADC 変換結果	16 ビットデータ (上位 12 ビットに結果保持)
	[VExIBADC]	b 相電流 ADC 変換結果	
	[VExICADC]	c 相電流 ADC 変換結果	
	[VExTMPREG0]	a 相電流	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExTMPREG1]	b 相電流	
	[VExTMPREG2]	c 相電流	
内部	[VExIAO]	a 相ゼロ電流	16 ビットデータ (上位 12 ビットに結果保持)
	[VExIBO]	b 相ゼロ電流	
	[VExICO]	c 相ゼロ電流	

b. 電流極性判定
<演算式>

```

if ([VExMODE]<IPDEN> =1) ; 極性判定許可
  ia = [VExTMPREG0]
  if ([VExDTCS]<IASTS> =000,010,100,110) ; 極性未確定
    if ( ia ≥ [VExHYS] ) [VExDTCS]<IASTS> =001 ; 正確定
    else if ( ia < -[VExHYS] ) [VExDTCS]<IASTS> =111 ; 負確定
  else if ([VExDTCS]<IASTS> =001) ; 前回正
    if ( ia ≥ [VExHYS] ) [VExDTCS]<IASTS> =111 ; 負変更
    else if ( ia < -[VExHYS] ) [VExDTCS]<IASTS> =011 ; 負変更(ヒステリシス領域)
  else if ([VExDTCS]<IASTS> =101)
    if ( ia ≥ [VExHYS] ) [VExDTCS]<IASTS> =001 ; 正(ヒステリシス領域外)
  else if ([VExDTCS]<IASTS> =111) ; 前回負
    if ( ia ≥ [VExHYS] ) [VExDTCS]<IASTS> =001 ; 正変更
    else if ( ia < -[VExHYS] ) [VExDTCS]<IASTS> =101 ; 正変更(ヒステリシス領域)
  else if ([VExDTCS]<IASTS> =011)
    if ( ia ≤ -[VExHYS] ) [VExDTCS]<IASTS> =111 ; 負(ヒステリシス領域外)
  
```

(残りの 2 相も同様に演算)

	レジスタ名	機能	詳細
入力	[VExHYS]	電流極性判定 ヒステリシスレベル	16 ビット固定小数点データ (-1.0~1.0、小数点以下 15 ビット)
	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS>, <IBSTS>, <IASTS> 000、010、100、110: 未確定 001、101: 正電流 011、111: 負電流
	[VExMODE]	[15] 電流極性判定制御	<IPDEN> 0: 判定禁止 1: 判定許可
	[VExTMPREG0]	a 相電流	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExTMPREG1]	b 相電流	
	[VExTMPREG2]	c 相電流	
出力	[VExDTCS]	デッドタイム補償制御/ステータス	<ICSTS>, <IBSTS>, <IASTS> 000、010、100、110: 未確定 001、101: 正電流 011、111: 負電流

3.3.7. 入力電流変換(相変換/座標軸変換)

入力電流変換は、相変換と座標軸変換の2つのタスクに分かれています。

3.3.7.1. 入力相変換(タスク 3)

入力相変換タスクは、Ia, Ib, Ic から I α , I β を算出します。

< 演算式 >

```

if ([VExFMODE]<PHCVDIS> =0)                                ;相変換許可
    [VExTMPREG3] = [VExTMPREG0]                            ;I $\alpha$  算出
    [VExTMPREG4] =  $\sqrt{(1/3)} \times [VExTMPREG1] - \sqrt{(1/3)} \times [VExTMPREG2]$  ;I $\beta$  算出
else if ([VExFMODE]<PHCVDIS> =1)                            ;相変換禁止
    [VExTMPREG3] = [VExTMPREG0]
    [VExTMPREG4] = [VExTMPREG1]
    
```

	レジスタ名	機能	詳細
入力	[VExTMPREG0]	a 相電流	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExTMPREG1]	b 相電流	
	[VExTMPREG2]	c 相電流	
	[VExFMODE]	[12] 相変換禁止	<PHCVDIS> 0: 2-3 相変換許可 (3 相交流出力) 1: 2-3 相変換禁止 (2 相交流出力)
出力	[VExTMPREG3]	α 軸電流	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExTMPREG4]	β 軸電流	

3.3.7.2. 入力座標軸変換(タスク 4)

入力座標軸変換タスクは I_α 、 I_β 、 $[VExSINM]$ 、 $[VExCOSM]$ から $[VExID]$ 、 $[VExIQ]$ を算出します。

a. 座標軸変換

<演算式>

if ($[VExMCTLF]$ < $\langle PLSLFM \rangle = 0$) ;微小パルスフラグ確認
 $[VExID] = [VExCOSM] \times [VExTMPREG3] + [VExSINM] \times [VExTMPREG4]$;Id 算出
 $[VExIQ] = -[VExSINM] \times [VExTMPREG3] + [VExCOSM] \times [VExTMPREG4]$;Iq 算出

	レジスタ名	機能	詳細
入力	$[VExTMPREG3]$	α 軸電流	32ビット固定小数点データ (-1.0~1.0、小数点以下 31ビット)
	$[VExTMPREG4]$	β 軸電流	
	$[VExSINM]$	前回正弦値	16ビット固定小数点データ (-1.0~1.0、小数点以下 15ビット)
	$[VExCOSM]$	前回余弦値	
	$[VExMCTLF]$	[5] <PLSLF>前回値	
出力	$[VExID]$	d 軸電流	32ビット固定小数点データ (-1.0~1.0、小数点以下 31ビット)
	$[VExIQ]$	q 軸電流	

b. ATAN 演算

<ATANMD>=10 の場合、d 軸,q 軸電流の偏角を算出します。

<ATANMD>=11 の場合、モータの電圧方程式を使って d 軸,q 軸誘起電圧を算出して、誘起電圧の偏角を算出します。

<演算式>

```

if ([VExMODE]<ATANMD[1]>=1) ;偏角算出許可
  ld = [VExCLD] × ([VExCLG]設定) ;d 軸インダクタンス
  lq = [VExCLQ] × ([VExCLG]設定) ;q 軸インダクタンス
  r = [VExCR] × ([VExCRG]設定) ;抵抗
  vdiv = [VExVD] - ([VExID] × r - [VExOMEGA] × [VExIQ] × lq) ;d 軸誘起電圧
  vqiv = [VExVQ] - ([VExIQ] × r + [VExOMEGA] × [VExID] × ld) ;q 軸誘起電圧
if ([VExMODE]<ATANMD[0]>=1) [VExDELTA] = ATAN(|vqiv|, |vdiv|) ;誘起電圧偏角算出
else [VExDELTA] = ATAN([VExIQ], [VExID]) ;電流偏角算出
  
```

	レジスタ名	機能	詳細
入力	[VExCLD]	モータ d 軸インダクタンス	16 ビット固定小数点データ (小数点以下 11 ビット)
	[VExCLQ]	モータ q 軸インダクタンス	
	[VExCR]	モータ抵抗値	
	[VExCLG]	インダクタンスレンジ設定	000: 1 倍 001: 1/2 ⁴ 倍 010: 1/2 ⁸ 倍 011: 1/2 ¹² 倍
	[VExCRG]	抵抗レンジ設定	100: 1/2 ¹⁶ 倍 101~111: Reserved
	[VExOMEGA]	回転速度	16 ビット固定小数点データ (小数点以下 15 ビット)
	[VExVD]	d 軸電圧	32 ビット固定小数点データ (-1.0~1.0、小数点以下 31 ビット)
	[VExVQ]	q 軸電圧	
	[VExMODE]	[6:5] ATAN 動作モード設定	<ATANMD> 0x: 演算禁止 10: ld,lq の偏角算出 11: d 軸 ,q 軸の誘起電圧の偏角算出
出力	[VExDELTA]	電流偏角出力	16 ビットデータ (-180~180, 0x8000~0x7FFF)

3.3.8. その他タスク

3.3.8.1. ATAN2(逆正接関数 2)(タスク 12)

ATAN2 タスクは、XY 平面上の原点と(X,Y)を結ぶ直線の X 軸から原点周りの角度を算出します。

<演算式>

```

x = [VExTMPREG4]
y = [VExTMPREG5]
z = ATAN ( |y|, |x| )           ;逆正接演算 (0~90° )
if ( x < 0 & y ≥ 0 )          z = 0x00008000 - z       ;第 2 象限 (90~180° )
if ( x < 0 & y < 0 )          z = 0xFFFF8000 + z       ;第 3 象限 (-90~-180° )
if ( x ≥ 0 & y < 0 )          z = -z                       ;第 4 象限 (0~-90° )
if ( x = y = 0 )              z = 0x00000000             ;原点での出力 (0° )
[VExTMPREG5] = z
    
```

	レジスタ名	機能	詳細
入力	[VExTMPREG4]	入力 X	32 ビット符号付きデータ
	[VExTMPREG5]	入力 Y	
出力	[VExTMPREG5]	位相値	32 ビットデータ (0xFFFF8000~0x00008000 (-180~180°))

3.3.8.2. SQRT(平方根関数)(タスク 13)

SQRT タスクは 0.0~4.0 の入力値から平方根を計算して 0.0~2.0 を出力します。

<演算式>

```

x = [VExTMPREG5]                ;入力 (0~4.0)
n = 0
if ( x < 0x2000 ) n = 1
if ( x < 0x0800 ) n = 2
if ( x < 0x0200 ) n = 3
if ( x < 0x0080 ) n = 4
if ( x < 0x0020 ) n = 5
if ( x < 0x0008 ) n = 6
if ( x < 0x0002 ) n = 7
if ( x < 0x8000 ) n = -1
x = x × 22n                        ;正規化 (0.25~1.0)
if ( x ≥ 0x7FFF )                x = 0x7FFF
z = SQRT( x )                    ;平方根演算, 出力 0.5~1.0
if ( x = 0 )                    z = 0
z = z / 2n                        ;逆変換 (0~2.0)
[VExTMPREG5] = z
    
```

	レジスタ名	機能	詳細
入力	[VExTMPREG5]	入力値	32ビット固定小数点データ (0.0~4.0、小数点以下 15ビット) 0x00000000~0x0001FFFF
出力	[VExTMPREG5]	平方根値	32ビット固定小数点データ (0.0~2.0、小数点以下 15ビット) 0x00000000~0x0000FFFF

4. レジスタ説明

VE は VE 制御レジスタと専用レジスタが存在します。

- VE 制御レジスタ
VE 制御用レジスタおよびテンポラリレジスタ
- 専用レジスタ
演算データおよび演算制御レジスタ

注) レジスタは必ずワード (32 ビット) アクセスしてください。

4.1. レジスタ一覧

制御レジスタとアドレスは以下のとおりです。

周辺機能		チャンネル/ユニット	ベースアドレス		
			TYPE1	TYPE2	TYPE3
アドバンストベクトルエンジン	A-VE	ch0	0x400F8000	0x400EB000	0x4008B000

注) 製品によって搭載されるチャンネル/ユニットおよびベースアドレスタイプは異なります。詳細はリファレンスマニュアルの「製品個別情報」を参照してください。

VE 制御レジスタ

レジスタ名	レジスタ名	アドレス(Base+)
VE 動作許可/禁止レジスタ	[VExEN]	0x0000
CPU 起動トリガ選択レジスタ	[VExCPURUNTRG]	0x0004
タスク指定レジスタ	[VExTASKAPP]	0x0008
動作スケジュール選択レジスタ	[VExACTSCH]	0x000C
動作スケジュール繰り返し回数指定レジスタ	[VExREPTIME]	0x0010
起動トリガモード設定レジスタ	[VExTRGMODE]	0x0014
エラー割り込み許可/禁止設定レジスタ	[VExERRINTEN]	0x0018
VE 強制終了レジスタ	[VExCOMPEND]	0x001C
エラー検出レジスタ	[VExERRDET]	0x0020
スケジュール動作状態/実行中タスク番号レジスタ	[VExSCHTASKRUN]	0x0024
テンポラリレジスタ 0	[VExTMPREG0]	0x002C
テンポラリレジスタ 1	[VExTMPREG1]	0x0030
テンポラリレジスタ 2	[VExTMPREG2]	0x0034
テンポラリレジスタ 3	[VExTMPREG3]	0x0038
テンポラリレジスタ 4	[VExTMPREG4]	0x003C
テンポラリレジスタ 5	[VExTMPREG5]	0x0040

専用レジスタ

レジスタ名		アドレス(Base+)
ステータスレジスタ	[VExMCTLF]	0x0044
タスク制御モードレジスタ	[VExMODE]	0x0048
フロー制御レジスタ	[VExFMODE]	0x004C
PWM 周期レート設定レジスタ	[VExTPWM]	0x0050
回転速度設定レジスタ	[VExOMEGA]	0x0054
モータ位相設定レジスタ	[VExTHETA]	0x0058
d 軸基準電流値設定レジスタ	[VExIDREF]	0x005C
q 軸基準電流値設定レジスタ	[VExIQREF]	0x0060
d 軸電圧設定レジスタ	[VExVD]	0x0064
q 軸電圧設定レジスタ	[VExVQ]	0x0068
d 軸電流制御 PI 積分項係数設定レジスタ	[VExCIDKI]	0x006C
d 軸電流制御 PI 比例項係数設定レジスタ	[VExCIDKP]	0x0070
q 軸電流制御 PI 積分項係数設定レジスタ	[VExCIQKI]	0x0074
q 軸電流制御 PI 比例項係数設定レジスタ	[VExCIQKP]	0x0078
d 軸電圧積分項保持レジスタ(上位)	[VExVDIH]	0x007C
d 軸電圧積分項保持レジスタ(下位)	[VExVDILH]	0x0080
q 軸電圧積分項保持レジスタ(上位)	[VExVQIH]	0x0084
q 軸電圧積分項保持レジスタ(下位)	[VExVQILH]	0x0088
PWM 切り替え速度設定レジスタ	[VExFPWMCHG]	0x008C
PWM 周期設定レジスタ	[VExMDPRD]	0x0090
最小パルス幅差設定レジスタ	[VExMINPLS]	0x0094
同期トリガ補正量設定レジスタ	[VExTRGCRC]	0x0098
DC2 電源電圧レジスタ	[VExVDCL]	0x009C
θ での余弦値出力変換用レジスタ	[VExCOS]	0x00A0
θ での正弦値出力変換用レジスタ	[VExSIN]	0x00A4
前回の余弦値入力処理用レジスタ	[VExCOSM]	0x00A8
前回の正弦値入力処理用レジスタ	[VExSINM]	0x00AC
セクタ情報レジスタ	[VExSECTOR]	0x00B0
前回セクタ情報レジスタ	[VExSECTORM]	0x00B4
a 相ゼロ電流レジスタ	[VExIAO]	0x00B8
b 相ゼロ電流レジスタ	[VExIBO]	0x00BC
c 相ゼロ電流レジスタ	[VExICO]	0x00C0
a 相電流 ADC 変換結果レジスタ	[VExIAADC]	0x00C4
b 相電流 ADC 変換結果レジスタ	[VExIBADC]	0x00C8
c 相電流 ADC 変換結果レジスタ	[VExICADC]	0x00CC
DC 電源電圧レジスタ	[VExVDC]	0x00D0
d 軸電流レジスタ	[VExID]	0x00D4
q 軸電流レジスタ	[VExIQ]	0x00D8
ADC 変換時間設定レジスタ	[VExTADC]	0x0178
U 相 PWM デューティレジスタ	[VExCMPU]	0x017C
V 相 PWM デューティレジスタ	[VExCMPV]	0x0180
W 相 PWM デューティレジスタ	[VExCMPW]	0x0184
PMD 出力制御レジスタ	[VExOUTCR]	0x0188
PMD トリガタイミング設定レジスタ 0	[VExTRGCMP0]	0x018C
PMD トリガタイミング設定レジスタ 1	[VExTRGCMP1]	0x0190

レジスタ名		アドレス(Base+)
同期トリガ選択レジスタ	[VExTRGSEL]	0x0194
EMG 復帰設定レジスタ	[VExEMGRS]	0x0198
PI 制御出力制限レジスタ	[VExPIOLIM]	0x01BC
PI 制御 d 軸係数レンジ設定レジスタ	[VExCIDKG]	0x01C0
PI 制御 q 軸係数レンジ設定レジスタ	[VExCIQKG]	0x01C4
電圧スカラ制限レジスタ	[VExVSLIM]	0x01C8
電圧スカラレジスタ	[VExVDQ]	0x01CC
偏角レジスタ	[VExDELTA]	0x01D0
モータ鎖交磁束レジスタ	[VExCPHI]	0x01D4
モータ d 軸インダクタンスレジスタ	[VExCLD]	0x01D8
モータ q 軸インダクタンスレジスタ	[VExCLQ]	0x01DC
モータ抵抗値レジスタ	[VExCR]	0x01E0
モータ磁束レンジ設定レジスタ	[VExCPHIG]	0x01E4
モータインダクタンスレンジ設定レジスタ	[VExCLG]	0x01E8
モータ抵抗レンジ設定レジスタ	[VExCRG]	0x01EC
非干渉制御 d 軸電圧レジスタ	[VExVDE]	0x01F0
非干渉制御 q 軸電圧レジスタ	[VExVQE]	0x01F4
デッドタイム補償レジスタ	[VExDTC]	0x01F8
電流極性判定ヒステリシスレジスタ	[VExHYS]	0x01FC
デッドタイム補償制御/ステータスレジスタ	[VExDTCS]	0x0200
PWM 上限設定レジスタ	[VExPWMMAX]	0x0204
PWM 下限設定レジスタ	[VExPWMMIN]	0x0208
位相クリップレジスタ	[VExTHTCLP]	0x020C

4.2. VE 制御レジスタ詳細

4.2.1. [VExEN] (VE 動作許可/禁止レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:2	—	0	R	リードすると"0"が読めます。
1	—	0	R/W	"0"をライトしてください。
0	VEEN	0	R/W	VE 動作制御 0: 禁止 1: 許可

注 1) VE 動作禁止(<VEEN>=0)状態では VE の他のレジスタにアクセスできません。

注 2) VE から PMD レジスタを変更するために、VE 動作許可(<VEEN>=1)してから動作スケジュール繰り返し回数指定レジスタ[VExREPTIME]<VREP>を"0x0"以外に必ず設定してください。

4.2.2. [VExCPURUNTRG] (CPU 起動トリガ選択レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:1	—	0	R	リードすると"0"が読めます。
0	VCPURT	0	W	ソフトウェアで起動 0: — 1: 動作開始 [VExTASKAPP]<VTASK>で設定されたタスクから動作開始します。 動作開始前に[VExTASKAPP]、[VExACTSCH]および[VExREPTIME] を設定してください。

注 1) "1"を書き込んでも、次のサイクルでクリアされます。リードすると常に"0"が読み出されます。

注 2) スケジュール実行中に、スケジュールおよびタスクを再起動する場合、[VExCOMPEND]レジスタで強制終了してから、再度、[VExCPURUNTRG]レジスタで動作を開始させてください。

4.2.3. [VExTASKAPP](タスク指定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:12	—	0	R	リードすると"0"が読めます。
11:8	VITASK[3:0]	0x0	R/W	タスク終了割り込み発生タスクを指定 0x0: 出力制御 1 (タスク番号 0) 0x1: トリガ生成 (タスク番号 1) 0x2: 入力処理 1 (タスク番号 2) 0x3: 入力相変換 (タスク番号 3) 0x4: 入力座標軸変換 (タスク番号 4) 0x5: 電流制御 (タスク番号 5) 0x6: SIN/COS 演算 (タスク番号 6) 0x7: 出力座標軸変換 (タスク番号 7) 0x8: 出力相変換 1[SVM] (タスク番号 8) 0x9: 出力制御 2 (タスク番号 9) 0xA: 入力処理 2 (タスク番号 10) 0xB: 出力相変換 2[I-Clarke] (タスク番号 11) 0xC: ATAN2 (タスク番号 12) 0xD: SQRT (タスク番号 13) 0xE,0xF: Reserved
7:4	—	0	R	リードすると"0"が読めます。
3:0	VTASK[3:0]	0x0	R/W	開始タスクを指定 0x0: 出力制御 1 (タスク番号 0) 0x1: トリガ生成 (タスク番号 1) 0x2: 入力処理 1 (タスク番号 2) 0x3: 入力相変換 (タスク番号 3) 0x4: 入力座標軸変換 (タスク番号 4) 0x5: 電流制御 (タスク番号 5) 0x6: SIN/COS 演算 (タスク番号 6) 0x7: 出力座標軸変換 (タスク番号 7) 0x8: 出力相変換 1[SVM] (タスク番号 8) 0x9: 出力制御 2 (タスク番号 9) 0xA: 入力処理 2 (タスク番号 10) 0xB: 出力相変換 2[I-Clarke] (タスク番号 11) 0xC: ATAN2 (タスク番号 12) 0xD: SQRT (タスク番号 13) 0xE,0xF: Reserved ソフトウェアで起動するときの開始タスクを指定します。

注) 動作スケジュールに含まれているタスク以外を指定しないでください。

4.2.4. [VExACTSCH] (動作スケジュール選択レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:4	—	0	R	リードすると"0"が読めます。
3:0	VACT[3:0]	0x0	R/W	個別タスク実行または動作スケジュールを指定 0x0: 個別タスク実行 0x1: スケジュール 1 0x2: スケジュール 2 0x3: スケジュール 3 0x4: スケジュール 4 0x5: スケジュール 5 0x6: スケジュール 6 0x7: スケジュール 7 0x8: スケジュール 8 0x9: スケジュール 9 0xA: スケジュール 10 0xB: スケジュール 11 0xC: スケジュール 12 0xD: スケジュール 13 0xE: スケジュール 14 0xF: スケジュール 15 詳細は「表 3.1 スケジュール別の実行タスク」を参照。

4.2.5. [VExREPTIME] (動作スケジュール繰り返し回数指定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:4	—	0	R	リードすると"0"が読めます。
3:0	VREP[3:0]	0x0	R/W	動作スケジュールの繰り返し回数指定 0x0: スケジュール実行しない 0x1~0xF: 設定回数だけスケジュールを繰り返し実行します

注) "0x0"設定時はスケジュール動作しないでください。

4.2.6. [VExTRGMODE] (起動トリガモード設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:2	—	0	R	リードすると"0"が読めます。
1:0	VTRG[1:0]	00	R/W	ADC 変換終了割り込みによる入力処理起動条件選択 00: Reserved 01: INTADxPDA(ADC 変換終了割り込み A)で起動(注) 10: INTADxPDB(ADC 変換終了割り込み B)で起動(注) 11: Reserved

注) 製品によって接続は異なります。「製品個別情報」を参照してください。

4.2.7. [VExERRINTEN] (エラー割り込み許可/禁止設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:3	—	0	R	リードすると"0"が読めます。
2	INTTEN	0	R/W	タスク終了割り込み制御 0: 禁止 1: 許可
1	—	0	R	リードすると"0"が読めます。
0	VERREN	0	R/W	エラー検出時の割り込み制御 0: 禁止 1: 許可 動作スケジュールを実行中(起動トリガ待ちを含まない)に PWM 割り込みを検知するとエラーフラグに"1"がセットされます。

4.2.8. [VExCOMPEND] (VE 強制終了レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:1	—	0	R	リードすると"0"が読めます。
0	VCEND	0	W	実行中のスケジュール強制終了 0: - 1: 停止 "1"を書き込んでも次のサイクルでクリアされます。リードすると常に"0"が読み出されます。

4.2.9. [VExERRDET] (エラー検出レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:1	—	0	R	リードすると"0"が読めます。
0	VERRD	0	R	エラーフラグ 0: エラー未検出 1: エラー検出 動作スケジュールを実行中(起動トリガ待ちを含まない)に PWM 割り込みを検知すると"1"がセットされます。リードするとクリアされます。

4.2.10. [VExSCHTASKRUN] (スケジュール動作状態/実行中タスク番号レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:5	—	0	R	リードすると"0"が読めます。
4:1	VRTASK[3:0]	0x0	R	実行中タスク番号 0x0: 出力制御 1 (タスク番号 0) 0x1: トリガ生成 (タスク番号 1) 0x2: 入力処理 1 (タスク番号 2) 0x3: 入力相変換 (タスク番号 3) 0x4: 入力座標軸変換 (タスク番号 4) 0x5: 電流制御 (タスク番号 5) 0x6: SIN/COS 演算 (タスク番号 6) 0x7: 出力座標軸変換 (タスク番号 7) 0x8: 出力相変換 1 [SVM] (タスク番号 8) 0x9: 出力制御 2 (タスク番号 9) 0xA: 入力処理 2 (タスク番号 10) 0xB: 出力相変換 2 [I-Clarke] (タスク番号 11) 0xC: ATAN2 (タスク番号 12) 0xD: SQRT (タスク番号 13) 0xE: Reserved 0xF: Reserved
0	VRSCH	0	R	スケジュール動作状態 0: 停止 1: 実行中

4.2.11. [VExTMPREG0] (テンポラリレジスタ 0)

[VExTMPREG0]の例です。[VExTMPREG1]~[VExTMPREG5]も同じ構成です。

Bit	Bit Symbol	リセット後	Type	機能
31:0	TMPREG0[31:0]	0x00000000	R/W	テンポラリレジスタ 0

4.3. 専用レジスタ

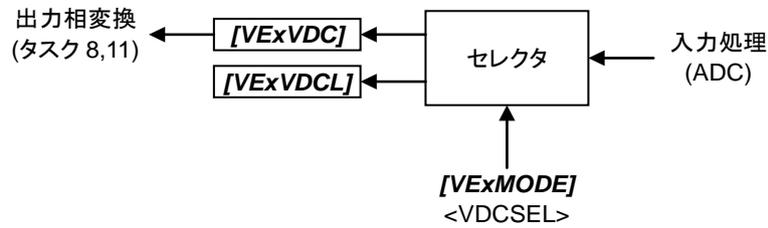
4.3.1. [VExMCTLF] (ステータスレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:12	—	0x0	R/W	"0x0"をライトしてください。
11	PWMOVF	0	R/W	PWM 出力制限超過フラグ 0: 3 相 PWM 出力の全てが、 [VExPWMMIN] 以上かつ [VExPWMMAX] 以下 1: 3 相 PWM 出力の何れかが、 [VExPWMMIN] 未満または [VExPWMMAX] 超 出力制御(タスク 0,9)実行時に更新されます。
10	VSOVF	0	R/W	電圧スカラ制限超過フラグ 0: 電圧スカラ \leq [VExVSLIM] 1: 電圧スカラ $>$ [VExVSLIM] 電流制御(タスク 5)実行時に更新されます。
9	PIQOVF	0	R/W	q 軸 PI 制御出力制限超過フラグ 0: q 軸 PI 制御出力 \leq [VExPIOLIM] 1: q 軸 PI 制御出力 $>$ [VExPIOLIM] 電流制御(タスク 5) 実行時に更新されます。
8	PIDOVF	0	R/W	d 軸 PI 制御出力制限超過フラグ 0: d 軸 PI 制御出力 \leq [VExPIOLIM] 1: d 軸 PI 制御出力 $>$ [VExPIOLIM] 電流制御(タスク 5) 実行時に更新されます。
7:6	—	00	R/W	"00"をライトしてください。
5	PLSLFM	0	R/W	<PLSLF>の前回値 出力制御(タスク 0, 9) 実行時に更新されます。
4	PLSLF	0	R/W	PWM デューティチェックフラグ 出力制御(タスク 0, 9) 実行時に更新されます。 出力制御 1(タスク 0) 実行時、1 シャント電流検出設定の場合: 0: 最小パルス幅差 \geq [VExMINPLS] 1: 最小パルス幅差 $<$ [VExMINPLS] 出力制御 2(タスク 9) 実行時: 0: 最小オン幅または最小オフ幅 \geq [VExMINPLS] 1: 最小オン幅または最小オフ幅 $<$ [VExMINPLS]
3	—	0	R/W	"0"をライトしてください。
2	LVTF	0	R/W	電源電圧低下フラグ 0: [VExVDC] \geq 1/128 (0x0100) 1: [VExVDC] $<$ 1/128 (0x0100) 出力相変換(タスク 8, 11) 実行時に更新されます。
1	LAVFM	0	R/W	<LAVF>の前回値 出力制御(タスク 0, 9) 実行時に更新されます。
0	LAVF	0	R/W	低速度フラグ 出力制御 1(タスク 0) 実行時、1 シャント電流検出で PWM シフト許可時に更新されます。 0: 高速([VExOMEGA] \geq [VExFPWMCHG]) 1: 低速([VExOMEGA] $<$ [VExFPWMCHG])

4.3.2. [VExMODE] (タスク制御モードレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15	IPDEN	0	R/W	タスク 2, タスク 10 の電流極性判定制御 0: 判定禁止 1: 判定許可 「3.3.6 入力処理」参照
14	PMDTCEN	0	R/W	タスク 0, タスク 9 のデッドタイム補償時、PMD 回路のデッドタイム補正への対応制御 0: PMD の補正が無効な場合の設定 1: PMD の補正が有効な場合の設定 「3.3.4 出力制御」参照
13	PWMFLEN	0	R/W	タスク 0, タスク 9 の PWM 上限設定時、デューティ 100%出力を許可 0: 100% 禁止 1: 100% 許可 「3.3.4 出力制御」参照
12	PWMBLEN	0	R/W	タスク 0, タスク 9 の PWM 下限設定時、デューティ 0%出力を許可 0: 0% 出力禁止 1: 0% 出力許可 「3.3.4 出力制御」参照
11	NICEN	0	R/W	タスク 5 の非干渉制御の許可 0: 禁止 1: 許可 「3.3.1 電流制御(タスク 5)」参照
10	T5ECEN	0	R/W	タスク 5 の拡張制御(非干渉制御,電圧スカラー制限)の許可 0: 禁止 1: 許可 「3.3.1 電流制御(タスク 5)」参照
9:8	AWUMD[1:0]	00	R/W	タスク 5 の PI 制御出力制限時のアンチワインドアップ(AWU)制御 00: AWU 禁止 01: 制限量 /4 を積分項に反映 10: 制限量 /2 を積分項に反映 11: 制限量を積分項に反映 「3.3.1 電流制御(タスク 5)」参照
7	CLPEN	0	R/W	タスク 6 の位相補間時の位相クリッピング制御 0: クリッピング禁止 1: クリッピング許可 「3.3.2 SIN/COS 演算(タスク 6)」参照
6:5	ATANMD[1:0]	00	R/W	タスク 4 の ATAN 演算制御 00,01: 演算禁止 10: 電流ベクトルの d-q 座標軸上の偏角算出 11: 誘起電圧ベクトルの d-q 座標軸上の偏角算出 「3.3.7 入力電流変換(相変換/座標軸変換)」参照
4	VDCSEL	0	R/W	タスク 2, タスク 10 の電源電圧保存レジスタ選択 0: [VExVDC] 保存 1: [VExVDCL] 保存 図 4.1 参照

Bit	Bit Symbol	リセット後	Type	機能
3:2	OCRMD[1:0]	00	R/W	タスク0、タスク9 出力制御 00: 出力オフ 01: 出力許可 10: 短絡ブレーキ(出力は上相オフ、下相オン) 11: EMG 復帰(出力オフ) 「3.3.4 出力制御」参照
1	ZIEN	0	R/W	タスク2 のゼロ電流検出制御 0: 通常電流検出 1: ゼロ電流検出 「3.3.6 入力処理」参照
0	PVIEN	0	R/W	タスク6 の位相補間制御 0: 禁止 1: 許可 「3.3.2 SIN/COS 演算(タスク6)」参照



注) [VExVDC]レジスタで制御される電源電圧に補正した値を使用する場合、保存先に[VExVDCL]を選択し、補正値を[VExVDC]レジスタにセットしてください。

図 4.1 [VExVDC]/[VExVDCL]保存レジスタ

4.3.3. [VExFMODE](フロー制御レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:14	SPWMMD[1:0]	00	R/W	PWM シフトモード選択 00: シフト 1 01: シフト 2 (U 相センタ) 10: シフト 2 (V 相センタ) 11: シフト 2 (W 相センタ) 出力制御 1(タスク 0)実行時は、シフト 2 は選択できません(無効)
13	—	0	R/W	"0"をライトしてください。
12	PHCVDIS	0	R/W	相変換禁止 0: 2-3 相変換許可 (3 相交流出力) 1: 2-3 相変換禁止 (2 相交流出力) 空間ベクトル変換(タスク 8)実行時は禁止できません(無効)
11:10	VSLIMMD[1:0]	00	R/W	タスク 5 の電圧スカラ制限制御 00: スカラ制限禁止(各軸制限有効) 01: d 軸方向に制限 10: q 軸方向に制限 11: dq 比例制限
9	MREGDIS	0	R/W	入力処理 1,2 および入力座標軸変換で SIN/COS/SECTOR レジスタの使用 0: 有効 1: 無効 無効時は、 [VExSINM]=[VExSIN] 、 [VExCOSM]=[VExCOS] 、 [VExSECTORM]=[VExSECTOR]
8	CRGEN	0	R/W	トリガ補正許可 0: 禁止 1: 許可 トリガ生成(タスク 1)実行時、1 シャント電流検出モードのシフト禁止、またはシフト 1 選択時に有効
7	ICPLMD	0	R/W	入力処理 2(タスク 10) の電流 Ic 検出方向設定 0: シャントモード (Ic = [VExICO] - [VExICADC]) 1: センサモード(Ic = [VExICADC] - [VExICO])
6	IBPLMD	0	R/W	入力処理 2(タスク 10) の電流 Ib 検出方向設定 0: シャントモード (Ib = [VExIBO] - [VExIBADC]) 1: センサモード(Ib = [VExIBADC] - [VExIBO])
5	IAPLMD	0	R/W	入力処理 2(タスク 10) の電流 Ia 検出方向設定 0: シャントモード (Ia = [VExIAO] - [VExIAADC]) 1: センサモード(Ia = [VExIAADC] - [VExIAO])
4	—	0	R/W	"0"をライトしてください。

Bit	Bit Symbol	リセット後	Type	機能
3:2	IDMODE[1:0]	00	R/W	電流検出モード選択 00: 3 シャント(注 1) 01: 2 センサ(注 2) 10: 1 シャント(PMD TRG アップカウンタ(注 3)) 11: 1 シャント(PMD TRG ダウンカウンタ(注 3)) 注 1) 入力処理 2(タスク 10)では 3 相電流検出になります。 注 2) 入力処理 2(タスク 10)では 2 相電流検出になります。 注 3) 出力制御 2(タスク 9)および入力処理 2(タスク 10)を実行する場合は、PWM シフト 2 に設定してください。
1	SPWMEN	0	R/W	PWM シフト許可 0: 禁止 1: 制御 出力制御 1(タスク 0)および入力処理 1(タスク 2)はシフト 1 のみ対応。 出力制御 2(タスク 9)および入力処理 2(タスク 10)はシフト 2 のみ対応。
0	C2PEN	0	R/W	変調モード選択 0: 3 相変調 1: 2 相変調

4.3.4. [VExTPWM] (PWM 周期レート設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	TPWM[15:0]	0x0000	R/W	PWM 周期レート設定、位相補間時の積分単位を設定、16 ビット固定小数点データ(0.0~1.0) 0x0000~0xFFFF (PWM 周期[s] × Max_Hz × 2 ¹⁶ を設定) PWM 周波数と最大回転数との比を表します。 (Max_Hz: 最大回転数) SIN/COS 演算(タスク 6)で位相補間許可時に使用されます。

4.3.5. [VExOMEGA] (回転速度設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	OMEGA[15:0]	0x0000	R/W	回転速度設定、16 ビット固定小数点データ(-1.0~1.0) 0x8000~0x7FFF (回転速度[Hz] / Max_Hz × 2 ¹⁵ を設定) (Max_Hz: 最大回転数) SIN/COS 演算(タスク 6)で位相補間許可時に使用されます。 出力制御 1(タスク 0)で 1 シャント電流検出の PWM シフト 1 選択時に使用されます。 電流制御(タスク 5),入力座標軸変換(タスク 4)でモータの電圧方程式に使用されます。

4.3.6. [VExTHETA] (モータ位相設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	THETA[15:0]	0x0000	R/W	位相設定、16ビット固定小数点データ(0.0~1.0) 設定値: 位相[deg] / 360 × 2 ¹⁶ SIN/COS 演算(タスク 6)で使用されます。 位相補間許可で SIN/COS 演算(タスク 6)実行時に更新されます。

4.3.7. d-q 軸基準電流レジスタ

4.3.7.1. [VExIDREF] (d 軸基準電流値設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	IDREF[15:0]	0x0000	R/W	d 軸電流指令値 16ビット固定小数点データ(-1.0~1.0) 0x8000~0x7FFF (d 軸電流指令[A] / Max_I × 2 ¹⁵ を設定) Max_I: (ADC 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹ 電流制御(タスク 5)で使用されます。

4.3.7.2. [VExIQREF] (q 軸基準電流値設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	IQREF[15:0]	0x0000	R/W	q 軸電流指令値 16ビット固定小数点データ(-1.0~1.0) 0x8000~0x7FFF (q 軸電流指令[A] / Max_I × 2 ¹⁵ を設定) Max_I: (ADC 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹ 電流制御(タスク 5)で使用されます。

4.3.8. d-q 軸電圧レジスタ

4.3.8.1. [VExVD] (d 軸電圧設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VD[31:0]	0x00000000	R/W	d 軸電圧、32 ビット固定小数点データ (-1.0~1.0) $0x80000000 \sim 0x7FFFFFFF$: d 軸電圧[V] / $Max_V \times 2^{31}$ Max_V : (ADC 変換が 1LSB 変化する電源電圧の変化量[V]) $\times 2^{12}$ 電流制御(タスク 5)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。 入力座標軸変換(タスク 4)でモータの電圧方程式に使用されます。

4.3.8.2. [VExVQ] (q 軸電圧設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:0	VQ[31:0]	0x00000000	R/W	q 軸電圧、32 ビット固定小数点データ (-1.0~1.0) $0x80000000 \sim 0x7FFFFFFF$: q 軸電圧[V] / $Max_V \times 2^{31}$ Max_V : (ADC 変換が 1LSB 変化する電源電圧の変化量[V]) $\times 2^{12}$ 電流制御(タスク 5)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。 入力座標軸変換(タスク 4)でモータの電圧方程式に使用されます。

4.3.8.3. [VExVDQ] (電圧スカラレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VDQ[15:0]	0x0000	R/W	d 軸電圧([VExVD])、q 軸電圧([VExVQ])の電圧スカラ値または軸方向スカラ制限時の軸制限値 $0x0000 \sim 0x7FFF$: 電圧[V] / $Max_V \times 2^{15}$ Max_V : (ADC 変換が 1LSB 変化する電源電圧の変化量[V]) $\times 2^{12}$ 電流制御(タスク 5)で拡張制御が有効な場合に更新されます。

4.3.8.4. [VExVSLIM] (電圧スカラ制限レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VSLIM[15:0]	0x0000	R/W	d 軸電圧([VExVD])、q 軸電圧([VExVQ])の電圧スカラの制限値設定 $0x0000 \sim 0x7FFF$: 電圧[V] / $Max_V \times 2^{15}$ Max_V : (ADC 変換が 1LSB 変化する電源電圧の変化量[V]) $\times 2^{12}$ "0x0000"設定時、スカラ制限は実行されません。 電流制御(タスク 5)で拡張制御が有効な場合に使用されます。

4.3.9. PI 制御係数レジスタ

4.3.9.1. [VExCIDKI] (d 軸電流制御 PI 積分項係数設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	CIDKI[15:0]	0x0000	R/W	d 軸 PI 制御積分係数 0x8000~0x7FFF

4.3.9.2. [VExCIDKP] (d 軸電流制御 PI 比例項係数設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	CIDKP[15:0]	0x0000	R/W	d 軸 PI 制御比例係数 0x8000~0x7FFF

4.3.9.3. [VExCIDKG] (PI 制御 d 軸係数レンジ設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:8	—	0	R	リードすると"0"が読めます。
7:0	CIDKIG[7:0]	0x00	R/W	PI 制御 d 軸積分係数レンジ選択 0x00: 1/1 0x01: 1/2 ⁴ 0x02: 1/2 ⁸ 0x03: 1/2 ¹² 0x04: 1/2 ¹⁶ 0x05~0xFF: Reserved 電流制御(タスク 5)で使用されます。

4.3.9.4. [VExCIQKI] (q 軸電流制御 PI 積分項係数設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	CIQKI[15:0]	0x0000	R/W	q 軸 PI 制御積分係数 0x8000~0x7FFF

4.3.9.5. [VExCIQKP] (q 軸電流制御 PI 比例項係数設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	CIQKP[15:0]	0x0000	R/W	q 軸 PI 制御比例係数 0x8000~0x7FFF

4.3.9.6. [VExCIQKG] (PI 制御 q 軸係数レンジ設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:8	—	0	R	リードすると"0"が読めます。
7:0	CIQKIG[7:0]	0x00	R/W	PI 制御 q 軸積分係数レンジ選択 0x00: 1/1 0x01: 1/2 ⁴ 0x02: 1/2 ⁸ 0x03: 1/2 ¹² 0x04: 1/2 ¹⁶ 0x05~0xFF: Reserved 電流制御(タスク 5)で使用されます。

4.3.9.7. [VExVDIH] (d 軸電圧積分項保持レジスタ(上位))

Bit	Bit Symbol	リセット後	Type	機能
31:0	VDIH[31:0]	0x00000000	R/W	d 軸 PI 制御の積分項(VDI)の上位 32 ビットを保存

4.3.9.8. [VExVDILH] (d 軸電圧積分項保持レジスタ(下位))

Bit	Bit Symbol	リセット後	Type	機能
31:16	VDILH[15:0]	0x0000	R/W	d 軸 PI 制御の積分項(VDI)の下位 16 ビットを保存
15:0	—	0	R	リードすると"0"が読めます

注 1) VDI は 64 ビット固定小数点データ(小数 63 ビット -1.0~1.0)

注 2) VDI データは 48 ビットで構成されます。

4.3.9.9. [VExVQIH] (q 軸電圧積分項保持レジスタ(上位))

Bit	Bit Symbol	リセット後	Type	機能
31:0	VQIH[31:0]	0x00000000	R/W	q 軸 PI 制御の積分項(VQI)の上位 32 ビットを保存

4.3.9.10. [VExVQILH] (q 軸電圧積分項保持レジスタ(下位))

Bit	Bit Symbol	リセット後	Type	機能
31:16	VQILH[15:0]	0x0000	R/W	q 軸 PI 制御の積分項(VQI)の下位 16 ビットを保存
15:0	—	0	R	リードすると"0"が読めます

注 1) VQI は 64 ビット固定小数点データ(小数 63 ビット -1.0~1.0)

注 2) VQI データは 48 ビットで構成されます。

4.3.10. [VExPIOLIM] (PI 制御出力制限レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	PIOLIM[15:0]	0x0000	R/W	PI 制御出力制限値を設定 設定値: 0x0000~0x7FFF 電流制御(タスク 5)で使用されます。

4.3.11. [VExFPWMCHG] (PWM 切り替え速度設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	FPWMCHG[15:0]	0x0000	R/W	PWM シフト許可時の PWM 切り替え速度設定 0x0000~0x7FFF (切り替え速度[Hz] / Max_Hz × 2 ¹⁵ を設定) (Max_Hz: 最大回転数[Hz]) 出力制御 1(タスク 0)で、1 シャント電流検出かつ PWM シフト 1 許可時に使用されます。

4.3.12. [VExMDPRD] (PWM 周期設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	VMDPRD[15:0]	0x0000	R/W	PWM 周期設定 PMD 回路の[PMDxMDPRD]レジスタと同じ値を設定します。出力制御タスク(タスク 0, 9)およびトリガ生成(タスク 1)で使用されます。

4.3.13. SIN/COS レジスタ

4.3.13.1. [VExCOS] (θ での余弦値出力変換用レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	COS[15:0]	0x0000	R/W	[VExTHETA]値での余弦値、16ビット固定小数点データ(-1.0~1.0) 0x8000~0x7FFF SIN/COS 演算(タスク 6)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。

4.3.13.2. [VExSIN] (θ での正弦値出力変換用レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	SIN[15:0]	0x0000	R/W	[VExTHETA]値での正弦値、16ビット固定小数点データ(-1.0~1.0) 0x8000~0x7FFF SIN/COS 演算(タスク 6)実行時に更新されます。 出力座標軸変換(タスク 7)で使用されます。

4.3.13.3. [VExCOSM] (前回の余弦値入力処理用レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	COSM[15:0]	0x0000	R/W	[VExCOS]レジスタの前回値保存 0x8000~0x7FFF SIN/COS 演算(タスク 6)実行時に更新されます。 入力座標軸変換(タスク 4)で使用されます。

4.3.13.4. [VExSINM] (前回の正弦値入力処理用レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	SINM[15:0]	0x0000	R/W	[VExSIN]レジスタの前回値保存 0x8000~0x7FFF SIN/COS 演算(タスク 6)実行時に更新されます。 入力座標軸変換(タスク 4)で使用されます。

4.3.14. セクタ情報レジスタ

4.3.14.1. [VExSECTOR](セクタ情報レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:4	—	0	R	リードすると"0"が読めます
3:0	SECTOR[3:0]	0x0	R/W	セクタ情報 設定値: 0x0~0xB 出力時の回転位置を 30 度ごとの 12 エリアに分けてセクタで表します。 出力相変換(タスク 8、11)の実行時に更新されます。 出力制御 1(タスク 0)で使用されます。

4.3.14.2. [VExSECTORM](前回セクタ情報レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:4	—	0	R	リードすると"0"が読めます
3:0	SECTORM[3:0]	0x0	R/W	[VExSECTOR]の前回値 設定値: 0x0~0xB 入力処理で使用。 出力相変換(タスク 8、11)の実行時に更新されます。 入力処理 1(タスク 2)で使用されます。

4.3.15. 3 相電流レジスタ

4.3.15.1. [VExIAO] (a 相ゼロ電流レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	IAO[15:0]	0x0000	R/W	a 相ゼロ電流時 ADC 変換結果保存(停止時の a 相電流の AD 変換結果を保存) ゼロ電流検出モード選択時、入力処理 1(タスク 2)で更新されます。 AD 変換結果取り込み時は<IAO[15:4]>に保存され、<IAO[3:0]>は"0"が保存されます。

4.3.15.2. [VExIBO] (b 相ゼロ電流レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	IBO[15:0]	0x0000	R/W	b 相ゼロ電流時 AD 変換結果保存(停止時の b 相電流の AD 変換結果を保存) ゼロ電流検出モード選択時、入力処理 1(タスク 2)で更新されます。 AD 変換結果取り込み時は<IBO[15:4]>に保存され、<IBO[3:0]>は"0"が保存されます。

4.3.15.3. [VExICO] (c 相ゼロ電流レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	ICO[15:0]	0x0000	R/W	c 相ゼロ電流時 AD 変換結果保存(停止時の c 相電流の AD 変換結果を保存) ゼロ電流検出モード選択時、入力処理 1(タスク 2)で更新されます。 AD 変換結果取り込み時は<ICO[15:4]>に保存され、<ICO[3:0]>は"0"が保存されます。

4.3.15.4. [VExIAADC] (a 相電流 ADC 変換結果レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	IAADC[15:0]	0x0000	R/W	a 相電流 AD 変換結果保存 0x0000~0xFFFF 入力処理(タスク 2、10)実行時に更新されます。 AD 変換結果は<IAADC[15:4]>に保存され、<IAADC[3:0]>は"0"が保存されます。

4.3.15.5. [VExIBADC] (b 相電流 ADC 変換結果レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	IBADC[15:0]	0x0000	R/W	b 相電流 AD 変換結果保存 0x0000~0xFFFF 入力処理(タスク 2、10)実行時に更新されます。 AD 変換結果は<IBADC[15:4]>に保存され、<IBADC[3:0]>は"0"が保存されます。

4.3.15.6. [VExICADC] (c 相電流 ADC 変換結果レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	ICADC[15:0]	0x0000	R/W	c 相電流 AD 変換結果保存 0x0000~0xFFFF 入力処理(タスク 2、10)実行時に更新されます。 AD 変換結果は<ICADC[15:4]>に保存され、<ICADC[3:0]>は"0"が保存されます。

4.3.16. DC 電源電圧レジスタ

4.3.16.1. [VExVDC] (DC 電源電圧レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VDC[15:0]	0x0000	R/W	電源電圧,16ビット固定小数点データ(0~1.0) 設定値: 0x0000~0x7FFF 実電圧値に変換するには VDC 値 × Max_V 値 /2 ¹⁵ (Max_V: (ADC 変換が 1LSB 変化する電源電圧の変化量[V]) × 2 ¹²) [VExMODE]<VDCSEL>=0 設定時、入力処理(タスク 2、10)実行時に更新されます。 出力相変換(タスク 8、11)で使用されます。

4.3.16.2. [VExVDCL] (DC2 電源電圧レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	VDCL[15:0]	0x0000	R/W	電源電圧,16ビット固定小数点データ(0~1.0) 設定値: 0x0000~0x7FFF 実電圧値に変換するには、VDCL 値 × Max_V 値 /2 ¹⁵ (Max_V: (ADC 変換が 1LSB 変化する電源電圧の変化量[V]) × 2 ¹²) [VExMODE]<VDCSEL>=1 設定時、入力処理(タスク 2、10)実行時に更新されます。

4.3.17. d-q 軸電流レジスタ

4.3.17.1. [VExID] (d 軸電流レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:0	ID[31:0]	0x0000 0000	R/W	d 軸電流、32 ビット固定小数点データ(-1.0~1.0) 設定値: 0x80000000~0x7FFFFFFF 実電流値に変換するには、ID 値 × Max_I 値 / 2 ³¹ (Max_I: (ADC 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹) 入力座標軸変換(タスク 4)実行時に更新されます。 電流制御(タスク 5)で使用されます。

4.3.17.2. [VExIQ] (q 軸電流レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:0	IQ[31:0]	0x0000 0000	R/W	q 軸電流、32 ビット固定小数点データ -1.0~1.0 設定値: 0x80000000~0x7FFFFFFF 実電流値に変換するには、IQ 値 × Max_I 値 / 2 ³¹ (Max_I: (ADC 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹) 入力座標軸変換(タスク 4)実行時に更新されます。 電流制御(タスク 5)で使用されます。

4.3.18. [VExTADC] (ADC 変換時間設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	TADC[15:0]	0x0000	R/W	ADC 変換時間の設定(図 4.2 参照) 0x0000~0x7FFF: (ADC 変換時間[s] / PWM カウンタクロック周期[s]) を設定) 1 シャント電流検出モードで PWM シフト 1 出力(シフト 1 許可かつ低速フ ラグ"1")の場合、キャリアピークでのトリガタイミングを前方補正します。 タスク 0 で使用されます。

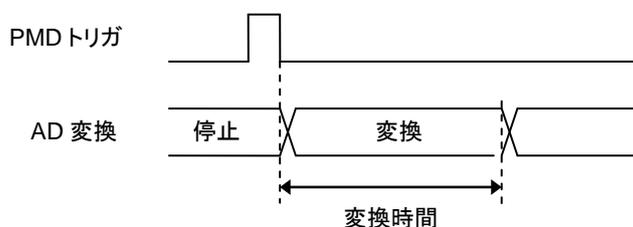


図 4.2 ADC変換時間

4.3.19. 3相PWMデューティレジスタ

4.3.19.1. [VExCMPU] (U相PWMデューティレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VCMPU[15:0]	0x0000	R/W	U相PWMデューティ設定 設定値: 0x0000~0xFFFF 出力制御(タスク0、9)実行時に更新されます。 トリガ生成(タスク1)で使用されます。

注) PMDのモード選択レジスタをVEモードに設定するとこのレジスタでPMDのU相PWMデューティを制御できます。詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

4.3.19.2. [VExCMPV] (V相PWMデューティレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VCMPV[15:0]	0x0000	R/W	V相PWMデューティ設定 設定値: 0x0000~0xFFFF 出力制御(タスク0、9)実行時に更新されます。 トリガ生成(タスク1)で使用されます。

注) PMDのモード選択レジスタをVEモードに設定するとこのレジスタでPMDのV相PWMデューティを制御できます。詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

4.3.19.3. [VExCMPW] (W相PWMデューティレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VCMPW[15:0]	0x0000	R/W	W相PWMデューティ設定 設定値: 0x0000~0xFFFF 出力制御(タスク0、9)実行時に更新されます。 トリガ生成(タスク1)で使用されます。

注) PMDのモード選択レジスタをVEモードに設定するとこのレジスタでPMDのW相PWMデューティを制御できます。詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

4.3.19.4. [VExMINPLS] (最小パルス幅差設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます
15:0	MINPLS[15:0]	0x0000	R/W	出力制御 1(タスク 0)実行時、1 シャント電流検出で PWM シフト許可時の最小パルス幅差(3 相 PWM([VExCMPU],[VExCMPV],[VExCMPW])のデューティ差の最小値)基準値を設定します。 設定値は以下の計算式となります。 パルス幅差[s] / PWM カウンタクロック周期[s] 出力制御 2(タスク 9)実行時、最小パルス幅(3 相 PWM ([VExCMPU],[VExCMPV],[VExCMPW])のデューティの最小値)基準値を設定します。 設定値は以下の計算式となります。 パルス幅[s] / PWM カウンタクロック周期[s]

4.3.20. PWM 出力制限レジスタ

4.3.20.1. [VExPWMMAX] (PWM 上限設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	PWMMAX[15:0]	0x0000	R/W	PWM 出力の上限値を設定 設定値: 0x0000~0xFFFF 出力制御(タスク 0、9)で使用されます。

4.3.20.2. [VExPWMMIN] (PWM 下限設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	PWMMIN[15:0]	0x0000	R/W	PWM 出力の下限値を設定 設定値: 0x0000~0xFFFF 出力制御(タスク 0、9)で使用されます。

4.3.21. [VExOUTCR] (PMD 出力制御レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:9	—	0	R	リードすると"0"が読めます。
8	WPWM	0	R/W	W 相 PWM 0: オン/オフ出力 1: PWM 出力
7	VPWM	0	R/W	V 相 PWM 0: オン/オフ出力 1: PWM 出力
6	UPWM	0	R/W	U 相 PWM 0: オン/オフ出力 1: PWM 出力
5:4	WOC[1:0]	00	R/W	W 相出力制御 00: WOx オフ,ZOx オフ (<WPWM> =1 時は両方オン) 01: WOx オン,ZOx オフ 10: WOx オフ,ZOx オン 11: WOx オン,ZOx オン
3:2	VOC[1:0]	00	R/W	V 相出力制御 00: VOx オフ,YOx オフ (<VPWM> =1 時は両方オン) 01: VOx オン,YOx オフ 10: VOx オフ,YOx オン 11: VOx オン,YOx オン
1:0	UOC[1:0]	00	R/W	U 相出力制御 00: UOx オフ,XOx オフ (<UPWM> =1 時は両方オン) 01: UOx オン,XOx オフ 10: UOx オフ,XOx オン 11: UOx オン,XOx オン

注 1) PMD のモード選択レジスタを VE モードに設定するとこのレジスタで PMD の[PMDxMDOUT] を制御できます。詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

注 2) 出力制御(タスク 0、9)実行時に更新されます。

PMD の U,V,W 相の出力制御を以下に示します。(VE で使用する組み合わせのみ表示)

表 4.1 <UPWM>,<UOC> PMD設定: U相(UOx,XOx) の出力制御

設定		出力	
<UPWM>	<UOC>	UOx	XOx
0	00	オフ出力	オフ出力
1	00	PWMU 反転出力	PWMU 出力
1	11	PWMU 出力	PWMU 反転出力

表 4.2 <VPWM>,<VOC> PMD設定: V相(VOx,YOx) の出力制御

設定		出力	
<VPWM>	<VOC>	VOx	YOx
0	00	オフ出力	オフ出力
1	00	PWMV 反転出力	PWMV 出力
1	11	PWMV 出力	PWMV 反転出力

表 4.3 <WPWM>,<WOC> PMD設定: W相(WOx,ZOx) の出力制御

設定		出力	
<WPWM>	<WOC>	WOx	ZOx
0	00	オフ出力	オフ出力
1	00	PWMW 反転出力	PWMW 出力
1	11	PWMW 出力	PWMW 反転出力

4.3.22. トリガ生成レジスタ

4.3.22.1. [VExTRGCRC] (同期トリガ補正量設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	TRGCRC[15:0]	0x0000	R/W	同期トリガタイミングを補正 設定値: 補正時間[s] / PWM カウンタクロック周期[s] 1シャント電流検出でPWMシフト禁止またはシフト1 許可時のみ有効で、トリガタイミングを後方補正します。 トリガ生成(タスク 1)で使用されます。

4.3.22.2. [VExTRGCMP0] (PMD トリガタイミング設定レジスタ 0)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VTRGCMP0 [15:0]	0x0000	R/W	ADC を PMD と同期させてサンプリングさせるトリガタイミングの設定 (PMD 設定) 0x0000: 設定禁止 0x0001~([VExMDPRD]値-1): トリガタイミング [VExMDPRD]値~0xFFFF: 設定禁止 PMD のトリガモードを次の何れかを選択時に有効。 ダウンカウント時の一致 アップカウント時の一致 アップおよびダウンカウント時の一致 トリガ生成(タスク 1)実行時、1 シャント電流検出で PWM シフト禁止またはシフト 1 許可時に更新されます。

注) PMD のモード選択レジスタを VE モードに設定するとこのレジスタで PMD のトリガコンペア 0 を制御できます。詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

4.3.22.3. [VExTRGCMP1] (PMD トリガタイミング設定レジスタ 1)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VTRGCMP1 [15:0]	0x0000	R/W	ADC を PMD と同期させてサンプリングさせるトリガタイミングの設定 (PMD 設定) 0x0000: 設定禁止 0x0001~([VExMDPRD]値-1): トリガタイミング [VExMDPRD]値~0xFFFF: 設定禁止 PMD のトリガモードを次の何れかを選択時に有効。 ダウンカウント時の一致 アップカウント時の一致 アップおよびダウンカウント時の一致 PMD のトリガ出力モードにトリガ選択出力([PMDxTRGMD]<TRGOUT>=1)を選択時は無効。 トリガ生成(タスク 1)実行時、1 シャント電流検出で PWM シフト禁止またはシフト 1 許可時に更新されます。

注) PMD のモード選択レジスタを VE モードに設定するとこのレジスタで PMD のトリガコンペア 1 を制御できます。詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

4.3.22.4. [VExTRGSEL] (同期トリガ選択レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:3	—	0	R	リードすると"0"が読めます。
2:0	VTRGSEL[2:0]	0x0	R/W	[VExTRGCMP0]設定タイミングで出力する同期トリガ番号の選択(PMD 設定) 0x0~0x5: 出力トリガ番号 0x6~0x7: 使用禁止 PMD のトリガ出力モードにトリガ選択出力([PMDxTRGMD]<TRGOUT>=1)を選択時に有効。 トリガ生成(タスク 1)実行時、[VExSECTOR]値 /2 に更新されます。

注) PMD のモード選択レジスタを VE モードに設定するとこのレジスタで PMD のトリガ出力選択を制御できます。詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

4.3.23. [VExEMGRS] (EMG 復帰設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:1	—	0	R	リードすると"0"が読めます。
0	EMGRS	0	W	EMG 復帰コマンド(PMD 設定) 0: - 1: EMG 復帰コマンド "1"を書き込んでも次のサイクルでクリアされます。リードすると常に"0"が読み出されます。 EMG 復帰モードで出力制御(タスク 0、9)実行時に"1"がセットされます。

注) PMD のモード選択レジスタを VE モードに設定するとこのレジスタで PMD の EMG 保護からの復帰を制御できます。詳細はリファレンスマニュアルの「プログラマブルモータ制御回路プラス」を参照してください。

4.3.24. [VExDELTA] (偏角レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	DELTA[15:0]	0x0000	R/W	d-q 座標上の偏角 範囲: 0x8000~0x7FFF(-180° ~180°) 偏角[deg] /360 × 2 ¹⁶ 座標軸変換(タスク 4)で ATAN 演算、電流制御(タスク 5)で電圧スカラ制限が有効な場合に更新されます。

4.3.25. モータモデル定数レジスタ

4.3.25.1. [VExCPHI](モータ鎖交磁束レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	CPHI[15:0]	0x0000	R/W	モータ定数の逆起電力定数 [V/rps] (鎖交磁束[Wb/s]) 設定値: 0x0000~0x7FFF 逆起電力定数値[V/rps] / Max_V × Max_Hz × 2 ¹¹ / ([VExCPHIG]設定) 標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.2. [VExCLD](モータ d 軸インダクタンスレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	CLD[15:0]	0x0000	R/W	モータ定数の d 軸インダクタンス 設定値: 0x0000~0x7FFF インダクタンス値[H] × Max_I / Max_V × Max_Hz × 2π × 2 ¹¹ / ([VExCLG]設定) 標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.3. [VExCLQ](モータ q 軸インダクタンスレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	CLQ[15:0]	0x0000	R/W	モータ定数の q 軸インダクタンス 設定値: 0x0000~0x7FFF インダクタンス値[H] × Max_I / Max_V × Max_Hz × 2π × 2 ¹¹ / ([VExCLG]設定) 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.4. [VExCR](モータ抵抗値レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	CR[15:0]	0x0000	R/W	モータ定数の抵抗値 設定値: 0x0000~0x7FFF 抵抗値[Ω] × Max_I / Max_V × 2 ¹¹ / ([VExCRG]設定) 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.5. [VExCPHIG] (モータ磁束レンジ設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:8	—	0	R	リードすると"0"が読めます。
7:3	—	00000	R/W	"00000"をライトしてください。
2:0	CPHIG[2:0]	000	R/W	モータ定数の磁束レンジ選択 000: 1/1 001: 1/2 ⁴ 010: 1/2 ⁸ 011: 1/2 ¹² 100: 1/2 ¹⁶ 101~111: Reserved 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.6. [VExCLG] (モータインダクタンスレンジ設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:8	—	0	R	リードすると"0"が読めます。
7:3	—	00000	R/W	"00000"をライトしてください。
2:0	CLG[2:0]	000	R/W	モータ定数のインダクタンスレンジ選択 000: 1/1 001: 1/2 ⁴ 010: 1/2 ⁸ 011: 1/2 ¹² 100: 1/2 ¹⁶ 101~111: Reserved 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.25.7. [VExCRG] (モータ抵抗レンジ設定レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:8	—	0	R	リードすると"0"が読めます。
7:3	—	00000	R/W	"00000"をライトしてください。
2:0	CRG[2:0]	000	R/W	モータ定数の抵抗レンジ選択 000: 1/1 001: 1/2 ⁴ 010: 1/2 ⁸ 011: 1/2 ¹² 100: 1/2 ¹⁶ 101~111: Reserved 座標軸変換(タスク 4)で誘起電圧の偏角算出、電流制御(タスク 5)で非干渉制御が有効な場合に使用されます。

4.3.26. [VExVDE] (非干渉制御 d 軸電圧レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VDE[15:0]	0x0000	R/W	非干渉制御の d 軸演算値、16 ビット固定小数点データ(-1.0~1.0) 0x8000~0x7FFF: 電圧[V] / Max_V × 2 ¹⁵ (Max_V: (ADC 変換が 1LSB 変化する電圧の変化量[V]) × 2 ¹²) 電流制御(タスク 5)で非干渉制御が有効な場合に更新されます。

4.3.27. [VExVQE] (非干渉制御 q 軸電圧レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	VQE[15:0]	0x0000	R/W	非干渉制御の q 軸演算値、16 ビット固定小数点データ(-1.0~1.0) 0x8000~0x7FFF: 電圧[V] / Max_V × 2 ¹⁵ (Max_V: (ADC 変換が 1LSB 変化する電圧の変化量[V]) × 2 ¹²) 電流制御(タスク 5)で非干渉制御が有効な場合に更新されます。

4.3.28. [VExDTC] (デッドタイム補償レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	DTC[15:0]	0x0000	R/W	デッドタイム補償制御の補償量を設定 0x0000~0x7FFF: デッドタイム[s] / PWM 周期[s] × [VExMDPRD]値 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されます。

4.3.29. [VExHYS] (電流極性判定ヒステリシスレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	HYS[15:0]	0x0000	R/W	電流極性判定時の電流のヒステリシス幅を設定、16 ビット固定小数点データ(-1.0~1.0) 0x8000~0x7FFF: ヒステリシス幅[A] / Max_I × 2 ¹⁵ (Max_I: (ADC 変換が 1LSB 変化する相電流の変化量[A]) × 2 ¹¹) 入力処理(タスク 2, 10)で電流極性判定許可時に使用されます。

4.3.30. [VExDTCS] (デッドタイム補償制御 / ステータスレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:11	—	0	R/W	"0"をライトしてください
10:8	ICSTS[2:0]	000	R/W	電流 Ic 極性判定状態および[VExCMPW]のデッドタイム補償制御 000,010,100,110: 極性判定未確定、デッドタイム補償は行われません 001,101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011,111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されます。
7	—	0	R/W	"0"をライトしてください
6:4	IBSTS[2:0]	000	R/W	電流 Ib 極性判定状態および[VExCMPV]のデッドタイム補償制御 000,010,100,110: 極性判定未確定、デッドタイム補償は行われません 001,101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011,111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されます。
3	—	0	R/W	"0"をライトしてください
2:0	IASTS[2:0]	000	R/W	電流 Ia 極性判定状態および[VExCMPU]のデッドタイム補償制御 000,010,100,110: 極性判定未確定、デッドタイム補償は行われません 001,101: 正電流確定、デッドタイム補償時に[VExDTC]値を加算 011,111: 負電流確定、デッドタイム補償時に[VExDTC]値を減算 入力処理(タスク 2, 10)で電流極性判定許可時に更新されます。 出力制御(タスク 0, 9)でデッドタイム補償が有効な場合に使用されます。

4.3.31. [VExTHTCLP] (位相クリップレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
31:16	—	0	R	リードすると"0"が読めます。
15:0	THTCLP[15:0]	0x0000	R/W	位相補間時に[VExTHETA] をクリッピングする位相設定、16ビット固定小数点データ(0.0~1.0) 設定値: 位相[deg] / 360 × 2 ¹⁶ SIN/COS 演算(タスク 5)で位相補間許可時に使用されます。

5. 使用上のご注意およびお願い事項

- アドバンストベクトルエンジン(A-VE)はプログラマブルモータ制御回路プラス (PMD+)および12ビットアナログデジタルコンバータ (ADC)と組み合わせて使用します。
 - PMD で A-VE の算出結果は使用するには、PMD のモード選択レジスタ(*PMDxMODESEL*) に VE モードを設定してください。
 - ADC は PMD からの同期トリガごとの変換プログラム(トリガ許可、AIN 選択、結果レジスタ選択) を設定してください。
- クロックの供給を停止する場合、VE が停止していることを確認してください。また、STOP1/STOP2 モードに遷移する際も同様に VE が停止していることを確認してください。

6. 改訂履歴

表 6.1 改訂履歴

Revision	Date	Description
1.0	2018-11-06	新規

製品取り扱い上のお願ひ

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情用の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。