

リレー用 MOSFET 駆動用 フォトボルカフ。ラの基本特性と応用設計

概要

フォトボルカプラは、フォトカプラの中でフォトダイオードアレイを出力素子にもつタイプで、ディスクリート MOSFET 素子と組み合わせて半導体リレーとして使用されることが多くあります。本資料はそのフォトボルカプラの電気的特性および応用設計について述べたものです。

©2019 1 Rev. 1.0 2019-04-25



目次

1.	フォトボルカブラとは	3
1.1	フォトボルカプラの構造	3
1.2	フォトボルカプラの動作原理	3
1.3	フォトボルカプラの基本的な使い方	
1.4	フォトボルカプラ + MOSFE の優位性	5
1.5	フォトボルカプラの種類	
2.	フォトボルカプラの主要特性とその挙動	
2.1	V _{OC} - I _F 特性	
2.2	V _{OC} - Ta 特性	8
2.3	SC 1 1-1	
2.4	I _{SC} - Ta 特性	9
2.5	t _{on} , t _{off} - C∟ 特性	10
3.	フォトボルカプラ(PV)+MOSFET リレー採用に向けた検討手順	
3.1	MOSFET の選定とそのゲート駆動条件の見極め	11
3.2	MOSFET のゲート駆動条件に見合うフォトボルカプラの入力順電流 I_F と放電抵抗 R_{SH} の設定	
3.3	フォトボルカプラの入力順電流 I _F とそれに基づく R _{IN} の設定	14
4.	用語説明	16
製品取	り扱い上のお願い	10

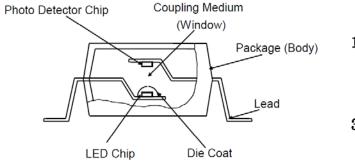


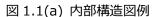
フォトカプラは、一般に発光素子と受光素子との間に光透過性の絶縁物を介して光学的に結合し、接地電位の異なる回路間の信号インタフェースとして使用されるデバイスです。従来、集積回路の信号伝送や1次側と2次側を絶縁させた信号伝達などには電磁リレー、絶縁トランスなどが使用されていましたが、現在はインピーダンスの不整合解消、入出力間の絶縁能力の向上、誘導起電力の解消、ノイズしゃ断の容易性などのメリットからフォトカプラが使用されています。その中でフォトボルカプラは入力側 LED の光エネルギーを受けて自ら起電力を生み出し、ディスクリート MOSFET を電源なしに駆動できることから、従来の機械式リレーからの置き換え応用に期待されています。本資料では、フォトボルカプラに馴染みの薄い技術者が回路設計する際に必要な電気特性及び応用設計方法について述べます。

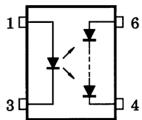
1. フォトボルカプラとは

1.1 フォトボルカプラの構造

フォトボルカプラは、その他のフォトカプラと同様に入力発光素子と出力受光素子とその間を光透過性の絶縁物で結合されています(図 1.1(a))。フォトボルカプラの場合、発光素子は赤外 LED、受光素子はフォトダイオードアレイで構成されます(図 1.1(b))。







1: アノード(入力側)

3: カソード(入力側)

4: カソード(出力側)

6: アノード(出力側)

図 1.1(b) 内部回路図例

1.2 フォトボルカプラの動作原理

フォトボルカプラの受光側に用いられるフォトダイオードは pn 接合からなる半導体です。

フォトダイオードにエネルギーバンドギャップ(Eg)以上のエネルギーを持つ光が入射されると、電子が励起され、n 領域へ移動(対する正孔は p 領域へ移動)することで、n 領域に電子が p 領域に正孔が増加します。これにより、n 領域に対して p 領域が正となるような起電力(電位差)が発生します。結果、フォトダイオードの両端が開放の場合、p 領域(アノード)に正の開放電圧が発生し、短絡した場合、p 領域(アノード)から n 領域(カソード)へ短絡電流が流れます(図 1.2)。1つのフォトダイオードで発生する電圧は 0.数ボルトですが、これをアレイ状に構成することで数ボルトの開放電圧が得られるようにしています。

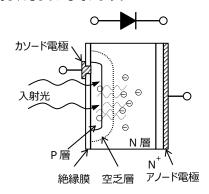


図 1.2 フォトダイオードの開放電圧発生原理



1.3 フォトボルカプラの基本的な使い方

フォトボルカプラ (PV) はその起電力を利用し、後段に接続する MOSFET のゲート駆動に用いられます。フォトボルカプラから出力される短絡電流は通常 10~数十 μ A と非常に少ないため電源駆動等の高速スイッチングには向かず、低速が許容されるリレー用途に適用されます。フォトボルカプラが出力する開放電圧 V_{oc} は常温 Ta=25 でおおよそ 7~9V 程ありますが、この V_{oc} には温度特性があり高温になるほど低下します。そのため、使用環境や使用する MOSFET のゲートしきい値電圧 V_{th} によっては使用するフォトボルカプラの数を増やす必要があります(図 1.3(1b))。駆動される側のディスクリート MOSFET には構造上ボディーダイオードが寄生するため、AC リレーの用途においては、図 1.3(1a)に示すように MOSFET を 2 個、ドレイン→ソース、ソース→ドレインの順で接続し使用する必要があります。一方、DC リレーの用途においては、図 1.3(2)に示すように駆動される MOSFET は 1 個で問題ありません。

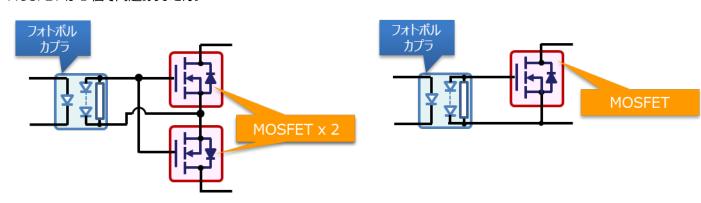


図 1.3(1a) PV (1個) +MOSFET AC リレー

図 1.3(2) PV (1個) +MOSFET DC リレー

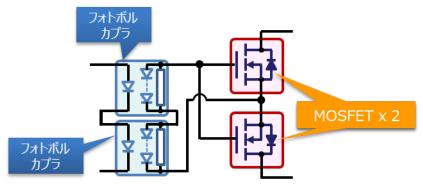


図 1.3(1b) PV (2個) +MOSFET AC リレー

フォトボルカプラと MOSFET をワンパーケージ化したものがフォトリレーとなりますが、フォトボルカプラとディスクリート MOSFET を組み合わせるよりもスペースを大幅に削減することが可能です。一方、ワンパッケージであるため組み込めるチップサイズに制約が生じ、電流定格などがより限定的となります。

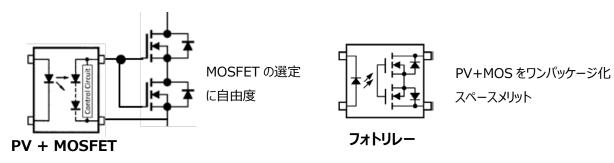


図 1.4 PV+MOSFET と フォトリレー



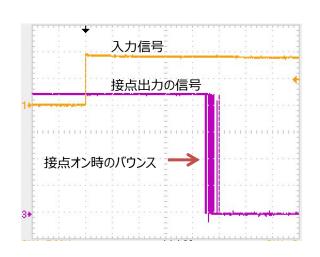
1.4 フォトボルカプラ+MOSFE の優位性

従来の機械式リレーに対し、フォトボルカラ(PV)とMOSFETの組み合わせによる代替は、まだ価格的に不利な点もあり、またカバーできる電力容量帯にも限りがあると言えます。その上で機械式リレーに対しフォトボルカプラ + MOSFET にはいくつかの優位性があると考えられます。

(1) スイッチング時のバウンスがない

機械式リレーには物理的な接点構造をもつ関係上、接点開放時にバウンスノイズが発生し周辺のデバイスの正 常動作に悪影響を及ぼす可能性があります。(図 1.5(a))

一方、フォトボルカプラ+MOSFET のような半導体リレーは、機械的な動きが無くターンオン時にバウンスノイズは発生しません。(図 1.5(b))



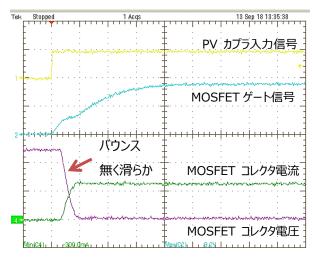


図 1.5(a) 抵抗負荷による機械式リレーの駆動波形

図 1.5(b) 抵抗負荷による PV + MOSFET 駆動波形

(2)接点回数の制限がない

機械式リレーはその物理的な接点の構造上、開閉できる回数に制限があります。一方、フォトボルカプラ +MOSFET のような半導体リレーは、機械的動作による劣化、故障はありません。

(3)高速応答化が可能

MOSFET のオン抵抗とそれに伴うゲート容量にもよりますが、開閉の応答速度を優先する場合には機会式リレーよりも高速に動作する仕様に構成することができます。またそれにより位相制御への応用も可能です。

(4)電源回路を省力化できる

機械式リレーはソレノイドコイルを駆動する関係上、場合によっては数十 mAの電流を入力する必要があります。 さらにその電流を供給する駆動用回路を構成する場合は別に電源が必要となるケースもでてきます。一方、フォト ボルカプラ+MOSFET のような半導体リレーでは入力電流を数mA~十数 mA 程度に抑えることができます。



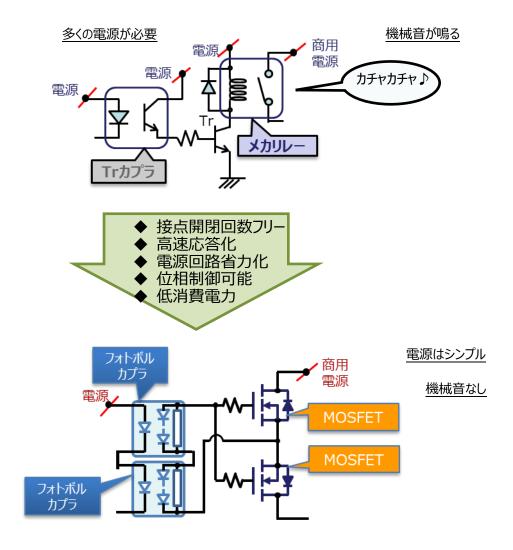


図 1.6 フォトボルカプラ+MOSFET の優位性

1.5 フォトボルカプラの種類

フォトボルカプラによる MOSFET 駆動においては MOSFET のターンオフ時にゲートに充電された電荷を放電する回路が必要になります。それに併せてフォトボルカプラは放電回路を内蔵するものと内蔵しないものに分かれます。最もシンプルな放電回路が無いタイプでは外部に放電回路を別途設計する必要があります。単純な場合ではその放電回路はフォトボルカプラ出力側のアノード・カソード間に放電用抵抗で構成します。この場合、その抵抗値が高いほどフォトダイオードアレーが本来出力できる開放電圧 Voc に近づきますが、一方放電時間は後段のMOSFET のゲート容量による C x R の時定数により長くなり MOSFET のターンオフが遅くなります。ただTLP3905 等の放電回路が内蔵されないタイプでは、開放電圧とターンオフ時間をある範囲内で自由に調整することは可能です。一方放電抵抗内蔵タイプの TLP191B 等では設計の自由度はありませんが、部品点数、実装スペースの削減や、設計負担を軽減するメリットがあります。また TLP3906 等のタイプは、放電に抵抗ではなくオフ時のみ放電用のクランプ回路が働く機能を内蔵しており、LED オン時にはフォトダイオードアレイの発する電位(開放電圧)を減衰することなく十分に出力し、オフ時にはより高速に MOSFET ゲート電荷を放電することに優れるため、設計の容易さや特性面に優れます。



表 1.1 フォトボルカプラの出力方式の種類

出力構造方式	放電回路なし	放電抵抗内蔵型	放電回路内蔵型
内部回路図	T T T T T T T T T T T T T T T T T T T	¥-¥	東 東 東 東 東 東 東 東 東 東
製品例	TLP3905	TLP191B	TLP3906
特徴	・放電回路を外部に追加し	・放電回路は外部に追加しなく	・放電設計の必要なし
	放電設計する必要がある	てもよい	・MOSFET ターンオフ時に
		・内蔵抵抗は固定のため放電	放電回路が起動するため、
		設計の自由度は限られ、放電	抵抗式より放電時間が格
		性能も限られる	段に短い

2. フォトボルカプラの主要特性とその挙動

この章では、データシートに記載されている特性カーブのうち PV+MOSFET 半導体リレー構成の設計に必要な最小限の特性カーブとその挙動について解説します。

表 2.1 フォトボルカプラのデータシートに記載される主な用語

項目	記号	説明
入力順電流	I _F	連続的に LED 順方向に流し得る電流定格
入力許容損失	P _D	LED で許容し得る電力損失定格
開放電圧	V _{oc}	規定の入力電流 1- で出力に発生する光起電圧
短絡電流	I_{SC}	規定の入力電流 1- で出力に発生する光電流
ターンオン時間	t _{on}	規定の入力 LED 電流を印加してから出力波形が 100 %から 10 %まで遷移するのに要する時間
ターンオフ時間	t	規定の入力 LED 電流を遮断してから出力波形が 0 %から 90 %まで遷移するのに要する時間



2.1 Voc - I_F 特性

開放電圧 V_{OC} の入力順電流 I_F による依存性を表す特性カーブです。 I_F を振り込むほど、出力される V_{OC} の電位は高くなります。 TLP3905 等、外付け放電抵抗を用いる方式の場合、図 2.1 に示されるようにその抵抗の値が大きくなるほど V_{OC} の値を高く保つことが可能ですが、後述の図 2.6 t_{off} - C_L 特性で表記されているようにその分 MOSFET のターンオフ時間が長くなります。一方、放電回路を内蔵している TLP3906 は外付け抵抗を必要としないため、図 2.2 のように出力開放時の V_{OC} 特性のみの表記になります。 TLP3906 の場合、内蔵の放電回路の特徴で開放電圧の能力が最も高い条件で使用でき、かつ効率的にターンオフすることが可能です。

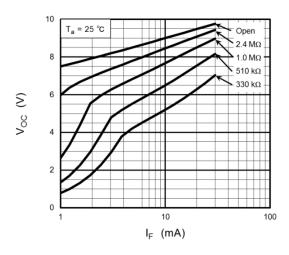


図 2.1 TLP3905 の V_{OC} - I_F 特性

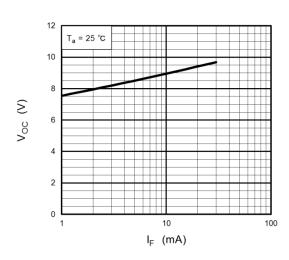


図 2.2 TLP3906 の V_{OC} - I_F特性

2.2 V_{oc} - Ta 特性

開放電圧 V_{OC}の周囲温度依存性を表す特性カーブです。図 2.3 に示されるように周囲温度が高くなるにつれ V_{OC} の電位は低下します。このため使用する環境温度が最も高い条件であっても、その V_{OC} が後段に繋がる MOFET のゲートのしきい値電圧 V_{th} より高い値である必要があり、それを下回る場合はフォトボルの複数直列接 続により高い開放電圧を得る手段も検討が必要になります。この特性は、LED 光出力とフォトダイオードアレー開放電圧の両者が周囲温度の上昇により低下する現象が現れたものです。

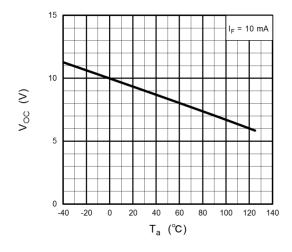


図 2.3 TLP3905 の V_{oc} - Ta 特性



2.3 Isc - I_F 特性

短絡電流 I_{SC} の入力順電流 I_F による依存性を表す特性カーブです。図 2.4 に示されるように I_F を振り込むほど出力される I_{SC} の電流は大きくなります。この電流で後段に繋がる MOSFET のゲートの容量成分を充電することになるので、この I_{SC} の値が大きいほど充電時間を短くすることができます。 つまり MOSFET のターンオン時間を短くすることができます。

また、製品によってはこの短絡電流 I_{SC} にランク分類を設けているものもあります。表 2.2 は TLP3905 の例です。 I_{SC} の下限値を一般品の $12\mu A$ に対し $20\mu A$ で管理することで後段に繋がる MOSFET のゲートの駆動能力を高い分布範囲でコントロールすることができます。

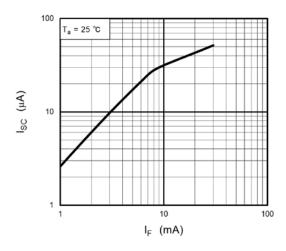


図 2.4 TLP3905 の I_{SC} - I_F特性

表 2.2 TLP3905 の短絡電流 I_{SC} のランク分類

(Ta=25℃)

ランク	I _{SC} ランク記号	測定条件	短絡電流 I _{SC} (最小)	単位
C20	С	I _F = 10 mA	20	μА
無	C, 無印	I _F = 10 mA	12	

2.4 I_{SC} - Ta 特性

短絡電流 I_{SC} の周囲温度依存性を表す特性カーブです。図 2.5 に示されるように周囲温度が高くなるにつれ I_{SC} の電流は低下します。この特性は LED 光出力が周囲温度の上昇により低下する現象が現れたものです。

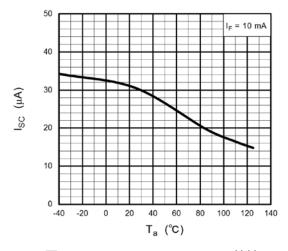


図 2.5 TLP3905 の I_{SC} - Ta 特性



2.5 ton, toff - CL 特性

ターンオン/オフ時間 ton,toff の容量負荷依存性を表す特性カーブです。ここで示される C_L とは、PV+MOSFET 構成のリレーの場合 MOSFET のゲート容量 $C_g(=Q_g/V_{GE})$ を意味します。負荷となる MOFET のゲート容量が大きくなるほど電荷を充放電する時間が長くなり、結果 t_{on},t_{off} も長くなります。また TLP3905 の場合、図 2.6 に示されるように、前述の放電用抵抗の値が小さくなるほど t_{off} の時間を短くする事が可能ですが、その場合図 2.1 V_{OC} - I_F 特性で表記されるように出力の V_{OC} の低下に繋がります。

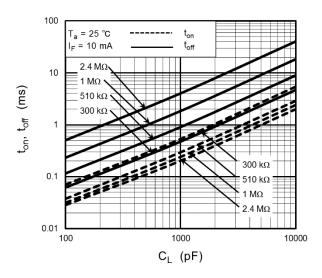


図 2.6 TLP3905 の t_{on}-C_L, t_{off}-C_L特性

3. フォトボルカプラ(PV)+MOSFET リレー採用に向けた検討手順

PV+MOSFET リレーにはこれまで述べてきたとおり従来式リレーにはない利点も多くありますが、まだ網羅しきれていない様々な要因があるため採用に際してはその要素を十分吟味する必要があります。

PV+MOSFET 半導体リレーが特に有用になるのは

- ■機械的寿命、信頼性に課題を抱えていて改善したい
- ■ターンオン時のバウンスを抑えたい
- ■ターンオン、ターンオフ時の切り替わり時間を高速化したい
- ■半導体リレーは採用しているが、それはトライアック、サイリスタをベースとした SSR タイプのため実現できないより細かな制御を行いたい
- ■類似の半導体リレーの一つであるフォトリレーを使いたいが、接点間の耐圧または電流の定格に限りがあり 適当な品種がない。東芝フォトリレーの場合製品ラインアップは V_{OFF}=600V 以下, I_{ON}=5A 以下 などが挙げられると考えられます。

図 3.1 は 24V/2A 負荷を切り替える半導体スイッチを構成する一例です。以降この DC スイッチ仕様を前提に、それを実現する検討手順について解説します。



【DC スイッチ仕様】

動作温度 Topr: -10~60°C

スイッチ速度 : 周期 1sec 以上、オン/オフ 5ms 以下

制御側電源 : DC V_{CC1}=5V±5% 負荷側電源 : DC V_{CC2}=24V±5%

負荷 :負荷電流 2A

動作寿命 : 10年(8.8万時間)

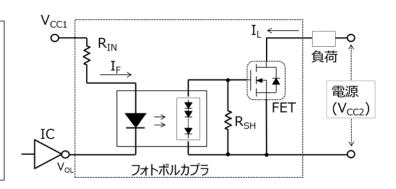


図 3.1 24V/2A 負荷を切り替える半導体スイッチの例

3.1 MOSFET の選定とそのゲート駆動条件の見極め

スイッチ機能を担う MOSFET は、負荷側電源の電圧が DC 24V であることからドレイン・ソース間電圧 V_{DSS}が 60V の製品を選択、その中でドレイン・ソース間オン抵抗 R_{DS(ON)}が出来る限り小さい製品を選び、今回は東芝製低耐圧 MOSFET の TPH9R506PL で進めてみます。それと組み合わせるフォトボルカプラはラインアップの中で基本的な構造を持つ TLP3905 を例に進めます。

TPH9R506PL: $V_{DSS} = 60V$, $R_{DS(ON)} \hbar = 15m\Omega(max)@V_{GS} = 4.5V$, $I_D = 8A$

TLP3905 : $V_{OC}=7V(min),I_{SC}=12\mu A(min)$ @ $I_F=10mA$

フォトボルカプラで MOSFET を駆動する際にはフォトボルカプラの開放電圧 V_{OC} ℓ MOSFET のゲートのしきい値 ℓ ℓ 0 の間には

 $V_{OC} > V_{th}$

が成り立たなければなりません。第2章の 2.2 項で前述の通り、フォトボルカプラの開放電圧 V_{OC} は周囲温度に依存性があります。そのため、使用する回路環境の周囲温度の最大値と駆動する MOSFET のゲート電圧の要求条件に応じてフォトボルカプラの構成数を直列に増やす検討を行う場合も出てきます。

まず使用する MOSFET の推奨 V_{th} を確認します。ディスクリート MOSFET の推奨ゲート電圧はドレイン・ソース間オン抵抗の測定条件にて確認できます。今回設計例に選定した TPH9R506PL の場合は図 3.2 のとおり V_{GS} =4.5V の条件が妥当だと考えられます。

(Ta=25℃)

項目	記号		測定条件	最小	標準	最大	単位
ドレイン・ソース間オン抵抗	R _{DS(ON)}	V _{GS} = 4.5 V	I _D = 8 A	_	10.2	15.0	mΩ
		V _{GS} = 10 V,	I _D = 17 A	_	7.3	9.5	

図 3.2 TPH9R506PLの R_{DS(ON)} 測定条件

3.2 MOSFET のゲート駆動条件に見合うフォトボルカプラの入力順電流 Irと放電抵抗 RsHの設定

前項 2.2 で述べたようにフォトボルカプラ(PV)の V_{OC} は温度上昇と共に低下します。今回の条件では $Ta=60^{\circ}$ で時でも PV+MOS が動作する必要があります。 つまり $Ta=60^{\circ}$ の時でも $V_{GS}=4.5$ V の条件が満たされるように V_{OC} を確保する必要があります。 図 3.3 を利用し V_{OC} の Ta 依存特性の傾きから推定すると $Ta=25^{\circ}$ では $V_{OC}>5.7$ V の確保が必要と見積もられます。



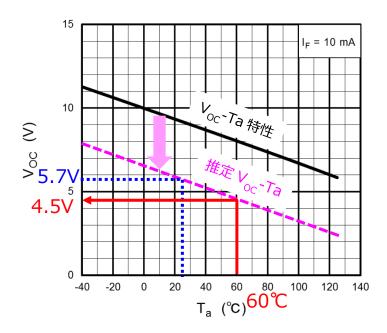


図 3.3 TLP3905 の V_{oc} - Ta 特性

これを基に、🗵 3.4 TLP3905 の V_{OC} - I_F を参照します。

MOSFET をオフさせるためにはそのターンオフ時にゲートに充電された電荷を放電する必要があります。その役割が図 3.1 の回路構成の場合は外付け抵抗の R_{SH} になり、図 3.4 の中では抵抗パラメータ値条件になっています。 この特性図は図 3.5 の標準品(V_{OC} =9V)の代表カーブですが、 V_{OC} 最小品(V_{OC} =7V)の場合も想定すると、 I_F が 10mA 以上、 R_{SH} が 1M Ω 以上、の条件で設定すると V_{OC} > 5.7V の確保ができそうです。

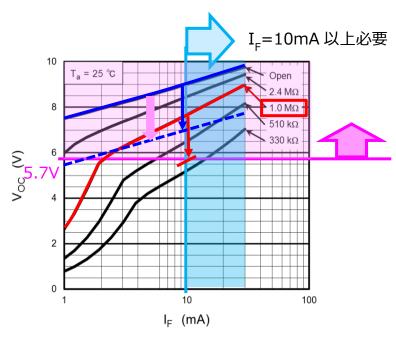


図 3.4 TLP3905 V_{OC} -I_F特性

(Ta=25℃)

項目	記号	注記	測定条件	最小	標準	最大	単位
開放電圧	Voc		I _F = 10 mA	7	9	_	V
			I _F = 10 mA, T _a = 125 °C	ı	5	_	

図 3.5 TLP3905 の V_{oc}仕様



外付けの放電抵抗 R_{SH} にはオン、オフ両方のパフォーマンスに影響を及ぼします。要求のスイッチングスピードに 見合うこの R_{SH} の適切な値を選ぶために、まず MOSFET のゲート容量を算出する必要があります。今回設計例 として使用する TPH9R506PL を上記の V_{GS} = 4.5V で駆動する場合、求める MOSFET のゲート容量 C_g は Q_g - V_{GE} 特性曲線から推定することができます。下図 3.6 の TPH9R506PL のダイナミック入出力特性によれば、 V_{DS} = 24V, V_{GS} = 4.5V 時のゲート入力電荷量 ΔQ_g は 11nF と読み取れます。

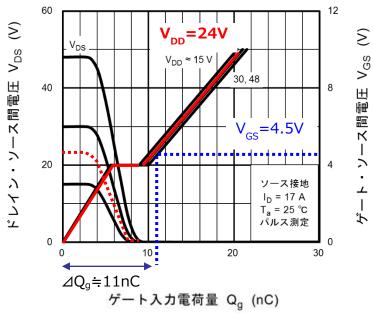


図 3.6 TPH9R506PL ダイナミック入出力特性

求めるゲート容量はクーロンの法則より、 $C_g = Q_g/V_{GE}$ で求められるため、 $C_g = 11/4.5 = 2.4$ nF と推定することができます。 TLP3905 の場合、データシートにスイッチング時間 – 負荷容量特性が掲載されています(図3.7)。 TLP3905 タイプのフォトボルカプラのスイッチングスピードは、 t_{on} に対し t_{off} が支配的に長い傾向にあります。 今回の要求条件(図3.1)である t_{on}/t_{off} とも 5ms 以下でかつ負荷容量が2.4nF 以上である場合、図3.7からは t_{on} については表記されている全ての放電抵抗の条件でクリアしていますが、 t_{off} については放電抵抗が1M Ω 以下に抑える必要があると読み取れます。

さて、図 3.7 のスイッチング時間 - 負荷容量特性ではフォトボルカプラのパラメータ V_{OC}や I_{SC}の特性値に依存することはないのでしょうか?

 t_{off} は負荷容量分 C_L と放電抵抗分 R_{SH} による放電作用になりますのでフォトボルカプラにはあまり影響されません。一方、 t_{on} は負荷容量分 C_L をフォトボルカプラの出力 I_{SC} 電流で充電する作用になりますので I_{SC} の大小に影響を受けます。 I_{SC} が小さいと t_{on} が大きくなります。

図 3.7 の特性図は、前出の 2.3 項、2.4 項で述べた標準品(I_{SC} =30 μ A)の代表カーブになりますが、 I_{SC} 最小の場合を想定すると、 I_F =10mA の場合

Ta=25°Cで、かつ I_{SC} ランク(C20)を指定 で I_{SC} (typ)=30 μ A $\rightarrow I_{SC}$ (min)=20 μ A

Ta=25 $^{\circ}$ → 60 $^{\circ}$ で I_{SC} は 20%減、つまり I_{SC} (min)@Ta=25 $^{\circ}$:20 $^{\circ}$ 20 $^{\circ}$ 4 — @Ta=60 $^{\circ}$ C:16 $^{\circ}$ 4 と見積もれます。これを加味すると図 3.7 の特性図の ton は I_{SC} (typ)と I_{SC} (min)の間で 30 $^{\circ}$ 4A $^{\circ}$ 1.9 倍程度大きくなることを想定しておく必要がでてきます。ただし、それでも今回の例では t_{on} は t_{off} を上回ることはないと考えられます。



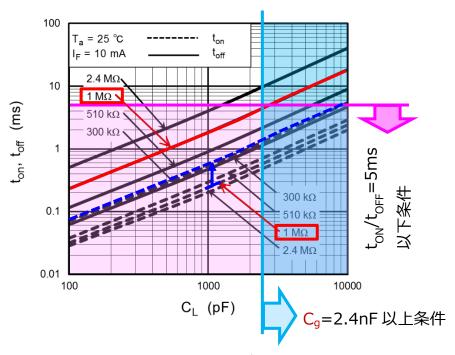


図 3.7 TLP3905 ton, toff - 負荷容量 CL 特性

3.3 フォトボルカプラの入力順電流 IFとそれに基づく RINの設定

前項 3.2 で $I_F>10$ mA の範囲を見極めました。ところで、入力側 LED には経時変化特性があり、使用する入力電流とその発光時間によって光出力が低下します。時間経過後の出力(短絡電流 I_{SC})の低下は LED の光出力の低下に強く依存します。図 3.8 は TLP3905 に適用している LED の光出力の経年変化例を示すものですが、今回はこのカーブから期待寿命 10 年、約 8.8 万時間後の光出力を算出するとおよそ 85%です。出力の低下率としては若干のマージンを加味し 80%(イニシャル状態から 20%減)として考えてみます。

以上から I_F の設定値としては 10 mA / 0.8 = 12.5 mA と算出します。

 $I_{F(typ.)}$ は、入力側 LED を駆動するロジック IC の低レベル出力電圧を V_{OL} とすると

$$I_{F(typ.)} = \frac{V_{CC} - V_{F(typ.)} - V_{OL}}{R_{IN(typ.)}}$$

で示されます。

TLP3905 の場合 $V_{F(typ.)}$ はデータシート値から、

$$V_{F (typ.)} = 1.65 \text{ V } (I_F = 10 \text{mA})$$

ですので、これを用いて

$$R_{IN} = \frac{5V - 1.65V - 0.4V}{12.5 \text{mA}}$$

= 236 Ω

よってここでは $R_{IN}=240~\Omega\pm5\%$ を選択します。

14



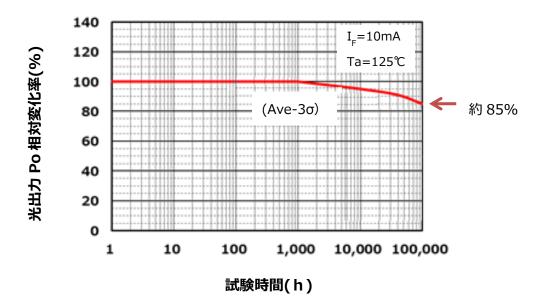
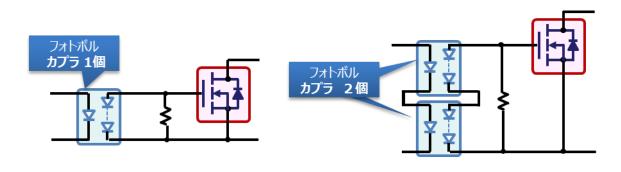


図 3.8 入力 LED 光出力 推定経時変化データの例

(本データは LED 光出力劣化カーブの例です。実際の回路設計の際には個別製品の信頼性情報をご確認の上適切な設計をお願い致します。)

今回の例では上記条件の組み合わせで Ta=60 で時でも V_{OC} が $V_{GS}=4.5$ V以上を確保できましたが、もし条件が整わず V_{OC} 適切な $V_{GS}(V_{th})$ が確保できない場合はフォトボルカプラを直列二段接続で構成することで目標のゲート電圧を出力することができます。



(1) V_{OC} > V_{th}の場合

(2) V_{OC} < V_{th}の場合

図 3.9 要求 V_{th} に向けた PV カプラの構成検討



4. 用語説明

(フォトカプラ共通)

	用	語	i		記号	説明
絶	対 最	大	定	格		動作中に瞬時といえども超えてはならない最大値
絶	縁	ī	d	圧	BV _S	入力・出力間の絶縁耐量を定義する電圧
入端	出力間子間容量(遊 容 - 出 力 [量 間)	C _S	入力端子-出力端子間の静電容量
端端	子間容	間量(プ	容 入 カ 側	量 (C _T C _t	LED アノード端子-カソード端子間の静電容量
直 入	流 力	順順	電電	流流	I _F	連続的に LED 順方向に流し得る電流定格
パ 入	ル ス カ 順 電	順 流 (電パルク	流く)	I _{FP}	瞬時的に LED 順方向に流し得る電流定格
過 ピ	度 パ ル - ク 過 渡			流流	I _{FPT}	瞬時的に LED 順方向に流し得る電流定格
直 入	流 力	逆 逆	電電	圧圧	V _R	LED 逆方向 (カソード-アノード間)に印加し得る逆電圧定格
逆 入	カ	電 逆	電	流流	I _R	LED 逆方向 (カソード-アノード間) に流れる漏れ電流
順 入	力	電 順	電	圧 圧	V _F	規定の順電流値での LED アノード-カソード間電圧
L 入	E D 力 許	許 容 容	 損 損	失 失	P _D	LED で許容し得る電力損失定格
全	許	容	損	失	P _T	入力・出力の全回路で許容し得る電力損失定格
絶	縁	担	ŧ	抗	R _S	規定の電圧値での入力端子-出力端子間の抵抗値
接	合 (部)	温	度	Тj	受光素子または LED のジャンクション部で許容し得る温度定格
動	作	洁	<u> </u>	度	T _{opr}	素子の機能を損なうことなく動作させ得る周囲温度範囲
は	んだ	付け	温	度	T _{sol}	素子の機能を損なうことなく端子をはんだ付けするための温度定格
保	存 	浩	i 	度	T _{stg}	素子を動作させない状態で保存し得る周囲温度範囲
沿 	面		<u> </u>	離		絶縁物質に沿った2つの導体間(入力-出力間)の最短距離
空	間	且	<u> </u>	離		空気中で 2 つの導体間(入力-出力間)の最短距離
絶	縁	牧	7)	厚		2つの導体間(入力-出力間)に存在する絶縁物の最小厚み



(フォトボル出力)

	用		語		記号	説明
直	流	順	電	流	T	出力ダイオードアレイのアノード-カソード間に流し得る順電流定格
出	カ	順	電	流	I_{FD}	四カック オートゲ レイのアノート・カノー 下町に加い守る/原电加 た作
直	流	逆	電	圧	V _{RD}	出力ダイオードアレイのアノード-カソード間の電流逆電圧定格
出	カ	逆	電	圧	∨ RD	四カティオートテレイのテノート・カノート回の電池を電圧を借
順		電		圧	V_{FD}	出力ダイオードアレイのアノード-カソード間の順電圧
出	カ	順	電	圧	∨ FD	四カライオーイグレイのカラー 1・カラー 1 1日のが原电圧
逆		電		流	T	出力ダイオードアレイのアノード-カソード間の逆漏れ電流
出	カ	逆	電	流	I _{RD}	ログディオート・アレイのアノート・カノート自のJE/MR L 电加
開	放		電	圧	V _{OC}	規定の入力電流 I _F で出力に発生する光起電圧
短	絡		電	流	I _{SC}	規定の入力電流 I _F で出力に発生する光電流

(フォトリレー(MOSFET 出力))

		用		語			記号	説明
_	IJ ‡	i I	_ E	: D	ī	流流	(a 接点タイプ) I _{FT}	出力 MOS FET をオン状態へ移行させるのに必要な入力電流 I _F の最小値(*1)
	· · · · · · · · · · · · · · · · · · ·	, ,	_		H	5 <i>/</i> /IL	(b 接点タイプ) I _{FC}	出力 MOS FET をオフ状態へ移行させるのに必要な入力電流 I _F の最小値(*1)
復	帰	ı	E	D	電	流	(a 接点タイプ) I _{FC}	出力 MOS FET をオン状態からオフ状態へ復帰させるために流せる電流 I _F の最大値
1安	710	L	C	D	电	多流	(b 接点タイプ) I _{FT}	出力 MOS FET をオフ状態からオン状態へ復帰させるために流せる電流 I _F の最大値
阻		止		電		圧	V_{OFF}	オフ状態で MOS FET 出力端子間に印加し得る電圧定格
オ		ン		電		流	I _{ON}	オン状態で MOS FET 出力端子間に流し得る電流定格
オ		ン		抵		抗	R _{ON}	規定のオン状態における MOS FET 出力端子間の抵抗値
オ		フ		電		流	I_{OFF}	オフ状態で MOS FET 出力端子間に流れる漏れ電流
端端	子 子 間		間量		容 力	量 側)	C _{OFF}	オフ状態での MOS FET 出力端子間(2 つのドレイン端子間)の静電容量
IJ	11	ッ		<u>۱</u>	電	流	I _{LIM}	電流制限機能が働く出力電流領域
							(a 接点タイプ)	規定の入力 LED 電流を印加してから出力波形が 100 %から 10 %まで遷移する
9		١.	7	ン	時	問	t_{ON}	のに要する時間
,	_		/1		吋	IBI	(b 接点タイプ)	規定の入力 LED 電流を遮断してから出力波形が 100 %から 10 %まで遷移する
							ton	のに要する時間
							(a 接点タイプ)	規定の入力 LED 電流を遮断してから出力波形が 0 %から 90 %まで遷移するのに
夕	_	٠,	,	7	時	間	t _{OFF}	要する時間
ľ			/1	,	h/J	IEJ	(b 接点タイプ)	規定の入力 LED 電流を印加してから出力波形が 0 %から 90 %まで遷移するのに
							toff	要する時間

(*1)フォトリレーを確実に動作させるためには $I_{FT}(I_{FC})$ の最大規格値以上の I_{F} 電流で使用する必要があります。



変更履歴

バージョン情報	日付	対応頁数	変更内容
Rev. 1.0	2019-04-25	-	初版



製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。 本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウエア・ソフトウエア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報(本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど)および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器(以下"特定用途"という)に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器(ヘルスケア除く)、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び 第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証(機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。)をしておりません。
- ◆ 本製品には GaAs (ガリウムヒ素) が使われています。その粉末や蒸気等は人体に対し有害ですので、破壊、切断、 粉砕や化学的な分解はしないでください。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいは その他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出 管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- ◆ 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社

https://toshiba.semicon-storage.com/jp/