

## CMOS ロジック IC の基礎

### 概要

本資料は CMOS ロジック IC の基礎として、代表的用途、機能（ファンクション）、動作、構造について説明します。各機能（インバーター、バッファー、フリップフロップなど）の説明はシステム図、真理値表、タイミングチャート、内部回路やイメージ図等を使用しています。

## 目次

概要 .....	1
目次 .....	2
1. 標準ロジック IC について.....	3
1.1. 標準ロジック IC が使われている機器 .....	3
1.2. 標準ロジック IC はどこで使われるか.....	3
1.3. 標準ロジック IC とは.....	4
1.4. 標準ロジック IC の分類.....	5
1.5. 代表的な CMOS ロジック IC 一覧.....	5
2. CMOS ロジック IC について .....	6
2.1. CMOS とは .....	6
2.2. CMOS インバーターの基本動作 .....	6
2.3. CMOS ロジック IC の MOSFET の基本動作と特性 .....	7
2.3.1. N-ch MOSFET と P-ch MOSFET の基本動作 .....	7
2.3.2. CMOS (N-ch MOSFET + P-ch MOSFET) の $V_{IN}$ - $I_{CC}$ 特性.....	8
2.4. CMOS ロジック IC の代表的な機能とその動作 .....	9
2.4.1. インバーター (NOT) (製品例 74VHC04, 74VHCU04).....	9
2.4.2. バッファー (製品例 74VHC126, 74VHC245).....	10
2.4.3. NAND, NOR, AND, OR, Exclusive OR.....	11
(製品例 74VHC00, 74VHC02, 74VHC08, 74VHC32, 74VHC86).....	11
2.4.4. デコーダー (製品例 74VHC138).....	12
2.4.5. マルチプレクサー .....	13
2.4.6. ラッチ (製品例 74VHC373) .....	15
2.4.7. フリップフロップ (製品例 74VHC74).....	18
2.4.8. カウンター (製品例 74VHC393, 74VHC161).....	20
2.4.9. シフトレジスター (製品例 74VHC164).....	22
2.4.10. アナログスイッチ (Bilateral switch) (製品例 74VHC4066).....	23
3. まとめ.....	24
製品取り扱い上のお願い.....	26

## 1. 標準ロジック IC について

### 1.1. 標準ロジック IC が使われている機器

標準ロジック IC は民生機器から車載まで様々な用途で使われています。

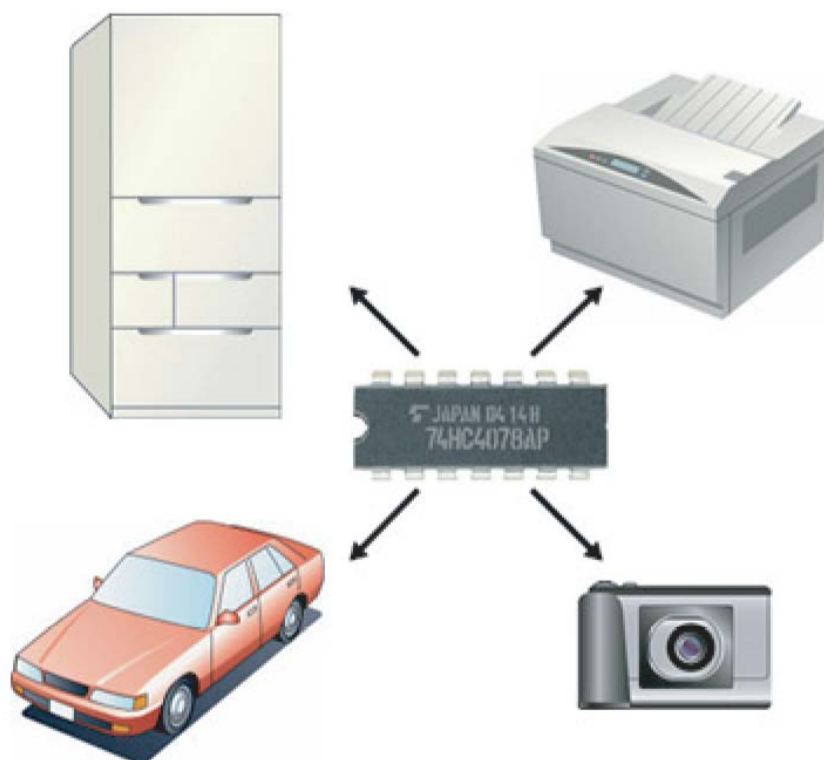


図 1.1 使用機器イメージ

### 1.2. 標準ロジック IC はどこで使われるか

CPU、メモリー等のシステム間を繋ぐインターフェースの役割で標準ロジック IC が使用されています。主な用途として信号の駆動能力向上（バッファ）、波形整形、信号出力のタイミング調整などに使われます。また、システム IC の信号仕様が変更されてシステムの小修正が必要となった場合、標準ロジック IC を使用することで簡単に回路の修正ができます。

標準ロジック IC の使用例を以下に示します。

- ・マイコン周辺回路の回路修正：インバーター、AND、OR など
- ・CPU やメモリーへの信号の波形整形：バッファ
- ・配線長が長い部分の駆動能力向上と出力インピーダンス低減：バッファ
- ・マイコンからのコントロール信号のタイミング調整：フリップフロップ、デコーダーなど
- ・発振回路：アンバッファタイプインバーター

### 1.3. 標準ロジック IC とは

標準ロジック IC とは、業界で標準になっている論理回路で、各社でファンクション(機能)とピン配置に互換性を持たせた製品群です。小型パッケージでは一部例外もありますが、パッケージについても互換性を持たせたパッケージを各社が揃えています。標準ロジック IC はファンクション番号が同じであれば、同一機能で同一ピン配置の製品です。

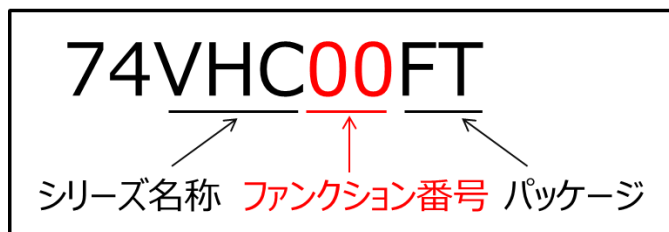


図 1.2 品番付与法例

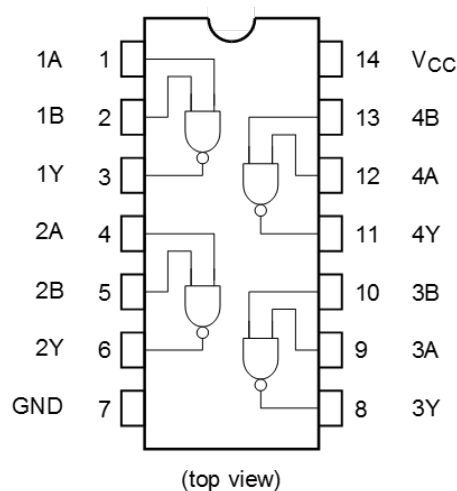
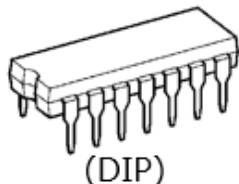
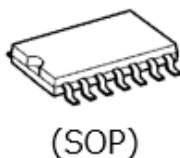


図 1.3 ピン接続図例

TC74HC00AP  
(ピンピッチ:2.54mm)



TC74VHC00F  
(ピンピッチ:1.27mm)



TC74VHC00FT  
(ピンピッチ:0.65mm)



TC74VHC00FK  
(ピンピッチ:0.5mm)

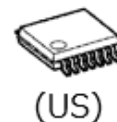


図 1.4 パッケージ例

### 1.4. 標準ロジック IC の分類

標準ロジック IC は、製品構造（プロセス）により主に下記に分類され、それぞれ特性が異なります。

#### ■ TTL (Transistor Transistor Logic)

TTL はバイポーラー型ロジック IC で、標準ロジック IC が普及する初期の製品です。TTL の特徴は CMOS ロジック IC と比べて大電流ドライブが可能なこと、動作速度が速いことですが、消費電力が大きくなります。TTL のローレベル入力電圧  $V_{IL(Max)}$  は 0.8 V、ハイレベル入力電圧  $V_{IH(Min)}$  は 2.0 V になります。このレベルを TTL レベルと呼びます。

#### ■ CMOS ロジック

CMOS ロジックは TTL よりも低消費電力化を実現したロジック IC です。初期の CMOS ロジックの動作速度は TTL よりも遅いですが、現在は微細プロセスを採用し TTL よりも高速化を実現しています。一般的な CMOS ロジック ( $V_{CC} = 5$  V) のローレベル入力電圧  $V_{IL(Max)}$  は 1.5 V、ハイレベル入力電圧  $V_{IH(Min)}$  は 3.5 V になります。なお、一部の CMOS ロジックでは、入力レベルを TTL レベルと互換性を持たせた製品がラインアップされています。（シリーズ名末尾が T の製品 例 VHCT など）

#### ■ BiCMOS ロジック

BiCMOS ロジックは入力段と論理回路部に CMOS プロセスを使用し消費電力を抑え、出力段にバイポーラトランジスタを使用し大電流ドライブを可能にしたロジック IC です。MOS とバイポーラー両方のプロセスが必要なため製造プロセスが増えるため高コストになる傾向があります。

現在は、低消費電力と低コストを両立できる CMOS ロジック IC が主流になっています。以降では CMOS ロジック IC について説明します。

### 1.5. 代表的な CMOS ロジック IC 一覧

CMOS ロジック IC の代表的な回路機能と論理回路記号、論理式を表 1.1 に示します。

各回路機能の詳細説明は 2.4 をご参照ください。

表 1.1 代表的な論理回路記号と論理式

回路機能	論理回路記号		論理式
インバーター			$X = \bar{A}$
バッファ			$X = A$
NAND			$X = \overline{A \cdot B} = \bar{A} + \bar{B}$
NOR			$X = \overline{A + B} = \bar{A} \cdot \bar{B}$
AND			$X = A \cdot B = \overline{\bar{A} + \bar{B}}$
OR			$X = A + B = \overline{\bar{A} \cdot \bar{B}}$
Exclusive OR			$X = \bar{A} \cdot B + A \cdot \bar{B}$
Exclusive NOR			$X = (A \cdot B) + (\bar{A} \cdot \bar{B})$

### 2. CMOS ロジック IC について

#### 2.1. CMOS とは

CMOS(Complementary Metal Oxide Semiconductor)とは、P-ch MOSFETとN-ch MOSFETを相補的に動作するように構成された回路のことです。CMOS 回路構成を用いた論理 IC を“CMOS ロジック IC”と呼びます。この回路は MOSFET のオンとオフを切り替えるときのみゲート電流が流れ、定常状態ではほとんど電流が流れません。そのため、CMOS 回路を使った IC では低消費電流で論理回路を構成できます。CMOS ロジック IC の基本回路を図 2.1 に示します。

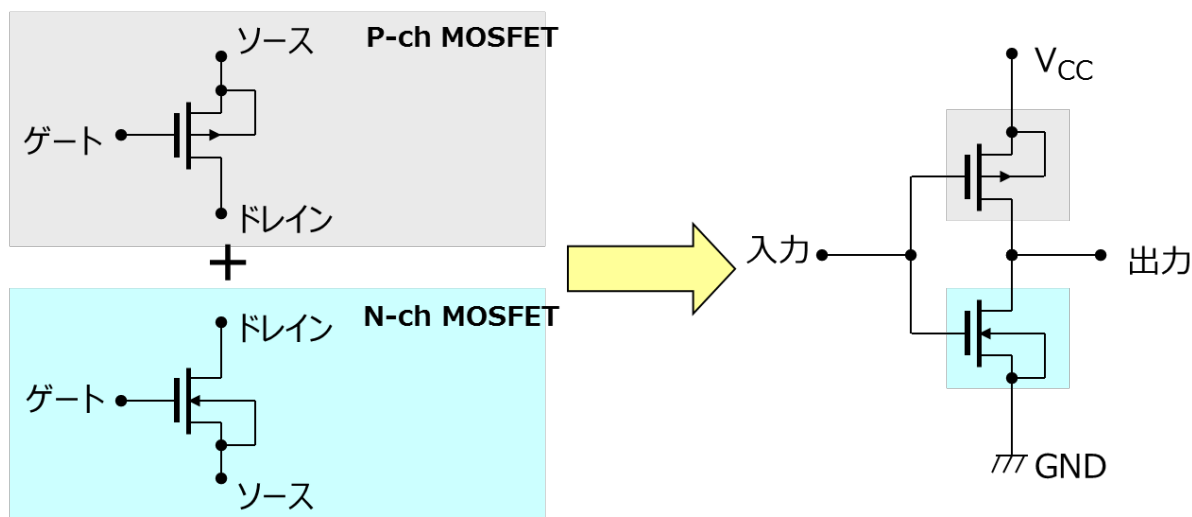


図 2.1 インバーターの基本回路

#### 2.2. CMOS インバーターの基本動作

CMOS インバーターの MOSFET は図 2.2 のように、オンとオフを切り替えるスイッチとして表すことができます。入力にロー(以下、“L”と記載)レベルが加わった場合、N-ch MOSFET がオフし、P-ch MOSFET がオン状態になります。この時、出力端子には  $V_{CC}$  とほぼ同じ電圧が出力されて、ハイ (以下、“H”と記載) レベルとなります。入力に H レベルが加わった場合、P-ch MOSFET がオフし、N-ch MOSFET がオン状態になります。出力は GND とほぼ同電位の L レベルとなります。より、詳細な MOSFET の動作に関しては 2.3 をご参照ください。

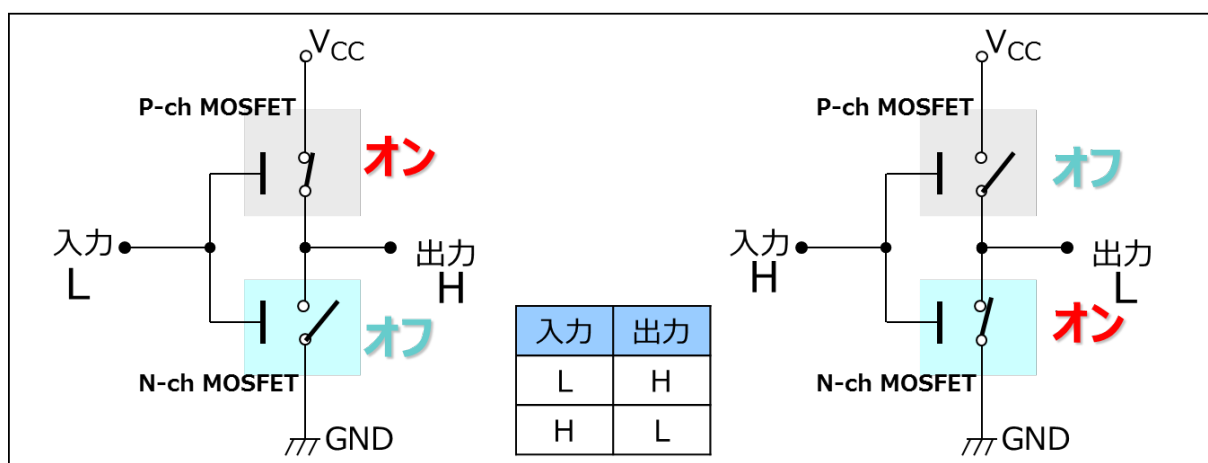


図 2.2 インバーターの回路動作について

### 2.3. CMOS ロジック IC の MOSFET の基本動作と特性

#### 2.3.1. N-ch MOSFET と P-ch MOSFET の基本動作

MOSFET は、ゲート・ソース間の電位差を一定値（しきい値 $|V_{th}|$ とする）より大きくすると、ドレイン・ソース間の抵抗が小さくなります（オン状態）。このときのドレイン・ソース間の抵抗値をオン抵抗と呼びます。

ただし、N-ch MOSFET と P-ch MOSFET では、ゲートとソース間にかかる電圧の向きが異なります。図 2.3 に MOSFET がオンする状態を示します。

N-ch MOSFET：ゲート電位をソース電位より $|V_{th}|$ 高い電圧を印加するとオンします。

P-ch MOSFET：ゲート電位をソース電位より $|V_{th}|$ 低い電圧を印加するとオンします。

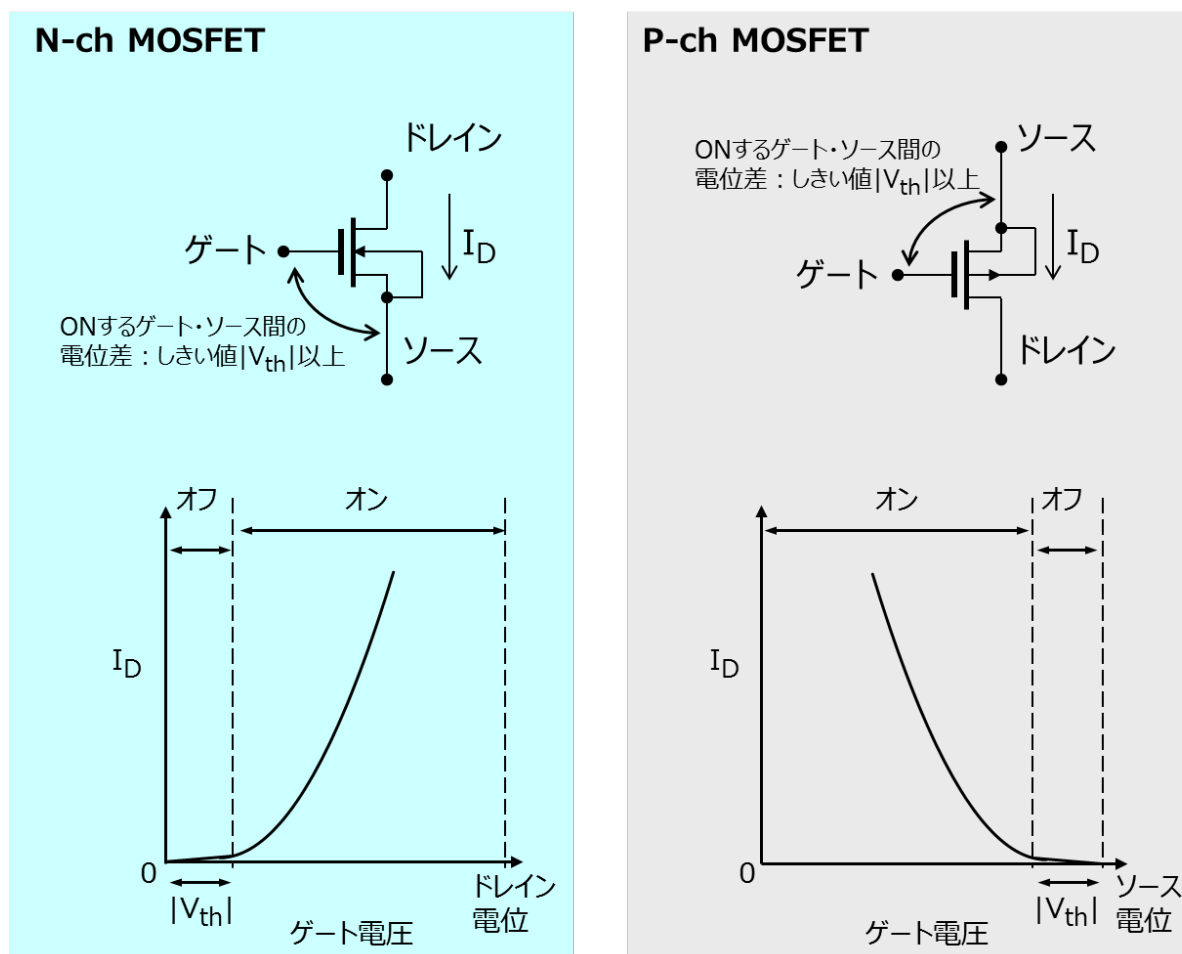


図 2.3 N-ch MOSFET と P-ch MOSFET がオンする状態

### 2.3.2. CMOS (N-ch MOSFET + P-ch MOSFET) の $V_{IN}$ - $I_{CC}$ 特性

図 2.4 に CMOS の基本回路を示します。

CMOS の基本回路の特徴は、 $V_{IN}$  が  $V_{CC}$  レベルまたは GND レベルであれば、 $V_{CC}$  側の素子または GND 側の素子のいずれかがオフとなるため、電源-GND 間に流れる電流 ( $I_{CC}$ ) は非常に小さくなります。

したがって、CMOS ロジック IC では、入力信号が変わらない時 (入力が  $V_{CC}$  レベルまたは GND レベル) は、 $I_{CC}$  は非常に小さくなります。

図 2.5 に CMOS の  $V_{IN}$ - $I_{CC}$  特性を示します。

上述のように、 $V_{IN}$  が 0 から  $|V_{th}|$ 、 $V_{CC} - |V_{th}|$  から  $V_{CC}$  の間は、電源-GND 間に流れる電流 ( $I_{CC}$ ) は非常に小さくなります。しかし、 $V_{IN}$  が  $|V_{th}|$  から  $V_{CC} - |V_{th}|$  の間は P-ch MOSFET から N-ch MOSFET へ貫通電流が流れるため  $I_{CC}$  が増加します。したがって  $V_{IN}$  の立ち上がりまたは立ち下がり時間が極端に遅い信号、スロー入力では使用しないように注意する必要があります。

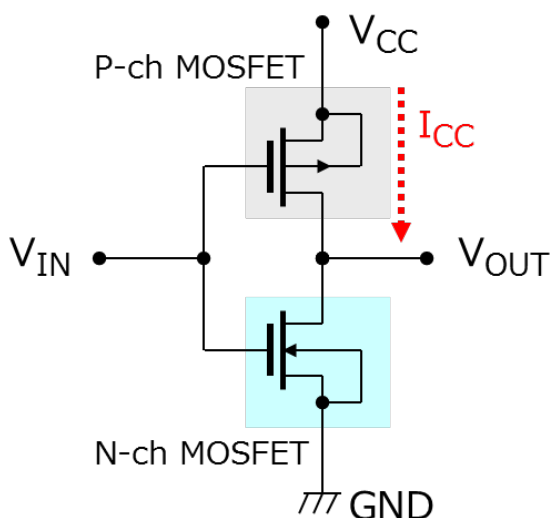


図 2.4 CMOS の基本回路

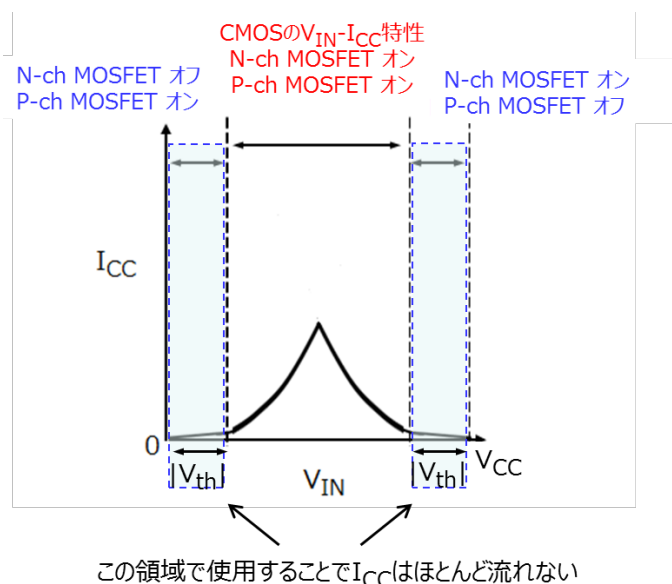


図 2.5 CMOS の  $V_{IN}$ - $I_{CC}$  特性



### 2.4. CMOS ロジック IC の代表的な機能とその動作

CMOS ロジック IC の代表的な機能について動作を説明します。

#### 2.4.1. インバーター (NOT) (製品例 74VHC04, 74VHCU04)

インバーターは、入力(A)の信号に対して出力(X)が反転します。インバーターの種類には一般的なインバーターとアンバッファがあります。

一般的なインバーターは、入力の信号論理を反転させるときに使用されます。インバーター回路を 3 段使用しているため波形整形されます。

一方、アンバッファは、インバーター回路を 1 段で構成しており、発振回路などに使用されます。

以下にインバーターの論理回路記号(図 2.6)、真理値表(図 2.7)、タイミングチャート(図 2.8)、内部回路(図 2.9)を示します。

インバーター回路 3 段の場合、信号が 3 回変転するので、入力信号に対して反転した信号が出力されます。

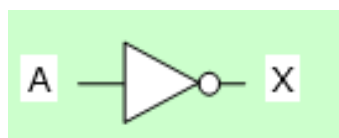


図 2.6 論理回路記号

入力	出力
A	X
L	H
H	L

図 2.7 真理値表

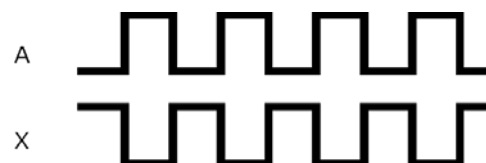


図 2.8 タイミングチャート

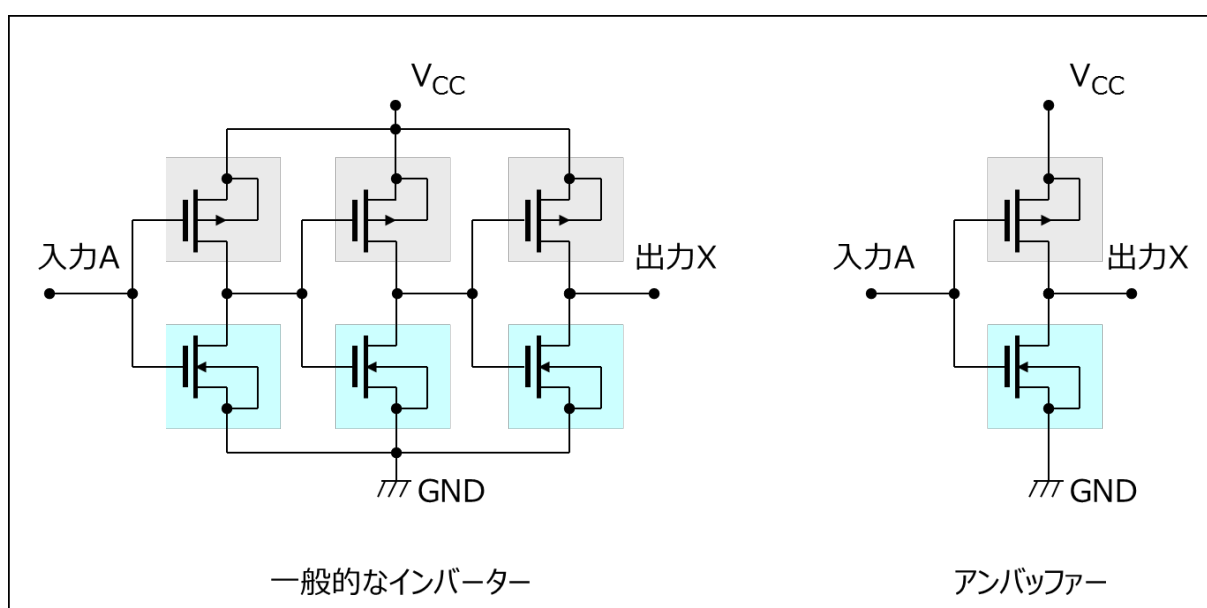


図 2.9 インバーターの内部回路

### 2.4.2. バッファ (製品例 74VHC126, 74VHC245)

バッファは論理変換を行いません。

バッファは、負荷が大きい場合に駆動能力を上げるために使用されます。また、長配線による寄生リアクタンスや寄生容量による信号減衰が起きる場合に波形整形を行うために使用されます。

バッファの種類には、一つの入出力端子でデータの送信および受信の両方ができるタイプのトランシーバー (双方向バスバッファ) と呼ばれるものがあります。トランシーバーは信号を通す方向を制御信号(DIR)で切り替えることができるため、双方向にデータが通過するバスラインに使用されます。

以下にバッファの論理記号(図 2.10)、真理値表(図 2.11)、タイミングチャート(図 2.12)、内部回路(図 2.13)を示します。

バッファはインバーター回路を 2 段使用しています。

インバーター回路 2 段の場合、信号が 2 回変転するので、入力信号に対して同相の信号が出力されます。

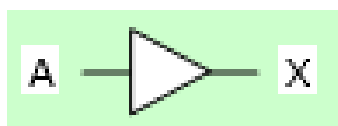


図 2.10 論理回路記号

入力	出力
A	X
L	L
H	H

図 2.11 真理値表

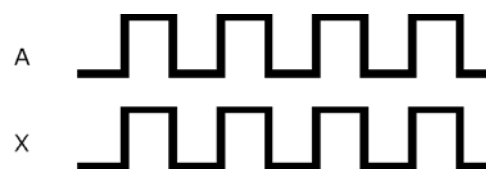


図 2.12 タイミングチャート

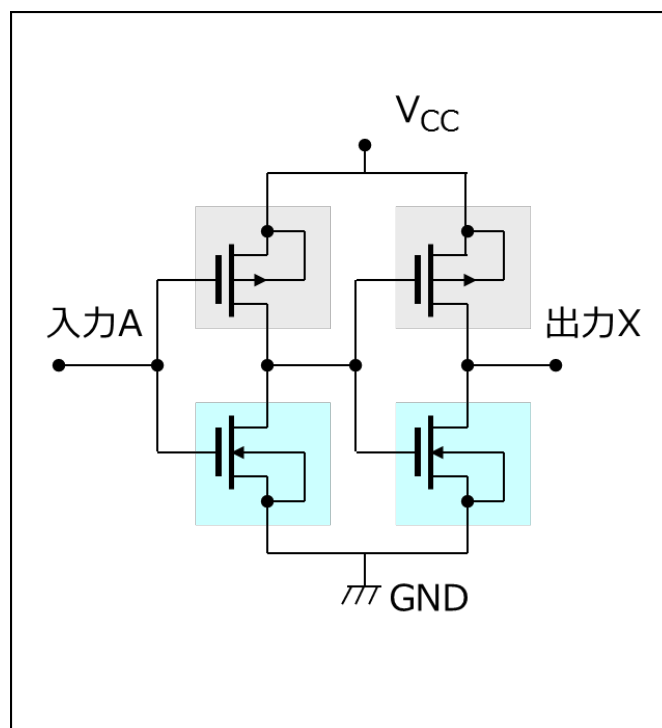


図 2.13 バッファの内部回路

### 2.4.3. NAND, NOR, AND, OR, Exclusive OR

(製品例 74VHC00, 74VHC02, 74VHC08, 74VHC32, 74VHC86)

NAND, NOR, AND, OR, Exclusive OR はゲートと呼ばれる基本的な論理演算回路です。

代表例として NAND について説明します。

以下に NAND の論理回路記号(図 2.14)と真理値表(図 2.15)、タイミングチャート(図 2.16)、内部回路(図 2.17)を示します。

NAND は、P-ch MOSFET を 2 個と N-ch MOSFET を 2 個組み合わせて構成しています。

すべての入力が H となる場合に出力が L となり、それ以外の組み合わせはすべて H が出力されます。

例えば入力 A と B が L の場合、GND 側の N-ch MOSFET はオフし、V<sub>CC</sub> 側の P-ch MOSFET はオンするので、H が出力されます。

一方、入力 A と B が H の場合、V<sub>CC</sub> 側の P-ch MOSFET はオフし、GND 側の N-ch MOSFET はオンするので、L が出力されます。

また、入力 A が L で入力 B が H の場合、P-ch MOSFET がオンし、N-ch MOSFET の 1 つがオフし GND に対してはオープンの状態となるので、H が出力されます。入力 A が H で入力 B が L の場合も同様です。

NOR, AND, OR, Exclusive OR も NAND と同様に P-ch MOSFET と N-ch MOSFET の組み合わせで構成されています。

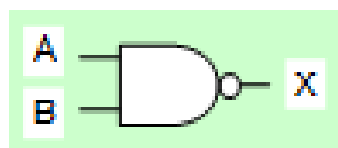


図 2.14 論理回路記号

入力		出力
A	B	X
L	L	H
L	H	H
H	L	H
H	H	L

図 2.15 真理値表

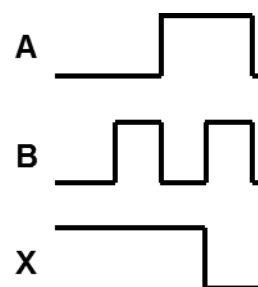


図 2.16 タイミングチャート

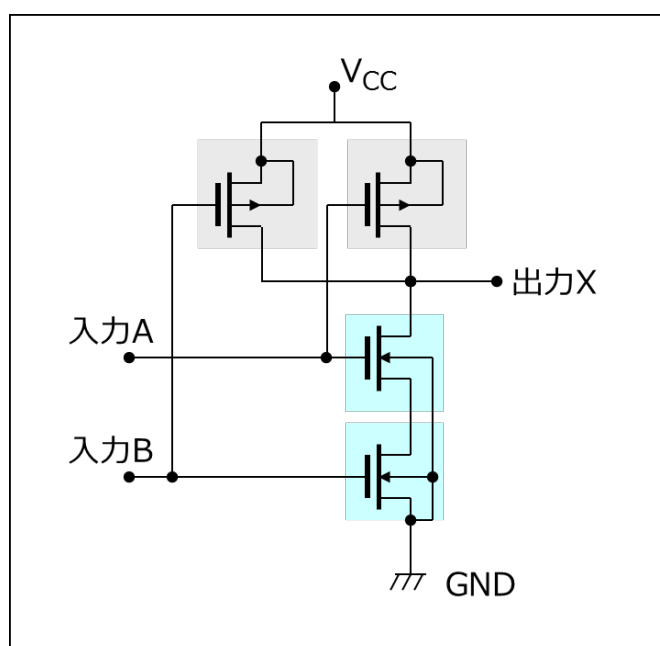


図 2.17 NAND の内部回路

### 2.4.4. デコーダー (製品例 74VHC138)

デコーダーは、N 本の入力信号から  $2^N$  本の出力信号に変換します。

ポートを拡張しチップセレクト信号としての使用が代表的です。

#### デコーダーの動作について

以下に 3 本の入力信号を 8 本の出力に変換する(3 to 8 デコーダー)製品を想定したブロック図(図 2.18)、真理値表(図 2.19)、タイミングチャート(図 2.20)、チップセレクトのイメージ図(図 2.21)を示します。

チップセレクトのイメージ図では、3 本の入力信号(A,B,C)が L の場合を示しています。この時、8 つの出力端子のうち X0 のみ L が出力され、それ以外の出力端子は H を出力します。IC0 をセレクトしている状態です。このようにして 3 本の入力信号の組み合わせで、任意のチップをセレクトできます。

MCU の 3 本の出力に対して、デコーダーの出力は 8 本ですので、ポート拡張用としての使用例です。

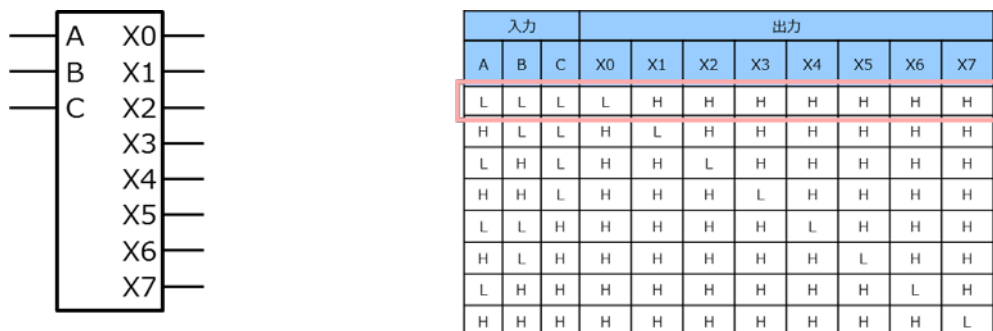


図 2.18 ブロック図

図 2.19 真理値表

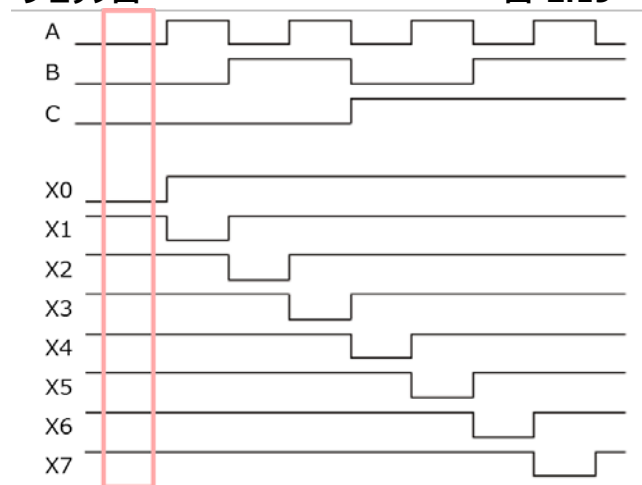


図 2.20 タイミングチャート

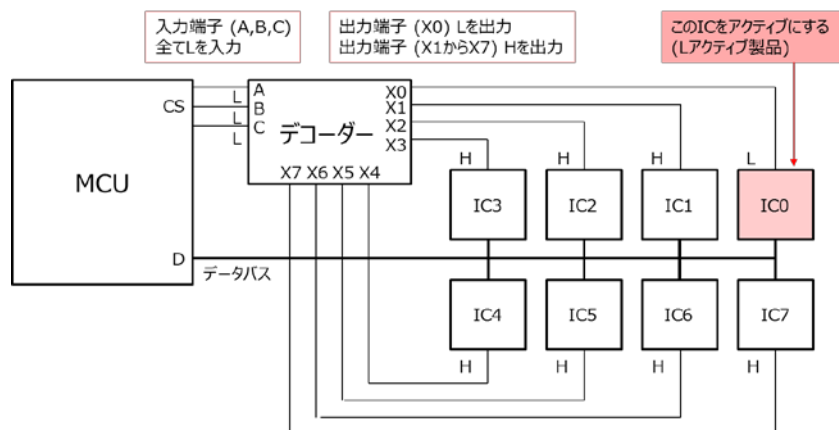


図 2.21 チップセレクトのイメージ図

## 2.4.5. マルチプレクサー

マルチプレクサーは複数の入力信号から1つの信号を選択し出力することができます。

デマルチプレクサーは1つの入力信号を複数の出力のうち任意の1つを選択して出力することができます。

以下にマルチプレクサーとデマルチプレクサーのイメージ図(図 2.22)に示します。

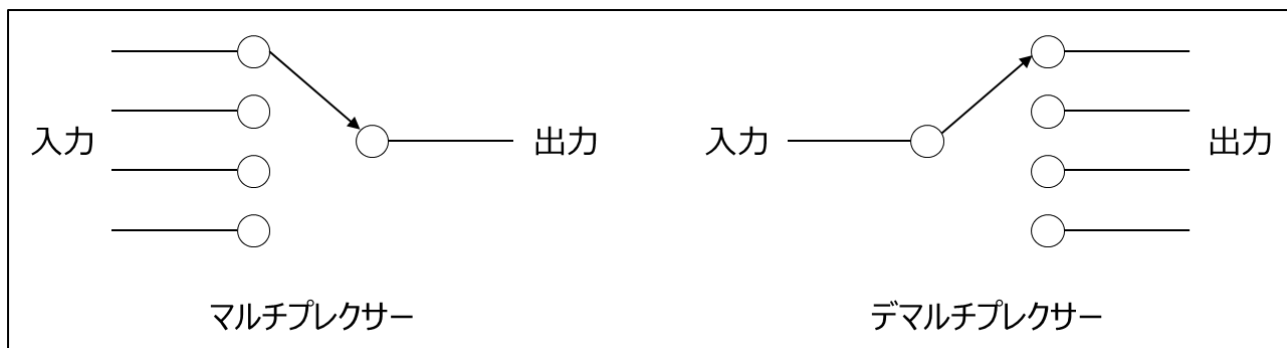


図 2.22 マルチプレクサーとデマルチプレクサーのイメージ図

マルチプレクサーにはデジタルマルチプレクサーとアナログマルチプレクサーがあります。

## デジタルマルチプレクサー (製品例 74VHC153, 74VHC157 など)

デジタルマルチプレクサーは、複数のデジタル入力信号から1つの信号を選択し出力することができます。

## アナログマルチプレクサー (製品例 74VHC4051, 74VHC4052, 74VHC4053 など)

アナログマルチプレクサーはアナログスイッチを用いることで、複数のアナログ入力信号から1つの信号を選択し出力することができます。アナログスイッチは双方向に信号を通すことができるので、マルチプレクサーとデマルチプレクサーの両方の役割を果たすことができます。アナログスイッチについては、2.4.10 を参照ください。

## マルチプレクサーの種類(チャンネル数)

マルチプレクサーには2入力1出力の製品である2チャンネルマルチプレクサー、4入力1出力の製品である4チャンネルマルチプレクサー、8入力1出力の製品である8チャンネルマルチプレクサーがあります。

以下にこれらのイメージ図(図 2.23)を示します。

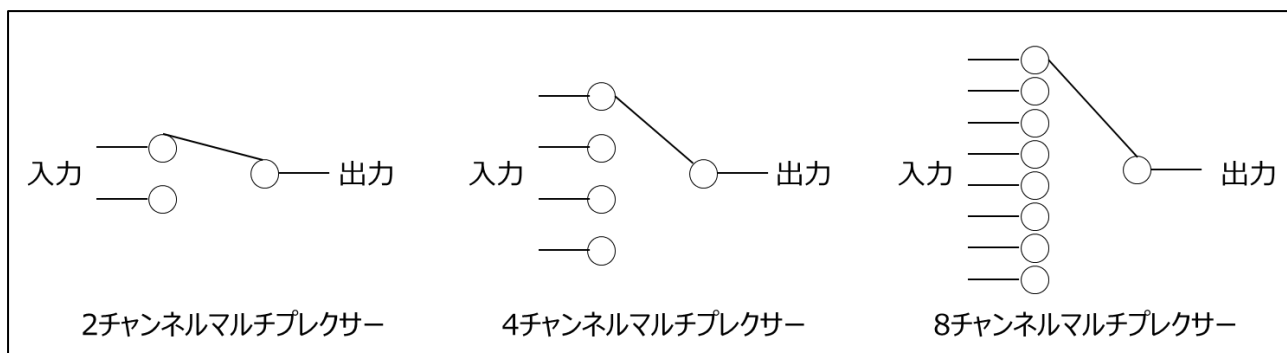


図 2.23 マルチプレクサーの種類(チャンネル数)

### 2 チャンネルマルチプレクサーの動作について

以下に、2 チャンネルマルチプレクサーのシステム図(図 2.24)、真理値表(図 2.25)、タイミングチャート(図 2.26)を示します。

セレクト入力(SELECT)の信号が L の時は、入力(A)が選択され、入力(A)の論理が出力(Y)されます。一方、セレクト入力(SELECT)の信号が H の時は、入力(B)が選択され、入力(B)の論理が出力(Y)に出力されます。

ストロブ入力(/ST)は、データ出力の禁止に使用します。入力(/ST)が H のとき出力は無条件に L になります。  
/ST は  $\overline{ST}$  を表します。

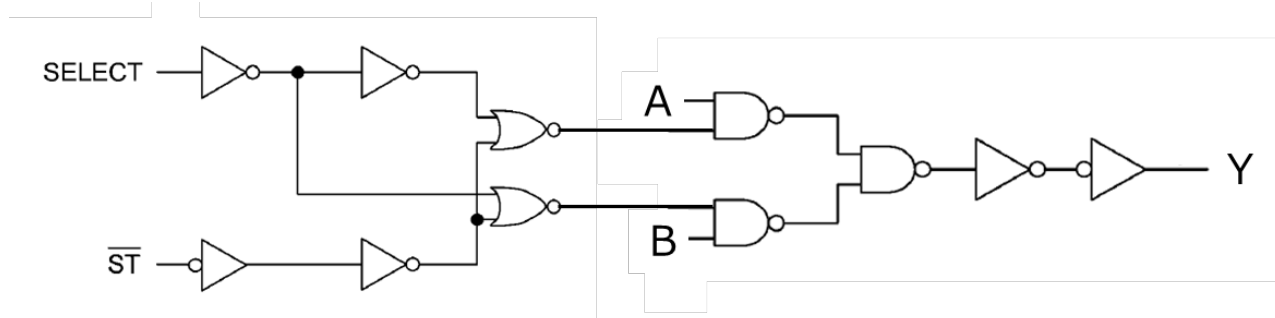


図 2.24 2 チャンネルマルチプレクサーのシステム図

入力				出力
$\overline{ST}$	SELECT	A	B	Y
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

X: Don't Care

図 2.25 2 チャンネルマルチプレクサーの真理値表

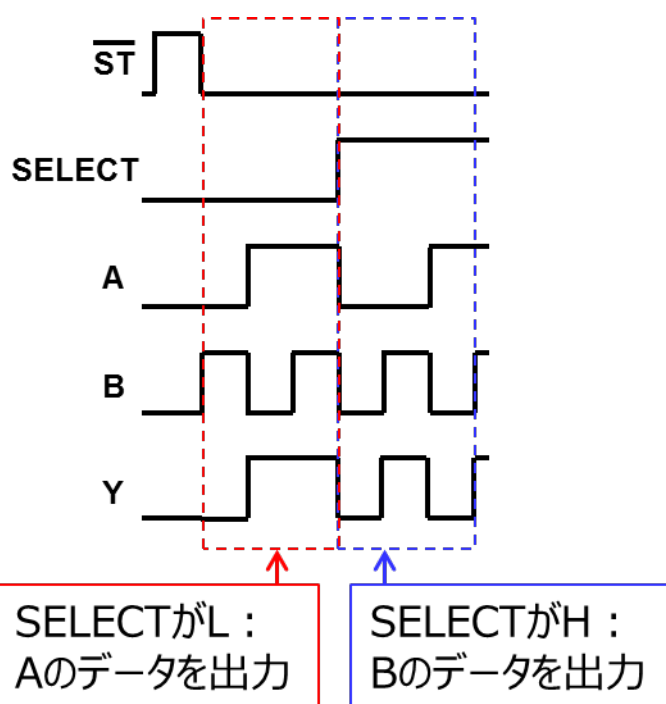


図 2.26 2 チャンネルマルチプレクサーのタイミングチャート

### 2.4.6. ラッチ (製品例 74VHC373)

ラッチは、データがある条件下で保持することができます。

ラッチには D ラッチ、RS ラッチなどの種類があります。ここでは D ラッチを例に動作を説明します。

入力信号(D)、ラッチイネーブル信号(LE)、出力(Q)で構成される D ラッチ製品の場合、ラッチイネーブル信号(LE)が L の時には直前の出力(Q)が保持されますが、ラッチイネーブル信号(LE)が H の時には入力論理と同じ論理が出力されます。以下にタイミングチャートを示します(図 2.27)。

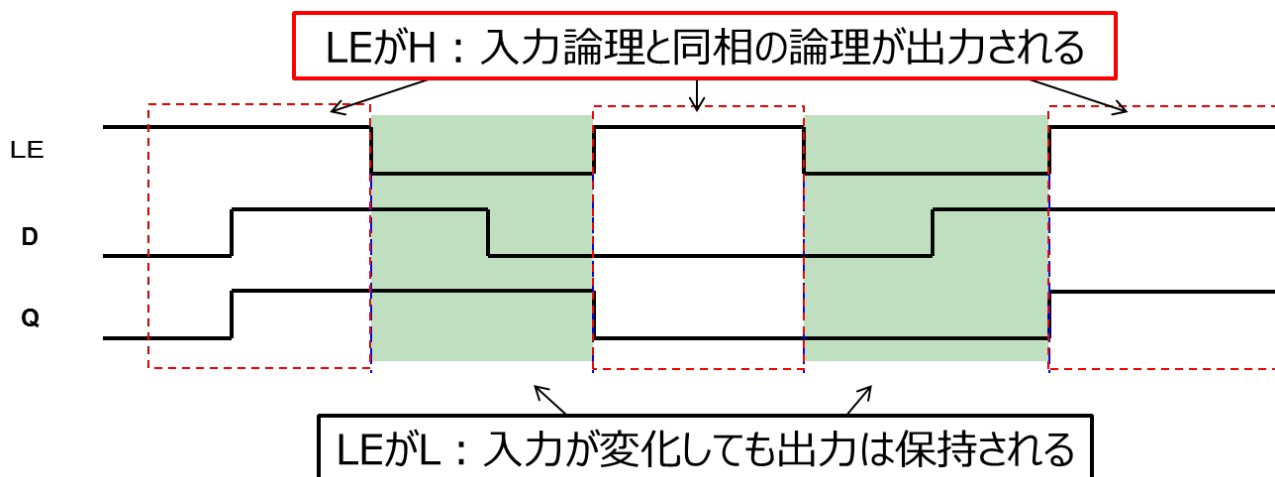


図 2.27 タイミングチャートと出カイメージ

各種信号線を入力する複数のラッチを同一のラッチイネーブル信号(LE)で制御することにより、同時に制御することができます。

以下に D ラッチのブロック図(図 2.28)、真理値表(図 2.29)を示します。

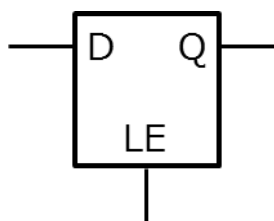


図 2.28 ブロック図

入力		出力
LE	D	Q
H	L	L
H	H	H
L	X	Qn

X: Don't Care

Qn: LEが"L"になる前のQ出力のレベル

図 2.29 真理値表

**D ラッチの動作について**

システム図(図 2.30)を用いて D ラッチの動作について説明します。

システム図内の赤い四角で囲まれたインバーターはクロックインバーターを示しています。クロックインバーターの内部回路については次ページをご覧ください。D ラッチはこのクロックインバーターを 2 段とインバーターを 1 段使用して構成しています。

D ラッチは、ラッチイネーブル信号(LE)に L が入力されると、クロックインバーター(1)の出力がハイインピーダンスとなり、入力信号が次段のインバーターに伝わらなくなります。この時クロックインバーター(2)は出力(Q)の反転信号が出力されます。その信号はインバーターで信号が反転されるので、出力(Q)のデータが保持されます(システム図中の緑矢印)。

一方、ラッチイネーブル信号(LE)に H が入力されると、クロックインバーター(1)の出力は入力の反転信号になり、次のインバーターで信号が反転されます。そのため、出力(Q)には入力論理と同じ論理が出力されます。(システム図中の青矢印)。

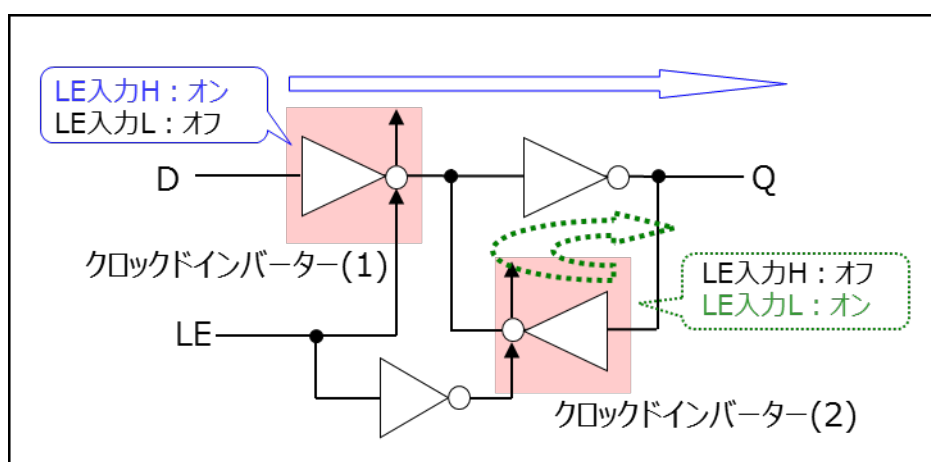


図 2.30 システム図



### クロックインバーターについて

クロックインバーターの論理回路記号(図 2.31)、内部回路(図 2.32)、真理値表(図 2.33)に示します。

入力( $\phi$ )が H となる場合、GND 側の N-ch MOSFET はオンし、 $V_{CC}$  側の P-ch MOSFET もオンするので、通常のインバーター回路として動作します。入力(A)に入力された信号は、反転して出力されます。

一方、入力 $\phi$ が L となる場合、GND 側の N-ch MOSFET はオフし、 $V_{CC}$  側の P-ch MOSFET もオフするので、出力はハイインピーダンスになります。

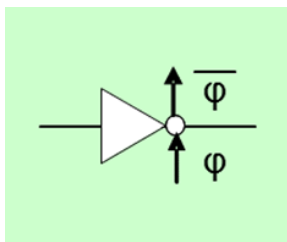


図 2.31 クロックインバーターの論理回路記号

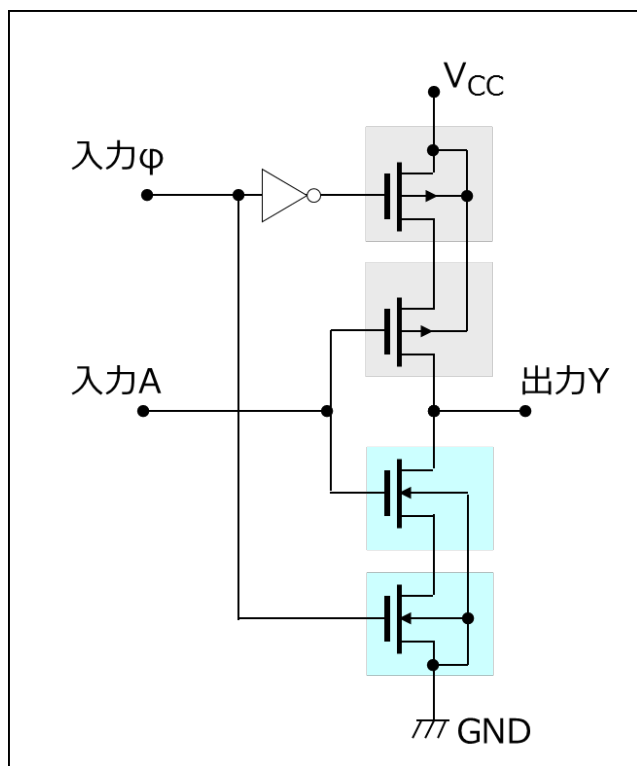


図 2.32 クロックインバーターの内部回路

入力		出力
$\phi$	A	X
H	H	L
H	L	H
L	X	Z

X: Don't Care  
Z: High Impedance

図 2.33 真理値表

### 2.4.7. フリップフロップ (製品例 74VHC74)

フリップフロップは、データがある条件下で保持することが出来ます。フリップフロップ(Flip-Flop)は、頭文字をとって FF と表記されることもあります。フリップフロップには D タイプフリップフロップ、JK タイプフリップフロップなどの種類があります。ここでは D タイプフリップフロップを例に動作を説明します。

D ラッチとの差はクロックが立ち下がった時にも出力データが保持されていることです。(D ラッチは LE 入力が H の場合、入力論理と同じの論理が出力される。)

入力(D)、クロック(CK)、出力(Q)で構成される製品の場合、クロック(CK)の立ち上がりにより、入力 (D)が保持されその信号が出力されます。次のクロック(CK)の立ち上がりが入力されるまで、入力(D)が変化しても出力(Q)は変わりません。クロック(CK)が立ち上がり以外の時には、直前の立ち上がりクロック(CK)で保持した入力(D)が出力され続けます。以下にタイミングチャートを示します(図 2.34)。内部保持信号を初期化出来る CLR、PR 付きの製品もあります。

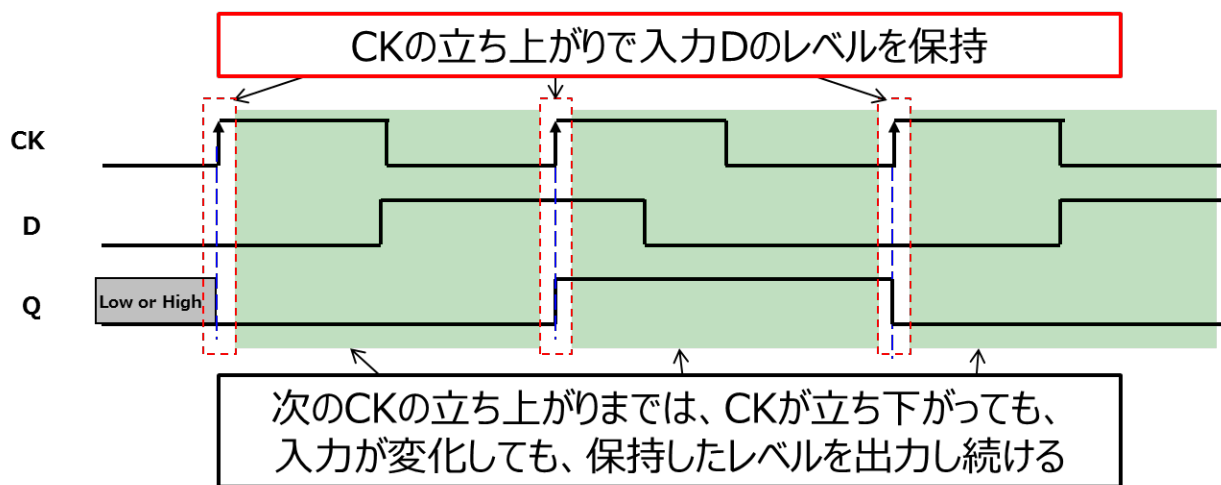


図 2.34 タイミングチャートと出カイメージ

フリップフロップの応用例として非同期信号の同期化、デジタル信号の遅延回路、カウンター、分周回路などがあります。以下に D タイプフリップフロップのブロック図(図 2.35)、真理値表(図 2.36)を示します。

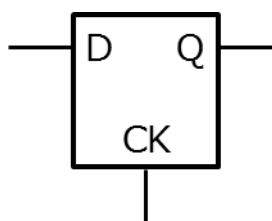


図 2.35 ブロック図

入力		出力
CK	D	Q
┌	L	L
┌	H	H
└	X	Qn

X: Don't Care  
Qn: No Change

図 2.36 真理値表

## D タイプフリップフロップの動作について

システム図(図 2.37)を用いて D タイプフリップフロップの動作について説明します。

D タイプフリップフロップは D ラッチの回路を 2 段接続して構成しています。ラッチ動作については 2.4.6 を参照ください。

D タイプフリップフロップは、クロック(CK)に立ち上がりが入力されると、ラッチ回路(1)が動作します。クロック(CK)が H の時には、ラッチ回路(1)が動作しつづけ、ラッチ回路(2)の初段のクロックドインバーターも動作しているため、ラッチ回路(1)で保持しているデータを出力(Q)に出力します(システム図中青矢印)。入力信号が変わっても出力は変化しません。

クロック(CK)が L になった時はラッチ回路(2)が動作し、ラッチ回路(1)が保持したデータを出力し続けます(システム図中緑矢印)。この時も入力信号が変わっても出力は変化しません。

クロック(CK)の立ち上がりを読み込む前の出力(Q)は不定であることに注意が必要です。

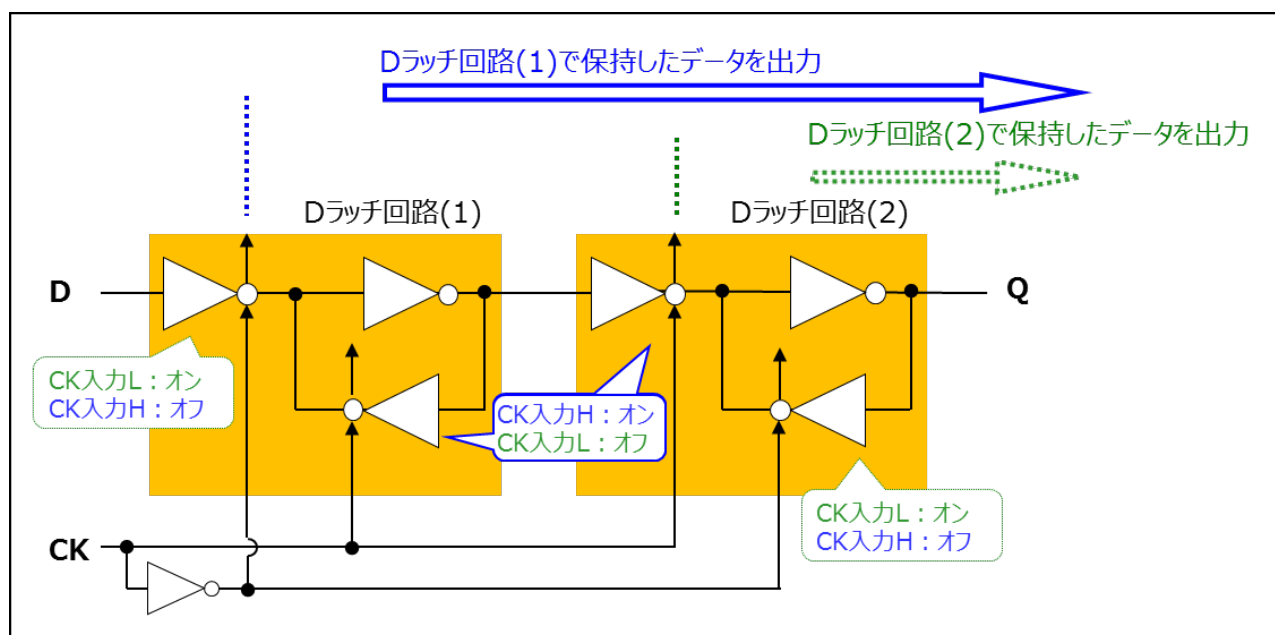


図 2.37 システム図

## 2.4.8. カウンター (製品例 74VHC393, 74VHC161)

カウンターは、入力されたクロック(CK)に従ってアップカウント(加算)やダウンカウント(減算)を行います。4bit カウンターは 16 まで、8 ビットカウンターは 256 まで、14 ビットカウンターは 16384 までカウントできます。内部保持信号を初期化できる CLR 付きの製品もあります。

カウンターはデジタルタイマー、計算機、ストップウォッチなどさまざまな機器に組み込まれています。

カウンターには、CK 非同期式(リップルキャリー方式)と、CK 同期式(パラレルキャリー方式)があります。CK 非同期式は、一段の伝搬遅延時間を  $t_{pd}$  とすると、 $n$  段目の伝搬遅延時間は  $n \times t_{pd}$  となり、大きく遅延します。そのため、遅延した出力信号を使って論理を組む場合にハザードと呼ばれる出力信号の乱れが発生することがありますので注意が必要です。

## アップカウンター

以下に 4bit のアップカウンターのブロック図(図 2.38)、真理値表(図 2.39)を示します。カウンターはフリップフロップを 4 段使用して構成しています。

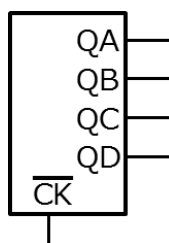


図 2.38 ブロック図

入力	出力			
$\overline{\text{CK}}$	QD	QC	QB	QA
$\downarrow$	Count up			
$\uparrow$	No change			

図 2.39 真理値表

### アップカウンターの動作について

システム図(図 2.40)とタイミングチャート(図 2.41)を用いてアップカウンターの動作について説明します。

アップカウンターは 1 段目のフリップフロップの出力(/Q)を 2 段目のフリップフロップの入力(CK)へ接続しています。同様に 2 段目のフリップフロップの出力(/Q)を 3 段目のフリップフロップの入力(CK)へ接続しています。3 段目と 4 段目も同様です。

1 段目は /CK の立ち下がりで出力(/Q)が切り替わります。2 段目は QA の立ち下がりで動作します。3 段目以降は前段の出力(/Q)の立ち下がりで動作します。/Q は  $\bar{Q}$  を、/CK は  $\bar{CK}$  を表します。

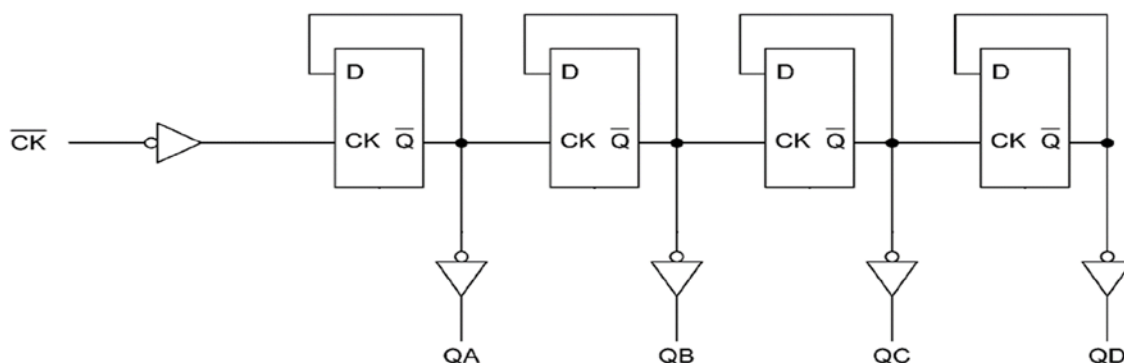


図 2.40 システム図

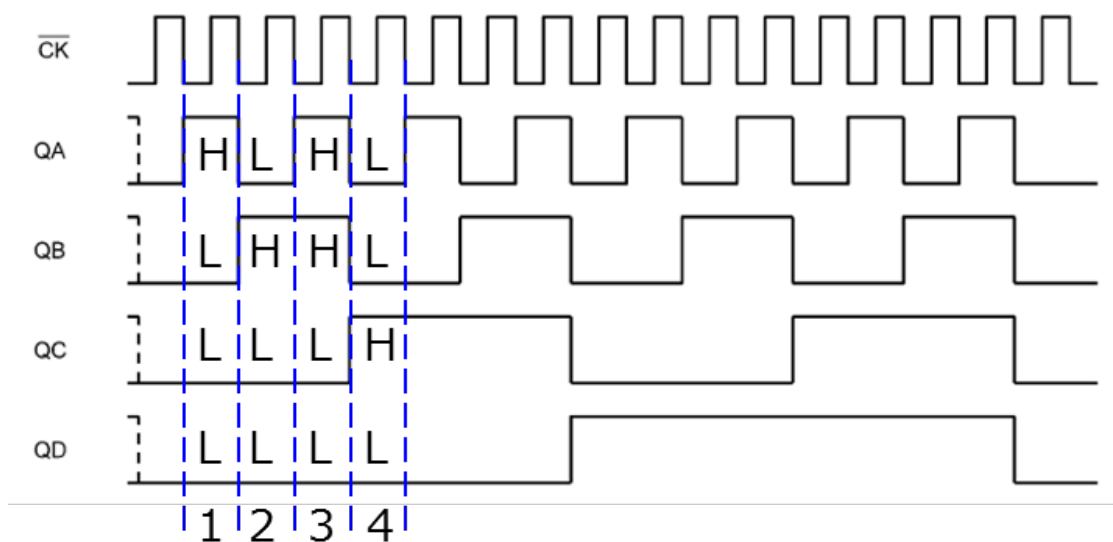


図 2.41 タイミングチャート

### 2.4.9. シフトレジスタ (製品例 74VHC164)

シフトレジスタはシリアル-パラレル変換 (SI-PO) やパラレル-シリアル変換 (PI-SO) を行います。少ない信号ラインで信号を送りたい場合にパラレル・シリアル変換が活用されています。内部保持信号を初期化できる CLR 付きの製品もあります。以下にシフトレジスタのブロック図(図 2.42)、真理値表(図 2.43)を示します。シフトレジスタは複数のフリップフロップを使用して構成しています。

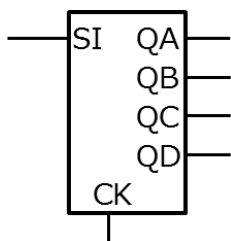


図 2.42 ブロック図

入力		出力			
CK	SI	QA	QB	QC	QD
⌋	L	L	QAn	QBn	QCn
⌋	H	H	QAn	QBn	QCn

QAn~QCn :  
クロックの立ち上がりの直前におけるQA~QC 出力のレベルを示す

図 2.43 真理値表

#### シフトレジスタの動作について

システム図(図 2.44)とタイミングチャート(図 2.45)を用いてシフトレジスタの動作について説明します。シフトレジスタは 1 段目のフリップフロップの出力(Q)を 2 段目のフリップフロップの入力(D)へ接続しています。同様に 2 段目フリップフロップの出力(Q)は 3 段目のフリップフロップの入力(D)へ接続しています。3 段目と 4 段目も同様です。入力(SI)は 1 段目のフリップフロップの入力(D)と接続されています。クロック(CK)の立ち上がりで入力(SI)のデータが QA へ出力されます。クロック(CK)の立ち上がりは 4 回入力され 4 段目のフリップフロップまで入力(SI)の信号が伝わり、入力(SI)に入力のシリアル信号が QD、QC、QB、QA のパラレル信号に変換されています。

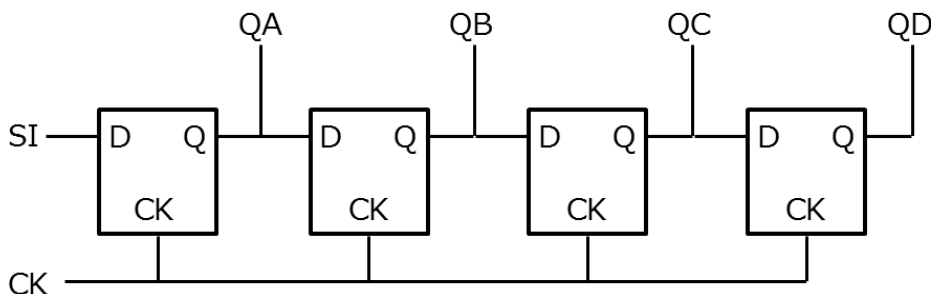


図 2.44 システム図

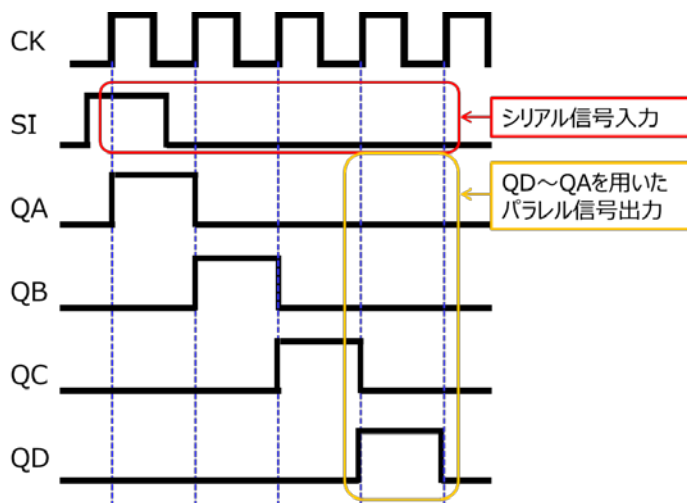


図 2.45 タイミングチャート (シリアル - パラレル変換のイメージ図)

### 2.4.10. アナログスイッチ (Bilateral switch) (製品例 74VHC4066)

アナログスイッチは、正弦波のようなアナログ信号の伝達や遮断をスイッチのオンとオフにより制御することができます。アナログスイッチは、オン抵抗低減と入出力特性のリニアリティ改善のために、N-ch MOSFET と P-ch MOSFET を並列接続し構成しており、双方向に信号を通すことができます。アナログスイッチは、データシート内にアナログスイッチ特性として、正弦歪み率や最大周波数応答、フィールドスルー、クロストークなどの標準値についても記載しています。

以下にアナログスイッチの論理回路記号(図 2.46)、真理値表(図 2.47)、タイミングチャート(図 2.48)、内部回路(図 2.49)を示します。

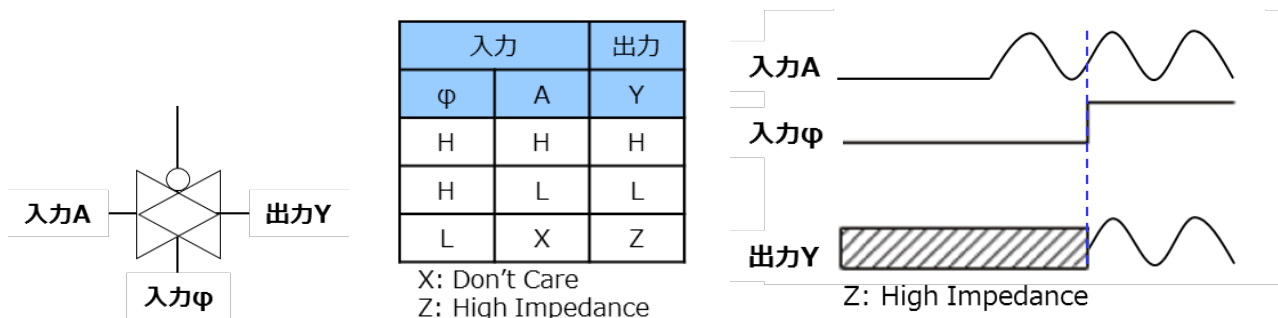


図 2.46 論理回路記号

図 2.47 真理値表

図 2.48 タイミングチャート

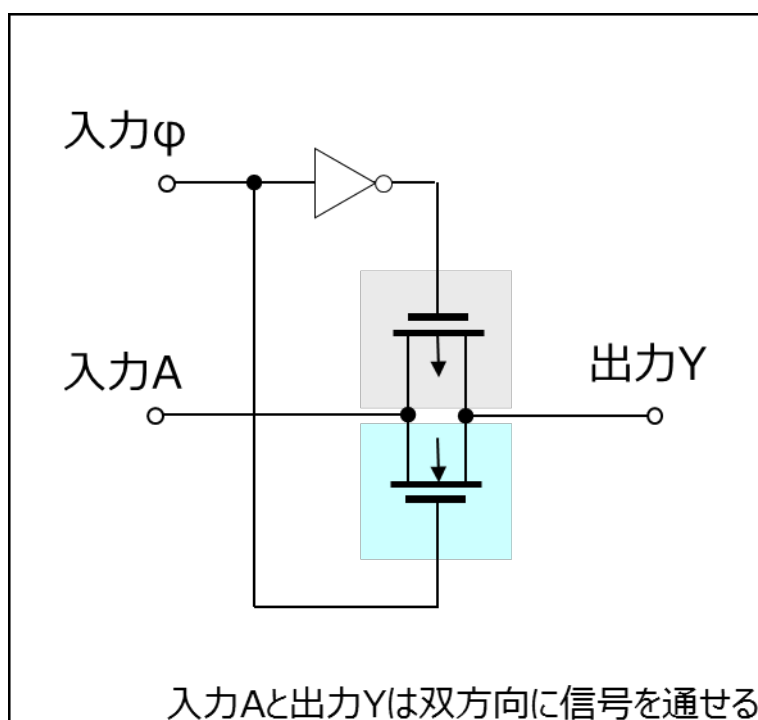


図 2.49 アナログスイッチの内部回路

### 3. まとめ

CMOS ロジック IC の代表的な用途、ファンクション（インバーター、バッファー、フリップフロップ(FF)など）、動作、構造について述べてきました。CMOS ロジック IC をご使用になる際の一助としてご活用ください。

東芝の CMOS ロジック製品は 1970 年代から生産を開始し、シリーズ、パッケージ展開を行いながら、日本/フィリピンを生産拠点として、高品質な製品を継続供給しています。日本市場において高シェアを継続している実績もあります。様々な特性やパッケージを選択できますので、使用環境に適したシリーズ、パッケージをお選びください。

東芝 CMOS ロジック IC のラインナップはこちら

⇒

[Click Here](#)

タイプ	シリーズ名	品番	動作電圧範囲 (V)	伝搬遅延時間 (ns)	出力電流 (mA)	入力トレラント (V)	出力パワーダウンプロテクション(V)	
5V システム 対応	スタンダード	<a href="#">TC4000B</a>	3~18	65 (@5.0V)	±0.51 (@5.0V)	-	-	
	ハイスピード	<a href="#">TC74HC</a>	2~6	23 (@4.5V)	±4.0 or ±6.0 (@4.5V)	-	-	
		<a href="#">74HC</a>				-	-	
		<a href="#">TC74HCT</a>	4.5~5.5			-	-	
	アドバンスト	<a href="#">74HCT</a>						
		<a href="#">TC74AC</a>	2~5.5	8.5 (@4.5V)	±24 (@4.5V)	-	-	
	<a href="#">TC74ACT</a>	4.5~5.5						
	ベリハイスピード	<a href="#">TC74VHC</a>	2~5.5	8.5 (@4.5V)	±8.0 (@4.5V)	0~5.5	0~5.5	
		<a href="#">74VHC</a>						
		<a href="#">TC74VHCT</a>	4.5~5.5					
<a href="#">74VHCT</a>								
<a href="#">TC74VHCV</a>		1.8~5.5	±16 (@4.5V)					
<a href="#">74VHCV</a>								
低電圧 システム 対応	ローボルテージ	<a href="#">TC74LCX</a>	1.65~3.6	6.5 (@3.0V)	±24 (@3.0V)	0~5.5	0~5.5	
		<a href="#">74LCX</a>						
	ベリローボルテージ	<a href="#">TC74VCX</a>	1.2~3.6	4.2 (@2.3V)	±24 (@3.0V)	0~3.6	0~3.6	



### 6. 関連リンク

- 製品のラインアップ (カタログ)

[Click](#)

- 製品のラインアップ (パラメトリックサーチ)

[Click](#)

- オンラインディストリビュータご購入、在庫検索



- 汎用ロジック IC の FAQ

[Click](#)

- アプリケーションノート

[Click](#)

## 製品取り扱い上のお願ひ

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。  
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。