

高周波デバイス 使用上の注意点

概要

本資料は高周波半導体デバイス(ダイオード、トランジスタ、MOSFET)の最大定格および電気的特性の定義、概要(製品概要、動作原理など)を掲載した資料となっております。

これは参考資料です。本資料での最終機器設計はしないでください。

目次

| | |
|--|----|
| 概要 | 1 |
| 目次 | 2 |
| 最大定格および電気的特性 | 6 |
| 1. 最大定格の定義 | 6 |
| 1.1. 最大定格 (スイッチ用ダイオードおよびショットキバリアダイオード) | 6 |
| 1.2. 最大定格 (可変容量ダイオード) | 6 |
| 1.3. 最大定格 (バイポーラトランジスタ) | 7 |
| 1.4. 最大定格 (MOSFET) | 7 |
| 2. 電気的特性 | 9 |
| 2.1. 電気的特性 (可変容量ダイオード) | 9 |
| 2.2. 電気的特性 (スイッチ用ダイオード) | 9 |
| 2.3. 電気的特性 (ショットキバリアダイオード) | 9 |
| 2.4. 電気的特性 (高周波バイポーラトランジスタ) | 10 |
| 2.5. 電気的特性 (MOSFET) | 11 |
| 解説 | 12 |
| 3. 高周波用ダイオード | 12 |
| 3.1. 可変容量ダイオード | 12 |
| 3.1.1. 可変容量ダイオードの基本動作原理 | 12 |
| 3.2. 可変容量ダイオードの等価回路 | 13 |
| 3.2.1. 可変容量ダイオードの種類と特徴 | 13 |
| 3.2.2. 可変容量ダイオードの基本パラメータ | 14 |
| 3.2.3. 容量の電圧依存性 | 15 |
| 3.2.4. 容量の温度圧依存性 | 15 |
| 3.2.5. 交流信号電圧による平均容量の変動 | 15 |
| 3.2.6. Q の電圧, 周波数依存性 | 16 |
| 3.2.7. 可変容量ダイオードの同調回路への応用 | 17 |
| 3.3. PIN ダイオード | 20 |
| 3.3.1. PIN ダイオードの動作原理と構造図 | 20 |
| 3.3.2. 応用回路例 | 21 |
| 3.4. ショットキバリアダイオード | 22 |
| 4. 高周波トランジスタのパラメータ | 23 |
| 4.1. デバイスパラメータ | 23 |
| 4.1.1. Early の T 型等価回路 | 23 |
| 4.1.2. Giacoletto の π 型等価回路 | 26 |
| 4.1.3. FET の種類と構造 | 27 |
| 4.1.4. FET の等価回路 | 29 |

| | |
|---|----|
| 4.2. 回路パラメータ | 30 |
| 4.2.1. 電圧電流表示 | 30 |
| 4.2.2. 電力表示 | 31 |
| 5. 利得と安定度 | 35 |
| 6. デュアルゲート MOSFET の AGC | 38 |
| 6.1. デュアルゲート MOS FET の AGC 回路例 | 38 |
| 6.2. 混変調特性, $ y_{fs} $, I_D と V_{G1S} の関係 | 38 |
| 6.2.1. A 点 | 39 |
| 6.2.2. B 点 | 39 |
| 6.2.3. C 点 | 39 |
| 6.2.4. D 点, F 点 | 39 |
| 6.2.5. E 点 | 39 |
| 7. 相互変調(Inter modulation)と混変調(Cross modulation) | 40 |
| 7.1. 相互変調 | 40 |
| 7.2. 混変調 | 41 |
| 製品取り扱い上のお願い | 42 |

目次

| | | |
|--------|---|----|
| 図 3.1 | 動作説明図..... | 12 |
| 図 3.2 | 可変容量ダイオードの等価回路..... | 13 |
| 図 3.3 | 容量-逆電圧における容量変動の図解..... | 15 |
| 図 3.4 | 動作説明図..... | 20 |
| 図 3.5 | 構造図..... | 20 |
| 図 3.6 | FM フロントエンド..... | 21 |
| 図 3.7 | π 型アッテネータ..... | 22 |
| 図 3.8 | 高周波スイッチ..... | 22 |
| 図 3.9 | ショットキバリアダイオード構造図..... | 22 |
| 図 4.1 | Early の T 型等価回路..... | 23 |
| 図 4.2 | α の周波数軌跡..... | 25 |
| 図 4.3 | π 型等価回路..... | 26 |
| 図 4.4 | FET の構造と記号..... | 27 |
| 図 4.5 | カスコード FET の構造と等価接続図..... | 28 |
| 図 4.6 | デュアルゲート MOSFET の構造と等価接続図..... | 28 |
| 図 4.7 | 接合形カスコード FET, デュアルゲート MOSFET 記号..... | 28 |
| 図 4.8 | FET の構造と対応した等価回路..... | 29 |
| 図 4.9 | FET 等価回路..... | 29 |
| 図 4.10 | h パラメータによる回路表示..... | 30 |
| 図 4.11 | y パラメータによる回路表示..... | 30 |
| 図 4.12 | S パラメータによる回路表示..... | 31 |
| 図 4.13 | h パラメータの周波数軌跡..... | 34 |
| 図 4.14 | y パラメータの周波数軌跡..... | 34 |
| 図 5.1 | 高周波増幅基本回路とその等価回路..... | 35 |
| 図 5.2 | 同調周波数における等価回路..... | 35 |
| 図 5.3 | 一方向化された等価回路..... | 35 |
| 図 5.4 | 位相角図..... | 36 |
| 図 6.1 | デュアルゲート MOSFET の AGC 回路例..... | 38 |
| 図 6.2 | I_D , $ y_{fs} $, X-Mod- V_{G1S} 特性..... | 38 |
| 図 7.1 | 相互変調成分と混変調成分のスペクトラム..... | 40 |
| 図 7.2 | 相互変調性特性..... | 41 |

表目次

| | | |
|-------|-----------------------------|----|
| 表 3.1 | 可変容量ダイオードの種類と特徴..... | 13 |
| 表 3.2 | 可変容量ダイオードのバイアス法..... | 17 |
| 表 3.3 | チューナの 2 点トラッキング回路定数の計算..... | 18 |

| | | |
|-------|------------------------------------|----|
| 表 3.4 | AM (中波)チューナの 3 点トラッキング回路定数の計算..... | 19 |
| 表 4.1 | トランジスタ等価回路一覧..... | 23 |
| 表 4.2 | T 型等価回路定数と π 型等価回路定数との関係..... | 26 |
| 表 4.3 | パラメータの相互変換表..... | 31 |
| 表 4.4 | h パラメータの変換公式一覧表..... | 32 |
| 表 4.5 | y パラメータの交換公式一覧表..... | 32 |
| 表 4.6 | h パラメータの T 型パラメータによる表示..... | 33 |
| 表 4.7 | y パラメータの T 型パラメータによる表示..... | 33 |

最大定格および電気的特性

1. 最大定格の定義

半導体素子にとって、印加電圧や電流、温度、電力損失などは、動作機能を制限する大きな要因となります。

最大定格は、半導体素子を有効に動作させ、十分な信頼性を確保するために超えてはならない最大許容値で、絶対最大定格として規定しています。

絶対最大定格（以下、最大定格）とは、「瞬時たりとも超過してはならない限界値であり、どの2つの項目も同時に達してはならない限界値」と定められています。最大定格を超えて使用した場合、破壊や損傷および劣化の原因となり、破裂・燃焼による障害を負うことがあります。

1.1. 最大定格 (スイッチ用ダイオードおよびショットキバリアダイオード)

(1) 逆電圧 (V_R)

規定の周囲温度において、印加できる逆電圧の最大許容値です。

(2) せん頭逆電圧 (V_{RM})

規定の周囲温度において、印加できる逆電圧(直流+交流信号)の最大許容瞬時値です。

(3) 順電流 (I_F)

規定の周囲温度において、通電できる順電流の最大許容値です。

通常は周囲温度の上昇により減少します。

(4) 接合温度 (T_j)

動作における接合部の温度の最大許容値です。この値の範囲内で素子の順電流値、動作温度範囲を設定する必要があります。

(5) 保存温度 (T_{stg})

非動作時に保存し得る周囲温度の許容範囲です。この値の範囲内での保存による特性の劣化がないことを保証しています。

1.2. 最大定格 (可変容量ダイオード)

(1) 逆電圧 (V_R)

規定の周囲温度において、印加できる逆電圧の最大許容値です。

(2) せん頭逆電圧 (V_{RM})

規定の周囲温度において、印加できる逆電圧(直流+交流信号)の最大許容瞬時値です。

(3) 接合温度 (T_j)

動作における接合部の温度の最大許容値です。この値の範囲内で素子の順電流値、動作温度範囲を設定する必要があります。

(4) 保存温度 (T_{stg})

非動作時に保存し得る周囲温度の許容範囲です。この値の範囲内での保存による特性の劣化がないことを保証しています。

1.3. 最大定格 (バイポーラトランジスタ)

(1) コレクタ・ベース間電圧 (V_{CBO})

規定の周囲温度において、エミッタ開放時のコレクタ接合の逆方向に印加できる電圧の最大許容値です。

(2) コレクタ・エミッタ間電圧 (V_{CEO})

規定の周囲温度において、ベース開放時のコレクタ接合の逆方向に印加できる電圧の最大許容値です。

(3) エミッタ・ベース間電圧 (V_{EBO})

規定の周囲温度において、コレクタ開放時のエミッタ接合の逆方向に印加できる電圧の最大許容値です。

(4) コレクタ電流 (I_C)

規定の周囲温度において、コレクタに流すことができる電流の最大許容値です。ベース・エミッタの状態に関係なく定格値を超える電流を流すことはできません。

(5) ベース電流 (I_B)

規定の周囲温度において、ベースに流すことができる電流の最大許容値です。コレクタ・エミッタの状態に関係なく定格値を超える電流を流すことはできません。

(6) コレクタ損失 (P_C)

規定の周囲温度において、指定された放熱条件での、コレクタ接合で消費することができる電力の最大許容値です。周囲温度の上昇に伴い減少します。また、放熱条件(素子単体あるいは基板実装状態など)により値が大きく異なるので十分な注意が必要です。

(7) 接合温度 (T_j)

動作時における、接合部温度の最大許容値です。この値の範囲内で素子の消費電力値、動作温度範囲を設定する必要があります。

(8) 保存温度 (T_{stg})

非動作時に保存し得る周囲温度の許容範囲です。この値の範囲内での保存による、特性の劣化がないことを保証しています。

1.4. 最大定格 (MOSFET)

(1) ドレイン・ソース間電圧 (V_{DS})

規定の周囲温度において、ゲートを規定の状態にしたとき、ドレイン・ソース間に印加できる電圧の最大許容値です。ゲートの開放状態ではゲート・ソース間に浮遊電圧が発生しやすく、不用意な過大 I_D が流れ破壊する恐れがあるので注意が必要です。

(2) ゲート・ソース間電圧 (V_{GS})

規定の周囲温度において、ドレインを規定の状態にしたとき、ゲート・ソース間に印加できる電圧の最大許容値です。規格値に±が付いている場合は、両方向に電圧を印加することができます。

(3) ドレイン電流 (I_D)

規定の周囲温度において、ドレインに流すことができる電流の最大許容値です。

(4) 許容損失 (P_D)

規定の周囲温度において、指定された放熱条件での、チャンネルで消費することができる電力の最大許容値です。周囲温度の上昇に伴い減少します。また、放熱条件(素子単体あるいは基板実装状態など)により値が大きく異なるので十分な注意が必要です。

(5)チャンネル温度 (T_{ch})

動作時における、チャンネル部温度の最大許容値です。この値の範囲内で素子の消費電力値、動作温度範囲を設定する必要があります。

(6)保存温度 (T_{stg})

非動作時に保存し得る周囲温度の許容範囲です。この値の範囲内での保存による、特性の劣化がないことを保証しています。

2. 電気的特性

2.1. 電気的特性 (可変容量ダイオード)

| 項目 | 記号 | 機能説明 |
|------|---------------------|--|
| 逆電圧 | V_R | 規定の逆電流を流したとき生じる逆電圧 |
| 逆電流 | I_R | 規定の逆電圧を印加したときに流れるリーク電流 |
| 容量 | C_{*V} | 規定の周波数において、規定の逆バイアス電圧(*V)を印加したときの端子間の等価容量 |
| 容量比 | C_{*^1V}/C_{*^2V} | 逆バイアス電圧(* ¹ V)における容量と* ² Vにおける容量との比率 |
| 直列抵抗 | r_S | 規定の周波数において、規定の逆バイアス電圧を印加したときの直列等価抵抗 |
| 性能指数 | Q | 規定の周波数において、規定の逆バイアス電圧を印加したときの性能指数 |

2.2. 電気的特性 (スイッチ用ダイオード)

| 項目 | 記号 | 機能説明 |
|------------|--------|--|
| 逆電圧 | V_R | 規定の逆電流を流したときに生じる電圧 |
| 逆電流 | I_R | 規定の逆電圧を印加したときに流れるリーク電流 |
| 順電圧 | V_F | 規定の順電流を流したときに生じる端子間電圧 |
| 容量 | C_T | 規定の周波数において、規定の逆バイアス電圧を印加したときの端子間の等価容量 |
| 直列抵抗 | r_S | 規定の周波数において、規定の順電流を流したときの直列等価抵抗 |
| 少数キャリア寿命時間 | τ | 規定の順電流を通電後、直ちに規定の逆電流を通電したときの少数キャリア寿命時間 |

2.3. 電気的特性 (ショットキバリアダイオード)

| 項目 | 記号 | 機能説明 |
|-----|-------|---------------------------------------|
| 逆電圧 | V_R | 規定の逆電流を流したときに生じる電圧 |
| 逆電流 | I_R | 規定の逆電圧を印加したときに流れるリーク電流 |
| 順電圧 | V_F | 規定の順電流を流したときに生じる端子間電圧 |
| 順電流 | I_F | 規定の逆電圧を印加したときに流れる順電流 |
| 容量 | C_T | 規定の周波数において、規定の逆バイアス電圧を印加したときの端子間の等価容量 |

2.4. 電気的特性 (高周波バイポーラトランジスタ)

| 項目 | 記号 | 機能説明 |
|-----------------------|---------------------|---|
| コレクタしゃ断電流 | I_{CBO} | エミッタ開放時に、コレクタ・ベース接合の逆方向に規定の電圧を印加したときに流れるコレクタ電流 |
| エミッタしゃ断電流 | I_{EBO} | コレクタ開放時に、エミッタ・ベース接合の逆方向に規定の電圧を印加したときに流れるエミッタ電流 |
| コレクタ・エミッタ間降伏電圧 | $V_{(BR)CEO}$ | エミッタ接地、ベース開放にて、規定のコレクタ電流を流したときに発生するコレクタ・エミッタ間降伏電圧 |
| 直流電流増幅率 | h_{FE} | エミッタ接地にて、規定のコレクタ電圧印加時に、規定のコレクタ電流(I_C)を流しうるベース電流(I_B)とコレクタ電流との比を表します (I_C/I_B) |
| 帰還容量 | C_{re} | エミッタ接地にて、コレクタ・ベース間に規定の直流電圧を印加したときのコレクタ・ベース間の等価容量 |
| コレクタ出力容量 | C_{ob} | ベース接地にて、コレクタ・ベース間に規定の直流電圧を印加したときのコレクタ・ベース間の等価容量 |
| $C_C \cdot r_{bb}'$ 積 | $C_C \cdot r_{bb}'$ | ベース接地、規定のコレクタ電圧にて、規定のエミッタ電流を流したときの、コレクタ・ベース間容量(C_C)とベース広がり抵抗(r_{bb}')との積 |
| コレクタ・エミッタ間飽和電圧 | $V_{CE(sat)}$ | エミッタ接地、規定のベース電流にて規定のコレクタ電流を流した時のコレクタ電圧 |
| ベース・エミッタ間飽和電圧 | $V_{BE(sat)}$ | エミッタ接地、規定のコレクタ電流にて、規定のベース電流を流した時のベース電圧 |
| トランジション周波数 | f_T | エミッタ接地、規定のコレクタ電圧、規定のコレクタ電流にて、電流利得 $ h_{FE} $ が1となる周波数 |
| 挿入電力利得 | $ S_{21e} ^2$ | 規定のバイアス、規定の入力信号および規定のインピーダンス負荷における順方向挿入利得 |
| 電力利得 | G_{pe} | 入出力回路を利得整合に調整した時の小信号電力利得 |
| 雑音指数 | NF | 入力回路を雑音整合に、出力回路を利得整合に調整したときの雑音指数 |

2.5. 電気的特性 (MOSFET)

| 項目 | 記号 | 機能説明 |
|---------------|---------------|---|
| ゲートしゃ断電流 | I_{GSS} | ソース接地、ドレイン・ソース間短絡にて、規定のゲート電圧を印加したときに流れるゲート電流 |
| ドレイン・ソース間電圧 | V_{DSX} | ソース接地、規定のゲートオフバイアス電圧にて、規定のドレイン電流を流したときに発生するドレイン・ソース間電圧 |
| ドレイン・ソース間降伏電圧 | $V_{(BR)DSX}$ | ソース接地、規定のゲートオフバイアス電圧にて、規定のドレイン電流を流したときに発生するドレイン・ソース間降伏電圧 |
| ドレイン電流 | I_{DSS} | ソース接地、ゲート・ソース間短絡にて、規定のドレイン電圧を印加したときに流れるドレイン電流 |
| ゲート・ソース間しゃ断電圧 | $V_{GS(OFF)}$ | ソース接地にて、規定のドレイン電圧を印加したときに、規定のドレイン電流が流れうるゲート電圧 |
| 順方向伝達アドミタンス | $ Y_{fs} $ | ソース接地、規定のゲート電圧、ドレイン電圧、周波数にて、 $\Delta I_D / \Delta V_{GS}$ で得られるアドミタンス |
| 入力容量 | C_{iss} | ソース接地、ドレイン・ソース間短絡(交流短絡)にて、規定のゲート電圧、ドレイン電圧、周波数にて動作時の、ゲート・ソース間の等価容量 |
| 帰還容量 | C_{rss} | ソース接地、規定のゲート電圧、ドレイン電圧、周波数にて動作時のゲート・ドレイン間の等価容量 |
| 電力利得 | G_{ps} | 入出力回路を利得整合に調整したときの小信号電力利得 |
| 雑音指数 | NF | 入力回路を雑音整合に、出力回路を利得整合に調整したときの雑音指数 |

解説

3. 高周波用ダイオード

3.1. 可変容量ダイオード

可変容量ダイオード(variable capacitance diode)は一般にバリキャップダイオードと呼ばれ、整流用ダイオード、スイッチングダイオードのようにPN接合の整流作用を利用したもの、定電圧ダイオードのようにツェナー降下、アバランシェ降下を利用したものと異なり、ダイオードのPN接合容量が逆バイアス電圧により変化することを利用したものです。

従来、可変容量ダイオードはTVチューナ、FMチューナなどのAFT、AFC用やFM変調用として使用されていました。

しかし、半導体技術の進歩により、自動選局の制御機能をもったICが開発され、その同調用素子として可変容量ダイオードがTVチューナ、FM/AMチューナに使用されるに至りました。この可変容量ダイオードを使用したチューナは、従来の機械的同調式のチューナに比較し、小型・薄形・軽量化が可能です。

3.1.1. 可変容量ダイオードの基本動作原理

PN接合ダイオードを逆バイアスすると、この逆バイアス電圧 V_R により空乏層が変化します。PN接合容量は、空乏層の領域により異なります。

空乏層領域が広いと容量は小さくなり、逆に空乏層領域が狭いと容量は大きくなります。

つまり、可変容量ダイオードは逆バイアス電圧 V_R により空乏層を変化させ、この空乏層の変化で接合容量が変化します。

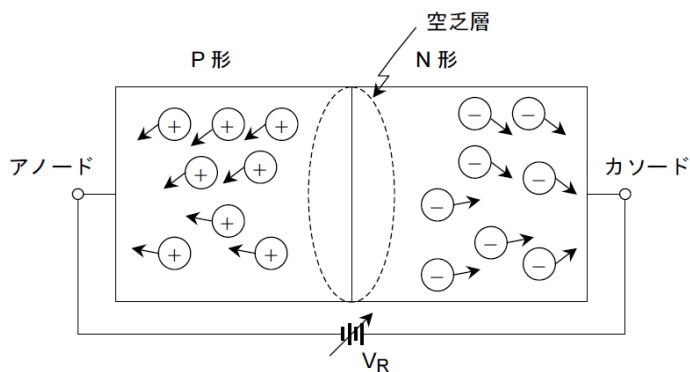
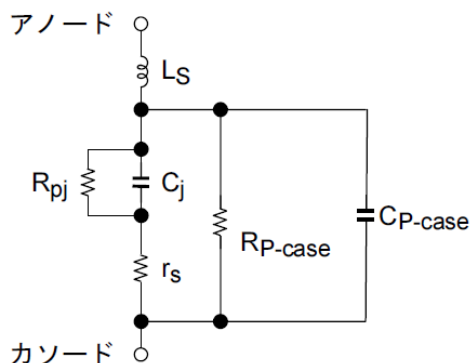


図 3.1 動作説明図

3.2. 可変容量ダイオードの等価回路

可変容量ダイオードを等価回路で表すと、図 3.2 のようになります。



- C_j : 接合容量
- r_s : 直列抵抗
- R_{pj} : 接合部損失抵抗
- R_{P-case} : ケース部損失抵抗
(ケースに使用する樹脂の $\tan\delta$ による。)
- C_{P-case} : ケース容量
- L_s : リードインダクタンス

図 3.2 可変容量ダイオードの等価回路

使用周波数が低い場合にはリードインダクタンス L_s は無視でき、また、接合容量 C_j が大きい場合にはケース容量 C_{P-case} は無視できる程度の値です。

3.2.1. 可変容量ダイオードの種類と特徴

可変容量ダイオードは不純物濃度分布により、傾斜接合形、段階接合形、超階段接合形の 3 つに大別できます。

これを表 3.1 に示します。

ここで、 n は容量(C)–逆電圧 (V_R)特性の傾斜を決める係数で

$$C = K(V_R + \phi)^{-n} \dots\dots\dots(1)$$

K : 不純物濃度、誘電率、接合面積により決まる定数

ϕ : 拡散電位

の関係があります。

表 3.1 可変容量ダイオードの種類と特徴

| 分類 | 不純物濃度分布 | $\frac{1}{n}$ | 主用途 | 特徴 |
|--------|---------|------------------|---------------------|--|
| 傾斜接合形 | | $\frac{1}{3}$ | 汎用 スイッチング用 | 容量の可変範囲が狭く、可変容量ダイオードとしてほとんど使用されない。 |
| 階段接合形 | | $\frac{1}{2}$ | AFC 用 同調用 変調用 | C-V カーブの安定性が良く、同調用として使用する場合でもペアリングが不要。しかし、容量変化比が小さく、高い制御電圧が必要。 |
| 超階段接合形 | | $\frac{1}{2}$ 以上 | 同調用 | 使用電圧範囲が狭くても容量変化比を大きくすることができるが、反面、拡散行程が多く必要で、C-V カーブの安定性が悪い。 |

3.2.2. 可変容量ダイオードの基本パラメータ

V_R : 逆電圧

可変容量ダイオードの逆バイアス状態における印加許容電圧

C_T : 端子間容量

図 3.2 の等価回路で示すアノード・カソード間の総容量

C_{3V} : $V_R=3\text{ V}$ の端子間容量 (C_{9V} , C_{25V} など同様)

C_{3V}/C_{9V} : $V_R=3\text{ V}$, 9 V の端子間容量比 (同調用可変容量ダイオードに用いる)

K : 容量比

$$K = \frac{(\text{各電圧における端子間容量}) - (\text{基準電圧における端子間容量})}{\text{基準電圧における端子間容量}}$$

(AFC 用可変容量ダイオードに用いる)

Q : 性能指数

回路もしくはある物質において、抵抗成分で消費されるエネルギーに対して蓄積されるエネルギーの比をいいます。

図 3.2 の等価回路においてリードインダクタンス L_S 、ケース容量 $C_{P\text{-case}}$ を無視すると

$$Q = \frac{1}{\omega C_j r_s + \left(\frac{1}{R_{Pj}} + \frac{1}{R_{P\text{-case}}} \right) / \omega C_j} \dots\dots\dots (2)$$

で表すことができます。

一般には、

$$Q = \frac{1}{\omega C_j r_s} \dots\dots\dots (3)$$

で表します。

r_s : 直列抵抗

性能指数 Q を表す 1 つのパラメータで、次式で表すことができます。

$$r_s = \frac{1}{S_j} \int \frac{dx}{q\mu_n N(x)} + \frac{1}{S_j} \int \frac{dx}{q\mu_p P(x)} + R_C \dots\dots\dots (4)$$

S_j : 接合面積, μ_n : 電子の移動度, μ_p : ホールの移動度,

$N(x)$: N 側の不純物濃度分布, $P(x)$: P 側の不純物濃度分布,

R_C : コンタクト抵抗

マッチング:

同調用可変容量ダイオードの場合、同一チューナに使用する可変容量ダイオードは特性のそろったものでなければなりません。

これは、チューナのトラッキングを保証するため必要で、各逆電圧 V_R における端子間容量のペアー偏差は 3%以下が一般的です。

3.2.3. 容量の電圧依存性

不純物濃度分布により、可変容量ダイオードは傾斜接合形、階段接合形、超階段接合形に大別することができます。

N 形不純物分布がある関数で与えられると、

$$E = \int \frac{qN(x)}{\epsilon r \epsilon_0} dx \dots\dots\dots (5)$$

$$V = - \int E(x) dx \dots\dots\dots (6)$$

$$C_j = \frac{\epsilon r \epsilon_0 S_j}{x} \dots\dots\dots (7)$$

ϵ_0 : 真空中の誘電率

ϵr : 比誘電率 で表すことができます。

また、容量-逆電圧の関係は、前述のとおり、 $C = K (V_R + \phi)^n$ で表すことができ、傾斜接合形の場合 $n=1/3$ 、階段接合形の場合 $n=1/2$ 、そして超階段接合形の場合 $n=1/2$ 以上となります。

3.2.4. 容量の温度依存性

可変容量ダイオードの容量温度変化は、①拡散電位の温度変化、②誘電率の温度変化に起因します。これは次式で表すことができます。

$$\frac{1}{C_j} \cdot \frac{\partial C_j}{\partial T} = \frac{1}{K} \cdot \frac{dK}{dT} - \frac{n}{V_R + \phi} \cdot \frac{d\phi}{dT} \dots\dots\dots (8)$$

ここで、第 1 項の誘電率の温度変化はシリコンの場合約 35ppm/°C です。

また、第 2 項拡散電位の温度変化は約 -2 mV/°C です。

可変容量ダイオードにおいて、容量の電圧依存性がある以上、容量の温度依存性をまったくなくすることは不可能です。しかし、同じ容量比を得る場合、ある逆電圧 V_R における n の選び方により、容量の温度依存性はある程度小さくすることができます。

3.2.5. 交流信号電圧による平均容量の変動

可変容量ダイオードは PN の接合の逆バイアス電圧を変えることにより、空乏層を変化させ、この空乏層の変化が接合容量の変化となることを利用したものです。従って、図 3.3 のようにある直流バイアス電圧の上に交流信号が乗った状態では、この交流信号の影響で空乏層が変化します。

このため、この交流信号を印加したときの容量と、そうでないときの容量とでは容量の平均値が異なります。

これは(1)式で示す容量と逆電圧との関係が一般に一次関数とならないためです。

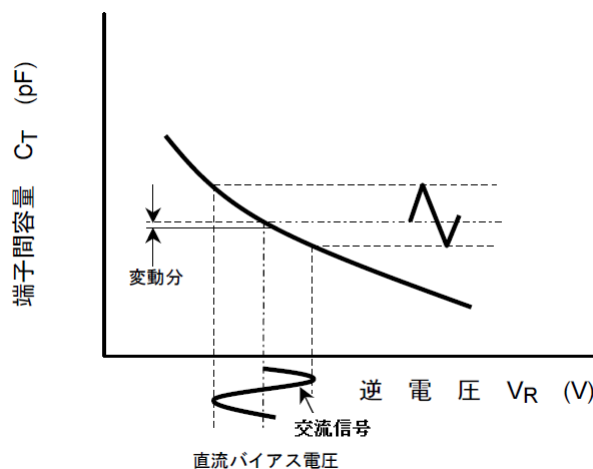


図 3.3 容量-逆電圧における容量変動の図解

平均容量の変動は次式で表すことができます。

$$\frac{C_{jac}}{C_{jDC}} = \frac{1}{2\pi} \int_0^{2\pi} \left(1 + \frac{v \sin \omega t}{V_R + \varphi}\right)^{-n} d(\omega t) \quad \dots\dots\dots (9)$$

C_{jac} : 交流信号印加時の容量
 C_{jDC} : 直流バイアス印加時の容量
 $v \sin \omega t$: 交流信号レベル

容量の変動率 ΔC は

$$\Delta C = \frac{C_{jac} - C_{jDC}}{C_{jDC}} \times 100(\%) \quad \dots\dots\dots (10)$$

$$C_{jac} = \frac{1}{2\pi} \int_0^{2\pi} K(V_R + \varphi + v \sin \omega t)^{-n} d(\omega t) \quad \dots\dots\dots (11)$$

となります。

なお、(9)~(11) 式は n が一定と近似し得る区間でのみ成立し、超階段接合形のように n が逆電圧により変化する場合は注意が必要です。

可変容量ダイオードにおいては、容量の温度依存性同様、交流信号電圧による平均容量の変動をまったくなくすることは不可能です。

しかし、同じ容量変化比を取るにしても、ある逆電圧 V_R における n の選定法により、ある程度小さくすることはできます。

3.2.6. Q の電圧、周波数依存性

性能指数 Q が逆電圧により変化するのは、接合容量 C_j 、直列抵抗 r_s が変化するためです。しかし、直列抵抗 r_s の変化に比べ、接合容量 C_j の変化の方がはるかに大きいため、 Q の電圧依存性は接合容量 C_j の電圧依存性が支配的です。

Q の周波数依存性例は(3)式より、直列抵抗 r_s が一定の場合、周波数に逆比例します。

周波数が高くなると、リードインダクタンス L_S の影響やケース部損失抵抗 R_{P-case} の影響を受け Q が低下することがあります。

3.2.7. 可変容量ダイオードの同調回路への応用

可変容量ダイオードのバイアス法

従来のバリコン、 μ -同調方式のチューナと異なり、電子チューナにおいては、可変容量ダイオードに直流電圧を加える必要があります。そのバイアス方法を下記に示します。

表 3.2 可変容量ダイオードのバイアス法

| | バイアス回路例 (1) | バイアス回路例 (2) |
|-------|--|--|
| 回路 | <p style="text-align: center;">C1, C2 ≫ C</p> | <p style="text-align: center;">C1, C2 ≫ C</p> |
| 回路の Q | <p>$C_1 = C_2 = 0.1\mu\text{F}$, $R = 100\text{ k}\Omega$</p> <p>$\omega = 1/\sqrt{LC}$</p> <p>L の Q を Q_L とし、バリキャップ C の Q を Q_C とすると、回路 Q は下式となります。</p> $Q = \frac{Q_C Q_L}{Q_C + Q_L} \dots\dots\dots(2-1)$ <p>C_1 が C に比べ非常に大きい。R は C, L に並列に加わらないので、回路 Q は R の影響を受けない。従って、R は、からはずしも大きくする必要はありません。</p> | <p>$C_1 = C_2 = 0.1\mu\text{F}$, $R = 100\text{ k}\Omega$</p> <p>$\omega = 1/\sqrt{LC}$</p> <p>L の Q を Q_L とし、バリキャップ C の Q を Q_C とすると、回路 Q は下式となります。</p> $Q = \frac{1}{\frac{1}{Q_C} + \frac{1}{Q_L} + \frac{1}{R\sqrt{C}}} \dots\dots\dots(2-2)$ <p>R は、C, L に並列に加わるので(2-2)式のとおり回路 Q は R の影響を受け低下します。特に C が小さいとき R の影響を受けます。</p> |
| 推奨回路段 | <p>回路の高 Q を必要とするステージに適しています。</p> <p>(例)</p> <p>AM チューナ/アンテナ回路, RF</p> <p>FM チューナ/アンテナ回路, RF, OSC</p> | <p>回路の高 Q を必要としないステージ、もしくは、わざと Q を低下させるステージに適しています。</p> <p>(例)</p> <p>AM チューナ/OSC</p> |

可変容量ダイオードのバイアス法を表 3.2 に 2 例示しましたが、使用ステージにより選択すれば、非常に有効です。また、その他注意事項としては、バイアス用抵抗 R は、リーク電流を考慮すると、200 k Ω 以下が適当と考えられます。

トラッキング回路の定数の決定

スーパー・ヘテロダイン方式のチューナは、受信周波数 f_s と局部発振周波数 f_0 により、中間周波数 f_{IF} を作り出します。 f_s, f_0, f_{IF} の関係は、次式となります。

$$f_{IF} = |f_0 - f_s| \dots\dots\dots(2-3)$$

- AM: $f_{IF} = 450\text{ kHz}$ (PLL IC との結合を考慮)
- FM: $f_{IF} = 10.7\text{ MHz}$

FM チューナについては、従来のバリコン使用の回路において、バリコンと可変容量ダイオードを置き換えるだけなので、トラッキング回路も回路定数の決定も従来どおり行うことができます。

AM チューナについては、従来のトラッキング・レス・バリコン使用の回路に比べると、アンテナ同調回路、RF 同調回路は同じですが、局部発振回路は異なります。トラッキング・レス・バリコンの場合、ある L に対し (2-3) 式を満足すべく、アンテナ、RF 同調用の容量対回転角特性を基準に局部発振用の容量対回転角特性を変えています。可変容量ダイオードの容量対電圧特性は各使用段とも同じであるため、(2-3)式を満足させるために局部発振回路に工夫が必要です。

以下、代表的な回路例を用い、定数を求める計算式を示します。

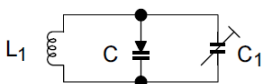
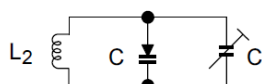
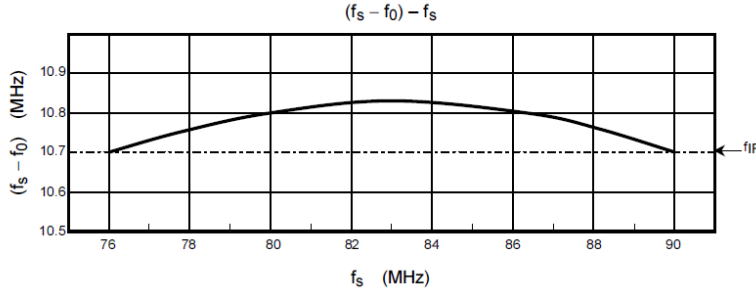
(1) FM トラッキング回路定数の計算

ここでは、LC 共振回路を等価回路に置き換え、下記の条件により 2 点トラッキング回路定数の計算を示します。2 点トラッキングは、受信周波数のうち 2 点(一般に最大と最小周波数)でだけ FIF が 10.7 MHz になるよう調整します。

- (a) 可変容量ダイオードの使用電圧範囲 : $V_T = V_{min} \sim V_{max}$
 - (b) 可変容量ダイオードの容量変化範囲 : $C = C_{max} \text{ (at } V_{min}) \sim C_{min} \text{ (at } V_{max})$
- なお、各段に使用される可変容量ダイオードの $C-V_T$ 特性は、すべて同一とする。

- (c) 受信周波数範囲 : $f_{Smin} \text{ (at } C_{max}) \sim f_{Smax} \text{ (at } C_{min})$
 - (d) 局部発振周波数範囲 : $f_{0min} \text{ (at } C_{max}) \sim f_{0max} \text{ (at } C_{min})$
- なお、 $f_{0min} = f_{Smin} \pm 10.7 \text{ MHz}$, $f_{0max} = f_{Smax} \pm 10.7 \text{ MHz}$
(ただし日本は-、米・欧は+)

表 3.3 チューナの 2 点トラッキング回路定数の計算

| | アンテナ・RF 回路 | 局部発振回路 |
|----------|--|---|
| 等価回路 |  <p>C_1: 調整用トリマ容量, 回路容量および能動素子容量などのトータル容量です。</p> |  <p>C_2: 調整用トリマ容量, 回路容量および能動素子容量などのトータル容量です。</p> |
| 回路定数の計算式 | $f_S = \frac{1}{2\pi\sqrt{L_1(C+C_1)}} \dots\dots\dots (2-4)$ <p>従って</p> $\left(\frac{f_{Smax}}{f_{Smin}}\right)^2 = \frac{C_{max}+C_1}{C_{min}+C_1} \dots\dots\dots (2-5)$ <p>ゆえに</p> $C_1 = \frac{C_{max} - \left(\frac{f_{Smax}}{f_{Smin}}\right)^2 C_{min}}{\left(\frac{f_{Smax}}{f_{Smin}}\right)^2 - 1} \dots\dots\dots (2-6)$ <p>また</p> $L_1 = \frac{1}{4\pi^2 f_{Smax}^2 (C_{min} + C_1)} \dots\dots\dots (2-7)$ | $f_0 = \frac{1}{2\pi\sqrt{L_2(C+C_2)}} \dots\dots\dots (2-8)$ <p>従って</p> $\left(\frac{f_{0max}}{f_{0min}}\right)^2 = \frac{C_{max}+C_2}{C_{min}+C_2} \dots\dots\dots (2-9)$ <p>ただし $\begin{cases} f_{0max} = f_{Smax} + f_{IF} \\ f_{0min} = f_{Smin} + f_{IF} \end{cases}$</p> <p>ゆえに</p> $C_2 = \frac{C_{max} - \left(\frac{f_{0max}}{f_{0min}}\right)^2 C_{min}}{\left(\frac{f_{0max}}{f_{0min}}\right)^2 - 1} \dots\dots\dots (2-10)$ <p>また</p> $L_2 = \frac{1}{4\pi^2 f_{0max}^2 (C_{min} + C_2)} \dots\dots\dots (2-11)$ |
| 回路定数の計算例 |  | |

(2) AM (中波)トラッキング回路定数の計算

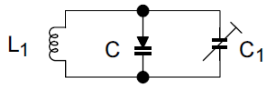
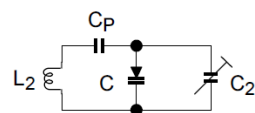
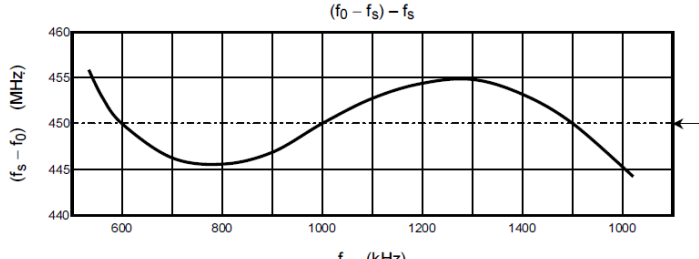
AM 中波は、FM に比べ受信周波数の変化比が大きい。そのため、2 点トラッキングでは、 f_{IF} が 450 kHz 波から非常にずれる部分が生じる。そこで、パディング・コンデンサ法による 3 点トラッキングを行います。3 点トラッキングは、受信周波数内の大・中・小の 3 点でのみ f_{IF} が 450 kHz に一致し、ほかの周波数では若干ずれます。しかし、これは実装上問題になるレベルではありません。以下、下記条件にもとづき、トラッキング回路定数の計算を示します。

- (a) 可変容量ダイオードの使用電圧範囲 : $V_T = V_{min} \sim V_{max}$
 - (b) 可変容量ダイオードの容量変化範囲 : $C = C_{min} \text{ (at } V_{max}) \sim C_{max} \text{ (at } V_{min})$
- なお、各段に使用される可変容量ダイオードの $C-V_T$ 特性は、すべて同一とする。
- (c) 受信周波数範囲 : $f_s = f_{smin} \sim f_{smax}$
 - (d) 局部発振周波数範囲 : $f_0 = f_{0min} \sim f_{0max}$
 - (e) 受信用波数の 3 点トラッキングポイント : $f_{s1} \text{ (at } C_{s1}), f_{s2} \text{ (at } C_{s2}), f_{s3} \text{ (at } C_{s3})$
 - (f) 局部発振周波数の 3 点トラッキングポイント : $f_{01} \text{ (at } C_{s1}), f_{02} \text{ (at } C_{s2}), f_{03} \text{ (at } C_{s3})$
- $$f_{01} = f_{s1} + 450 \text{ kHz}$$

$$f_{02} = f_{s2} + 450 \text{ kHz}$$

$$f_{03} = f_{s3} + 450 \text{ kHz}$$

表 3.4 AM (中波)チューナの 3 点トラッキング回路定数の計算

| | アンテナ・RF 回路 | 局部発振回路 |
|----------|--|--|
| 等価回路 |  |  |
| | C_1 : 調整用トリマ容量, 回路容量および能動素子容量などのトータル容量です。 | C_P : パディング容量 C_2 : 調整用トリマ容量, 回路容量および能動素子容量などのトータル容量です。 |
| 回路定数の計算式 | $f_s = \frac{1}{2\pi\sqrt{L_1(C+C_1)}} \dots\dots\dots (2-12)$ <p>従って</p> $\left(\frac{f_{smax}}{f_{smin}}\right)^2 = \frac{C_{max}+C_1}{C_{min}+C_1} \dots\dots\dots (2-13)$ <p>ゆえに</p> $C_1 = \frac{C_{max} - \left(\frac{f_{smax}}{f_{smin}}\right)^2 C_{min}}{\left(\frac{f_{smax}}{f_{smin}}\right)^2 - 1} \dots\dots\dots (2-14)$ <p>また</p> $L_1 = \frac{1}{4\pi^2 f_{smax}^2 (C_{min} + C_1)} \dots\dots\dots (2-15)$ | $f_{0k} = \frac{1}{2\pi\sqrt{L_2 \frac{C_P(C_{sk}+C_2)}{C_{sk}+C_2+C_P}}} \dots\dots\dots (2-16)$ <p>また</p> $C_{sk} = \frac{1}{4\pi^2 f_{sk}^2 L_1} - C_1 \dots\dots\dots (2-17)$ <p>(ただし、$k=1,2,3$)</p> <p>ゆえに</p> $C_2 = \frac{(f_{01}^2 - f_{02}^2)C_{s1}C_{s2} + (f_{02}^2 - f_{03}^2)C_{s2}C_{s3} + (f_{03}^2 - f_{01}^2)C_{s1}C_{s3}}{(f_{01}^2 - f_{02}^2)C_{s3} + (f_{02}^2 - f_{03}^2)C_{s3} + (f_{03}^2 - f_{01}^2)C_{s2}} \dots\dots\dots (2-18)$ $C_P = \frac{(f_{02}^2 - f_{01}^2)(C_{s2} + C_{s1})(C_2 + C_{s2})}{(f_{01}^2 - f_{02}^2)C_2 + f_{01}^2 C_{s1} - f_{02}^2 C_{s2}} \dots\dots\dots (2-19)$ <p>また、</p> $L_2 = \frac{C_{s1} + C_2 + C_P}{4\pi^2 f_{01}^2 C_P (C_2 + C_{s1})} \dots\dots\dots (2-20)$ |
| 回路定数の計算例 |  | |

回路設計上の注意点

ここでは、可変容量ダイオードを使用する上で特に注意しなければならない点について説明します。

可変容量ダイオードとバリコン、 μ -同調との基本的な違いは、バリコンの容量(μ -同調の場合はインダクタンス)を変えるパラメータの単位と信号の単位はまったく異なっていたのに対し、可変容量ダイオードの容量を変えるパラメータの単位(V)と信号の単位(V)とが一致する点です。従って、可変容量ダイオードの容量は、信号の影響を受け、容量変動を起こします。また、容量変動は、容量対電圧の傾き(容量:対数目盛, 電圧:直線目盛)が大きいほど大きくなるので、AM 用可変容量ダイオードが特に問題となります。信号の影響を受け、容量変動を起こすのは、下記 2 点の可変容量ダイオードです。

(1) 局部発振回路の可変容量ダイオード

(2) 強入力信号時のアンテナ・RF 回路の可変容量ダイオード

特に、(1)については、AM チューナにおいて致命的欠陥になることもあります。その他、回路設計上の注意点として、AM カーラジオの場合、アンテナ容量が大きく、この容量が同調回路に入らないように、バッファ段が必要となります。

3.3. PIN ダイオード

一般のPN 接合ダイオードの間に真性半導体である I 層を設け PIN 接合としたのが PIN ダイオードです。

PIN ダイオードは PIN 接合の順方向電流を制御することにより高周波直列抵抗 r_s を変化させることのできる高周波可変抵抗素子で、マイクロ波の回線切り替え、テレビ・ラジオのバンド切り替え、AGC など多種用途に使用されます。

3.3.1. PIN ダイオードの動作原理と構造図

PIN ダイオードに図 3.4 のような順バイアス電圧を印加すると I 層内に電子、正孔の注入が行われます。

この注入された電子、正孔は再結合し、順方向電流となるものと、I 層内に蓄積されるものがあります。I 層内に蓄積された電子、正孔は I 層の導電率を上げ、高周波における直列抵抗 r_s を低下させ、高周波可変抵抗素子としての動作をします。

図 3.5 に PIN ダイオードの構造図を示します。

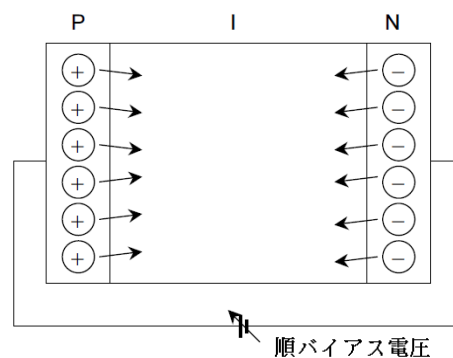


図 3.4 動作説明図

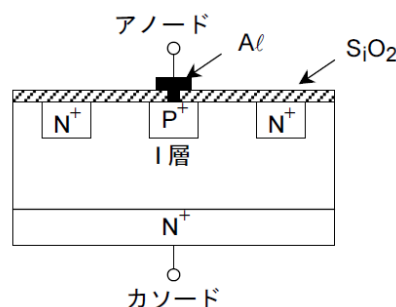


図 3.5 構造図

PIN ダイオードの基本パラメータ

r_s : 直列抵抗

順バイアスにおける PIN ダイオードの直列抵抗 r_s は、

$$r_s = r_i + r_c \quad \dots\dots\dots (1)$$

r_i : I 層の抵抗

r_c : 半導体接触抵抗と表すことができます。

$$r_i = \frac{l^2}{I_F \tau (\mu_e + \mu_h)} \quad \dots\dots\dots (2)$$

l : I 層の厚さ

I_F : 直流電流

μ_e : 電子のドリフト移動度

μ_h : 正孔のドリフト移動度

τ : I 層におけるキャリアのライフタイム

$$r_c = \frac{\rho_{n^+} l_{n^+} + \rho_{P^+} l_{P^+}}{A} + \frac{\rho_{cn^+}}{A} + \frac{\rho_{cP^+}}{A}$$

$$= \frac{\bar{\rho}_c}{A} \quad \dots\dots\dots (3)$$

- ρ_{n^+} , ρ_{P^+} : n^+ と P^+ の層の比抵抗
- l_{n^+} , l_{P^+} : n^+ と P^+ の層の比抵抗
- ρ_{cn^+} : メタルと n^+ 層の固有接触抵抗
- ρ_{cP^+} : メタルと P^+ 層の固有接触抵抗
- ρ_{cP^+} : メタルと P^+ 層の固有接触抵抗
- $\bar{\rho}_c$: 全等価固有接触抵抗
- A : ダイオードの面積

(1)式に(2), (3)式を代入すると、(4)式が得られます。

$$r_s = \frac{l^2}{I_F \tau (\mu_e + \mu_h)} + \frac{\bar{\rho}_c}{A} \quad \dots\dots\dots (4)$$

C_T : 端子間容量

アノード・カソード間の総容量で接合容量とケース容量が支配的です。

3.3.2. 応用回路例

図 3.6 は FM フロントエンドにおける PIN AGC の回路例を示したものです。

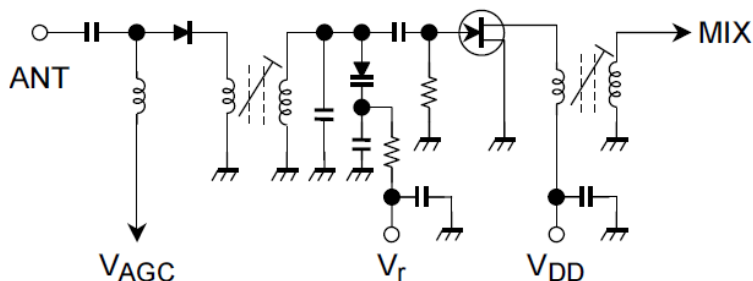


図 3.6 FM フロントエンド

図 3.7 は π 型アッテネータ、図 3.8 は高周波スイッチ回路例です。

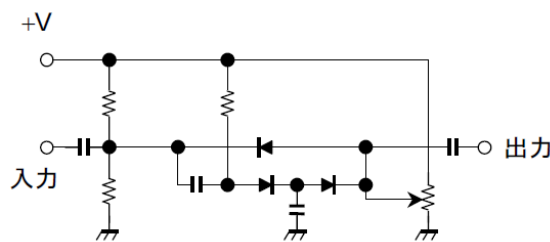


図 3.7 π 型アッテネータ

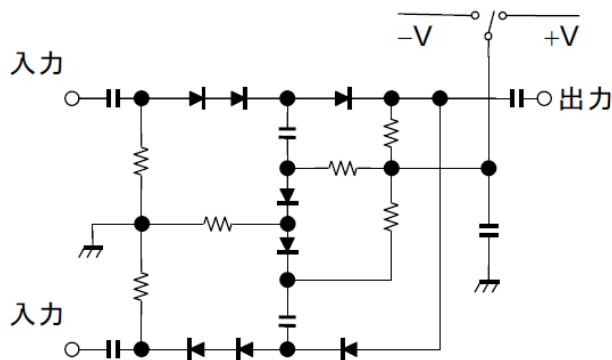


図 3.8 高周波スイッチ

3.4. ショットキバリアダイオード

金属と半導体の接触による整流性を利用したダイオードで、ショットキが提唱したものであるため、ショットキバリアダイオードと呼ばれます。

蒸着した金属と N 形エピタキシャル層との間にショットキ障壁を作るのが特徴です。ショットキ障壁を作る代表的な金属はモリブデン(Mo)、チタン(Ti)などです。ショットキバリアダイオードは立ち上がり電圧が Ge ダイオード同様と小さく、しかも点接触ダイオードのように針圧などの複雑なファクタがないため、製造上取り扱いやすくなっています。

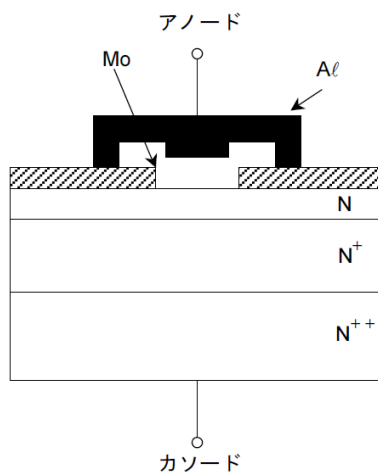


図 3.9 ショットキバリアダイオード構造図

このダイオードは主として UHF 帯以上での混合回路、検波回路に使用され、点接触型より雑音指数が 2 dB 以上も低く、かつ機械的・電氣的にも強いという信頼性上の利点があります。図 3.9 にショットキバリアダイオードの構造図を示します。

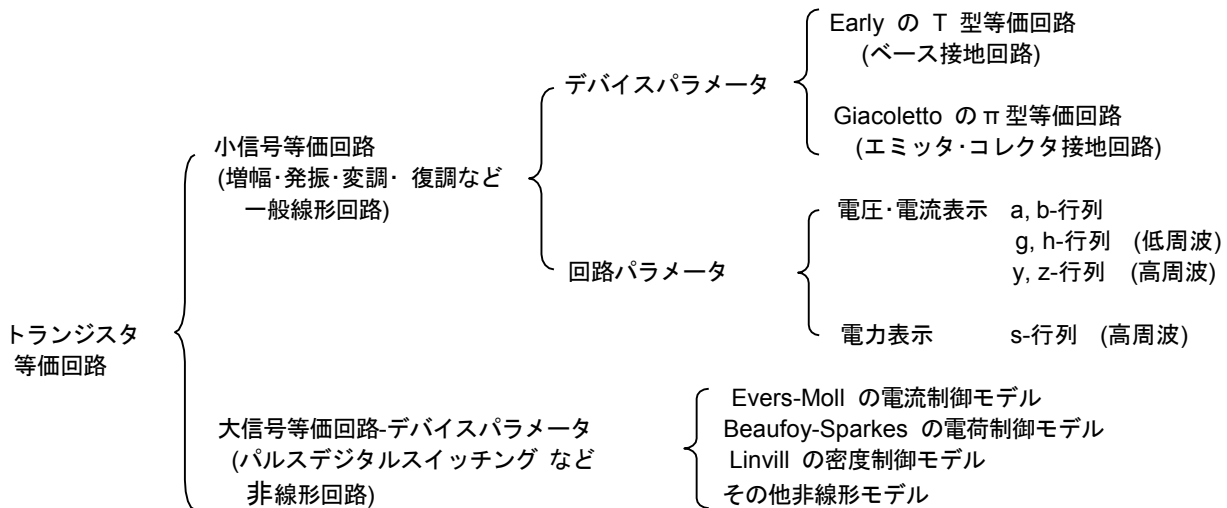
4. 高周波トランジスタのパラメータ

トランジスタの等価パラメータには、素子の内部動作機構と密接に対応するデバイスパラメータと、トランジスタを1つの端子回路網とみなし、マトリックスで表示された回路パラメータとがあります。

また、取り扱う信号(振幅)の大小により、小信号等価回路(アナログ回路)と大信号等価回路(デジタル回路)とに分類されます。

このような等価回路には非常に多くのものが発表されており、回路設計者は各種等価回路の適用範囲および使用限界に十分注意して、使用することが必要です。表 4.1 に現在よく用いられている等価回路の一覧表を示しますが、ここでは一般的な小信号等価回路について説明します。

表 4.1 トランジスタ等価回路一覧



4.1. デバイスパラメータ

4.1.1. Early の T 型等価回路

図 4.1 に Early の T 型等価回路を示します。

図 4.1 において、

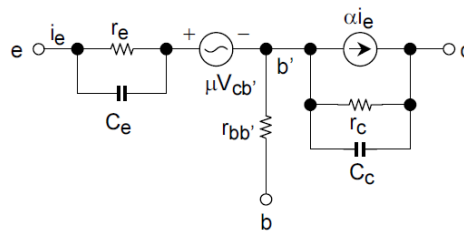


図 4.1 Early の T 型等価回路

r_e : エミッタ抵抗

エミッタ・ベース接合の順方向抵抗で、次式によって表されます。

$$r_e = \frac{KT}{qI_E} \quad (\Omega) \quad \dots\dots\dots (1)$$

K : ボルツマン定数 (1.38×10^{-23} J/K)

T : 絶対温度 (K)

q : 電子の電荷量 (1.60×10^{-19} C)

I_E : エミッタ電流 (A)

常温 (300 K) では、エミッタ電流を mA で表すと、(1) 式は次式のようにになります。

$$r_e = \frac{26}{I_E(\text{mA})} \quad (\Omega) \quad \dots\dots\dots (2)$$

C_e: エミッタ容量(C_{Te} + C_{De})

エミッタ・ベース接合の空乏層容量と拡散容量との和として表されます。一般に空乏層容量は拡散容量に比較して非常に小さく、無視できます。空乏層容量 C_{Te}、拡散容量 C_{De} は次式で表されます。

$$C_{Te} = Ae \sqrt{\frac{\frac{1}{2} \epsilon q n_n}{\phi_0 - V_{b'e}}} \quad (F) \quad \dots\dots\dots (3)$$

A_e: エミッタ接合面積 (m²)
 ε: 誘電率
 n_n: 高比抵抗側の多数キャリア濃度 (m⁻³) (この場合は NPN)
 φ₀: 接触電位差 (平衡時の電位障壁) (V)
 V_{b'e}: 接合の両端にかかる電位 (V)

$$C_{De} = \frac{qI_E W^2}{2kTD} \quad (F) \quad \dots\dots\dots (4)$$

W: ベース幅 (m)
 D: 少数キャリアのベース領域における拡散係数 (m²/s)

μ: 電圧帰還率 (Early 定数)

Early 効果として知られている定数で、ベース幅変調パラメータです。

$$\mu = \frac{kTd_c}{3qW(\phi_0 - V_{b'e})} \quad \dots\dots\dots (5)$$

d_c: コレクタ空乏層の幅 (m)

r_c: コレクタ抵抗

これも一種のベース幅変調パラメータで、次式で表されます。

$$r_c = \frac{1}{I_E \left(\frac{\partial \alpha}{\partial V_{b'c}} \right)} \quad (\Omega) \quad \dots\dots\dots (6)$$

r_c の値は通常 1~2 MΩ 程度です。

C_C: コレクタ容量(C_{Tc})

エミッタ容量と同じく、コレクタベース接合の空乏層容量 C_{Tc} と拡散容量 C_{De} の和で表されますが、一般に拡散容量は空乏層容量に比較して非常に小さく、無視してさしつかえないので、空乏層容量は次式で表されます。

$$C_{Tc} = A_C^3 \sqrt{\frac{\frac{\epsilon_2 q a}{12}}{\phi_0 - V_{b'c}}} \quad (F) \quad \dots\dots\dots (7)$$

A_C: コレクタ接合面積 (m²)
 a: 不純物濃度勾配 (m⁻⁴)
 V_{b'c}: コレクタ接合にかかる電位 (V)

通常 1~10 pF の値を示します。

α: 直流電流増幅率

Early の T 型パラメータの中で、周波数依存性を認めている唯一のパラメータであり、次式で表されます。

$$\alpha = \frac{\alpha_0}{1 + j\omega C_e r_e}$$

$$\alpha = \frac{1}{2\pi C_e r_e f}$$

従って、

$$\alpha = \frac{\alpha_0}{1 + j \frac{f}{f_\alpha}} \quad \dots\dots\dots (8)$$

α₀: 低周波における α の値
 f_α: α が α₀ より 3 dB 低下する周波数

図 4.2 に α の周波数軌跡を示します。ところが実際に α を測定すると、周波数が f_α に近づくと従って理論値と実測値とのずれが大きくなってきます。これは Early の等価回路が物理現象の第 1 次近似にあるためです。

これを補正するため Thomas-Moll は余剰位相 m を導入し、次式を与えています。

$$\alpha = \frac{\alpha_0}{1+j\frac{f}{f_\alpha}} \exp\left(-jm\frac{f}{f_\alpha}\right) \dots\dots\dots (9)$$

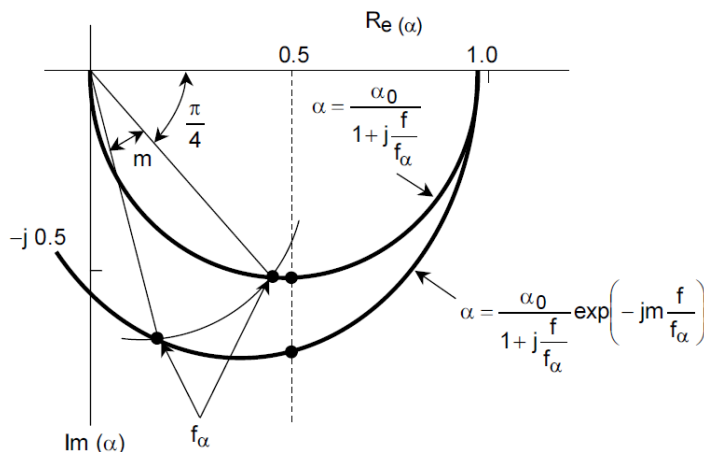


図 4.2 α の周波数軌跡

上式は周波数が f_α よりも低いところで実測値とよく一致します。

r_{bb}': ベース拡がり抵抗

実際にトランジスタ作用に寄与するベース領域の中心から外部ベース端子までの抵抗であり、トランジスタの形状寸法およびベースの比抵抗などによって決定されます。

$$r_{bb}' = \frac{qB}{8\pi W} \text{ (}\Omega\text{)} \dots\dots\dots (10)$$

qB: ベース領域の比抵抗 ($\Omega \cdot m$)

エミッタ接地の場合の直流電流増幅率(β)は π 型等価回路より、

$$\beta = \frac{\alpha_0}{1-\alpha_0} \frac{1}{1+j\omega C_{b'e} r_{b'e}} = \frac{\beta_0}{1+j\omega C_{b'e} r_{b'e}}$$

f_α の場合と同様に、 β の絶対値が $\beta_0/\sqrt{2}$ になる周波数を β しゃ断周波数 f_β と定義しますと、次式で表されます。

$$f_\beta = \frac{1}{2\pi C_{b'e} r_{b'e}}$$

$$\beta = \frac{\beta_0}{1+j\frac{f}{f_\beta}} \dots\dots\dots (11)$$

4.1.2. Giacoletto の π 型等価回路

図 4.3 に π 型等価回路を示します。この等価回路は本質的には前述した Early の T 型等価回路に等しいものです。Early の T 型等価回路との差異は、各パラメータが原則的には、周波数特性を持たないという点です。

表 4.2 T 型等価回路定数と π 型等価回路定数との関係

| π 型等価回路定数 | T 型等価回路定数 |
|---------------------|---|
| $C_{b'e}$ | C_e |
| $r_{be'}$ | $\frac{r_e}{1 - \alpha_0}$ |
| $C_{b'c}$ | C_c |
| $\frac{1}{r_{b'c}}$ | $\frac{1}{r_c} - \frac{\mu(1 - \alpha_0)}{r_e}$ |
| r_{ce} | $\frac{r_e}{\mu}$ |
| g_m | $\frac{\alpha_0}{r_e}$ |
| $r_{bb'}$ | $r_{bb'}$ |

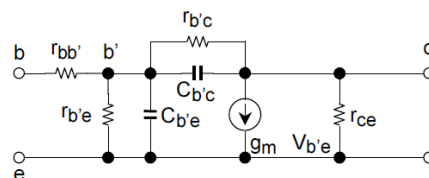


図 4.3 π 型等価回路

T 型等価回路の定数と π 型等価回路の定数は表 4.2 のような関係になります。

各パラメータの物理的意味も理解しやすく、一般的に広く用いられています。実際に回路計算に用いる場合には、周波数範囲などを考慮し、図 4.3 の基本型を多少簡略化して用いるのが便利でしょう。

4.1.3. FETの種類と構造

FETはゲートの構造によって大きく2つに分類できます。

- 接合形 FET(ジャンクションゲート)
- MOS形 FET(絶縁ゲート)

これらの構造図を図4.4に示します。

接合形 FETはゲートチャンネル間がPN接合によって構成されるものですが、ゲートチャンネル間がMetal(金属), Oxide(酸化膜), Semiconductor(半導体)の3層で形成されているのがMOS形です。

また、ドレイン電流が流れる半導体部がP形かN形かによってPチャンネル形,Nチャンネル形と区別されます。

図4.4の構造図はすべてNチャンネル形です。

さて、接合形とMOS形ではそれぞれ長短ありますが、MOS形では構造上ゲートが絶縁されているため静電気で非常に破壊しやすく、何らかの保護対策をしない限り取り扱いには細心の注意が必要です。

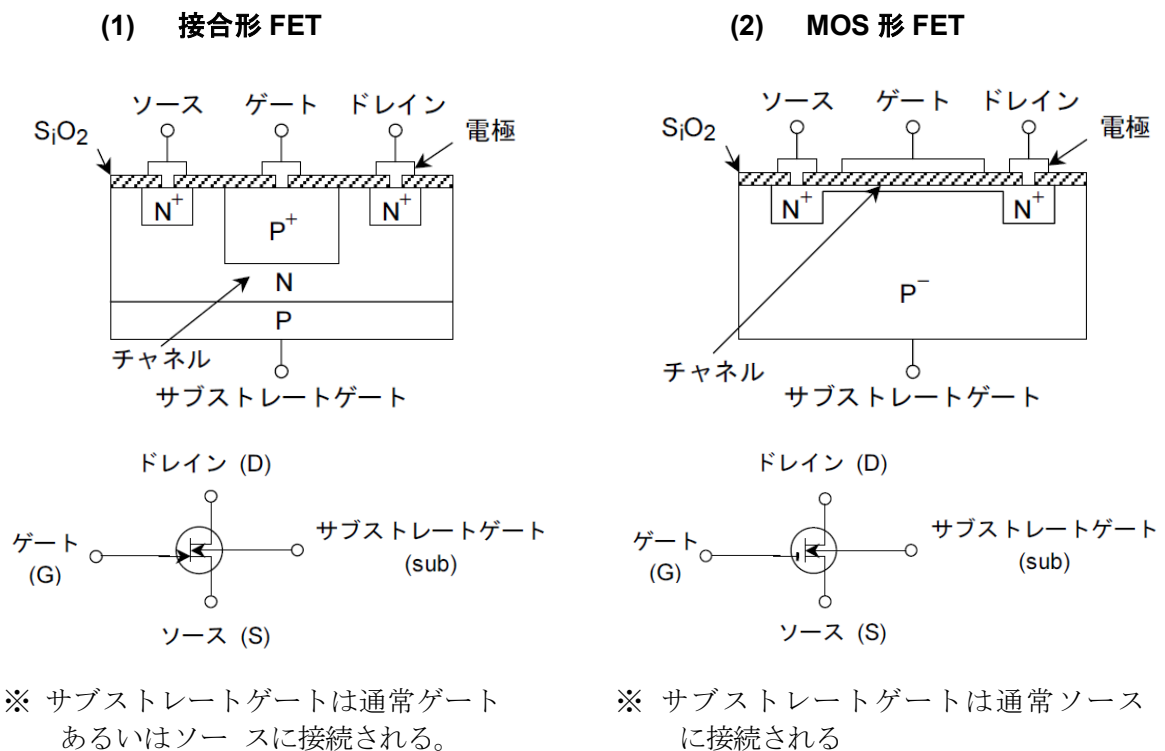


図 4.4 FETの構造と記号

ただ、最近のMOSFETのほとんどがゲートに破壊防止用の保護ダイオードが挿入されており、通常の取り扱いで破壊するという事は非常に少なくなっています。

この点、接合形は通常の取り扱いで破壊することはまったくなく、バイポーラトランジスタと同様に扱っても問題ありません。

MOS形のほとんどは高周波回路、チョップ回路などに使用されています。これは、MOS形が接合形に比較し、混変調、相互変調特性が良好であることや、チョップ回路に使用した際、スパイクが小さいこと、スイッチングスピードが速いことによります。

高周波回路でFETを使用するには安定な利得を得るため、内部帰還容量を極力小さくする必要があります。

このため回路的な対策としてFETをカスコード接続して使用していた時期もあります。

2つのFETを内部でカスコード接続したカスコードFETやデュアルゲートMOSFETの出現によりその問題も解決されております。

図 4.5 はカスコード FET の構造と等価接続図を示したものです。つまり、FET 内部に 2 つのジャンクションゲートを持ち、ドレインに近い方のゲートはサブストレータゲートに接続し、ソース接地の FET とゲート接地の FET が 2 つ形成された形となります。

これにより、ドレインからの帰還分は交流的に接地され、帰還容量の小さな FET となります。

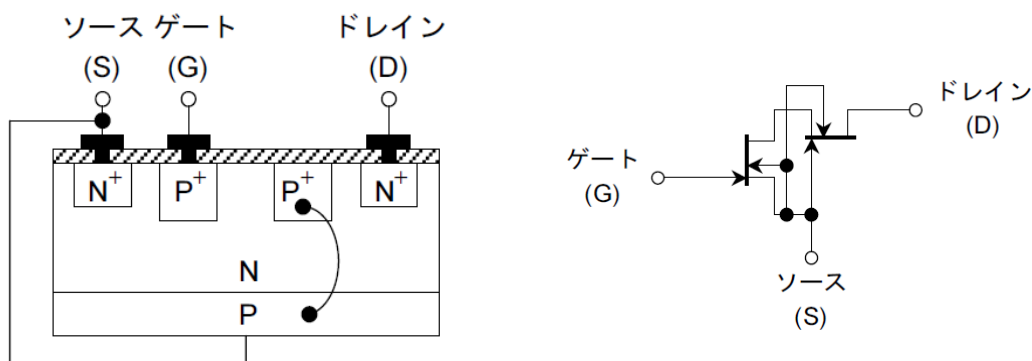


図 4.5 カスコード FET の構造と等価接続図

図 4.6 はデュアルゲート MOSFET の構造と等価接続図を示したものです。原理的にはカスコード FET と同一で、この場合はゲート 2 を取り出し、高周波増幅回路使用時、交流的には接地し、直流的には正のバイアス電圧を印加します。また、ミキサ回路に使用の際はゲート 2 を注入端子として使用することもできます。

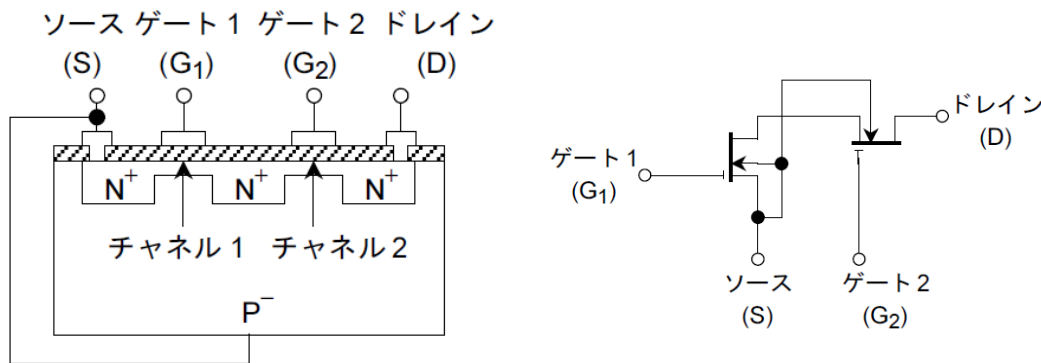


図 4.6 デュアルゲート MOSFET の構造と等価接続図

カスコード FET, デュアルゲート MOSFET の記号は図 4.7 のとおりです。

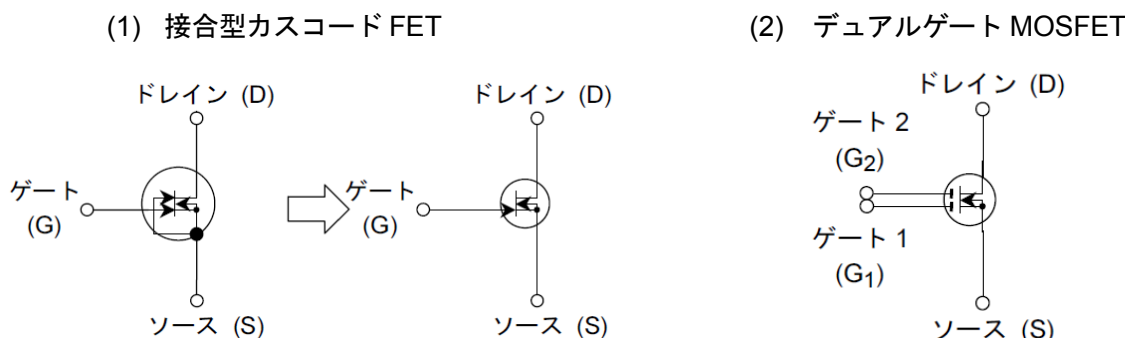


図 4.7 接合形カスコード FET, デュアルゲート MOSFET 記号

4.1.4. FET の等価回路

FET もバイポーラトランジスタと同様に等価回路で表せます。図 4.8 は等価回路をその構造と対応づけて模型的に示したものです。

これを見やすくするために等価回路として書き直したのが図 4.9 (a)で、さらに実用的な簡易型の等価回路に直したのが図 4.9 (b)です。

ここに示された C_{GD} , C_{GS} , C_{DS} は寄生容量であり、その値は比較的小さいので、VHF 帯以上で使用する場合を除き、考えなくても差しつかえない程度です。

ただし、パワーFET, high $|y_{fs}|$ FET のように電極間容量が大きい素子については低周波で使用する場合でも十分考慮する必要があります。

また、チョップ回路に使用する FET は C_{GD} , C_{GS} の容量差が小さいことがスパイク防止のため必要なので、この場合も例外となります。

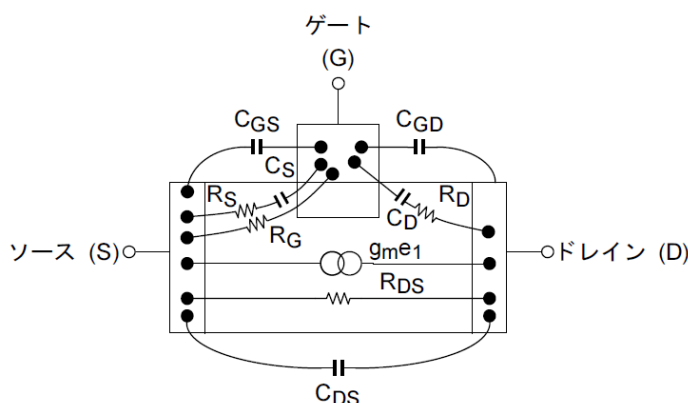


図 4.8 FET の構造と対応した等価回路

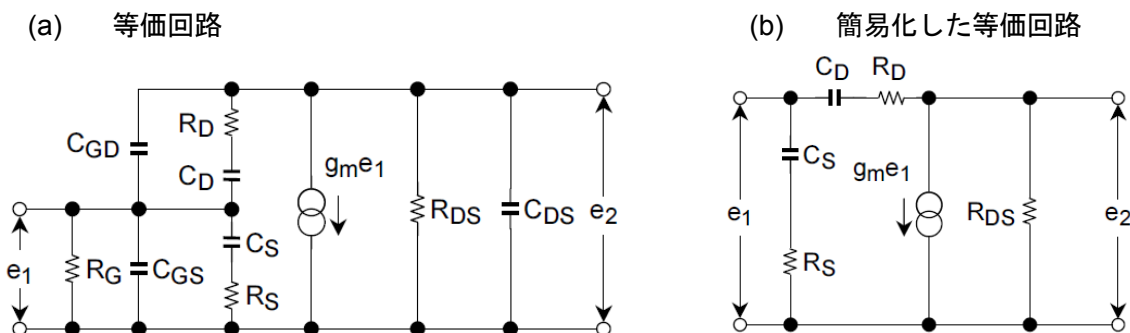


図 4.9 FET 等価回路

この等価回路は、FET の構造と対応づけられ、しかも周波数に依存しない基本的なパラメータによって表示されているので、FET の性質をよく表しています。例えば、簡易型等価回路でわかるように、直流の入力抵抗は無限大で実用上無視でき、 C_D は内部帰還容量で、高周波における不安定要素となることが分かります。

低周波において容量は無視できますから、入力抵抗は無限大で、出力抵抗は R_{DS} に等しくなります。

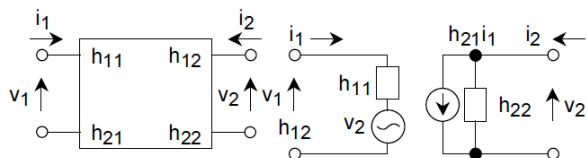
4.2. 回路パラメータ

4.2.1. 電圧電流表示

トランジスタを1つの4端子回路網とみなし、その物理的性質とは無関係に端子の電気的特性のみによって記述する方法です。

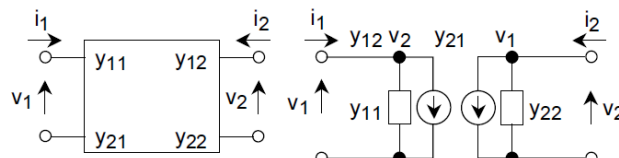
入力電圧、電流と出力電圧、電流との関係を示すマトリックスには、表 4.1 に示すように、6つの型(a,b,g,h,y,z 行列)があります。この中で比較よく用いられるのが h パラメータと y パラメータです。

図 4.10 に h パラメータ、図 4.11 に y パラメータの定義を示します。エミッタ接地およびベース接地の区別は i,r,f,o の後に e または b を付けて表示します。



$$\begin{pmatrix} v_1 \\ i_2 \end{pmatrix} = \begin{pmatrix} h_{11} & h_{12} \\ h_{21} & h_{22} \end{pmatrix} \begin{pmatrix} i_1 \\ v_2 \end{pmatrix} = \begin{pmatrix} h_i & h_r \\ h_f & h_o \end{pmatrix} \begin{pmatrix} i_1 \\ v_2 \end{pmatrix}$$

図 4.10 h パラメータによる回路表示



$$\begin{pmatrix} i_1 \\ i_2 \end{pmatrix} = \begin{pmatrix} y_{11} & y_{12} \\ y_{21} & y_{22} \end{pmatrix} \begin{pmatrix} v_1 \\ v_2 \end{pmatrix} = \begin{pmatrix} y_i & y_r \\ y_f & y_o \end{pmatrix} \begin{pmatrix} v_1 \\ v_2 \end{pmatrix}$$

図 4.11 y パラメータによる回路表示

各パラメータの物理的意味は図 4.10、図 4.11 の定義からも明らかですが、次に示すような内容をもっています。

- hi: 入力インピーダンス
- hr: 逆方向電圧帰還率
- hf: 順方向電流増幅率
- ho: 出力アドミタンス
- yi: 入力アドミタンス
- yr: 逆方向伝達アドミタンス
- yf: 順方向伝達アドミタンス
- yo: 出力アドミタンス

上記 2 つのパラメータ表示で、h パラメータは低周波領域において、y パラメータは高周波領域において多く用いられます。

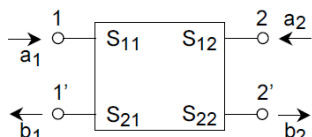
4.2.2. 電力表示

導波管，空洞共振器などマイクロ波回路における電波の反射，伝達などの現象は S 行列(散乱行列)を用いて取り扱うのが一般的です。

半導体製品の周波数限界が拡大するにつれて，その回路表示にも S 行列が使用されることが多くなっています。

S 行列の定義を図 4.12 に示します。各パラメータの物理的意味は次に示す内容を持っています。

- S11: 入力反射係数
- S12: 逆方向透過係数
- S21: 順方向透過係数
- S22: 出力反射係数



トランジスタの接地方法により，e または b を付して表示
トランジスタの接地方法により，e または b を付して表示

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} = \begin{pmatrix} S_i & S_r \\ S_f & S_o \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix}$$

図 4.12 S パラメータによる回路表示

表 4.3 パラメータの相互変換表

| | [H] | [Y] | [S] |
|-----|--|---|---|
| [H] | $\begin{matrix} h_i & h_r \\ h_f & h_o \end{matrix}$ | $\begin{matrix} \frac{1}{y_i} & -\frac{y_r}{y_i} \\ \frac{y_f}{y_i} & \frac{y_i y_o - y_r y_f}{y_i} \end{matrix}$ | $\begin{matrix} \frac{(1+S_i)(1+S_o)-S_r S_f}{(1-S_i)(1+S_o)+S_r S_f} & \frac{2S_r}{(1-S_i)(1+S_o)+S_r S_f} \\ -2S_f & \frac{(1-S_o)(1-S_i)-S_r S_f}{(1-S_i)(1+S_o)+S_r S_f} \end{matrix}$ |
| [Y] | $\begin{matrix} \frac{1}{h_i} & -\frac{h_r}{h_i} \\ \frac{h_f}{h_i} & \frac{h_i h_o - h_r h_f}{h_i} \end{matrix}$ | $\begin{matrix} y_i & y_r \\ y_f & y_o \end{matrix}$ | $\begin{matrix} \frac{(1+S_o)(1-S_i)+S_r S_f}{(1+S_i)(1+S_o)-S_r S_f} & \frac{-2S_r}{(1+S_i)(1+S_o)-S_r S_f} \\ -2S_f & \frac{(1+S_i)(1-S_o)+S_r S_f}{(1+S_i)(1+S_o)-S_r S_f} \end{matrix}$ |
| [S] | $\begin{matrix} \frac{(h_i-1)(h_o+1)-h_r h_f}{(h_i+1)(h_o+1)-h_r h_f} & \frac{2h_r}{(h_i+1)(h_o+1)-h_r h_f} \\ -2h_f & \frac{(1+h_i)(1-h_o)+h_r h_f}{(h_i+1)(h_o+1)-h_r h_f} \end{matrix}$ | $\begin{matrix} \frac{(1-y_i)(1+y_o)+y_r y_f}{(1+y_i)(1+y_o)-y_r y_f} & \frac{-2y_r}{(1+y_i)(1+y_o)-y_r y_f} \\ -2y_f & \frac{(1+y_i)(1-y_o)+y_r y_f}{(1+y_i)(1+y_o)-y_r y_f} \end{matrix}$ | $\begin{matrix} S_i & S_r \\ S_f & S_o \end{matrix}$ |

表 4.4 hパラメータの変換公式一覧表

| | | 必要な h パラメータ | | | | | |
|-------------|--------|------------------------------|----------------------------------|----------------------------|--|---------------------------|---------------------------|
| | | ベース接地 | | エミッタ接地 | | コレクタ接地 | |
| 既知の h パラメータ | ベース接地 | / | | $\frac{h_{ib}}{1+h_{fb}}$ | $\frac{\Delta h_b - h_{rb}}{1+h_{fb}}$ | $\frac{h_{ib}}{1+h_{fb}}$ | 1 |
| | エミッタ接地 | | | $\frac{-h_{fb}}{1+h_{fb}}$ | $\frac{h_{oh}}{1+h_{fb}}$ | $\frac{-1}{1+h_{fb}}$ | $\frac{h_{ob}}{1+h_{fb}}$ |
| | コレクタ接地 | | | $\frac{h_{ie}}{1+h_{fe}}$ | $\frac{\Delta h_e - h_{re}}{1+h_{fe}}$ | h_{ie} | $1 - h_{re}$ |
| | エミッタ接地 | $\frac{-h_{fe}}{1+h_{fe}}$ | $\frac{h_{oe}}{1+h_{fe}}$ | $-(1+h_{fe})$ | h_{oe} | | |
| | コレクタ接地 | $\frac{-h_{ic}}{h_{fc}}$ | $\frac{-\Delta h_c}{h_{fc}} - 1$ | h_{ic} | $1 - h_{rc}$ | | |
| | ベース接地 | $\frac{-(1+h_{fc})}{h_{fc}}$ | $\frac{h_{oc}}{h_{fc}}$ | $-(1+h_{fc})$ | h_{oc} | | |

$\Delta h_e = h_{ie} \cdot h_{oe} - h_{re} \cdot h_{fe}$, $\Delta h_b = h_{ib} \cdot h_{ob} - h_{rb} \cdot h_{fb}$, $\Delta h_c = h_{ic} \cdot h_{oc} - h_{rc} \cdot h_{fc}$

表 4.5 yパラメータの交換公式一覧表

| | | 必要な y パラメータ | | | | | |
|-------------|--------|----------------------|----------------------|----------------------|----------------------|----------------------|----------------------|
| | | ベース接地 | | エミッタ接地 | | コレクタ接地 | |
| 既知の y パラメータ | ベース接地 | / | | $\sum y_b$ | $-(y_{rb} + y_{ob})$ | $\sum y_b$ | $-(y_{ib} + y_{ob})$ |
| | エミッタ接地 | | | $-(y_{fb} + y_{ob})$ | y_{ob} | $-(y_{ib} + y_{rb})$ | y_{ib} |
| | コレクタ接地 | | | $\sum y_e$ | $-(y_{re} + y_{oe})$ | y_{ie} | $-(y_{ie} + y_{re})$ |
| | エミッタ接地 | $-(y_{fe} + y_{oe})$ | y_{oe} | $-(y_{ie} + y_{fe})$ | $\sum y_e$ | | |
| | コレクタ接地 | y_{oc} | $-(y_{fc} + y_{oc})$ | y_{ic} | $-(y_{ic} + y_{rc})$ | | |
| | ベース接地 | $-(y_{rc} + y_{oc})$ | $\sum y_c$ | $-(y_{ic} + y_{rc})$ | $\sum y_c$ | | |

$\sum y_e = y_{ie} + y_{re} + y_{fe} + y_{oe}$
 $\sum y_b = y_{ib} + y_{rb} + y_{fb} + y_{ob}$
 $\sum y_c = y_{ic} + y_{rc} + y_{fc} + y_{oc}$

表 4.6 h パラメータの T 型パラメータによる表示

| | ベース接地 | | エミッタ接地 |
|----------|--|----------|--|
| h_{ib} | $\frac{r_e + r_{bb'} \left((1 - \alpha_0) + j \frac{f}{f_\alpha} \right)}{1 + j(f/f_\alpha)}$ | h_{ie} | $r_{bb'} + \frac{r_e}{(1 - \alpha_0) + j(f/f_\alpha)}$ |
| h_{rb} | $j2\pi f C_C r_{bb'}$ | h_{re} | $2\pi f_\alpha C_C r_e \frac{j \frac{f}{f_\alpha}}{(1 - \alpha_0) + j(f/f_\alpha)}$ |
| h_{fb} | $\frac{-\alpha_0}{1 + j(f/f_\alpha)}$ | h_{fe} | $\frac{\alpha_0}{(1 - \alpha_0) + j(f/f_\alpha)}$ |
| h_{ob} | $j2\pi f C_C$ | h_{oe} | $2\pi f_\alpha C_C \frac{j \frac{f}{f_\alpha} (1 + j \frac{f}{f_\alpha})}{(1 - \alpha_0) + j(f/f_\alpha)}$ |

表 4.7 y パラメータの T 型パラメータによる表示

| | ベース接地 | | エミッタ接地 |
|----------|--|----------|--|
| y_{ib} | $\frac{1 + j \frac{f}{f_\alpha}}{r_e + j r_{bb'} \frac{f}{f_\alpha}}$ | y_{ie} | $\frac{(1 - \alpha_0) + j \frac{f}{f_\alpha}}{r_e + j r_{bb'} \frac{f}{f_\alpha}}$ |
| y_{rb} | $-2\pi f_\alpha C_C \frac{j \frac{f}{f_\alpha} (1 + j \frac{f}{f_\alpha})}{\frac{r_e}{r_{bb'}} + j \frac{f}{f_\alpha}}$ | y_{re} | $-2\pi f_\alpha C_C \frac{r_e}{r_{bb'}} \frac{j \frac{f}{f_\alpha}}{\frac{r_e}{r_{bb'}} + j \frac{f}{f_\alpha}}$ |
| y_{fb} | $-\frac{\alpha_0}{r_e + j r_{bb'} \frac{f}{f_\alpha}}$ | y_{fe} | $\frac{\alpha_0}{r_e + j r_{bb'} \frac{f}{f_\alpha}}$ |
| y_{ob} | $-2\pi f_\alpha C_C \frac{j \frac{f}{f_\alpha} \left(1 + \frac{r_e}{r_{bb'}} + j \frac{f}{f_\alpha} \right)}{\frac{r_e}{r_{bb'}} + j \frac{f}{f_\alpha}}$ | y_{oe} | y_{ob} に同じ |

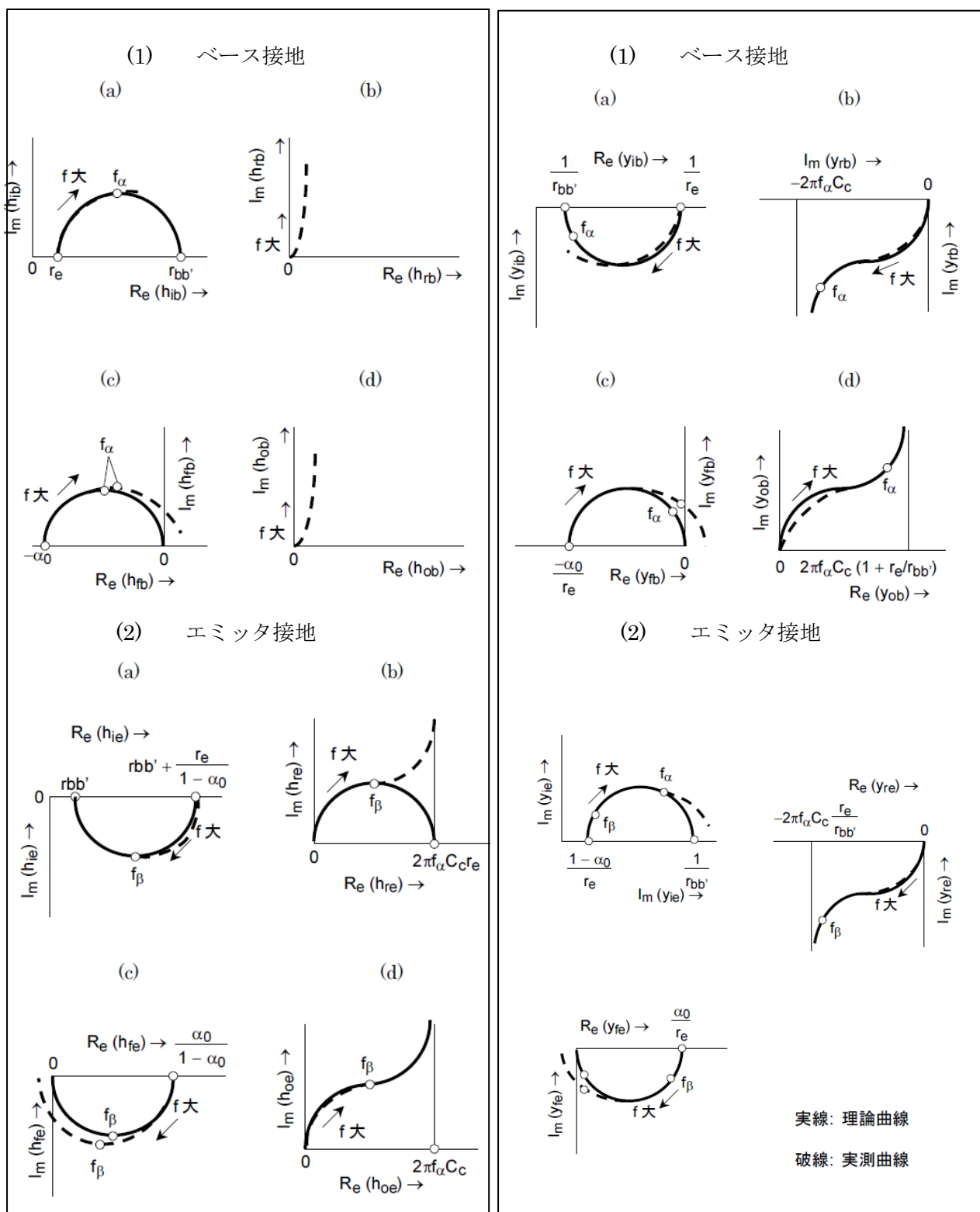


図 4.13 h パラメータの周波数軌跡

図 4.14 y パラメータの周波数軌跡

回路パラメータの相互の関連、接地変換などについては、表 4.3, 表 4.4, 表 4.5 を参照してください。
図 4.13, 図 4.14 は表 4.6, 表 4.7 より得られる h パラメータおよび y パラメータの周波数軌跡を示したものです。

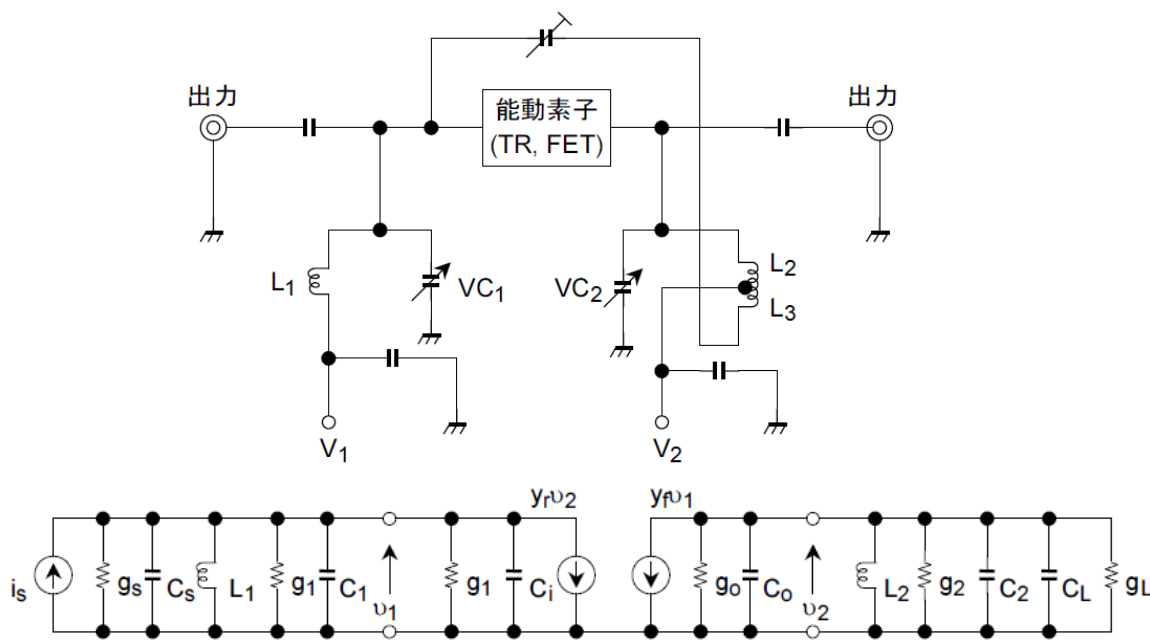
上述した各パラメータは動作点、温度などによって変動するものであり、回路設計者はその大体の傾向をつかんで設計する必要があります。

5. 利得と安定度

図 5.1 はトランジスタ、FET の高周波増幅基本回路とその等価回路を示したものです。

この増幅回路が中心周波数に同調したときキャパシタンス分が打ち消され、コンダクタンス分だけ残り、図 5.2 の等価回路で表すことができます。

ここで、中和をとった場合、あるいはカスケード FET のように帰還容量が小さな能動素子は、 $|y_{r1}| \approx 0$ と考えることができ、入出力コイルの無負荷 Q を大とし、損失コンダクタンス g_1, g_2 を無視した場合、図 5.3 のような簡単な等価回路となります。



- i_s : 信号定電流源
- g_s, C_s : 信号源コンダクタンス, 容量
- g_i, C_i : 入力コンダクタンス, 容量
- L_1, L_2 : 入出力同調インダクタンス
- g_o, C_o : 出力コンダクタンス, 容量
- g_1, g_2 : 入出力コイルの損失コンダクタンス
- g_L, C_L : 負荷コンダクタンス, 容量
- C_1, C_2 : 入出力外部付加容量

図 5.1 高周波増幅基本回路とその等価回路

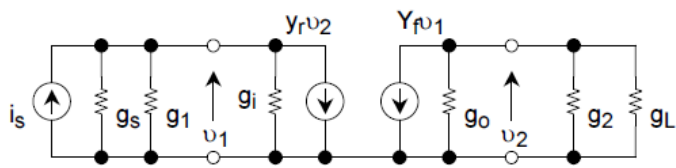


図 5.2 同調周波数における等価回路

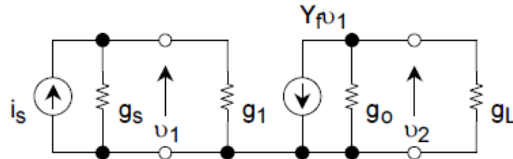


図 5.3 一方向化された等価回路

ここで、この等価回路を利用し、この回路の伝達利得を求めます。

$$p = \frac{P_o}{P_i(\max)} = \frac{|v_2|^2 g_L}{|i_s|^2 / 4g_s} \dots\dots\dots (1)$$

また、

$$v_2 = \frac{y_{fv1}}{g_o + g_L} \cdot i_s = -v_1(g_s + g_i)$$

$$p = \frac{4|y_f|^2 g_s g_L}{(g_s + g_i)^2 (g_o + g_L)^2} \dots\dots\dots (2)$$

となります。

この伝達利得 G_p は $g_s=g_i$, $g_L=g_0$ のとき、すなわち入出力のマッチングを取ったときに最大となります。

$$p(\max) = \frac{|y_{fs}|^2}{4g_i g_0} \dots\dots\dots (3)$$

$G_p(\max)$ は最大有能電力利得(MAG)と呼ばれ素子の一方方向化と入出力マッチングを完全に行ったとき、始めて得られる利得です。

そこで実際には安定度も考慮した電力利得、すなわち安定利得を考えなくてはなりません。

能動素子単体の安定係数 s は、

$$S = \frac{2g_i g_0}{1 + \cos(\varphi_r + \varphi_f) |y_r| |y_f|} \dots\dots\dots (4)$$

ここで φ は y パラメータの位相角で

$$\begin{cases} \varphi_r = \tan^{-1}(b_r/g_r) \\ \varphi_f = \tan^{-1}(b_f/g_f) \end{cases} \dots\dots\dots (5)$$

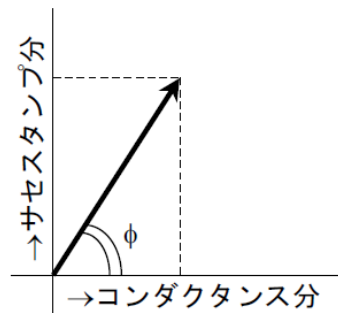


図 5.4 位相角図

素子の y パラメータから安定係数を計算し、 $s > 1$ なら入出力回路に関係なく安定であるが、 $s < 1$ の場合は、入出力回路によって発振の危険があります。

高周波増幅回路における安定係数 S は素子の入出力におけるコンダクタンスの和を G_i , G_0 として次のように表します。

$$S = \frac{2}{1 + \cos(\varphi_r + \varphi_f)} \cdot \frac{G_i \cdot G_0}{|y_r| |y_f|} \dots\dots\dots (5)$$

ここで、

$$G_i = g_s + g_1 + g_i$$

$$G_0 = g_0 + g_2 + g_L$$

この S と素子単体の安定係数 s とは、次に示す関係があります。

$$\begin{aligned} S &= \frac{G_i G_0}{g_i g_0} \cdot s \\ &= \left(1 + \frac{g_s + g_1}{g_i}\right) \left(1 + \frac{g_L + g_2}{g_0}\right) \cdot s \dots\dots\dots (6) \end{aligned}$$

$$S \geq s$$

すなわち、 g_s , G_1 あるいは g_1 , g_2 を大きく選ぶことにより、回路として安定度を増すことができるわけです。

入出力マッチングをとった場合は、コイルの損失コンダクタンス(g_1, g_2)=0 としても、

$$\begin{cases} G_i = g_s + g_i = 2g_i \\ G_0 = g_0 + g_L = 2g_0 \end{cases}$$

すなわち、

$$S = 4s$$

となり、素子単体の安定度の 4 倍の安定度が得られます。この安定度 S を考慮した電力利得は次式で与えられます。

$$p = \frac{1}{S} \cdot \frac{2}{1 + \cos(\varphi_r + \varphi_f)} \cdot \frac{|y_f|}{|y_r|} \dots\dots\dots (7)$$

上式を変形すると、

$$P = \frac{1}{S} \cdot \frac{2}{1 + \cos(\varphi_r + \varphi_f)} \cdot \frac{g_i g_o}{|y_r| |y_f|} \cdot \frac{|y_f|^2}{4g_i g_o} \dots\dots\dots (8)$$

$$= \frac{4s}{S} \cdot P(\max) \dots\dots\dots (9)$$

S の値は普通 4 以上選べばよいとされていますので $S > 4$ とします。

$$G_p \leq s \cdot G_p(\max) \dots\dots\dots (10)$$

となり、 $s \leq 1$ の安定利得は、MAG に素子単体の安定係数 s を乗じた値まで得ることができます。

6. デュアルゲート MOSFET の AGC

6.1. デュアルゲート MOS FET の AGC 回路例

デュアルゲート MOSFET の AGC(automatic gain control)は、ゲート2 のバイアスを変化させることにより行います。この種の用途は、TV(VHF/UHF), FM チューナの RF 段がほとんどです。図 6.1 に一般的なバイアス回路例を示します。

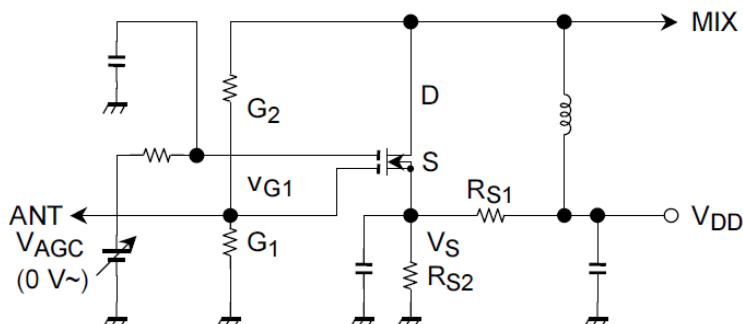


図 6.1 デュアルゲート MOSFET の AGC 回路例

上記回路における設計のポイントは、 V_{G1} と V_S の設定です。つまり、デュアルゲート MOSFET においては、ゲート2 の V_{AGC} による I_D-V_{G1S} 動作点軌跡が、 V_{G1} , V_S の設定により決定され、この I_D-V_{G1S} 動作点軌跡と、Gain Reduction-混変調特性とに深いかかわりがあるからです。従って、以下、 I_D-V_{G1S} 動作点と混変調特性との関係を説明します。

6.2. 混変調特性, $|y_{fs}|$, I_D と V_{G1S} の関係

I_D , $|y_{fs}|$ - V_{G1S} 特性に対する混変調(妨害信号レベル)- V_{G1S} 特性は、代表例として図 6.2 のようになります。

この図から理解できるとおり、 $|y_{fs}|$ - V_{G1S} 特性中($V_{G2S}=\text{const}$)1%混変調特性の悪い部分が、A,B,C の3箇所あり、良い部分は、D, E, F の3箇所あります。

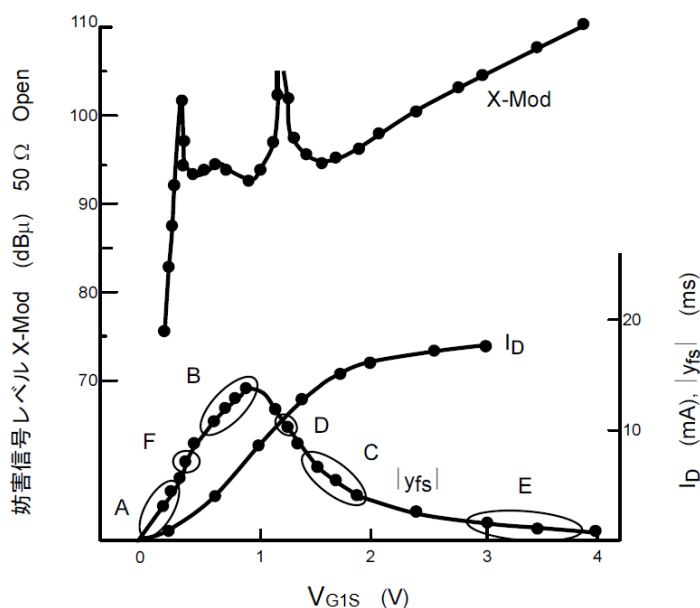


図 6.2 I_D , $|y_{fs}|$, X-Mod- V_{G1S} 特性

つまり、 $|y_{fs}|$ - V_{G1S} 特性で、非常にわん曲した部分は、 $|y_{fs}|$ の 2 次 (I_D の 3 次) 成分が大きいため悪く、直線に近い部分は、 $|y_{fs}|$ の 2 次成分が小さいため良い、ということは容易に推察出来ます。

6.2.1. A 点

デュアルゲート MOSFET の前段 FET が OFF 状態に近づく部分で、シングルゲート FET およびバイポーラトランジスタのリバース AGC の場合と同様 GR (gain reduction) の大きい所で混変調特性が非常に悪いのが特徴です。従って、デュアルゲート FET において、ゲート 2 により AGC をかけるとき、GR を大きくとった場合のゲート 1 の動作点が A の領域にあることは、非常に好ましくなく、絶対に避けなければなりません。

6.2.2. B 点

I_D-V_{G1S} (or $|y_{fs}|-V_{G1S}$) 特性上、前段 FET 特性の支配的な A, F 点に対し、後段 FET の影響を受け始める部分であり、デュアルゲート FET である限り、かならず存在する点です。この点の V_{G1S} の位置は、 V_{G2S} が小さくなるに従い V_{G1S} (OFF) に近づき、またこの点の混変調も悪くなる傾向にあります。しかしながら、この点は実用上 GR の小さいうち (V_{G2S} の大きいうち) に通過するので、チューナ実装上では、RF 以後の MIX などの混変調に埋もれますので、ほとんど問題になりません。

6.2.3. C 点

I_D-V_{G1S} (or $|y_{fs}|-V_{G1S}$) 特性上、後段 FET の影響を受け始める B 点から、さらに後段 FET が支配的になる直前の部分で、B 点同様デュアルゲート FET である限りかならず存在する点です。この点の V_{G1S} 上の位置は、 V_{G2S} に対し B 点と同様の動きをし、混変調も同様の傾向を示します。しかしながら、この点は、B 点と異なり、GR=10~30 dB で通過するため、素子の混変調が悪いと、チューナ特性上も問題となります。

6.2.4. D 点, F 点

D 点, F 点は、 V_{G1S} に対し両サイドに混変調の悪い A, B 点および B, C 点があるがゆえに存在するものです。つまり、 I_D を V_{G1S} でテーラー展開したとき、3 次成分/1 次成分の符号が A, B 点および B, C 点で反転することにより必然的に、3 次成分/1 次成分=0 となるためです。また、この点は、前記理由から V_{G1S} の領域も非常に狭く、かつ、両サイドの混変調が悪いことから、 V_{G2S} に対しこの点を動作ポイントとして追っていくことは、非常に難しいといえます。従って、混変調特性 (妨害信号レベル vs GR) において、混変調の非常によい所があるという程度に考えた方がよいと思われれます。

6.2.5. E 点

I_D-V_{G1S} (or $|y_{fs}|-V_{G1S}$) 特性上、後段 FET 特性が支配的な部分です。この部分は、GR の大きい所で混変調が良いことが特長であり、デュアルゲート FET の最もメリットの出る部分です。この部分の V_{G1S} 上の位置は、 V_{G2S} が小さくなるに従い C 点が V_{G1S} (OFF) に近づくことにより、 V_{G1S} 領域は広がります。

以上より、 V_{G2S} により AGC をかける場合、デュアルゲート FET のメリットを生かすためには、GR の大きい所での V_{G1S} 動作ポイントが E 点に来るようデバイス設計しなければならないといえます。

7. 相互変調(Inter modulation)と混変調(Cross modulation)

一般に半導体増幅素子(バイポーラトランジスタ, FET)は、出力電流と入力電圧に下記の関係があります。

$$I_C = a_0 + a_1 V_{be} + a_2 V_{be}^2 + a_3 V_{be}^3 + a_4 V_{be}^4 + a_5 V_{be}^5 + \dots \quad (1)$$

(FET の場合は、 $I_C \Rightarrow I_d$, $V_{be} \Rightarrow V_{gs}$ とする)

ここで、角周波数 ω_1 , ω_2 なる 2 信号が入力されたとき、出力の周波数成分は、 $V_{be}^2, V_{be}^3 \dots$ などにより、いろいろな成分を持つことになります。

以下、計算式を示します。まず、入力信号は下式となります。

$$V_{be} = V_1 \sin \omega_1 t + V_2 \sin \omega_2 t \quad (2)$$

ここで、(2)式を(1)式に代入します。ただし、簡単にするため V_{be}^3 まで考えます。

$$I_C = a_0 + a_1 (V_1 \sin \omega_1 t + V_2 \sin \omega_2 t) + \frac{1}{2} a_2 (V_1^2 + V_2^2) - \frac{1}{2} a_2 (V_1^2 \cos 2\omega_1 t + V_2^2 \cos 2\omega_2 t) \pm a_2 V_1 V_2 \cos(\omega_1 \mp \omega_2)t + \frac{3}{4} a_3 (V_1^3 \sin \omega_1 t + V_2^3 \sin \omega_2 t) - \frac{1}{4} a_3 (V_1^3 \sin 3\omega_1 t + V_2^3 \sin 3\omega_2 t) + \frac{3}{4} a_3 \{ V_1^2 V_2 \sin(\mp 2\omega_1 - \omega_2)t + V_1 V_2^2 (\mp 2\omega_2 - \omega_1)t \} + \frac{3}{2} a_3 \{ V_1^2 V_2 \sin \omega_2 t + V_1 V_2^2 \sin \omega_1 t \} \quad (3)$$

(3)式中 の項が相互変調成分であり、 の項が混変調成分です。ここで、(3)式をスペクトラムで表すと図 7.1 となります。

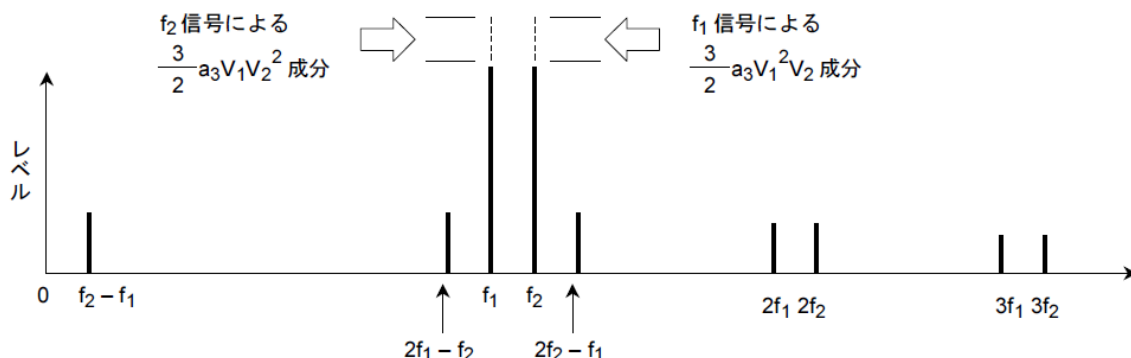


図 7.1 相互変調成分と混変調成分のスペクトラム

7.1. 相互変調

隣接 2 信号(f_1, f_2)の両サイドに、2 信号の差だけ離れてあらわれる周波数成分($2f_1 - f_2, 2f_2 - f_1$)を言います。一般にこの項は、IM3 次歪と言います。

送信機として相互変調が問題となるのは、SSB, FM 変調送信機において、相互変調が悪いと、隣接チャンネルに信号が混信することになります。

チューナとして相互変調が問題となる状況は、放送局(f_1, f_2, f_3)がある場合に、 f_1 なる局に同調しているとき、 f_2, f_3 の信号レベルが大きく、 $f_1 = 2f_2 - f_3$ or $f_1 = 2f_3 - f_2$ なる関係があると、 f_1 信号が、ほかの f_2, f_3 信号により妨害を受けます。

相互変調の測定条件および IM3 次歪は下記のように表現されます。

- (1) 入力信号 f_1, f_2 は同レベルで入力する。
- (2) IM3 次歪は、 f_1 (or f_2) の出力レベルと $2f_1 - f_2$ (or $2f_2 - f_1$) の出力レベルの差(dB)で表します。また、IM3 次歪の入力レベル(or 出力レベル)に対する依存性は、大きくなるに従い悪くなる傾向にあります。

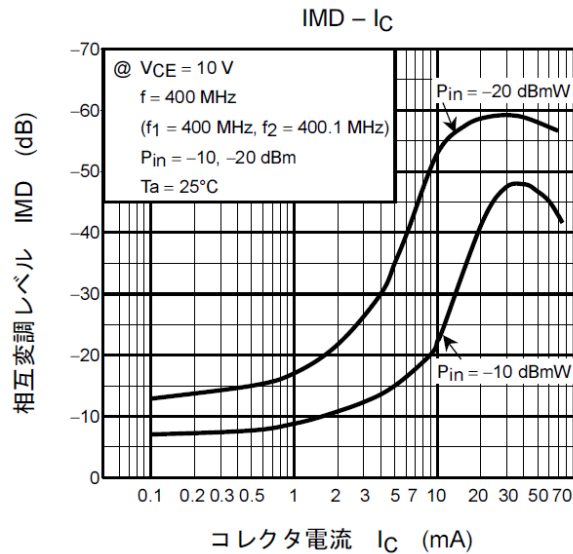


図 7.2 相互変調特性

7.2. 混変調

隣接 2 信号(f_1, f_2)があるとき、 f_1 (or f_2)信号に f_2 (or f_1)信号が乗ってくる成分を言います。例えば、無変調信号 f_1 に同調しているとき、変調された f_2 信号が f_1 信号に乗ってくるにより、検波出力に f_2 の変調信号があらわれます。

テレビチューナとして問題になる状況は、隣接放送局(f_1, f_2)がある場合に、 f_1 なる局に同調しているとき、強い信号 f_2 なる局の映像信号および音声信号が出力に乗ってくるため、 f_1 局の映像および音声に妨害を受けます。

混変調の測定条件およびその測定条件での混変調は下記のように表現されます。

(1) 希望信号を f_1 、妨害信号を f_2 とするとき、 f_1 信号は無変調、 f_2 信号は 1kHz にて 30% AM 変調します。

$$e_1 = E_1 \sin \omega_1 t$$

$$e_2 = E_2 (1 + m_2 \cos \omega_2 t) \sin \omega_2 t$$

注: m_2 : 妨害信号変調度 (0.3)

ω_2 : 変調角周波数 ($f_2 = 1 \text{ kHz}$)

(2) e_1, e_2 を入力することにより、出力には、(3) 式により f_1 成分として下式成分が出ます。

$$I_c \approx a_1 E_1 \left(1 + 3 \cdot \frac{a_3}{a_1} \cdot m_2 E_2^2 \cos \omega_2 t \right) \sin \omega_1 t$$

上式のとおり、本来無変調であるべき希望信号 f_1 が、妨害信号 f_2 により、

$$m_k = 3 \cdot \frac{a_3}{a_1} \cdot m_2 \cdot E_2^2$$

なる変調度で変調されることとなります。

一方、変調された希望信号は次式で表されます。 $I_c = a_1 E_1 \{1 + m_1 \cos \omega_1 t\} \sin \omega_1 t$

注: m_1 : 希望信号変調度 (0.3)

ω_1 : 変調角周波数 ($f_1 = 1 \text{ kHz}$)

従って、混変調指数は、

$$K_C = \frac{m_k}{m_1} = \frac{3a_3 m_2 E_2^2}{a_1 m_1}$$

となります。一般に混変調は、 $K_C = 0.01$ となる妨害信号レベル E_2 で表します。

従って、 $m_1 = 0.3, m_2 = 0.3$ とすると、

$$E_2 = \sqrt{\frac{1}{300} \cdot \frac{a_1}{a_3}}$$

となります。上式からわかるとおり、歪成分の小さいもの (a_3 の小さいもの) ほど E_2 は大きくなりますので、混変調による妨害を受けにくくなります。

製品取り扱い上のお願い

- 本資料に掲載されているハードウェア、ソフトウェアおよびシステム（以下、本製品という）に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、電力機器、金融関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口までお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。