

32 ビット RISC マイクロコントローラー

TXZ+ファミリー

リファレンスマニュアル
フラッシュメモリー

(コードフラッシュ: 512KB/384KB/256KB/128KB)
(データフラッシュ: 32KB)
(FLASH512UD32-B)

Revision 1.3

2023-02

東芝デバイス&ストレージ株式会社

目次

序章	9
関連するドキュメント	9
表記規約	10
用語・略語	12
1. 概要	13
1.1. メモリーマップ	15
2. 構成	16
2.1. ブロック図	16
2.2. コードフラッシュの構成	17
2.2.1. コードフラッシュの構成単位	17
2.2.2. コードフラッシュのブロック構成	17
2.2.3. コードフラッシュのページ構成	19
2.2.4. コードフラッシュのユーザーインフォメーションエリアの構成	21
2.2.5. コードフラッシュの書き込み、消去時間	21
2.2.6. コードフラッシュのメモリー容量と構成	22
2.3. データフラッシュの構成	23
2.3.1. データフラッシュの構成単位	23
2.3.2. データフラッシュのブロック構成	23
2.3.3. データフラッシュのページ構成	24
2.3.4. メモリー容量と構成およびプログラム/消去時間	24
3. 機能説明・動作説明	25
3.1. コードフラッシュ	26
3.1.1. コードフラッシュのコマンドシーケンス	26
3.1.1.1. コードフラッシュのコマンドシーケンス一覧	26
3.1.1.2. バスライトサイクル時のアドレスビット構成(コードフラッシュ)	28
3.1.1.3. エリアアドレス(AA)、ブロックアドレス(BA): コードフラッシュ	30
3.1.1.4. プロテクトビットの指定(PBA): コードフラッシュ	30
3.1.1.5. ID-Read のコード(IA、ID): コードフラッシュ	31
3.1.1.6. メモリースワップビットの指定(MSA)	31
3.2. データフラッシュ	32
3.2.1. データフラッシュのコマンドシーケンス	32
3.2.1.1. データフラッシュのコマンドシーケンス一覧	32
3.2.1.2. バスライトサイクル時のアドレスビット構成(データフラッシュ)	33
3.2.1.3. エリアアドレス(AA)、ブロックアドレス(BA)	34
3.2.1.4. プロテクトビットアドレス(PBA)	35
3.2.1.5. ID-Read のコード(IA、ID): データフラッシュ	35
3.3. フローチャート	36
3.3.1. 自動プログラム	36

3.3.2. 自動消去	38
3.3.3. プロテクトビット	40
3.3.4. セキュリティービット	42
3.3.5. メモリースワップ	44
4. フラッシュメモリー詳細	46
4.1. 機能	46
4.1.1. フラッシュメモリーの動作モード	47
4.1.2. コマンド実行方法	47
4.1.3. コマンド説明	49
4.1.3.1. 自動プログラム	49
4.1.3.2. 自動チップ消去	50
4.1.3.3. 自動エリア消去	50
4.1.3.4. 自動ブロック消去	51
4.1.3.5. 自動ページ消去	51
4.1.3.6. 自動プロテクトビットプログラム	51
4.1.3.7. 自動プロテクトビット消去	52
4.1.3.8. 自動セキュリティービットプログラム	52
4.1.3.9. 自動セキュリティービット消去	53
4.1.3.10. ID-Read	54
4.1.3.11. Read/リセットコマンド	54
4.1.3.12. 自動メモリースワッププログラム	54
4.1.3.13. 自動メモリースワップ消去	55
4.1.3.14. 自動コマンド実行時の注意	55
4.1.4. 自動チップ消去動作の中止	55
4.1.5. 自動動作の完了検知	57
4.1.5.1. 手順	57
4.1.6. プロテクト機能	57
4.1.6.1. プロテクトの設定方法	58
4.1.6.2. プロテクトの解除方法	58
4.1.6.3. プロテクトの一時解除機能	58
4.1.7. セキュリティー機能	59
4.1.7.1. セキュリティーの設定方法	59
4.1.7.2. セキュリティーの解除方法	59
4.1.7.3. 動作	59
4.1.8. メモリースワップ機能	60
4.1.8.1. メモリースワップの設定方法	60
4.1.8.2. 操作方法	61
4.1.8.3. メモリースワップ情報の消去	62
4.1.9. ユーザーインフォメーションエリア	63
4.1.9.1. ユーザーインフォメーションエリアの切替え手順	63
4.1.9.2. ユーザーインフォメーションエリアへの書き込み方法	63
4.1.9.3. ユーザーインフォメーションエリアの消去方法	63

4.1.10. リードバッファ	64
4.1.10.1. リードバッファの動作	65
5. レジスター説明	66
5.1. レジスター一覧	66
5.2. レジスター詳細	67
5.2.1. [FCSBMR] (Flash セキュリティービットマスクレジスター)	67
5.2.2. [FCSSR] (Flash セキュリティーステータスレジスター)	67
5.2.3. [FCKCR] (Flash キーコードレジスター)	67
5.2.4. [FCSR0] (Flash ステータスレジスター0)	68
5.2.5. [FCPSR0] (Flash プロテクトステータスレジスター0)	68
5.2.6. [FCPSR1] (Flash プロテクトステータスレジスター1)	69
5.2.7. [FCPSR6] (Flash プロテクトステータスレジスター6)	69
5.2.8. [FCPMR0] (Flash プロテクトマスクレジスター0)	70
5.2.9. [FCPMR1] (Flash プロテクトマスクレジスター1)	71
5.2.10. [FCPMR6] (Flash プロテクトマスクレジスター6)	72
5.2.11. [FCSR1] (Flash ステータスレジスター1)	72
5.2.12. [FCSWPSR] (Flash メモリスワップステータスレジスター)	73
5.2.13. [FCAREASEL] (Flash エリアセレクションレジスター)	74
5.2.14. [FCCR] (Flash コントロールレジスター)	75
5.2.15. [FCSTSCLR] (Flash ステータスクリアレジスター)	75
5.2.16. [FCBNKCR] (Flash バンクレジスター)	75
5.2.17. [FCACCR] (Flash アクセスコントロールレジスター)	76
5.2.18. [FCBUFDISCLR] (Flash バッファ禁止/クリアレジスター)	77
6. プログラミング方法	78
6.1. 初期化	78
6.2. モードの説明	78
6.3. モードの決定	79
6.4. モードごとのメモリーマップ	79
6.5. 書き替え方法	80
6.5.1. (1-A)書き替えルーチンをフラッシュメモリーに内蔵する場合の手順例	81
6.5.1.1. Step-1	81
6.5.1.2. Step-2	82
6.5.1.3. Step-3	82
6.5.1.4. Step-4	83
6.5.1.5. Step-5	83
6.5.1.6. Step-6	84
6.5.2. (1-B)書き替えルーチンを外部から転送する場合の手順例	85
6.5.2.1. Step-1	85
6.5.2.2. Step-2	86
6.5.2.3. Step-3	86
6.5.2.4. Step-4	87

6.5.2.5. Step-5	87
6.5.2.6. Step-6	88
6.6. シングルブートモードによる書き替え方法	89
6.6.1. 概要	89
6.6.2. モード設定	90
6.6.3. インターフェース仕様	90
6.6.3.1. UART での通信	90
6.6.4. 内蔵ブートプログラム全体フローチャート	91
6.6.5. メモリーの制約について	92
6.6.6. 動作コマンド	92
6.6.6.1. RAM 転送	92
6.6.6.2. フラッシュメモリー消去	92
6.6.7. コマンドによらず共通の動作	93
6.6.7.1. シリアル通信判定	93
6.6.7.2. ACK 応答データ	93
6.6.7.3. パスワード	95
6.6.7.4. CHECKSUM の計算方法	97
6.6.8. RAM 転送コマンドの通信ルール	98
6.6.9. フラッシュメモリー消去の通信ルール	100
6.6.10. 内蔵ブート ROM の書き替えアルゴリズムを利用した書き替え手順	101
6.6.10.1. Step-1	101
6.6.10.2. Step-2	102
6.6.10.3. Step-3	102
6.6.10.4. Step-4	103
6.6.10.5. Step-5	103
6.6.10.6. Step-6	104
6.7. デュアルモードによる書き替え方法	105
6.7.1. フラッシュ書き替えの手順例	105
6.7.1.1. Step-1	105
6.7.1.2. Step-2	106
6.7.1.3. Step-3	106
6.7.1.4. Step-4	107
6.7.1.5. Step-5	107
6.8. ユーザーブートプログラムの書き替え方法	108
6.8.1. フラッシュ書き替えの手順例	108
6.8.1.1. Step-1	108
6.8.1.2. Step-2	109
6.8.1.3. Step-3	109
6.8.1.4. Step-4	110
6.8.1.5. Step-5	110
6.8.1.6. Step-6	111
6.8.1.7. Step-7	111
6.8.1.8. Step-8	112

6.8.1.9. Step-9	112
6.8.1.10. Step-10	113
7. 使用上のご注意およびお願い事項.....	114
8. 改訂履歴.....	115
製品取り扱い上のお願い.....	116

目次

図 1.1	メモリーマップ例(コード:512KB、データ:32KB)	15
図 2.1	フラッシュメモリーのブロック図	16
図 3.1	自動プログラムのフロー(1)	36
図 3.2	自動プログラムのフロー(2)	37
図 3.3	自動消去のフロー(1)	38
図 3.4	自動消去のフロー(2)	39
図 3.5	プロテクトのフロー(1)	40
図 3.6	プロテクトのフロー(2)	41
図 3.7	セキュリティーのフロー(1)	42
図 3.8	セキュリティーのフロー(2)	43
図 3.9	メモリースワップのフロー(1)	44
図 3.10	メモリースワップのフロー(2)	45
図 4.1	メモリースワップ実施手順の例	62
図 4.2	リードバッファ無効時の動作例	65
図 4.3	リードバッファ有効時の動作例	65
図 6.1	書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(1)	81
図 6.2	書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(2)	82
図 6.3	書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(3)	82
図 6.4	書き替えルーチンをフラッシュメモリーに内蔵場合の手順(4)	83
図 6.5	書き替えルーチンをフラッシュメモリーに内蔵場合の手順(5)	83
図 6.6	書き替えルーチンをフラッシュメモリーに内蔵場合の手順(6)	84
図 6.7	書き替えルーチンを外部から転送する手順(1)	85
図 6.8	書き替えルーチンを外部から転送する手順(2)	86
図 6.9	書き替えルーチンを外部から転送する手順(3)	86
図 6.10	書き替えルーチンを外部から転送する手順(4)	87
図 6.11	書き替えルーチンを外部から転送する手順(5)	87
図 6.12	書き替えルーチンを外部から転送する手順(6)	88
図 6.13	内蔵ブートプログラム全体フローチャート	91
図 6.14	パスワード通信のデータ構成(送信例)	96
図 6.15	内蔵ブートプログラムを利用した書き替え手順(1)	101
図 6.16	内蔵ブートプログラムを利用した書き替え手順(2)	102
図 6.17	内蔵ブートプログラムを利用した書き替え手順(3)	102
図 6.18	内蔵ブートプログラムを利用した書き替え手順(4)	103
図 6.19	内蔵ブートプログラムを利用した書き替え手順(5)	103
図 6.20	内蔵ブートプログラムを利用した書き替え手順(6)	104
図 6.21	デュアルモードでフラッシュ書き替えの手順(1)	105
図 6.22	デュアルモードでフラッシュ書き替えの手順(2)	106
図 6.23	デュアルモードでフラッシュ書き替えの手順(3)	106
図 6.24	デュアルモードでフラッシュ書き替えの手順(4)	107
図 6.25	デュアルモードでフラッシュ書き替えの手順(5)	107
図 6.26	ユーザーブートプログラムの書き替え(1)	108
図 6.27	ユーザーブートプログラムの書き替え(2)	109
図 6.28	ユーザーブートプログラムの書き替え(3)	109
図 6.29	ユーザーブートプログラムの書き替え(4)	110
図 6.30	ユーザーブートプログラムの書き替え(5)	110
図 6.31	ユーザーブートプログラムの書き替え(6)	111
図 6.32	ユーザーブートプログラムの書き替え(7)	111
図 6.33	ユーザーブートプログラムの書き替え(8)	112
図 6.34	ユーザーブートプログラムの書き替え(9)	112
図 6.35	ユーザーブートプログラムの書き替え(10)	113

表目次

表 1.1	機能概要(コードフラッシュ).....	13
表 1.2	機能概要(ユーザーインフォメーションエリア).....	14
表 1.3	機能概要(データフラッシュ).....	14
表 2.1	信号一覧.....	16
表 2.2	512KB コードフラッシュのブロック構成.....	17
表 2.3	384KB コードフラッシュのブロック構成.....	18
表 2.4	256KB コードフラッシュのブロック構成.....	18
表 2.5	128KB コードフラッシュのブロック構成.....	19
表 2.6	512KB コードフラッシュのページ構成.....	19
表 2.7	384KB コードフラッシュのページ構成.....	20
表 2.8	256KB コードフラッシュのページ構成.....	20
表 2.9	128KB コードフラッシュのページ構成.....	21
表 2.10	コードフラッシュのユーザーインフォメーションエリア.....	21
表 2.11	コードフラッシュの書き込み/消去時間例.....	21
表 2.12	コードフラッシュのメモリー容量と構成.....	22
表 2.13	32KB データフラッシュのブロック構成.....	23
表 2.14	32KB データフラッシュのページ構成.....	24
表 2.15	データフラッシュのメモリー容量と構成.....	24
表 3.1	JEDEC 準拠機能.....	25
表 3.2	コマンドシーケンス(コードフラッシュ).....	26
表 3.3	バスライトサイクル時のアドレスビット構成(コードフラッシュ).....	28
表 3.4	プロテクトビットプログラムアドレス表.....	30
表 3.5	ID-Read コマンドのコード指定とコードの内容(コードフラッシュ).....	31
表 3.6	メモリスワップコマンドによるメモリスワップアドレスへの設定値とアドレス例.....	31
表 3.7	コマンドシーケンス(データフラッシュ).....	32
表 3.8	バスライトサイクル時のアドレスビット構成(データフラッシュ).....	33
表 3.9	プロテクトビットプログラムアドレス表(データフラッシュ).....	35
表 3.10	ID-Read コマンドのコード指定とコードの内容(データフラッシュ).....	35
表 4.1	フラッシュメモリーの機能.....	46
表 4.2	フラッシュの書き込み/消去動作などの完了検知.....	57
表 4.3	セキュリティー有効時の動作.....	59
表 6.1	モードと動作.....	78
表 6.2	動作モード設定表.....	79
表 6.3	機能とコマンド.....	89
表 6.4	使用端子例(UART).....	90
表 6.5	シングルブート時のメモリーの制約.....	92
表 6.6	シングルブート時コマンド.....	92
表 6.7	転送可能なボーレートの設定例($f_c = 10\text{MHz}$ 、誤差含まず).....	93
表 6.8	シリアル動作判定データに対する ACK 応答データ.....	93
表 6.9	動作コマンドデータに対する ACK 応答データ.....	94
表 6.10	CHECKSUM データに対する ACK 応答データ.....	94
表 6.11	フラッシュメモリー消去動作に対する ACK 対応データ.....	94
表 6.12	パスワードの設定値、設定範囲.....	97
表 6.13	RAM 転送コマンドの通信ルール.....	98
表 6.14	フラッシュメモリー消去の通信ルール.....	100
表 8.1	改訂履歴.....	115

序章

関連するドキュメント

文書名
クロック制御と動作モード
例外
入出力ポート
製品個別情報
非同期シリアル通信回路

表記規約

- 数値表記は以下の規則に従います。
 - 16 進数表記: 0xABC
 - 10 進数表記: 123 または 0d123(10 進表記であることを示す必要のある場合だけ使用)
 - 2 進数表記: 0b111(ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート(assert)」アクティブでないレベルに移ることを「デアサート(deassert)」と呼びます。
- 複数の信号名は[m:n]とまとめて表記する場合があります。
例: S[3:0]は S3、S2、S1、S0 の 4 つの信号名をまとめて表記しています。
- 本文中[/]で囲まれたものはレジスターを定義しています。
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。
例: [XYZ1]、[XYZ2]、[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャンネルは「x」で一括表記しています。
ユニットの場合、「x」は A、B、C、...を表します。
例: [ADACR0]、[ADBCR0]、[ADCCR0] → [ADxCR0]
チャンネルの場合、「x」は 0、1、2、...を表します。
例: [T32A0RUNA]、[T32A1RUNA]、[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は[m:n]と表記します。
例: [3:0]はビット 3 から 0 の範囲を表します。
- レジスターの設定値は 16 進数または 2 進数のどちらかで表記されています。
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
 - バイト: 8 ビット
 - ハーフワード: 16 ビット
 - ワード: 32 ビット
 - ダブルワード: 64 ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。
 - R: リードオンリー
 - W: ライトオンリー
 - R/W: リード/ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。
また、読み出した値を使用しないでください。
- Default 値が「—」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターの Reserved ビットフィールドには Default 値を書き込んでください。
Default 値が「—」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください。

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

ACK	Acknowledgement
Addr	Address
Adr	Address
BLK	Block
KB	Kilo Bytes
PG	Page
POR	Power On Reset
PORF	Power On Reset for Flash and Debug
SFR	Special Function Register
UART	Universal Asynchronous Receiver Transmitter

1. 概要

プログラムを格納するコードフラッシュとデータを保存するデータフラッシュについて説明します。コードフラッシュは命令コードを格納し、CPU がリードして実行します。

コードフラッシュには、バンク切替えによってアクセスが可能なユーザーインフォメーションエリアがあります。ユーザーインフォメーションエリアは、チップ消去コマンドでは消去されませんので、チップごとにユニークな管理番号などを書き込んでおくことができます。

データフラッシュはデータを格納し、電源が遮断されてもデータを保持します。

表 1.1 機能概要(コードフラッシュ)

領域	機能	基本動作	動作	備考
コードフラッシュ 512KB 384KB 256KB 128KB	フラッシュプログラム/消去動作	自動プログラム	4ワード(16バイト)でデータ書き込みを行います。	
		自動チップ消去	フラッシュメモリーの全領域の消去を自動で行います。 対象: コードフラッシュ データフラッシュ	ユーザーインフォメーションエリアを除く。
		自動エリア消去	エリア単位での消去を自動で行います。	
		自動ブロック消去	ブロック単位での消去を自動で行います。	
		自動ページ消去	ページ単位での消去を自動で行います。	
	プログラム/消去プロテクト機能	プロテクト	ブロック単位で書き込みおよび消去を禁止することができます。(注)	
	セキュリティ	セキュリティ	フラッシュライターによるフラッシュメモリーの読み出しの禁止およびデバッグ機能の使用制限をすることができます。	
	メモリスワップ	自動メモリスワップ	コードフラッシュ領域のスワップ/スワップ解除/スワップサイズ指定を自動で行います。	
	命令の実行	命令の実行	命令の実行が可能です	
	異なるエリアに対する書き込み/消去	異なるエリアのコードフラッシュまたはデータフラッシュに対する書き込み/消去	異なるエリアのコードフラッシュまたはデータフラッシュに対する基本動作ができます。	デュアルモード
リード制御	アクセス時間変更	アクセス時間を変更して使用条件(システムクロック)に最適化できます。		
	リードバッファ	最短1クロックアクセスが可能になります。		

注) 先頭の32KBはページ単位でプロテクトします。

表 1.2 機能概要(ユーザーインフォメーションエリア)

領域	機能	基本動作	動作	備考
ユーザーインフォメーションエリア(コードフラッシュ) 4KB	フラッシュプログラム/消去動作	自動プログラム	4ワード(16バイト)単位でデータ書き込みを自動で行います。	
		自動ページ消去	ユーザーインフォメーションエリア(全て)を自動で消去します。	
	セキュリティー	セキュリティー	フラッシュライターによるフラッシュメモリーの読み出しの禁止およびデバッグ機能の使用制限をすることができます。	コードフラッシュ側の操作で同時に有効になります。
	命令の実行	-	-	命令の実行はできません。

表 1.3 機能概要(データフラッシュ)

領域	機能	基本動作	動作	備考
データフラッシュ 32KB	フラッシュプログラム/消去動作	自動プログラム	1ワード(4バイト)単位でデータ書き込みを自動で行います。	
		自動エリア消去	エリア単位での消去を自動で行います。	
		自動ブロック消去	ブロック単位での消去を自動で行います。	
		自動ページ消去	ページ単位での消去を自動で行います。	
	プログラム/消去プロテクト機能	プロテクト	ブロック単位で書き込みおよび消去を禁止することができます。	
	セキュリティー	セキュリティー	フラッシュライターによるフラッシュメモリーの読み出しの禁止およびデバッグ機能の使用制限をすることができます。	コードフラッシュ側の操作で同時に有効になります。
	命令の実行	命令の実行	命令の実行が可能です。	リードバッファはありません。
異なるエリアに対する書き込み/消去	コードフラッシュに対する書き込み/消去	コードフラッシュに対する基本動作ができます。	デュアルモード	

1.1. メモリーマップ

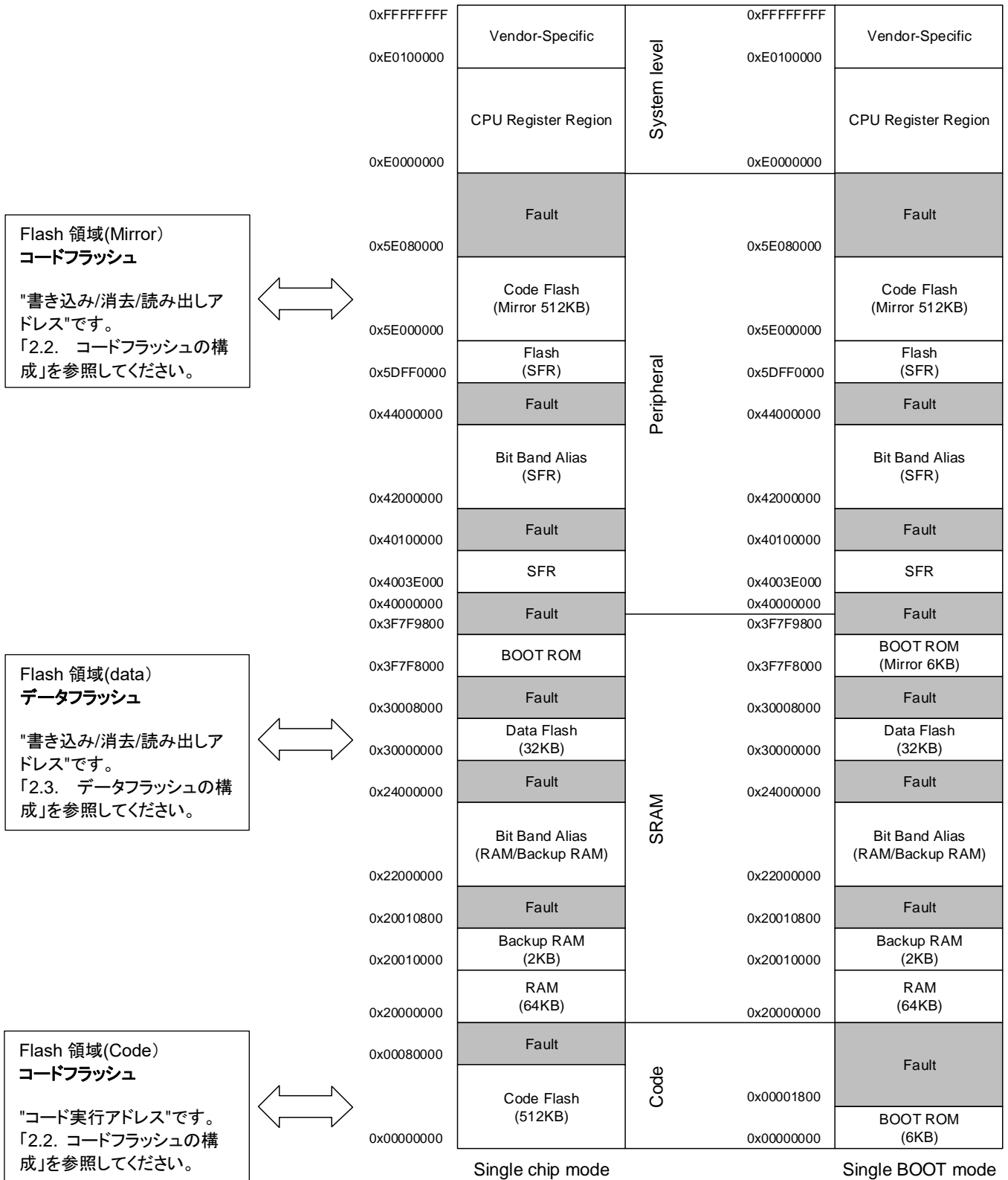


図 1.1 メモリーマップ例(コード:512KB、データ:32KB)

注) 製品ごとの搭載メモリーの詳細はリファレンスマニュアル「クロック制御と動作モード」の"メモリーマップ"章を参照してください。

2. 構成

2.1. ブロック図

フラッシュメモリーのブロック図と信号一覧を示します。

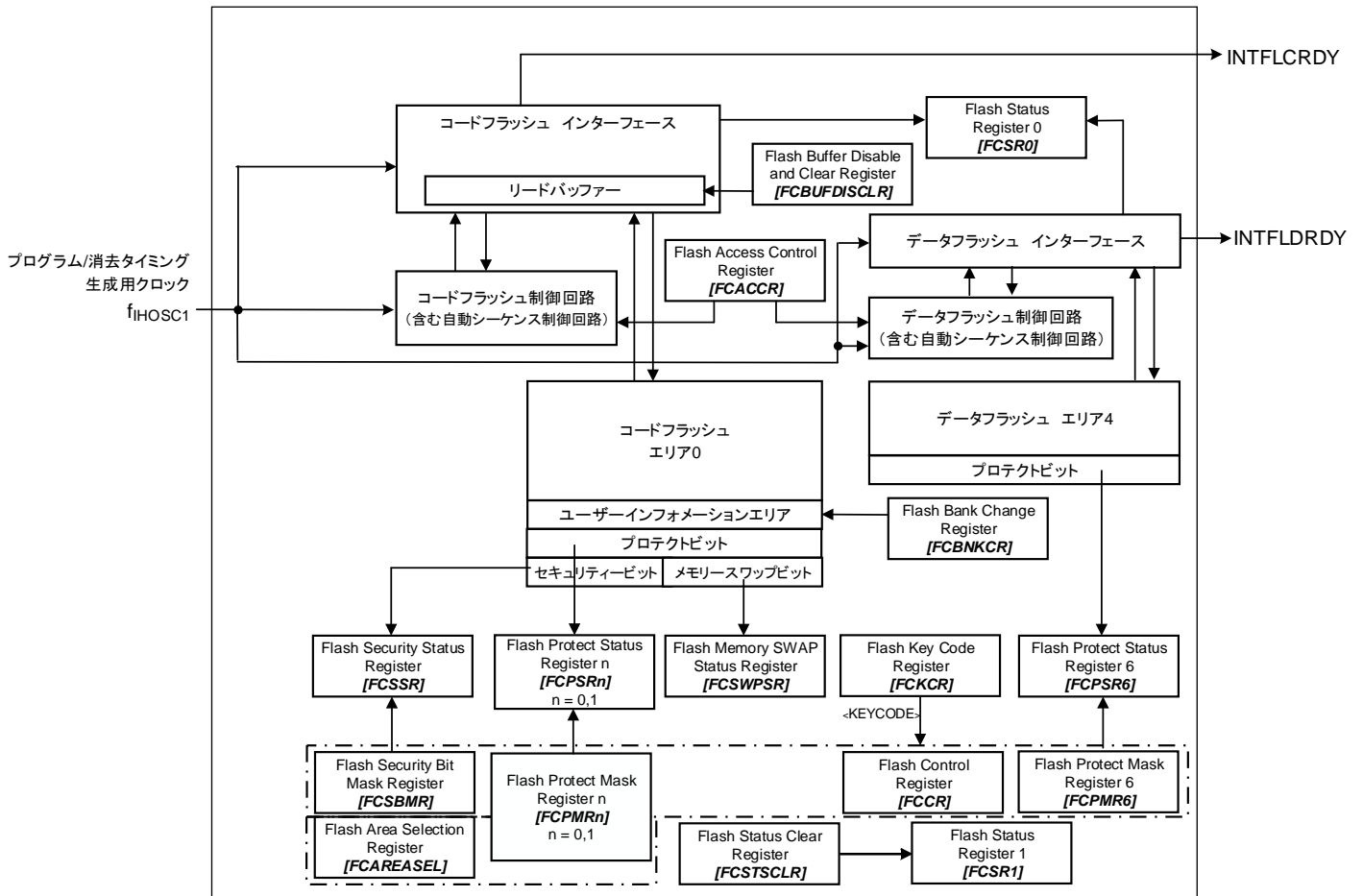


図 2.1 フラッシュメモリーのブロック図

表 2.1 信号一覧

No.	記載名	信号名称	I/O	参照リファレンスマニュアル
1	fIHOSC1	プログラム/消去タイミング生成用クロック	入力	クロック制御と動作モード
2	INTFLCRDY	Code FLASH Ready 割り込み	出力	例外
3	INTFLDRDY	Data FLASH Ready 割り込み	出力	例外

2.2. コードフラッシュの構成

2.2.1. コードフラッシュの構成単位

コードフラッシュの構成の単位として、「エリア」、「ブロック」、「ページ」があります。

- エリア
消去機能で使します。
1 エリアは最大 512KB です。製品のメモリーサイズによって異なります。
- ブロック
消去機能、プロテクト機能で使します。
1 ブロックは 32KB です。
- ページ
消去機能、プロテクト機能で使します。
1 ページは 4096 バイト固定です。

2.2.2. コードフラッシュのブロック構成

表 2.2 512KBコードフラッシュのブロック構成

エリア	ブロック名称	コード実行アドレス	書き込み/消去/読み出しアドレス	ブロックサイズ(KB)	
0	Block0 (注)	PG0	0x00000000 ~ 0x00000FFF	0x5E000000 ~ 0x5E000FFF	4
		PG1	0x00001000 ~ 0x00001FFF	0x5E001000 ~ 0x5E001FFF	4
		PG2	0x00002000 ~ 0x00002FFF	0x5E002000 ~ 0x5E002FFF	4
		PG3	0x00003000 ~ 0x00003FFF	0x5E003000 ~ 0x5E003FFF	4
		PG4	0x00004000 ~ 0x00004FFF	0x5E004000 ~ 0x5E004FFF	4
		PG5	0x00005000 ~ 0x00005FFF	0x5E005000 ~ 0x5E005FFF	4
		PG6	0x00006000 ~ 0x00006FFF	0x5E006000 ~ 0x5E006FFF	4
		PG7	0x00007000 ~ 0x00007FFF	0x5E007000 ~ 0x5E007FFF	4
	Block1	0x00008000 ~ 0x0000FFFF	0x5E008000 ~ 0x5E00FFFF	32	
	Block2	0x00010000 ~ 0x00017FFF	0x5E010000 ~ 0x5E017FFF	32	
	Block3	0x00018000 ~ 0x0001FFFF	0x5E018000 ~ 0x5E01FFFF	32	
	Block4	0x00020000 ~ 0x00027FFF	0x5E020000 ~ 0x5E027FFF	32	
	Block5	0x00028000 ~ 0x0002FFFF	0x5E028000 ~ 0x5E02FFFF	32	
	Block6	0x00030000 ~ 0x00037FFF	0x5E030000 ~ 0x5E037FFF	32	
	Block7	0x00038000 ~ 0x0003FFFF	0x5E038000 ~ 0x5E03FFFF	32	
	Block8	0x00040000 ~ 0x00047FFF	0x5E040000 ~ 0x5E047FFF	32	
Block9	0x00048000 ~ 0x0004FFFF	0x5E048000 ~ 0x5E04FFFF	32		
Block10	0x00050000 ~ 0x00057FFF	0x5E050000 ~ 0x5E057FFF	32		
Block11	0x00058000 ~ 0x0005FFFF	0x5E058000 ~ 0x5E05FFFF	32		
Block12	0x00060000 ~ 0x00067FFF	0x5E060000 ~ 0x5E067FFF	32		
Block13	0x00068000 ~ 0x0006FFFF	0x5E068000 ~ 0x5E06FFFF	32		
Block14	0x00070000 ~ 0x00077FFF	0x5E070000 ~ 0x5E077FFF	32		
Block15	0x00078000 ~ 0x0007FFFF	0x5E078000 ~ 0x5E07FFFF	32		

注) Block0 は PG0 ~ PG7 の総称です。PG0 ~ PG7 としてアクセス可能です。

表 2.3 384KBコードフラッシュのブロック構成

エリア	ブロック名称	コード実行アドレス	書き込み/消去/読み出しアドレス	ブロックサイズ(KB)	
0	Block0 (注)	PG0	0x00000000 ~ 0x00000FFF	0x5E000000 ~ 0x5E000FFF	4
		PG1	0x00001000 ~ 0x00001FFF	0x5E001000 ~ 0x5E001FFF	4
		PG2	0x00002000 ~ 0x00002FFF	0x5E002000 ~ 0x5E002FFF	4
		PG3	0x00003000 ~ 0x00003FFF	0x5E003000 ~ 0x5E003FFF	4
		PG4	0x00004000 ~ 0x00004FFF	0x5E004000 ~ 0x5E004FFF	4
		PG5	0x00005000 ~ 0x00005FFF	0x5E005000 ~ 0x5E005FFF	4
		PG6	0x00006000 ~ 0x00006FFF	0x5E006000 ~ 0x5E006FFF	4
		PG7	0x00007000 ~ 0x00007FFF	0x5E007000 ~ 0x5E007FFF	4
	Block1	0x00008000 ~ 0x0000FFFF	0x5E008000 ~ 0x5E00FFFF	32	
	Block2	0x00010000 ~ 0x00017FFF	0x5E010000 ~ 0x5E017FFF	32	
	Block3	0x00018000 ~ 0x0001FFFF	0x5E018000 ~ 0x5E01FFFF	32	
	Block4	0x00020000 ~ 0x00027FFF	0x5E020000 ~ 0x5E027FFF	32	
Block5	0x00028000 ~ 0x0002FFFF	0x5E028000 ~ 0x5E02FFFF	32		
Block6	0x00030000 ~ 0x00037FFF	0x5E030000 ~ 0x5E037FFF	32		
Block7	0x00038000 ~ 0x0003FFFF	0x5E038000 ~ 0x5E03FFFF	32		
Block8	0x00040000 ~ 0x00047FFF	0x5E040000 ~ 0x5E047FFF	32		
Block9	0x00048000 ~ 0x0004FFFF	0x5E048000 ~ 0x5E04FFFF	32		
Block10	0x00050000 ~ 0x00057FFF	0x5E050000 ~ 0x5E057FFF	32		
Block11	0x00058000 ~ 0x0005FFFF	0x5E058000 ~ 0x5E05FFFF	32		

注) Block0 は PG0 ~ PG7 の総称です。PG0 ~ PG7 としてアクセス可能です。

表 2.4 256KBコードフラッシュのブロック構成

エリア	ブロック名称	コード実行アドレス	書き込み/消去/読み出しアドレス	ブロックサイズ(KB)	
0	Block0 (注)	PG0	0x00000000 ~ 0x00000FFF	0x5E000000 ~ 0x5E000FFF	4
		PG1	0x00001000 ~ 0x00001FFF	0x5E001000 ~ 0x5E001FFF	4
		PG2	0x00002000 ~ 0x00002FFF	0x5E002000 ~ 0x5E002FFF	4
		PG3	0x00003000 ~ 0x00003FFF	0x5E003000 ~ 0x5E003FFF	4
		PG4	0x00004000 ~ 0x00004FFF	0x5E004000 ~ 0x5E004FFF	4
		PG5	0x00005000 ~ 0x00005FFF	0x5E005000 ~ 0x5E005FFF	4
		PG6	0x00006000 ~ 0x00006FFF	0x5E006000 ~ 0x5E006FFF	4
		PG7	0x00007000 ~ 0x00007FFF	0x5E007000 ~ 0x5E007FFF	4
	Block1	0x00008000 ~ 0x0000FFFF	0x5E008000 ~ 0x5E00FFFF	32	
	Block2	0x00010000 ~ 0x00017FFF	0x5E010000 ~ 0x5E017FFF	32	
	Block3	0x00018000 ~ 0x0001FFFF	0x5E018000 ~ 0x5E01FFFF	32	
	Block4	0x00020000 ~ 0x00027FFF	0x5E020000 ~ 0x5E027FFF	32	
Block5	0x00028000 ~ 0x0002FFFF	0x5E028000 ~ 0x5E02FFFF	32		
Block6	0x00030000 ~ 0x00037FFF	0x5E030000 ~ 0x5E037FFF	32		
Block7	0x00038000 ~ 0x0003FFFF	0x5E038000 ~ 0x5E03FFFF	32		

注) Block0 は PG0 ~ PG7 の総称です。PG0 ~ PG7 としてアクセス可能です。

表 2.5 128KBコードフラッシュのブロック構成

エリア	ブロック名称	コード実行アドレス	書き込み/消去/読み出しアドレス	ブロックサイズ(KB)	
0	PG0	0x00000000 ~ 0x00000FFF	0x5E000000 ~ 0x5E000FFF	4	
	PG1	0x00001000 ~ 0x00001FFF	0x5E001000 ~ 0x5E001FFF	4	
	PG2	0x00002000 ~ 0x00002FFF	0x5E002000 ~ 0x5E002FFF	4	
	PG3	0x00003000 ~ 0x00003FFF	0x5E003000 ~ 0x5E003FFF	4	
	PG4	0x00004000 ~ 0x00004FFF	0x5E004000 ~ 0x5E004FFF	4	
	PG5	0x00005000 ~ 0x00005FFF	0x5E005000 ~ 0x5E005FFF	4	
	PG6	0x00006000 ~ 0x00006FFF	0x5E006000 ~ 0x5E006FFF	4	
	PG7	0x00007000 ~ 0x00007FFF	0x5E007000 ~ 0x5E007FFF	4	
	Block0 (注)				
	Block1	0x00008000 ~ 0x0000FFFF	0x5E008000 ~ 0x5E00FFFF	32	
	Block2	0x00010000 ~ 0x00017FFF	0x5E010000 ~ 0x5E017FFF	32	
Block3	0x00018000 ~ 0x0001FFFF	0x5E018000 ~ 0x5E01FFFF	32		

注) Block0 は PG0 ~ PG7 の総称です。PG0 ~ PG7 としてアクセス可能です。

2.2.3. コードフラッシュのページ構成

コードフラッシュの例を以下に示します。

表 2.6 512KBコードフラッシュのページ構成

エリア	ページ名称	コード実行アドレス	書き込み/消去/読み出しアドレス	ページサイズ(KB)
0	Page0	0x00000000 ~ 0x00000FFF	0x5E000000 ~ 0x5E000FFF	4
	Page1	0x00001000 ~ 0x00001FFF	0x5E001000 ~ 0x5E001FFF	4
	Page2	0x00002000 ~ 0x00002FFF	0x5E002000 ~ 0x5E002FFF	4
	Page3	0x00003000 ~ 0x00003FFF	0x5E003000 ~ 0x5E003FFF	4
	Page4	0x00004000 ~ 0x00004FFF	0x5E004000 ~ 0x5E004FFF	4
	Page5	0x00005000 ~ 0x00005FFF	0x5E005000 ~ 0x5E005FFF	4
	Page6	0x00006000 ~ 0x00006FFF	0x5E006000 ~ 0x5E006FFF	4
	Page7	0x00007000 ~ 0x00007FFF	0x5E007000 ~ 0x5E007FFF	4
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	Page124	0x0007C000 ~ 0x0007CFFF	0x5E07C000 ~ 0x5E07CFFF	4
	Page125	0x0007D000 ~ 0x0007DFFF	0x5E07D000 ~ 0x5E07DFFF	4
	Page126	0x0007E000 ~ 0x0007EFFF	0x5E07E000 ~ 0x5E07EFFF	4
	Page127	0x0007F000 ~ 0x0007FFFF	0x5E07F000 ~ 0x5E07FFFF	4

表 2.7 384KBコードフラッシュのページ構成

エリア	ページ名称	コード実行アドレス	書き込み/消去/読み出しアドレス	ページサイズ(KB)
0	Page0	0x00000000 ~ 0x00000FFF	0x5E000000 ~ 0x5E000FFF	4
	Page1	0x00001000 ~ 0x00001FFF	0x5E001000 ~ 0x5E001FFF	4
	Page2	0x00002000 ~ 0x00002FFF	0x5E002000 ~ 0x5E002FFF	4
	Page3	0x00003000 ~ 0x00003FFF	0x5E003000 ~ 0x5E003FFF	4
	Page4	0x00004000 ~ 0x00004FFF	0x5E004000 ~ 0x5E004FFF	4
	Page5	0x00005000 ~ 0x00005FFF	0x5E005000 ~ 0x5E005FFF	4
	Page6	0x00006000 ~ 0x00006FFF	0x5E006000 ~ 0x5E006FFF	4
	Page7	0x00007000 ~ 0x00007FFF	0x5E007000 ~ 0x5E007FFF	4
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	Page92	0x0005C000 ~ 0x0005CFFF	0x5E05C000 ~ 0x5E05CFFF	4
	Page93	0x0005D000 ~ 0x0005DFFF	0x5E05D000 ~ 0x5E05DFFF	4
	Page94	0x0005E000 ~ 0x0005EFFF	0x5E05E000 ~ 0x5E05EFFF	4
	Page95	0x0005F000 ~ 0x0005FFFF	0x5E05F000 ~ 0x5E05FFFF	4

表 2.8 256KBコードフラッシュのページ構成

エリア	ページ名称	コード実行アドレス	書き込み/消去/読み出しアドレス	ページサイズ(KB)
0	Page0	0x00000000 ~ 0x00000FFF	0x5E000000 ~ 0x5E000FFF	4
	Page1	0x00001000 ~ 0x00001FFF	0x5E001000 ~ 0x5E001FFF	4
	Page2	0x00002000 ~ 0x00002FFF	0x5E002000 ~ 0x5E002FFF	4
	Page3	0x00003000 ~ 0x00003FFF	0x5E003000 ~ 0x5E003FFF	4
	Page4	0x00004000 ~ 0x00004FFF	0x5E004000 ~ 0x5E004FFF	4
	Page5	0x00005000 ~ 0x00005FFF	0x5E005000 ~ 0x5E005FFF	4
	Page6	0x00006000 ~ 0x00006FFF	0x5E006000 ~ 0x5E006FFF	4
	Page7	0x00007000 ~ 0x00007FFF	0x5E007000 ~ 0x5E007FFF	4
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	Page60	0x0003C000 ~ 0x0003CFFF	0x5E03C000 ~ 0x5E03CFFF	4
	Page61	0x0003D000 ~ 0x0003DFFF	0x5E03D000 ~ 0x5E03DFFF	4
	Page62	0x0003E000 ~ 0x0003EFFF	0x5E03E000 ~ 0x5E03EFFF	4
	Page63	0x0003F000 ~ 0x0003FFFF	0x5E03F000 ~ 0x5E03FFFF	4

表 2.9 128KBコードフラッシュのページ構成

エリア	ページ名称	コード実行アドレス	書き込み/消去/読み出しアドレス	ページサイズ(KB)
0	Page0	0x00000000 ~ 0x00000FFF	0x5E000000 ~ 0x5E000FFF	4
	Page1	0x00001000 ~ 0x00001FFF	0x5E001000 ~ 0x5E001FFF	4
	Page2	0x00002000 ~ 0x00002FFF	0x5E002000 ~ 0x5E002FFF	4
	Page3	0x00003000 ~ 0x00003FFF	0x5E003000 ~ 0x5E003FFF	4
	Page4	0x00004000 ~ 0x00004FFF	0x5E004000 ~ 0x5E004FFF	4
	Page5	0x00005000 ~ 0x00005FFF	0x5E005000 ~ 0x5E005FFF	4
	Page6	0x00006000 ~ 0x00006FFF	0x5E006000 ~ 0x5E006FFF	4
	Page7	0x00007000 ~ 0x00007FFF	0x5E007000 ~ 0x5E007FFF	4
	⋮	⋮	⋮	⋮
	⋮	⋮	⋮	⋮
	Page28	0x0001C000 ~ 0x0001CFFF	0x5E01C000 ~ 0x5E01CFFF	4
	Page29	0x0001D000 ~ 0x0001DFFF	0x5E01D000 ~ 0x5E01DFFF	4
	Page30	0x0001E000 ~ 0x0001EFFF	0x5E01E000 ~ 0x5E01EFFF	4
	Page31	0x0001F000 ~ 0x0001FFFF	0x5E01F000 ~ 0x5E01FFFF	4

2.2.4. コードフラッシュのユーザーインフォメーションエリアの構成

表 2.10 コードフラッシュのユーザーインフォメーションエリア

エリア	ユーザー インフォメーションエリア	書き込み/消去/読み出しアドレス	ページサイズ(KB)
0	Page5	0x5E005000 ~ 0x5E005FFF	4

2.2.5. コードフラッシュの書き込み、消去時間

書き込みは 16 バイト単位(4 バイト×4 回)で行います。

消去はページ単位、ブロック単位、エリア単位またはチップ全体(データフラッシュを含む)で行います。

表 2.11 コードフラッシュの書き込み/消去時間例

フラッシュメモリ 一容量(KB)	書き込み時間(注1)		消去時間(注1)			
	書き込み単位 (4ワード)	1ワード換算	ページ	ブロック	エリア	チップ全体(注2)
512	91μs	22.6μs	1.1ms	8.4ms	9.1ms	21.3ms
384						
256						
128						

注 1) 書き込み時間/消去時間は、IHOSC1 の発振周波数を基準(10MHz<Typ.>)に計算した参考値です。各レジスタがリセット後の初期値の場合を表しており、データ転送時間などは含まれていません。

注 2) プロテクト状態のブロックが無い場合です。コードフラッシュ、データフラッシュ、プロテクトビット、セキュリティービットの消去時間を含みます。複数のコマンドシーケンスで構成しています。

2.2.6. コードフラッシュのメモリー容量と構成

表 2.12 コードフラッシュのメモリー容量と構成

メモリー容量(KB)	エリア		ブロック数		ページ数
	サイズ(KB)	数	4KB	32KB	4KB
512	512	1	8	15	128
384	384	1	8	11	96
256	256	1	8	7	64
128	128	1	8	3	32

2.3. データフラッシュの構成

2.3.1. データフラッシュの構成単位

データフラッシュの構成の単位として、「エリア」、「ブロック」、「ページ」があります。

- エリア
消去機能で使⽤します。
1 エリアは 32KB です。
- ブロック
消去機能、プロテクト機能で使⽤します。
1 ブロック 4KB 固定です。
- ページ
消去機能で使⽤します。
1 ページは 256 バイト固定です。

2.3.2. データフラッシュのブロック構成

表 2.13 32KBデータフラッシュのブロック構成

エリア	ブロック名称	書き込み/消去/読み出しアドレス	ブロックサイズ(KB)
4	Block0	0x30000000 ~ 0x30000FFF	4
	Block1	0x30001000 ~ 0x30001FFF	4
	Block2	0x30002000 ~ 0x30002FFF	4
	Block3	0x30003000 ~ 0x30003FFF	4
	Block4	0x30004000 ~ 0x30004FFF	4
	Block5	0x30005000 ~ 0x30005FFF	4
	Block6	0x30006000 ~ 0x30006FFF	4
	Block7	0x30007000 ~ 0x30007FFF	4

2.3.3. データフラッシュのページ構成

データフラッシュの例を表 2.14 に示します。

表 2.14 32KBデータフラッシュのページ構成

エリア	ページ名称	書き込み/消去/読み出しアドレス	ページサイズ(Byte)
4	Page0	0x30000000 ~ 0x300000FF	256
	Page1	0x30000100 ~ 0x300001FF	256
	Page2	0x30000200 ~ 0x300002FF	256
	Page3	0x30000300 ~ 0x300003FF	256
	Page4	0x30000400 ~ 0x300004FF	256
	Page5	0x30000500 ~ 0x300005FF	256
	Page6	0x30000600 ~ 0x300006FF	256
	Page7	0x30000700 ~ 0x300007FF	256
	Page8	0x30000800 ~ 0x300008FF	256
	Page9	0x30000900 ~ 0x300009FF	256
	Page10	0x30000A00 ~ 0x30000AFF	256
	Page11	0x30000B00 ~ 0x30000BFF	256
	Page12	0x30000C00 ~ 0x30000CFF	256
	Page13	0x30000D00 ~ 0x30000DFF	256
	Page14	0x30000E00 ~ 0x30000EFF	256
	Page15	0x30000F00 ~ 0x30000FFF	256
	⋮	⋮	⋮
	Page124	0x30007C00 ~ 0x30007CFF	256
Page125	0x30007D00 ~ 0x30007DFF	256	
Page126	0x30007E00 ~ 0x30007EFF	256	
Page127	0x30007F00 ~ 0x30007FFF	256	

2.3.4. メモリー容量と構成およびプログラム/消去時間

表 2.15 データフラッシュのメモリー容量と構成

容量 (KB)	エリア数	ブロック数	ページ数	書き込み 時間(注)	消去時間(注)		
	32KB	4KB	256Byte	ワード	ページ	ブロック	エリア
32	1	8	128	78μs	1.1ms	16.2ms	9.1ms

注) 書き込み時間/消去時間は、IHOSC1 の発振周波数を基準(10MHz<Typ.>)に計算した参考値です。各レジスターがリセット後の初期値の場合を表しており、データ転送時間などは含まれていません。

3. 機能説明・動作説明

コードフラッシュおよびデータフラッシュは、一部の機能を除き JEDEC 標準機能に準拠しています。このため、外部メモリーとしてフラッシュメモリーをご使用になられている場合でも、本製品への移行が容易です。また、フラッシュメモリー内に書き込み、チップ消去など自動で行う回路を内蔵していますので、書き込み、消去動作を容易に実現できます。

表 3.1 JEDEC準拠機能

JEDEC 準拠の機能	変更、追加、削除した機能
<ul style="list-style-type: none"> ● 自動プログラム ● 自動チップ消去 ● 自動ブロック消去 	<p><追加>自動エリア消去、自動ページ消去、自動メモリースワップ/消去 <変更>ライト/消去プロテクト(ソフトウェアプロテクトのみサポート) <削除>消去レジューム/サスペンド機能</p>

使用上の注意事項

- (1) コードフラッシュ、データフラッシュ、ユーザーインフォメーションエリアへの書き込み/消去操作、プロテクト、セキュリティーなどフラッシュに関連する書き込み/消去の操作を行う前には、必ず **[CGOSCCR]<IHOSC1EN> = 1** にセットして内蔵高速発振器 1(IHOSC1)を発振させてください。IHOSC1 のクロックはフラッシュメモリー書き込み/消去時のタイミングクロックとなります。
- (2) 内蔵高速発振器 1(IHOSC1)の発振開始手順に従って発振が安定してからフラッシュメモリーを操作してください。

[CGWUPHCR] = 0x03C00000 ウォーミングアップ時間 163.4μs 以上を設定
 (内蔵発振でカウント)

[CGOSCCR]<IHOSC1EN> = 1 内蔵高速発振器 1 を発振します

[CGWUPHCR]<WUON> = 1 ウォーミングアップタイマーをスタートします

[CGWUPHCR]<WUEF>をリード ウォーミングアップタイマーステータスが終了(=0)になるまで待ちます

内蔵高速発振器 1(IHOSC1)およびウォーミングアップについては、リファレンスマニュアル「クロック制御と動作モード」を参照してください。

- (3) フラッシュメモリーが書き込み/消去中 BUSY のとき (**[FCSR0]<RDYBSY> = 0**)は、電源を切断しないでください。
- (4) フラッシュメモリーが書き込み/消去中 BUSY のとき (**[FCSR0]<RDYBSY> = 0**)は、STOP1、STOP2 モードを起動しないでください。
- (5) フラッシュメモリーが書き込み/消去中 BUSY のとき (**[FCSR0]<RDYBSY> = 0**)は、SIWDT/LVD などの要因でリセットがかからないようにしてください。

3.1. コードフラッシュ

3.1.1. コードフラッシュのコマンドシーケンス

3.1.1.1. コードフラッシュのコマンドシーケンス一覧

コードフラッシュの各コマンドのバスライトサイクルのアドレスとデータを示します。

ID-Read コマンドの第 5 バスサイクル以外は全て「バスライトサイクル」です。バスライトサイクルは 32 ビット(1 ワード)のデータ転送命令で実施します。表 3.2 では、データの低位 8 ビットのデータのみ示しています。

アドレスの詳細は、「表 3.3 バスライトサイクル時のアドレスビット構成(コードフラッシュ)」を参照してください。「コマンド」と記載された、Addr[11:4]に下記値を使用します。

注) 各コマンドのアドレスは、Flash 領域(Mirror)に設定してください。

表 3.2 コマンドシーケンス(コードフラッシュ)

シーケンス コマンド	第1バス サイクル	第2バス サイクル	第3バス サイクル	第4バス サイクル	第5バス サイクル	第6バス サイクル	第7バス サイクル
	アドレス	アドレス	アドレス	アドレス	アドレス	アドレス	アドレス
	データ	データ	データ	データ	データ	データ	データ
Read/ リセット	0xYYYYXXXX	-	-	-	-	-	-
	0xF0	-	-	-	-	-	-
ID-Read	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	IA	0xYYYYXXXX	-	-
	0xAA	0x55	0x90	0x00	ID	-	-
自動プログラム	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	PA	PA	PA	PA
	0xAA	0x55	0xA0	PD0	PD1	PD2	PD3
自動ページ消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	PGA	-
	0xAA	0x55	0x80	0xAA	0x55	0x40	-
自動ブロック 消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	BA	-
	0xAA	0x55	0x80	0xAA	0x55	0x30	-
自動エリア消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	AA	-
	0xAA	0x55	0x80	0xAA	0x55	0x20	-
自動コード エリア消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	-
	0xAA	0x55	0x80	0xAA	0x55	0x11	-
自動チップ消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	-
	0xAA	0x55	0x80	0xAA	0x55	0x10	-
自動プロテクト ビットプログラム	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	PBA(注)	-	-	-
	0xAA	0x55	0x9A	0x9A	-	-	-

シーケンス コマンド	第1バス サイクル	第2バス サイクル	第3バス サイクル	第4バス サイクル	第5バス サイクル	第6バス サイクル	第7バス サイクル
	アドレス	アドレス	アドレス	アドレス	アドレス	アドレス	アドレス
	データ	データ	データ	データ	データ	データ	データ
自動 プロテクト ビット消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	PBA(注)	-
	0xAA	0x55	0x80	0xAA	0x55	0x60	-
自動メモリー スワップ プログラム	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	MSA(注)	-	-	-
	0xAA	0x55	0x9A	0x9A	-	-	-
自動メモリー スワップ 消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	MSA(注)	-
	0xAA	0x55	0x80	0xAA	0x55	0x60	-
自動 セキュリティー ビットプログラム	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	SBA(注)	-	-	-
	0xAA	0x55	0x9A	0x9A	-	-	-
自動 セキュリティー ビット消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	SBA(注)	-
	0xAA	0x55	0x80	0xAA	0x55	0x60	-

注) 「表 3.3 バスライトサイクル時のアドレスビット構成(コードフラッシュ)」を参照してください。

補足説明

- IA: ID アドレス
- ID: ID データ出力
- PGA: ページアドレス
- BA: ブロックアドレス
- AA: エリアアドレス
- PA: プログラムアドレス(ライト)
- PD: プログラムデータ(32 ビットデータ)
第4バスサイクル以降4ワード分をアドレス順に入力
- PBA: プロテクトビットアドレス
- MSA: メモリースワップアドレス
- SBA: セキュリティービットアドレス

3.1.1.2. バスライトサイクル時のアドレスビット構成(コードフラッシュ)

表 3.3 は、「表 3.2 コマンドシーケンス(コードフラッシュ)」と併せてご使用願います。

第 1 バスサイクルから通常のバスライトサイクルアドレス設定に従い、アドレス設定を行ってください。

表 3.3 バスライトサイクル時のアドレスビット構成(コードフラッシュ)

[通常コマンド]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:20]	Adr [19:12]	Adr [11:4]	Adr [3:0]
通常コマンド	通常コマンドのバスライトサイクルアドレス設定					
	0x5E	"00" 固定	エリア 0: 00	"0" 推奨	コマンド	"0" 推奨

[Read/リセット、ID-Read]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:16]	Adr [15:14]	Adr [13:0]
Read/リセット	Read/リセットの第 1 バスライトサイクルアドレス設定				
	0x5E	"00" 固定			
ID-Read	IA: ID アドレス(ID-Read の第 4 バスライトサイクルアドレス設定)				
	0x5E	"00" 固定	"000000" 固定	ID アドレス	"0" 推奨

[自動チップ消去]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:12]	Adr [11:4]	Adr [3:0]
チップ消去	チップ消去の第 1 ~ 6 バスライトサイクルアドレス設定				
	0x5E	"00" 固定	"0" 推奨	コマンド	"0" 推奨

[自動エリア消去]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:20]	Adr [19:0]
エリア消去	AA: エリアアドレス(エリア消去コマンドの第 6 バスライトサイクルアドレス設定)			
	0x5E	"00" 固定	エリア 0: 00	"0" 推奨

[自動ブロック消去]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:20]	Adr [19:15]	Adr [14:0]
ブロック消去	BA: ブロックアドレス(ブロック消去コマンドの第 6 バスライトサイクルアドレス設定)				
	0x5E	"00" 固定	エリア 0: 00	ブロック アドレス	"0" 推奨

[自動ページ消去]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:20]	Adr [19:12]	Adr [11:0]
ページ消去	PGA: ページアドレス(ページ消去コマンドの第 6 バスライトサイクルアドレス設定)				
	0x5E	"00" 固定	エリア 0: 00	ページ アドレス	"0" 推奨

[自動プログラム]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:20]	Adr [19:4]	Adr [3:0]
プログラム	PA: プログラムアドレス(プログラムの第 4 ~ 7 バスライトサイクルアドレス設定)				
	0x5E	"00" 固定	エリア 0: 00	プログラム アドレス	"0" 推奨

[自動プロテクトビットプログラム/消去]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:20]	Adr [19:12]	Adr [11:4]	Adr [3:0]
プロテクトビット 消去	PBA: プロテクトビットアドレス(プロテクトビット消去の第 6 バスライトサイクルアドレス設定)					
	0x5E	"00" 固定	"00"	"00000010" 固定	"0" 推奨	
プロテクトビット プログラム	PBA: プロテクトビットアドレス(プロテクトビットプログラムの第 4 バスライトサイクルアドレス設定)					
	0x5E	"000" 固定	"00"	"00000010" 固定	プロテクト ビットアドレス	"0" 推奨

[自動メモリースワッププログラム/消去]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:20]	Adr [19:12]	Adr [11:4]	Adr [3:0]
メモリースワップ 消去	MSA: メモリースワップアドレス(メモリースワップ消去の第 6 バスライトサイクルアドレス設定)					
	0x5E	"00" 固定	"00" 固定	"00000011" 固定	"0" 推奨	
メモリースワップ プログラム	MSA: メモリースワップアドレス(メモリースワッププログラムの第 4 バスライトサイクルアドレス設定)					
	0x5E	"00" 固定	"00" 固定	"00000011" 固定	メモリースワップ アドレス	"0" 推奨

[自動セキュリティービットプログラム/消去]

アドレス	Adr [31:24]	Adr [23:22]	Adr [21:20]	Adr [19:12]	Adr [11:0]
セキュリティー ビット消去	SBA: セキュリティービットアドレス (セキュリティービット消去の第 6 バスライトサイクルアドレス設定)				
	0x5E	"00" 固定	"00" 固定	"00000001" 固定	"0" 推奨
セキュリティー ビットプログラム	SBA: セキュリティービットアドレス (セキュリティービットプログラムの第 4 バスライトサイクルアドレス設定)				
	0x5E	"00" 固定	"00" 固定	"00000001" 固定	"0" 推奨

3.1.1.3. エリアアドレス(AA)、ブロックアドレス(BA): コードフラッシュ

表 2.2~ 表 2.5 にエリアアドレスとブロックアドレスを示します。自動エリア消去コマンドと自動ブロック消去コマンドの第 6 バスライトサイクルで、消去するエリアまたはブロックに含まれる任意のアドレスを指定します。シングルチップモードでは、ミラー領域のアドレスを指定してください。

3.1.1.4. プロテクトビットの指定(PBA): コードフラッシュ

プロテクトビットは、1 ビット単位の操作になります。

自動プロテクトビットプログラムのプロテクトビット選択表を表 3.4 に示します。

表 3.4 プロテクトビットプログラムアドレス表

エリア	ブロック	ページ	レジスター	プロテクトビット	PBA[11:4]								アドレス例 [31:0]	
					Adr [11]	Adr [10]	Adr [9]	Adr [8]	Adr [7]	Adr [6]	Adr [5]	Adr [4]		
0	0 (注)	0	[FCPSR0]	<PG0>	0	0	0	0	0	0	0	0	0	0x5E002000
		1		<PG1>	0	0	0	0	0	0	0	0	1	0x5E002010
		2		<PG2>	0	0	0	0	0	0	1	0	0x5E002020	
		3		<PG3>	0	0	0	0	0	0	1	1	0x5E002030	
		4		<PG4>	0	0	0	0	0	1	0	0	0x5E002040	
		5		<PG5>	0	0	0	0	0	1	0	1	0x5E002050	
		6		<PG6>	0	0	0	0	0	1	1	0	0x5E002060	
		7		<PG7>	0	0	0	0	0	1	1	1	0x5E002070	
	1	8 ~ 15	[FCPSR1]	<BLK1>	0	0	0	0	1	0	0	0	0x5E002080	
	2	16 ~ 23		<BLK2>	0	0	0	0	1	0	0	1	0x5E002090	
	3	24 ~ 31		<BLK3>	0	0	0	0	1	0	1	0	0x5E0020A0	
	4	32 ~ 39		<BLK4>	0	0	0	0	1	0	1	1	0x5E0020B0	
	5	40 ~ 47		<BLK5>	0	0	0	0	1	1	0	0	0x5E0020C0	
	6	48 ~ 55		<BLK6>	0	0	0	0	1	1	0	1	0x5E0020D0	
	7	56 ~ 63		<BLK7>	0	0	0	0	1	1	1	0	0x5E0020E0	
	8	64 ~ 71		<BLK8>	0	0	0	0	1	1	1	1	0x5E0020F0	
	9	72 ~ 79		<BLK9>	0	0	0	1	0	0	0	0	0x5E002100	
	10	80 ~ 87		<BLK10>	0	0	0	1	0	0	0	1	0x5E002110	
	11	88 ~ 95		<BLK11>	0	0	0	1	0	0	1	0	0x5E002120	
	12	96 ~ 103		<BLK12>	0	0	0	1	0	0	1	1	0x5E002130	
	13	104 ~ 111		<BLK13>	0	0	0	1	0	1	0	0	0x5E002140	
	14	112 ~ 119		<BLK14>	0	0	0	1	0	1	0	1	0x5E002150	
	15	120 ~ 127		<BLK15>	0	0	0	1	0	1	1	0	0x5E002160	

注) ブロック 0 のプロテクトは、<PG0> ~ <PG7>で行います。

3.1.1.5. ID-Read のコード(IA、ID): コードフラッシュ

ID-Read コマンドでのコード指定方法と読み出される内容を表 3.5 に示します。

表 3.5 ID-Read コマンドのコード指定とコードの内容(コードフラッシュ)

Code	ID[15:0]	IA[15:14]	アドレス例[31:0]
メーカーコード	0x0098	00	0x5E000000
デバイスコード	0x005A	01	0x5E004000
-	Reserved	10	N/A
マクロコード	(注)	11	0x5E00C000

注) 製品、メモリーサイズによって異なる場合があります。リファレンスマニュアル「製品個別情報」を参照してください。

3.1.1.6. メモリースワップビットの指定(MSA)

自動メモリースワップコマンドの第4バスライトサイクルで指定するメモリースワップアドレスへの設定値を表 3.6 に示します。

表 3.6 メモリースワップコマンドによるメモリースワップアドレスへの設定値とアドレス例

レジスター		MSA[11:4]						アドレス例 [31:0]
		Adr [11:9]	Adr [8]	Adr [7]	Adr [6]	Adr [5]	Adr [4]	
[FC SW PSR]	<SWP0>	000	0	0	0	0	0	0x5E003000
	<SWP1>	000	0	0	0	0	1	0x5E003010
	<SIZE0>	000	0	0	0	1	0	0x5E003020
	<SIZE1>	000	0	0	0	1	1	0x5E003030
	<SIZE2>	000	0	0	1	0	0	0x5E003040
	<SIZE3>	000	0	0	1	0	1	0x5E003050

3.2. データフラッシュ

3.2.1. データフラッシュのコマンドシーケンス

3.2.1.1. データフラッシュのコマンドシーケンス一覧

データフラッシュの各コマンドのバスライトサイクルのアドレスとデータを示します。

ID-Read コマンドの第 5 バスサイクル以外は全て「バスライトサイクル」です。バスライトサイクルは 32 ビット(1 ワード)のデータ転送命令で実施します。表 3.7 では、データの低位 8 ビットのデータのみ示しています。

アドレスの詳細は、「表 3.8 バスライトサイクル時のアドレスビット構成(データフラッシュ)」を参照してください。「コマンド」と記載された、Addr[11:4]に下記値を使用します。

注) 各コマンドのアドレスは、Flash 領域(data)に設定してください

表 3.7 コマンドシーケンス(データフラッシュ)

シーケンス コマンド	第1バス サイクル	第2バス サイクル	第3バス サイクル	第4バス サイクル	第5バス サイクル	第6バス サイクル	第7バス サイクル
	アドレス	アドレス	アドレス	アドレス	アドレス	アドレス	アドレス
	データ	データ	データ	データ	データ	データ	データ
Read/ リセット	0xYYYYXXXX	-	-	-	-	-	-
	0xF0	-	-	-	-	-	-
ID-Read	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	IA	0xYYYYXXXX	-	-
	0xAA	0x55	0x90	0x00	ID	-	-
自動プログラム	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	PA	-	-	-
	0xAA	0x55	0xC0	PD0	-	-	-
自動ページ消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	PGA	-
	0xAA	0x55	0x80	0xAA	0x55	0x40	-
自動ブロック 消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	BA	-
	0xAA	0x55	0x80	0xAA	0x55	0x30	-
自動エリア消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	AA	-
	0xAA	0x55	0x80	0xAA	0x55	0x20	-
自動プロテクト ビットプログラム	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	PBA(注)	-	-	-
	0xAA	0x55	0x9A	0x9A	-	-	-
自動プロテクト ビット消去	0xYYYYX55X	0xYYYYXAAX	0xYYYYX55X	0xYYYYX55X	0xYYYYXAAX	PBA(注)	-
	0xAA	0x55	0x80	0xAA	0x55	0x60	-

注) 「表 3.8 バスライトサイクル時のアドレスビット構成(データフラッシュ)」を参照してください。

補足説明

- IA: ID アドレス
- ID: ID データ出力
- PGA: ページアドレス
- BA: ブロックアドレス
- AA: エリアアドレス
- PA: プログラムアドレス(ライト)
- PD: プログラムデータ(32 ビットデータ)
- PBA: プロテクトビットアドレス

3.2.1.2. バスライトサイクル時のアドレスビット構成(データフラッシュ)

表 3.8 は、「表 3.7 コマンドシーケンス」と併せてご使用願います。

第 1 バスサイクルから通常のバスライトサイクルアドレス設定に従い、アドレス設定を行ってください。

表 3.8 バスライトサイクル時のアドレスビット構成(データフラッシュ)

[通常のコマンド]

アドレス	Adr [31:24]	Adr [23:16]	Adr [15]	Adr [14:12]	Adr [11:4]	Adr [3:0]
通常 コマンド	通常コマンドのバスライトサイクルアドレス設定					
	0x30	"00000000" 固定	エリア 4:0	"0" 推奨	コマンド	"0" 推奨

[Read/リセット、ID-Read]

アドレス	Adr [31:24]	Adr [23:16]	Adr [15]	Adr [14:13]	Adr [12:0]
Read /リセット	Read/リセットの第 1 バスライトサイクルアドレス設定				
	0x30	"00000000" 固定			"0" 推奨
ID-Read	IA: ID アドレス(ID-Read の第 4 バスライトサイクルアドレス設定)				
	0x30	"00000000" 固定	"0" 固定	ID アドレス	"0" 推奨

[自動エリア消去]

アドレス	Adr [31:24]	Adr [23:16]	Adr [15]	Adr [14:0]
エリア消去	AA: エリアアドレス(エリア消去コマンドの第 6 バスライトサイクルアドレス設定)			
	0x30	"00000000" 固定	エリア 4:0	"0" 推奨

[自動ブロック消去]

アドレス	Adr [31:24]	Adr [23:16]	Adr [15]	Adr [14:12]	Adr [11:0]
ブロック 消去	BA: ブロックアドレス(ブロック消去コマンドの第 6 バスライトサイクルアドレス設定)				
	0x30	"00000000" 固定	エリア 4:0	ブロック アドレス	"0" 推奨

[自動ページ消去]

アドレス	Adr [31:24]	Adr [23:16]	Adr [15]	Adr [14:8]	Adr [7:0]
ページ消去	PGA: ページアドレス(ページ消去コマンドの第 6 バスライトサイクルアドレス設定)				
	0x30	"00000000" 固定	エリア 4:0	ページ アドレス	"0" 推奨

[自動プログラム]

アドレス	Adr [31:24]	Adr [23:16]	Adr [15]	Adr [14:2]	Adr [1:0]
プログラム	PA: プログラムアドレス(プログラムの第 4 バスライトサイクルアドレス設定)				
	0x30	"00000000" 固定	エリア 4:0	プログラム アドレス	"0" 推奨

[自動プロテクトビットプログラム/消去]

アドレス	Adr [31:24]	Adr [23:16]	Adr [15]	Adr [14:8]	Adr [7:2]	Adr [1:0]
プロテクトビット 消去	PBA: プロテクトビットアドレス(プロテクトビット消去の第 6 バスライトサイクルアドレス設定)					
	0x30	"00000000" 固定	"0"固定	"0000001" 固定		"0" 推奨
プロテクトビット プログラム	PBA: プロテクトビットアドレス(プロテクトビットプログラムの第 4 バスライトサイクルアドレス設定)					
	0x30	"00000000" 固定	"0"固定	"0000001" 固定	プロテクト ビットアドレス	"0" 推奨

3.2.1.3. エリアアドレス(AA)、ブロックアドレス(BA)

「表 2.13 32KB データフラッシュのブロック構成」にエリアアドレスとブロックアドレスを示します。自動エリア消去コマンドと自動ブロック消去コマンドの第 6 バスライトサイクルで、消去するエリアまたはブロックに含まれる任意のアドレスを指定します。

3.2.1.4. プロテクトビットアドレス(PBA)

プロテクトビットは、1ビット単位の操作になります。

自動プロテクトビットプログラムのプロテクトビット選択表を表 3.9 に示します。

表 3.9 プロテクトビットプログラムアドレス表(データフラッシュ)

エリア	ブロック	レジスター	プロテクト ビット	PBA[7:2]					アドレス例 [31:0]
				Adr [7:6]	Adr [5]	Adr [4]	Adr [3]	Adr [2]	
4	0	[FCPSR6]	<DBLK0>	00	0	0	0	0	0x30000100
	1		<DBLK1>	00	0	0	0	1	0x30000104
	2		<DBLK2>	00	0	0	1	0	0x30000108
	3		<DBLK3>	00	0	0	1	1	0x3000010C
	4		<DBLK4>	00	0	1	0	0	0x30000110
	5		<DBLK5>	00	0	1	0	1	0x30000114
	6		<DBLK6>	00	0	1	1	0	0x30000118
	7		<DBLK7>	00	0	1	1	1	0x3000011C

3.2.1.5. ID-Read のコード(IA、ID): データフラッシュ

ID-Read コマンドでのコード指定方法と読み出される内容を表 3.10 に示します。

表 3.10 ID-Readコマンドのコード指定とコードの内容(データフラッシュ)

Code	ID[15:0]	IA[14:13]	アドレス例[31:0]
メーカーコード	0x0098	00	0x30000000
デバイスコード	0x005A	01	0x30002000
-	Reserved	10	N/A
マクロコード	(注)	11	0x30006000

注) 製品、メモリーサイズによって異なる場合があります。リファレンスマニュアル「製品個別情報」を参照してください。

3.3. フローチャート

コードフラッシュの例を以下に示します。

3.3.1. 自動プログラム

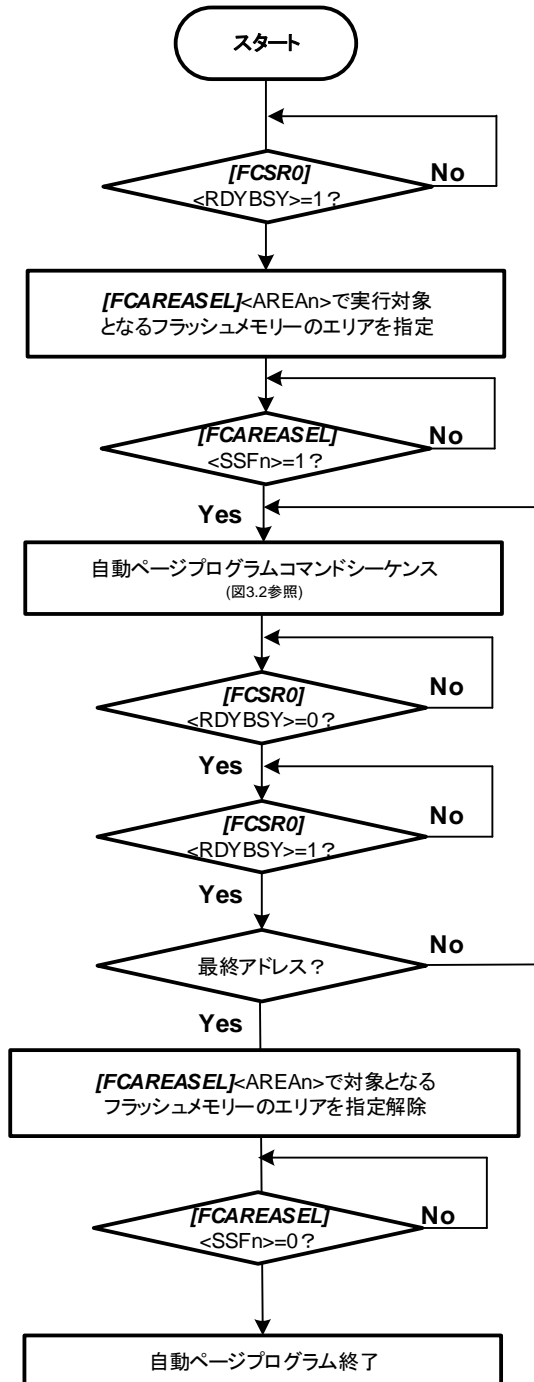


図 3.1 自動プログラムのフロー(1)

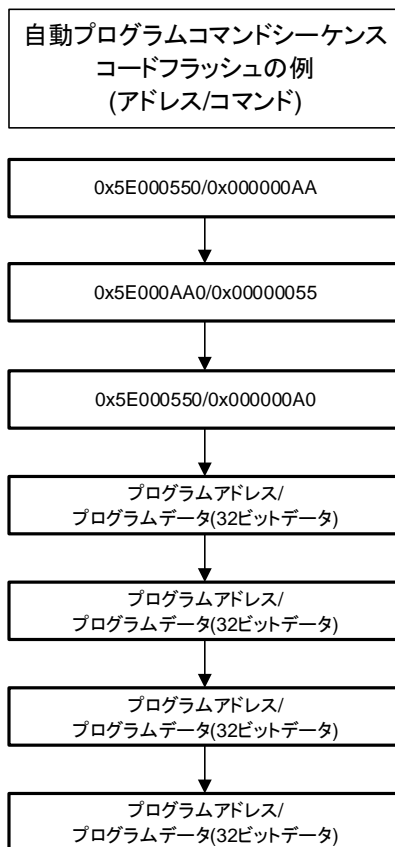


図 3.2 自動プログラムのフロー(2)

3.3.2. 自動消去

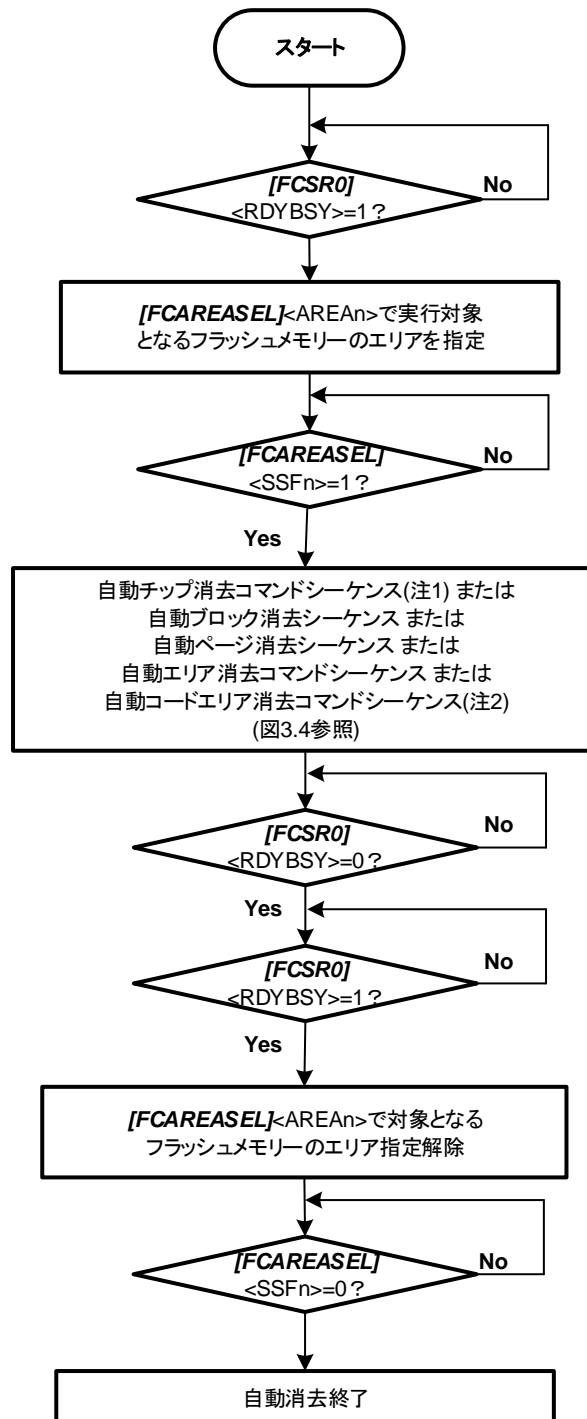


図 3.3 自動消去のフロー(1)

注 1) 自動チップ消去コマンドシーケンスを実行する場合はコードフラッシュの全てのエリアとデータフラッシュのエリアを選択してください。

注 2) 自動コードエリア消去コマンドシーケンスを実行する場合はコードフラッシュの全てのエリアを選択してください。

注 3) 自動消去後はblankチェックでデータ消去されていることを確認してください。

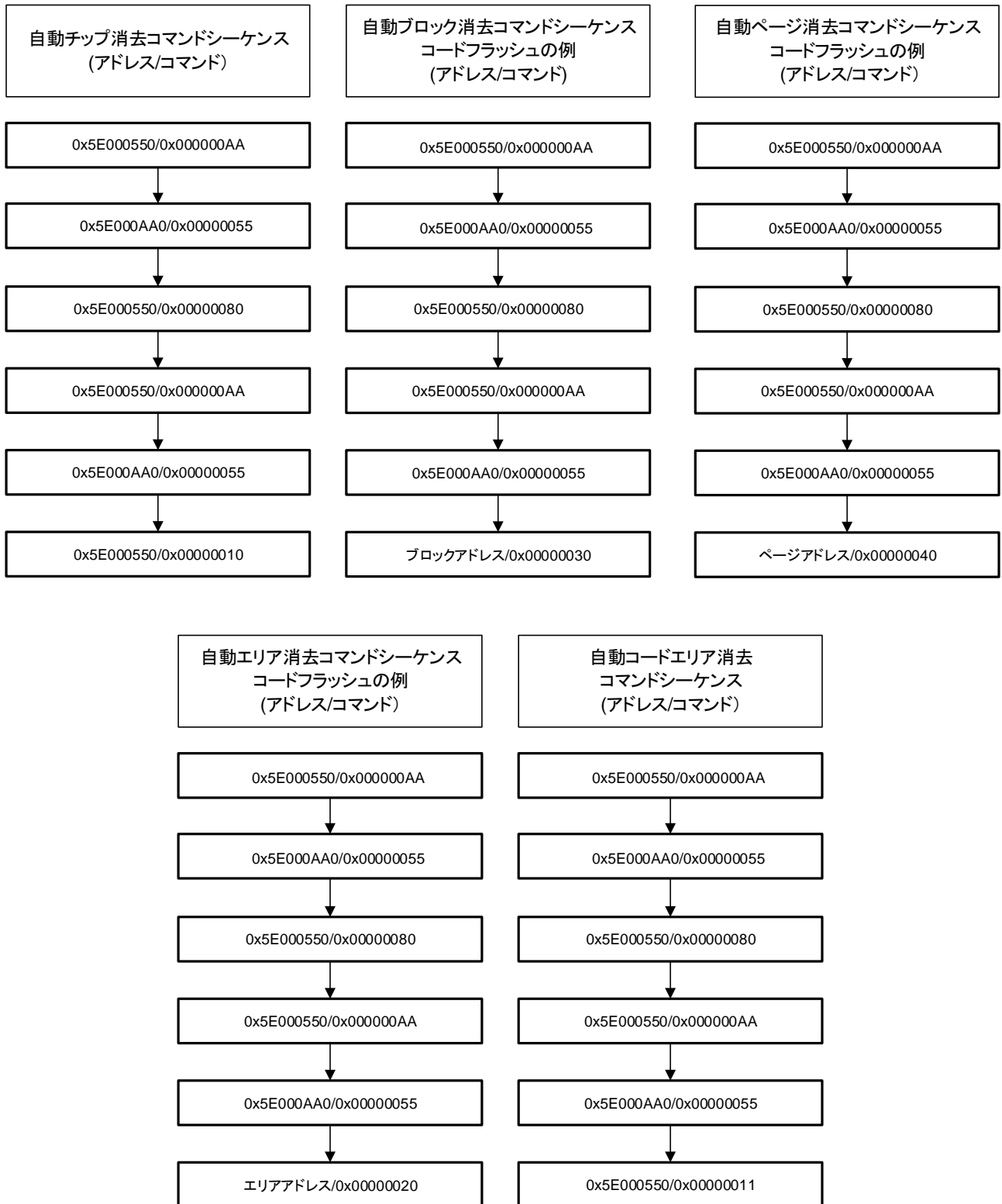


図 3.4 自動消去のフロー(2)

3.3.3. プロテクトビット

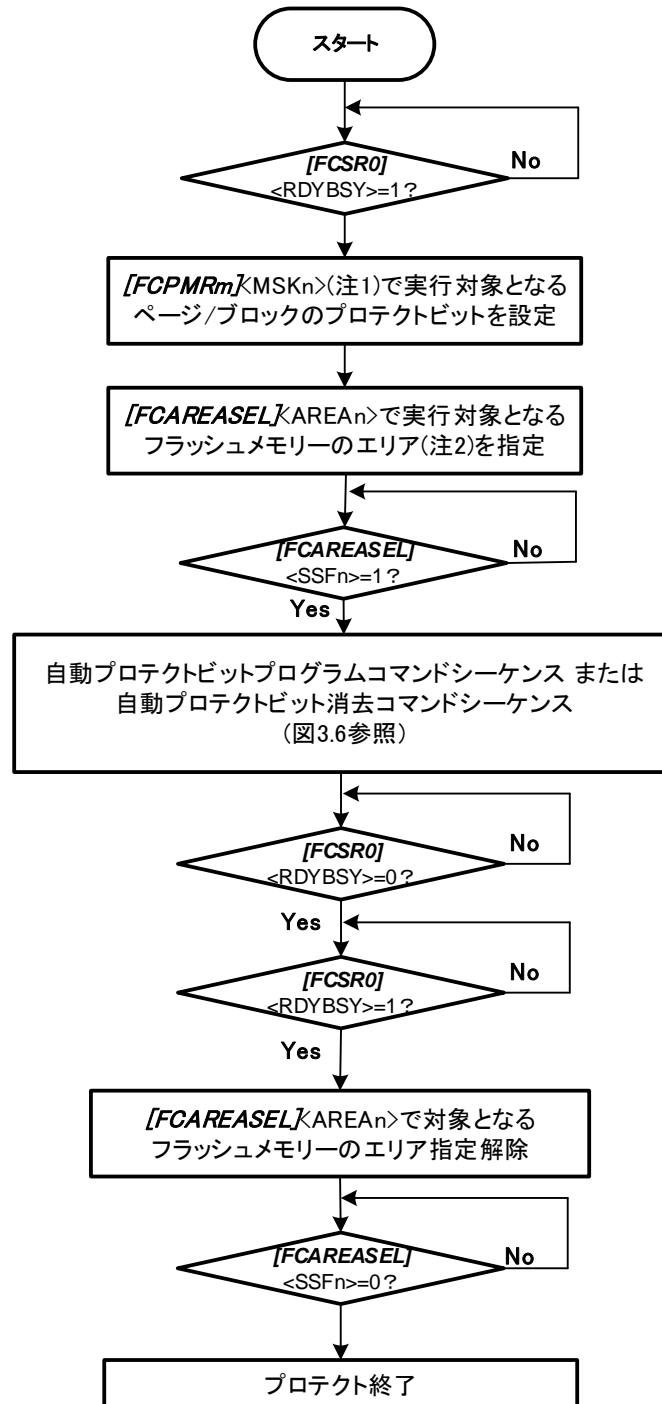


図 3.5 プロテクトのフロー(1)

注 1) <PMn>、<MSKn>、<DMSKn>は代表して<MSKn>で表します。

注 2) コードフラッシュの場合はエリア 0、データフラッシュの場合はエリア 4 を指定します。

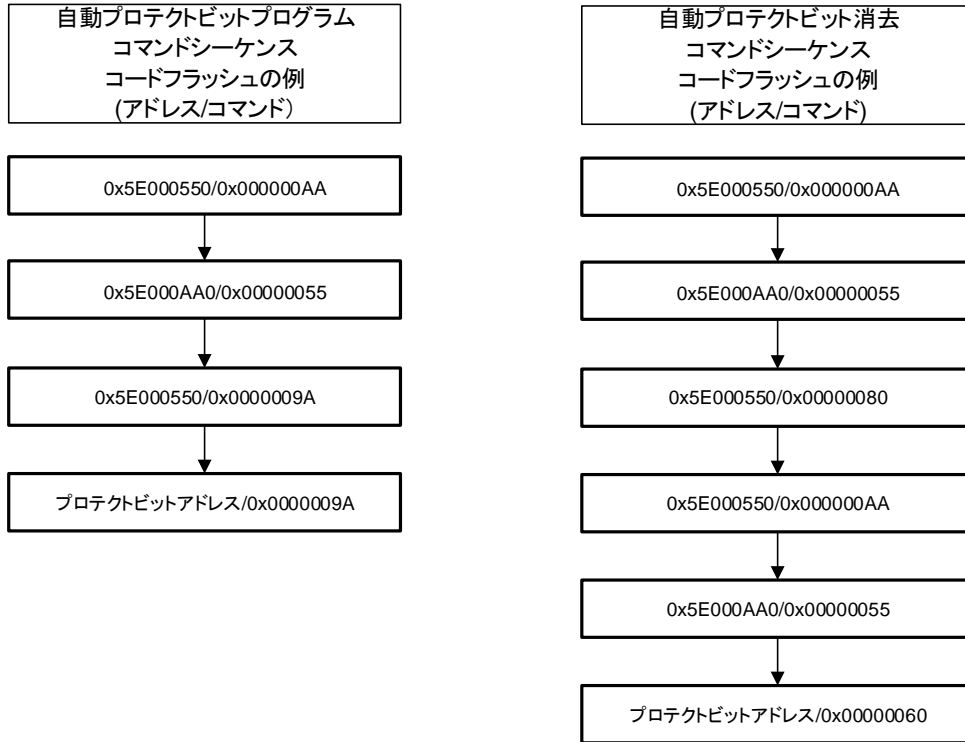


図 3.6 プロテクトのフロー(2)

3.3.4. セキュリティービット

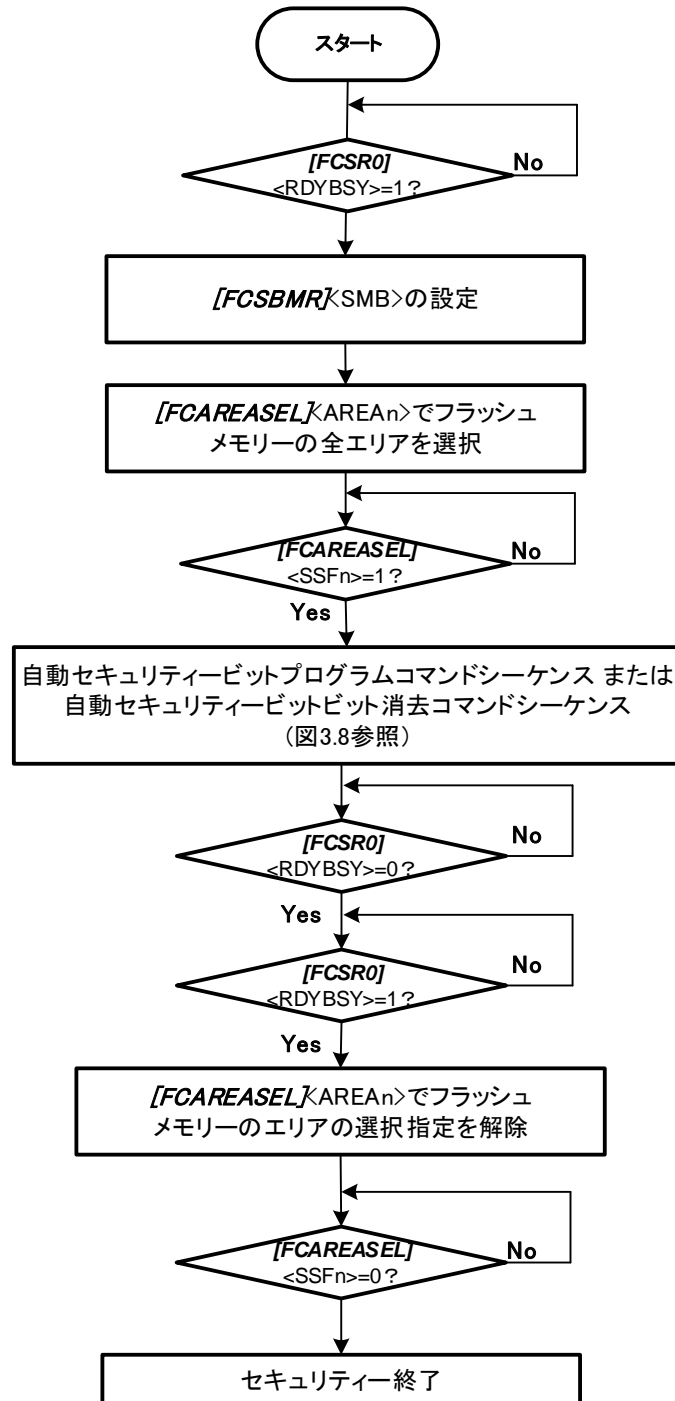


図 3.7 セキュリティーのフロー(1)



図 3.8 セキュリティーのフロー(2)

3.3.5. メモリースワップ

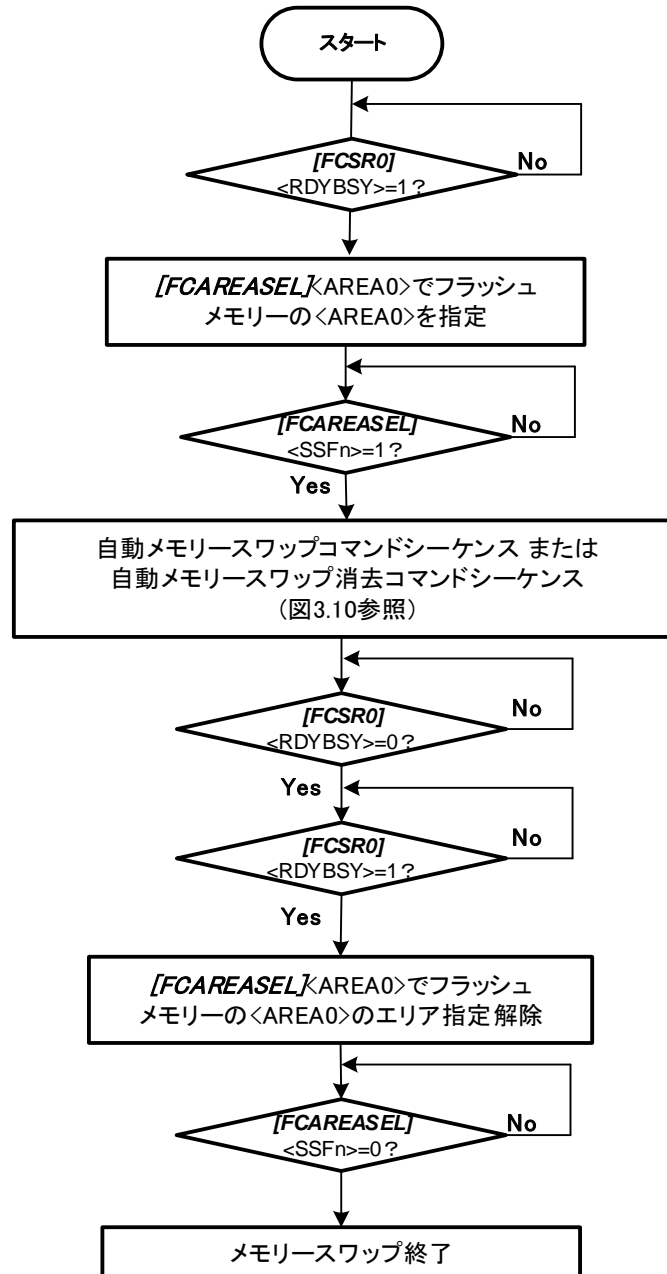


図 3.9 メモリースワップのフロー(1)



図 3.10 メモリスワップのフロー(2)

4. フラッシュメモリー詳細

制御プログラム中でコマンドを実行することで、フラッシュメモリーの書き込み/消去を行います。この書き込み/消去の制御プログラムはユーザーがあらかじめ用意しておきます。

またエリア 0 のフラッシュメモリー上でプログラムを実行中に、命令実行を行っていない他のフラッシュメモリー(例えば<エリア 4>: データフラッシュ)に対して書き込み/消去できます(逆も可能です)。このような使い方をこのドキュメント内ではデュアルモードと呼びます。

4.1. 機能

一部の機能を除き、フラッシュメモリーの書き込みおよび消去などは JEDEC 標準コマンドに準拠していますが、動作コマンドのアドレス指定が標準コマンドとは異なります。

書き込み、消去を行う場合、32 ビット(1 ワード)のストア命令を用いてフラッシュメモリーへコマンドを入力します。コマンド入力後、書き込みおよび消去は内部で自動的に行われます。

表 4.1 フラッシュメモリーの機能

主な機能	説明
自動プログラム	コードフラッシュ: 4 ワード(16 バイト)でデータ書き込みを自動で行います。 データフラッシュ: 1 ワード(4 バイト)でデータ書き込みを自動で行います。
自動チップ消去	コードフラッシュの全領域とデータフラッシュの消去を自動で行います。(注 1)
自動コードエリア消去	コードフラッシュの全領域の消去を自動で行います。(注 1)
自動エリア消去	エリア単位での消去を自動で行います。
自動ブロック消去	ブロック単位での消去を自動で行います。(注 2)
自動ページ消去	ページ単位での消去を自動で行います。
自動プロテクトビットプログラム/消去	書き込みおよび消去を禁止することができます。
自動セキュリティビットプログラム/消去	フラッシュメモリーへのセキュリティ設定および解除することができます。
自動メモリースワッププログラム/消去	コードフラッシュ領域のスワップ/スワップ解除/スワップサイズ指定を自動で行います。

注 1) ユーザーインフォメーションエリアを除く。

注 2) コードフラッシュの Block0 は、自動ページ消去コマンドでページごと(PG0 ~ PG7)に消去してください。

4.1.1. フラッシュメモリーの動作モード

フラッシュメモリーには、大きく分けて以下の3種類の動作モードがあります。

- メモリーデータを読み出すモード(リードモード)
- メモリーデータ消去/書き込みコマンド入力モード(コマンドシーケンス入力モード)
- メモリーデータを自動的に消去/書き込むモード(自動動作)

電源投入後、リセット解除後、および自動動作の正常終了後エリア指定解除するとフラッシュメモリーはリードモードになります。フラッシュメモリーに書かれた命令の実行、およびデータの読み出しはリードモードで行います。

エリア指定をするとコマンド入力が可能になり、コマンドを入力すると自動動作へ移り、コマンドの処理が正常終了すると ID-Read コマンドを除きコマンドシーケンス入力モードに戻ります。コマンドシーケンス入力モード、自動動作中は、フラッシュメモリーデータの読み出しとフラッシュメモリー上の命令の実行ができません。

4.1.2. コマンド実行方法

コマンド実行は、エリア指定後ストアー命令を用いてフラッシュメモリーに対してコマンドシーケンスを書き込むことで行います。フラッシュメモリーは、入力されたアドレスとデータの組み合わせによって各自動動作コマンドを実行します。コマンド実行の詳細は、「4.1.3. コマンド説明」を参照してください。

フラッシュメモリーに対するストアー命令の実行を"バスライトサイクル"と呼びます。各コマンドは幾つかのバスライトサイクルで構成されています。フラッシュメモリーは、バスライトサイクルのアドレスとデータが規定の順番で実行されたときはコマンドの自動動作を実施します。規定の順番で実行されなかった場合、フラッシュメモリーはコマンドの実行を中止しリードモードに戻ります。

コマンドシーケンスの途中でキャンセルしたい場合(注)や、間違ったコマンドシーケンス(未定義)を入力した場合は、Read/リセットコマンドを実行後コマンドシーケンスの入力モードに戻ります。その後エリア指定解除するとフラッシュメモリーはリードモードになります。

注) キャンセルは自動プログラムコマンドの第3バスサイクルまでに、その他コマンドは最終バスサイクルまでに行ってください。

コマンドシーケンスの書き込みが終了すると自動動作を開始し、 $[FCSR0]<RDYBSY>=0$ になります。自動動作が正常終了したときに $[FCSR0]<RDYBSY>=1$ となります。

自動動作中は、新たなコマンドシーケンスを受け付けません。
コマンドを実行するには以下の事項に留意してください。

- (1) 自動動作中は以下の操作を行わないでください。
 - 電源遮断
 - 全ての例外発生(推奨)

- (2) コマンドシーケンサーがコマンドを認識するために、コマンド開始前の状態がリードモードである必要があります。エリア選択をしてコマンドシーケンス入力モードに移行する前に $[FCSR0]<RDYBSY>=1$ であることを確認してください。続いてエリア選択、Read/リセットコマンドを実行してください。
- (3) 以下のコマンドシーケンスは、内蔵 RAM 上で実行してください。
- 自動チップ消去コマンド
 - ID-Read コマンド
 - 自動セキュリティービットプログラムコマンド
 - 自動セキュリティービット消去コマンド
 - 自動プロテクトビットプログラムコマンド
 - 自動プロテクトビット消去コマンド
 - 自動メモリースワップコマンド
 - 自動メモリースワップ消去コマンド
- (4) 各コマンドを実行する前に $[FCAREASEL]$ の対象のエリア選択ビットを設定 (<AREAn> に "111" をライト) してください。
なお、下記コマンドを実行する場合は全てのエリア選択ビットを設定してください。
- 自動チップ消去コマンド
- (5) 各バスライトサイクルは連続して、1 ワード (32 ビット) のデータ転送命令で行います。
- (6) 各コマンドシーケンスの実行中に、実行対象となるフラッシュメモリーへのアクセスを行うとバスフォールトが発生します。
- (7) コマンド発行時、誤ったアドレスやデータをライトした場合は、必ず Read/リセット コマンドシーケンスを実行後コマンドシーケンス入力モードに戻してください。
- (8) 各コマンド実行の終了確認手順は以下のとおりです。
- (a) 最終バスライトサイクルを実行します。
 - (b) $[FCSR0]<RDYBSY>=0$ (Busy) となるまでポーリングします。
 - (c) $[FCSR0]<RDYBSY>=1$ (Ready) となるまでポーリングします。
- (9) フラッシュメモリーからデータをリードする場合は、 $[FCAREASEL]$ のエリア選択ビットをクリア (<AREAn> に "000" をライト) してください。

フラッシュメモリーのエリアが 2 つ以上搭載されている場合、上記以外のコマンドシーケンスを使用して、デュアルモードによる書き込み/消去が可能です。例えばエリア 0 とエリア 4 がある場合、書き込み/消去を行う対象のフラッシュメモリーをエリア 4 とした場合、エリア 0 のフラッシュメモリー上のプログラムを実行してエリア 4 の書き込み/消去ができます(逆の設定でも可能です)。

デュアルモードの場合は、エリア 0 上の命令を実行して他のエリアの書き込み/消去をする場合に限り割り込みの使用が可能です。

4.1.3. コマンド説明

各コマンドの内容について説明します。具体的なコマンドシーケンスは「3.1.1. コードフラッシュのコマンドシーケンス」および「3.2.1. データフラッシュのコマンドシーケンス」を参照してください。

4.1.3.1. 自動プログラム

(1) 動作内容

自動プログラムコマンドシーケンスにより、コードフラッシュは4ワード(16バイト)単位で書き込みができます。16バイトをまたがってデータを書き込むことはできません。データフラッシュは1ワード(4バイト)単位で書き込みができます。

フラッシュメモリーへの書き込みは、「1」データセルを「0」データにすることです。「0」データセルを「1」データにすることはできません。「0」データセルを「1」データにするには消去動作を行う必要があります。

自動プログラムコマンドシーケンスは消去後の書き込み単位に対して1回のみ可能で、「1」データセルであっても「0」データセルであっても2回以上の実行はできません。一度書き込み動作を行ったアドレスに対して再度書き込みを行う場合は、自動ページ消去、自動ブロック消去または自動チップ消去コマンドシーケンスを行った後に自動プログラムコマンドシーケンスを実行しなおす必要があります。

自動プログラム中は、新たにコマンドシーケンスを受け付けません。
自動プログラム実行後はコマンドシーケンス入力モードに戻ります。

注1) 消去動作を伴わない同一アドレスへの2回以上プログラム実施はデータ破損の可能性があります。

注2) プロテクトされたブロックへの書き込み/消去はできません。

(2) 実行方法

第1～第3バスライトサイクルが自動プログラムのコマンドシーケンスです。

第4バスライトサイクル以降にページの先頭アドレスとデータを書き込みます。コードフラッシュでは、第5バスライトサイクル以降は4ワードの内の残りのデータを書き込みます。データフラッシュは1ワード(32ビット)単位で書き込んでください。

コードフラッシュの4ワードの一部に書き込みを行う場合、書き込みが不要なアドレスのデータを「0xFFFFFFFF」として4ワード分の書き込みを行ってください。

データフラッシュの1ワードの一部に書き込みを行う場合、書き込みが不要なアドレスのデータを「0xFF」として1ワード分の書き込みを行ってください。

4.1.3.2. 自動チップ消去

(1) 動作内容

自動チップ消去は、コードフラッシュとデータフラッシュの全アドレスのメモリーセルに対して消去動作を行います。データフラッシュ、コードフラッシュの順番で消去します。プロテクトされているページまたはブロックがある場合は自動チップ消去を実行せず(注 1)、プロテクトされていないページまたはブロックを消去した後にコマンドシーケンス入力モードに戻ります。

消去対象: コードフラッシュ、データフラッシュ

プロテクトビットは消去されませんので、消去が必要な場合は自動プロテクトビット消去コマンドで消去してください。

自動消去中は、新たにコマンドシーケンスを受け付けません。この動作を中止するには「4.1.4 自動チップ消去動作の中止」を参考に中止してください。この場合、データの消去は正常に行われていない可能性があるため、あらためて自動チップ消去を実行する必要があります。

(2) 実行方法

第 1 ~ 第 6 バスライトサイクルが自動チップ消去のコマンドシーケンスです。コマンドシーケンス入力後、自動チップ消去動作を行います。

- 注 1) プロテクトされているブロックまたはページがある場合は、フラッシュメモリー内部ではページ単位で消去動作を繰り返しますので、消去動作が完了するまでには消去するページ数分の時間がかかります。
- 注 2) 自動チップ消去を連続して実行することはできません。チップ消去を再実行する場合は、一度ブランクチェックを行った後に行ってください。

4.1.3.3. 自動エリア消去

(1) 動作内容

自動エリア消去コマンドは、指定されたエリアに対して消去動作を行います。プロテクトされているページまたはブロックがある場合は自動エリア消去を実行せず(注 1)、プロテクトされていないページまたはブロックを消去した後にコマンドシーケンス入力モードに戻ります。

自動エリア消去中は、新たにコマンドシーケンスを受け付けません。
自動エリア消去実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

第 1 ~ 第 5 バスライトサイクルが自動エリア消去のコマンドシーケンスです。第 6 バスライトサイクルで消去するエリアを指定します。コマンドシーケンス入力後、自動エリア消去動作を行います。

- 注 1) プロテクトされているブロックまたはページがある場合は、フラッシュメモリー内部ではページ単位で消去動作を繰り返しますので、消去動作が完了するまでには消去するページ数分の時間がかかります。
- 注 2) 自動エリア消去を連続して実行することはできません。エリア消去を再実行する場合は、消去したエリアに対して一度ブランクチェックを行った後に行ってください。

4.1.3.4. 自動ブロック消去

(1) 動作内容

自動ブロック消去コマンドは、指定されたブロックに対する消去動作を行います。指定されたブロックがプロテクトされているブロックに含まれる場合は消去を実行せず、コマンドシーケンスの入力後にコマンドシーケンス入力モードに戻ります。

自動ブロック消去中は、新たにコマンドシーケンスを受け付けません。

自動ブロック消去実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

第1～第5バスライトサイクルが自動ブロック消去のコマンドシーケンスです。第6バスライトサイクルで消去するブロックを指定します。コマンドシーケンス入力後、自動ブロック消去動作を行います。

4.1.3.5. 自動ページ消去

(1) 動作内容

自動ページ消去コマンドは、指定されたページに対する消去動作を行います。指定されたページがプロテクトされている場合は消去を実行せず、コマンドシーケンスの入力後にコマンドシーケンス入力モードに戻ります。

自動ページ消去中は、新たにコマンドシーケンスを受け付けません。

自動ページ消去実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

第1～第5バスライトサイクルが自動ページ消去のコマンドシーケンスです。第6バスライトサイクルで消去するページを指定します。コマンドシーケンス入力後、自動ページ消去動作を行います。

4.1.3.6. 自動プロテクトビットプログラム

(1) 動作内容

自動プロテクトビットプログラムは、プロテクトビットにビット単位で"1"を書き込みます。プロテクトビットを"0"にするためには自動プロテクトビット消去コマンドを使用します。

プロテクトの機能については「4.1.6. プロテクト機能」を参照してください。

自動プロテクトビットプログラム中は、新たにコマンドシーケンスを受け付けません。

自動プロテクトビットプログラム実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

第1～第3バスライトサイクルが自動プロテクトビットプログラムのコマンドシーケンスになります。第4バスライトサイクルで書き込むプロテクトビットを指定します。コマンドシーケンス入力後、自動プロテクトビットプログラム動作を行います。正しく書き込みができたかどうか、**[FCPSRn]**の各ビットを確認してください。

4.1.3.7. 自動プロテクトビット消去

(1) 動作内容

自動プロテクトビット消去コマンドは、実行する際のセキュリティーの状態に関係無くプロテクトビットを消去することができます。

プロテクトの機能については、「4.1.6. プロテクト機能」を参照してください。

自動プロテクトビット消去中は、新たにコマンドシーケンスを受け付けません。
自動プロテクトビット消去実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

コマンドシーケンス"自動プロテクトビット消去"を入力します。コマンドシーケンス入力後、自動動作を行います。

全てのプロテクトビットが一括消去されます。正常に消去が行われたか、**[FCPSRn]**の各ビットを確認してください。

4.1.3.8. 自動セキュリティービットプログラム

(1) 動作内容

自動セキュリティービットプログラムは、セキュリティービットに"1"を書き込みます。セキュリティービットを"0"にするためには自動セキュリティービット消去コマンドを使用します。

セキュリティーの機能については「4.1.7. セキュリティー機能」を参照してください。

自動セキュリティービットプログラム中は、新たにコマンドシーケンスを受け付けません。
自動セキュリティービットプログラム実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

コマンドシーケンス"自動セキュリティービットプログラム"を入力します。コマンドシーケンス入力後、自動セキュリティービットプログラム動作を行います。システムリセット後、セキュリティーは有効になります。セキュリティーが有効になると、デバッグツールは接続できなくなります。

4.1.3.9. 自動セキュリティービット消去

(1) 動作内容

自動セキュリティービット消去コマンドは、セキュリティービットを消去します。実行する際のセキュリティーの状態によって動作内容が異なります。

- セキュリティー状態でない場合($[FCBMR]/SMB = 0$ で $[FCSSR]/SEC = 1 \rightarrow 0$)
セキュリティービットを"0"にクリアします。
- セキュリティー状態の場合($[FCSSR]/SEC = 1$)
コードフラッシュとデータフラッシュの全アドレスのデータを消去した後、セキュリティービットを消去します。

セキュリティーの機能については、"4.1.7 セキュリティー機能"を参照してください。
自動セキュリティービット消去中は、新たにコマンドシーケンスを受け付けません。
自動セキュリティービット消去実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

コマンドシーケンス"自動セキュリティービット消去"を入力します。コマンドシーケンス入力後、自動動作を行います。

セキュリティー状態($[FCSSR]/SEC = 1$)の場合、セキュリティーを一時解除するために $[FCBMR]/SMB = 0$ を設定します。 $[FCSSR]/SEC = 0$ となったことを確認後にコマンドシーケンス"自動セキュリティービット消去"を実行するとセキュリティービットが消去されます。正常に消去が行われたか確認するために、システムリセット後、 $[FCBMR]/SMB = 1$ を設定して $[FCSSR]/SEC$ をリードしてください。

セキュリティー状態でコマンドシーケンス"自動セキュリティービット消去"を実行した場合、コードフラッシュとデータフラッシュの全アドレスのデータ消去およびセキュリティービットが消去されます。(注)正常に消去が行われたか確認するために、システムリセット後、 $[FCBMR]/SMB = 1$ を設定して $[FCSSR]/SEC$ をリードしてください。コードフラッシュとデータフラッシュのデータの消去も確認してください。さらに必要に応じてコマンドシーケンス"自動プロテクトビット消去"を実行してプロテクトビットを消去してください。

注) "自動セキュリティービット消去"コマンドシーケンスを実行する場合は、 $[FCAREASEL]$ で全エリアを指定してください。全エリアが指定されていない場合は、"自動セキュリティービット消去コマンドシーケンス"は無視されます。

4.1.3.10. ID-Read

(1) 動作内容

ID-Read コマンドは、フラッシュメモリーのタイプなどの情報を読み出すことができます。読み出せる内容は、メーカーコード、デバイスコード、マクロコードの3種類です。

(2) 実行方法

第1～第3バスライトサイクルがID-Readのコマンドシーケンスになります。第4バスライトサイクルでIDアドレスを指定します。第4バスライトサイクルが終わったら、エリア選択を解除し、リードモードにしてから第5バスサイクルでフラッシュ領域からのリード動作でIDデータが得られます。異なる種類のIDをリードする場合は、第1バスサイクルからコマンドシーケンスを再実行してください。

注) ID-Read 実行後は必ず Read/リセットコマンドを実行してください。

4.1.3.11. Read/リセットコマンド

(1) 動作内容

フラッシュメモリーをコマンドシーケンス入力モードにするコマンドです。

(2) 実行方法

Read/リセットコマンドでは第1バスライトサイクルがコマンドシーケンスになります。コマンドシーケンス実行後、フラッシュメモリーはコマンドシーケンス入力モードになります。

4.1.3.12. 自動メモリースワッププログラム

(1) 動作内容

自動メモリースワップは、**[FCSWPSR]** <SWP0><SWP1>、<SIZE0> ～ <SIZE3>の各ビットにビット単位で"1"を書き込むコマンドです。各ビットを"0"にすることはできず、自動メモリースワップ消去コマンドを使用して全てのビットを"0"クリアします。

自動メモリースワップ動作中は、新たにコマンドシーケンスを受け付けません。
自動メモリースワップ実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

第1～第4バスライトサイクルが自動メモリースワップのコマンドシーケンスです。コマンドシーケンス入力後、**[FCSWPSR]**の指定ビットに"1"が書き込まれます。正常に書き込みできたかどうか、**[FCSWPSR]** <SWP0><SWP1>、<SIZE0> ～ <SIZE3>を確認してください。

4.1.3.13. 自動メモリースワップ消去

(1) 動作内容

自動メモリースワップ消去は、**[FCSWPSR]** <SWP0><SWP1>、<SIZE0> ~ <SIZE3>の各ビットを一括で消去します。

自動メモリースワップ消去動作中は、新たにコマンドシーケンスを受け付けません。
自動メモリースワップ消去実行後はコマンドシーケンス入力モードに戻ります。

(2) 実行方法

コマンドシーケンス"自動メモリースワップ消去"を入力します。コマンドシーケンス入力後、自動動作を行います。正常に消去が行われたか、**[FCSWPSR]** <SWP0><SWP1>、<SIZE0> ~ <SIZE3>を確認してください。

4.1.3.14. 自動コマンド実行時の注意

複数のエリアに対して同時に消去/書き込みを行うことはできません。プロテクトビット、セキュリティビットとの組み合わせも同様にできません。後発のコマンドは無視されます。

例 1: データフラッシュ(エリア 4)を消去中に、同時にコードフラッシュ(エリア 0)に書き込みを行う操作

例 2: データフラッシュ(エリア 4)を消去中に、同時にコードのプロテクトビット(エリア 0)に書き込みを行う操作

例 3: コードフラッシュ(エリア 0)を消去中に、同時にデータフラッシュ(エリア 4)の消去を行う操作

4.1.4. 自動チップ消去動作の中止

自動チップ消去を実行中にこれを中止する必要がある場合、以下の手順で自動チップ消去動作を中止して、リードモードへ復帰します。

- (1) **[FCSR0]**<RDYBSY>をリードします。
- (2) 手順 1 のリード結果が"1"(Ready)の場合は、9 で終了してください。"0"(Busy)の場合は 3 へ進みます。
- (3) **[FCCR]**<WEABORT>に"0x7"をライトします。
- (4) **[FCCR]**<WEABORT>に"0x0"をライトします。
- (5) **[FCSR0]**<RDYBSY> = 1 (Ready)となるまでポーリングします。
- (6) **[FCSR1]**<WEABORT>をリードします。
- (7) Read/リセットコマンドを発行します。
- (8) 手順 6 のリード結果が"0"の場合は、9 で終了してください。"1"の場合は以下の操作を行い、このフラグをクリアします。
 - (a) **[FCSTSCLR]**<WEABORT>に"0x7"をライトします。
 - (b) **[FCSTSCLR]**<WEABORT>に"0x0"をライトします。
 - (c) **[FCSR1]**<WEABORT> = 0 となるまでポーリングします。
- (9) 終了

注) **[FCCR]**への書き込み前に**[FCKCR]**への特定コード書き込みが必要ですが、上記手順では省略して書

いてあります。

4.1.5. 自動動作の完了検知

フラッシュの書き込み/消去動作などの完了を検知する割り込み機能があります。

表 4.2 フラッシュの書き込み/消去動作などの完了検知

項目	信号名	割り込み名称
コードフラッシュの書き込み/消去動作の完了	INTFLCRDY	Code FLASH Ready 割り込み
データフラッシュの書き込み/消去動作の完了	INTFLDRDY	Data FLASH Ready 割り込み

自動チップ消去コマンドシーケンスを実行した場合は、まずデータフラッシュへの消去終了時に INTFLDRDY が発生、次にコードフラッシュの消去終了時に INTFLCRDY が発生します。

4.1.5.1. 手順

自動動作の完了検知割り込みを使用する手順(データフラッシュの場合)は以下のとおりです。

割り込み処理の詳細については、リファレンスマニュアル「例外」の章"割り込み"を参照してください。

- (1) INTFLDRDY 割り込みの許可の設定をします。
- (2) データフラッシュに対し書き込み/消去コマンドを発行後、**[FCSR0]<RDYBSY>**で自動動作中(BUSY 状態)を確認します。
- (3) フラッシュの自動動作終了後、INTFLDRDY 割り込みが発生します。
- (4) 継続して書き込みを行わない場合は、割り込み処理ルーチンの中で、INTFLDRDY 割り込みの禁止をしてからリターンしてください。継続して書き込みを行う場合は、INTFLDRDY 割り込みは禁止しないで新しいコマンドシーケンスを発行してからリターンしてください。
- (5) 書き込みを継続する場合は、メイン処理を行いながら 3~4 を繰り返します。

4.1.6. プロテクト機能

プロテクト機能は、フラッシュメモリーへの書き込み、消去をブロック単位で禁止することができます。プロテクトの設定は、コードフラッシュとデータフラッシュで個別に設定します。

コードフラッシュではページ 0~7 はページ単位で行い、残りのブロックはブロック単位で行います。データフラッシュでは、全てブロック単位で行います。

プロテクト設定の消去は、一括消去となります。

4.1.6.1. プロテクトの設定方法

プロテクト機能を有効にするには、プロテクトビットプログラムコマンドでプロテクトビットを"1"にします。プロテクト機能が有効となる条件は以下のとおりです。

- (1) $[FCPMRm] \langle MSKn \rangle = 1$ (注)
- (2) プロテクトビット $n = 1$

この時ブロック n が書き込み/消去禁止状態となります。

プロテクトビットの状態を確認する場合は、 $[FCPMRm] \langle MSKn \rangle = 1$ にして $[FCPSRm]$ をモニターしてください(注)。

注) $\langle PMn \rangle$ 、 $\langle MSKn \rangle$ 、 $\langle DMSKn \rangle$ は代表して $\langle MSKn \rangle$ で表します。

4.1.6.2. プロテクトの解除方法

プロテクトビット消去コマンドによりプロテクトビットを"0"にすることでブロックプロテクトは解除されます。

注) プロテクトビットはプロテクトビット消去コマンドにより全ビット"0"になります。

4.1.6.3. プロテクトの一時解除機能

プロテクトビットを消去しないでプロテクト機能を一時解除することができます。
指定したブロックのみ解除することができます。

$[FCPMRm] \langle MSKn \rangle = 0$ の時、当該のブロック n に対するプロテクトビットの状態にかかわらず書き込み、消去禁止機能は無効となります。

レジスター設定は「5.2 レジスター詳細」の $[FCPMRm]$ を参照してください。

注) $\langle PMn \rangle$ 、 $\langle MSKn \rangle$ 、 $\langle DMSKn \rangle$ は代表して $\langle MSKn \rangle$ で表します。

4.1.7. セキュリティー機能

セキュリティー機能は、フラッシュライターによるフラッシュメモリーの読み出しの禁止およびデバッグ機能の使用制限をすることができます。

4.1.7.1. セキュリティーの設定方法

セキュリティー機能を有効にするには、セキュリティービットプログラムコマンドでセキュリティービットを"1"にします。

セキュリティー機能が有効となる条件は以下のとおりです。

- (1) $[FCSBMR]<SMB> = 1$
- (2) セキュリティービット = 1

セキュリティービットの状態を確認する場合は、 $[FCSBMR]<SMB> = 1$ にして $[FCSSR]<SEC>$ をリードしてください。

注) セキュリティービット書き込み後は、システムリセットでセキュリティーは有効になります。

4.1.7.2. セキュリティーの解除方法

セキュリティー機能を解除するには以下の手順で行います。

- (1) $[FCSBMR]<SMB> = 0$ にします。
- (2) セキュリティービット消去コマンドでセキュリティービットを"0"に消去します。

$[FCSBMR]<SMB> = 1$ 、 $[FCSSR]<SEC> = 1$ の状態で、セキュリティービット消去コマンドを実行すると、チップ消去機能が起動してコードフラッシュ、データフラッシュおよびセキュリティービットが消去されます。

注) セキュリティービット書き込み後は、システムリセットでセキュリティーは有効になります。

4.1.7.3. 動作

セキュリティーが有効な場合の動作を表 4.3 に示します。

表 4.3 セキュリティー有効時の動作

項目	内容
フラッシュメモリー	CPU からの読み出し/書き込みは可能です。
デバッグ機能	デバッグできなくなります。
フラッシュライターモード(注)	フラッシュメモリーの読み出し、書き込みはできません。

注) ギャングライターなどで使用します。仕様は非公開です。

4.1.8. メモリースワップ機能

コードフラッシュの書き替え操作の途中で中断した場合、例えばプログラム消去後に電源が OFF になって書き込みを継続できなくなるケースが考えられます。このようなケースを回避するために、本機能を利用して書き込みプログラムを残すことができます。

4.1.8.1. メモリースワップの設定方法

スワップ領域の対象は0番地で始まる領域と続く同じサイズの領域です。スワップサイズは[FCSWPSR] <SIZE0> ~ <SIZE3>で決まります。このサイズを変更するには、自動メモリースワッププログラムコマンドで[FCSWPSR] <SIZE0> ~ <SIZE3>の対象サイズのビットを"1"にセットします。

メモリースワップを行うには、自動メモリースワッププログラムコマンドで[FCSWPSR] <SWP0>に"1"を設定します。スワップ状態を解除するには、自動メモリースワップコマンドで[FCSWPSR] <SWP1>に"1"を設定します。または、自動メモリースワップ消去コマンドを実行します。スワップ状態は[FCSWPSR] <SWP0> <SWP1>で確認することができます。

自動メモリースワップコマンドの詳細は「4.1.3.12 自動メモリースワップ」の章を参照してください。

4.1.8.2. 操作方法

メモリスワップ操作の基本的な流れを以下に示します。メモリスワップ操作の具体例は「6.8. ユーザーブートプログラムの書き替え方法」を参照してください。

プロテクト機能が有効の場合は、プロテクトを一時解除してください。

プロテクトの一時解除方法は「4.1.6.3. プロテクトの一時解除機能」を参照してください。プロテクトの一時解除をしない場合、手順におけるコマンド実行が行われません。

- (1) 0番地で始まる領域の次の領域がブランク状態であることを確認します(以後、0番地から始まる領域をPage0、続く領域をPage1として説明します。)。ブランク状態でなければ消去してください。

Page0: 旧オリジナルデータ

Page1: ブランク

- (2) 0番地で始まる領域のオリジナルデータを次の領域にも書き込みます。(両方の領域のデータを同じにします)

Page0: 旧オリジナルデータ

Page1: コピーデータ(旧オリジナルデータ)

- (3) メモリスワップを行います。

Page0: コピーデータ(旧オリジナルデータ)

Page1: 旧オリジナルデータ

- (4) 旧オリジナルデータを消去して、ブランク状態にします。

Page0: コピーデータ(旧オリジナルデータ)

Page1: ブランク

- (5) ブランク領域に新しいデータを書き込みます。

Page0: コピーデータ(旧オリジナルデータ)

Page1: 新オリジナルデータ

- (6) スワップ状態を解除します。

Page0: 新オリジナルデータ

Page1: コピーデータ(旧オリジナルデータ)

- (7) 自動メモリスワップ消去コマンドを実行します。

- (8) 必要により以下を行ってください。

- コピーデータ(旧オリジナルデータ)消去。
- スワップ領域以外のフラッシュメモリーのデータ書き換え。
- プロテクト機能の有効化
- セキュリティー機能の有効化

手順	1	2	3	4	5	6
内蔵RAM	消去ルーチン	書き替えルーチン	スワップルーチン	消去ルーチン	書き替えルーチン	スワップルーチン
フラッシュメモリー	Page 0	旧オリジナル	旧オリジナル	旧オリジナルのコピー	旧オリジナルのコピー	新オリジナル
	Page 1	ブランク	旧オリジナルのコピー	旧オリジナル	ブランク	旧オリジナルのコピー

消去ルーチン: フラッシュメモリーの消去を行うためのプログラム
 書き替えルーチン: フラッシュメモリーの書き換えを行うためのプログラム
 スワップルーチン: フラッシュメモリーのスワップを行うためのプログラム

図 4.1 メモリースワップ実施手順の例

4.1.8.3. メモリースワップ情報の消去

メモリースワップ状態を解除後、再びメモリースワップを行うには、自動メモリースワップ消去コマンドで[FCSWPSR]を全て"0"に初期化してください。

4.1.9. ユーザーインフォメーションエリア

ユーザーインフォメーションエリアでは命令実行はできません。データリードは CPU から命令で行います。

[FCBNKCR]によるバンク切替えによってアクセスが可能となります。アドレス配置などは「表 2.10 コードフラッシュのユーザーインフォメーションエリア」を参照してください。切替後は、コードフラッシュ(エリア 0)はアクセスしないでください。

チップ消去コマンドでは消去されませんので、チップごとにユニークな管理番号などを書き込んでおくことができます。

コードフラッシュ(エリア 0)と同時に書き込み/消去することはできません。排他的に使用してください。

4.1.9.1. ユーザーインフォメーションエリアの切替え手順

- (1) RAM 上切替えプログラムを転送し、Jump します
- (2) [FCAREASEL]<AREA0[2:0]>に"111"を書き込みます(注)
- (3) [FCBUFDISCLR]<BUFDISCLR[2:0]>に"111"を書き込みます
- (4) [FCBNKCR]<BANK0[2:0]>に"111"を書き込みます
- (5) [FCBNKCR]<BANK0[2:0]>をリードして"111"となったことを確認します
- (6) ユーザーインフォメーションエリアを操作します
データリード、データ書き込み、消去
- (7) [FCBNKCR]<BANK0[2:0]>に"000"を書き込みます
- (8) [FCBNKCR]<BANK0[2:0]>をリードして"000"となったことを確認します
- (9) [FCBUFDISCLR]<BUFDISCLR[2:0]>に"000"を書き込みます
- (10) [FCAREASEL]<AREA0[2:0]>に"000"を書き込みます(注)
- (11) 元のプログラムヘリターンします

注) データ書き込み、消去の操作を行う場合に設定が必要です。リード操作のみの場合は設定不要です。

4.1.9.2. ユーザーインフォメーションエリアへの書き込み方法

4.1.9.1 の手順(6)の工程で、コードフラッシュ(エリア 0)への書き込みと同様の手順で書き込みができます。

4.1.9.3. ユーザーインフォメーションエリアの消去方法

4.1.9.1 の手順(6)の工程で、コードフラッシュ(エリア 0)のページ消去と同様の手順で消去ができます。全てが一括で消去されます。

4.1.10. リードバッファ

コードフラッシュはリードバッファを内蔵しています。リードバッファにより、最速1クロックでコードフラッシュの読み出しが可能となります。

リードバッファは256ビット長のプリフェッチバッファ: 2段、履歴バッファ: 8段、分岐バッファ: 32段を内蔵しています。

4.1.10.1. リードバッファの動作

図 4.2、図 4.3 はリードバッファ無効時、有効時の動作例です。

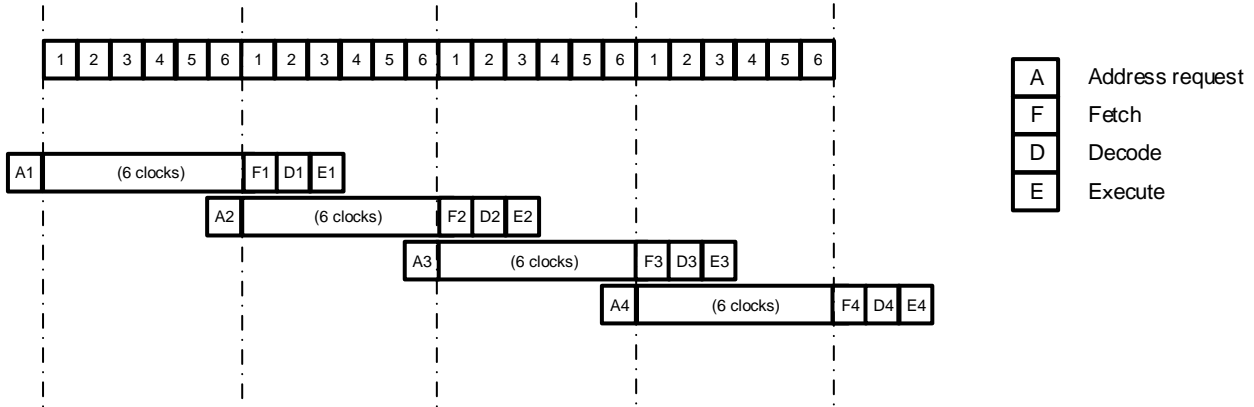


図 4.2 リードバッファ無効時の動作例

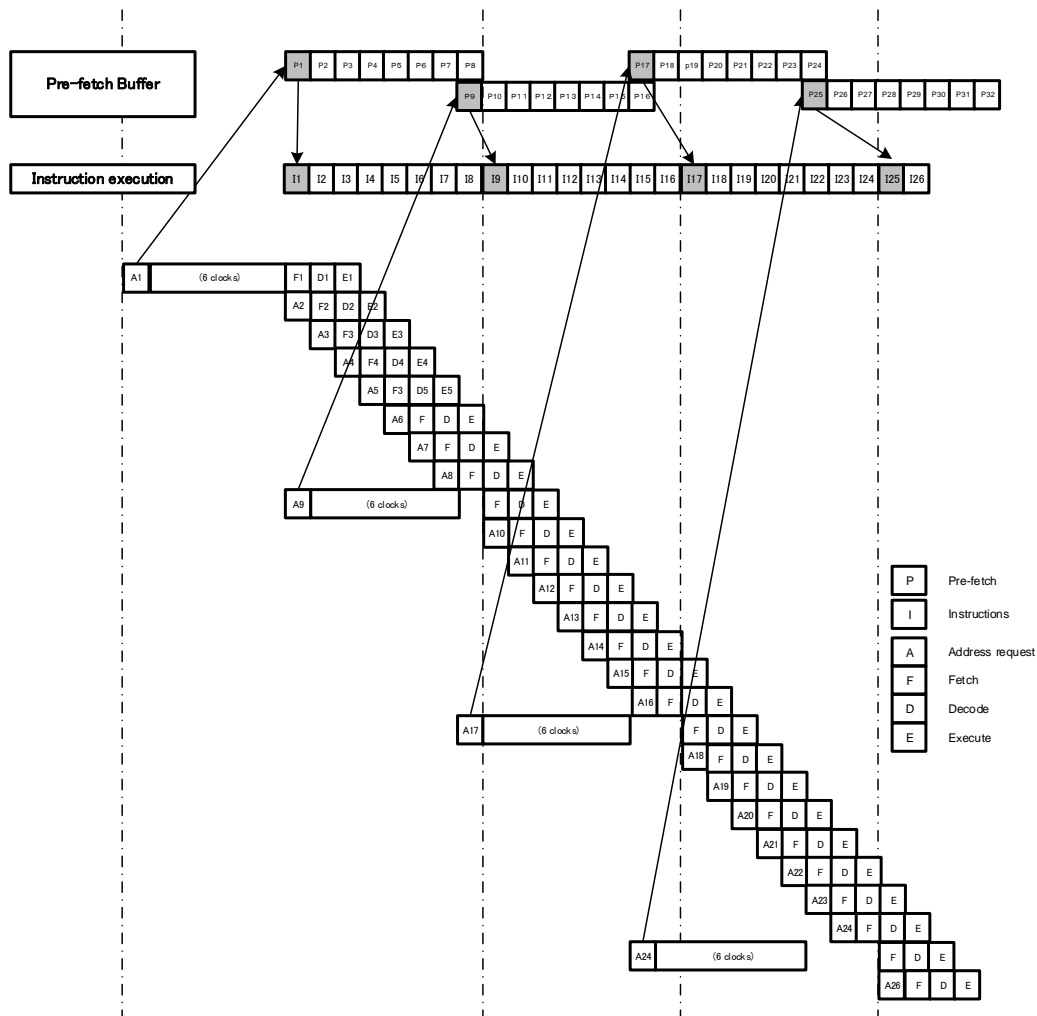


図 4.3 リードバッファ有効時の動作例

5. レジスター説明

5.1. レジスター一覧

フラッシュメモリー関連のレジスター一覧を示します。

周辺機能		チャンネル/ユニット	ベースアドレス
			Type 1
フラッシュメモリー	FC	-	0x5DFF0000

レジスター名		アドレス(Base+)
Flash セキュリティビットマスクレジスター	[FCSBMR]	0x0010
Flash セキュリティステータスレジスター	[FCSSR]	0x0014
Flash キーコードレジスター	[FCKCR]	0x0018
Flash ステータスレジスター0	[FCSR0]	0x0020
Flash プロテクトステータスレジスター0	[FCPSR0]	0x0030
Flash プロテクトステータスレジスター1	[FCPSR1]	0x0034
Flash プロテクトステータスレジスター6	[FCPSR6]	0x0048
Flash プロテクトマスクレジスター0	[FCPMR0]	0x0050
Flash プロテクトマスクレジスター1	[FCPMR1]	0x0054
Flash プロテクトマスクレジスター6	[FCPMR6]	0x0068
Flash ステータスレジスター1	[FCSR1]	0x0100
Flash メモリスワップステータスレジスター	[FCSWPSR]	0x0104
Flash エリアセレクションレジスター	[FCAREASEL]	0x0140
Flash コントロールレジスター	[FCCR]	0x0148
Flash ステータスクリアレジスター	[FCSTCLR]	0x014C
Flash バンクレジスター	[FCBNKCR]	0x0150
Flash アクセスコントロールレジスター	[FCACCR]	0x0154
Flash バッファ禁止/クリアレジスター	[FCBUFDISCLR]	0x0158

注) レジスター割り当てがないアドレスにはアクセスしないでください。

5.2. レジスター詳細

5.2.1. [FCSBMR] (Flash セキュリティービットマスクレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	SMB	1	R/W	セキュリティーマスクビット 1: マスクしません 0: マスクします(セキュリティー一時解除) セキュリティーが有効([FCSSR]<SEC> = 1)の時に、このレジスターに"0"を書き込むとセキュリティーを一時的に解除します。

注 1) このレジスターを書き換える場合は以下の手順で行ってください。

- (1) [FCKCR]に対して特定のコード(0xA74A9D23)を書き込む。
- (2) 1の書き込みから16クロック以内に[FCSBMR]<SMB>のデータを書き換える。

注 2) このレジスターは、フラッシュメモリーの書き込み/消去の動作中は書き換えないでください。

注 3) このレジスターは、POR または PORF で初期化されます(POR、PORFの詳細はリファレンスマニュアル「クロック制御と動作モード」の"リセットと電源制御"章を参照してください)。

5.2.2. [FCSSR] (Flash セキュリティーステータスレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:1	-	0	R	リードすると"0"が読めます。
0	SEC	0/1	R	セキュリティーステータス: セキュリティーの状態を示します。 1: セキュリティーがかかっています 0: セキュリティーはかかっていません システムリセットでセキュリティーの状態がロードされます。

5.2.3. [FCKCR] (Flash キーコードレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:0	KEYCODE	0x00000000	W	レジスターロック解除用キーコード [FCSBMR]、[FCPMRn]、[FCCR]、[FCAREASEL]を書き換える場合は、事前に本レジスターに対して特定のコード(0xA74A9D23)を書き、その後16クロック以内に当該のレジスター値を書き換えてください。 16クロック以内に有効な書き込みが行われた場合は、解除状態はリセットされます。

5.2.4. [FCSR0] (Flash ステータスレジスター0)

Bit	Bit Symbol	リセット後	Type	機能
31:11	-	0	R	リードすると"0"が読めます。
10	RDYBSY2	1	R	エリア 4 の ReadyBusy 0: 自動動作中 1: 自動動作終了
9	-	1	R	リードすると"1"が読めます。
8	RDYBSY0	1	R	エリア 0 の ReadyBusy 0: 自動動作中 1: 自動動作終了
7:1	-	0	R	リードすると"0"が読めます。
0	RDYBSY	1	R	全てのフラッシュメモリーエリアの ReadyBusy 0: 自動動作中 1: 自動動作終了 自動プログラムまたは自動消去コマンド実行時の Ready/ Busy。自動動作の状態を認識できます。フラッシュメモリーが自動動作中は "0" になり、ビジー状態であることを示します。自動動作が終了するとレディー状態となり "1" を出力し、次のコマンドを受け付けます。

5.2.5. [FCPSR0] (Flash プロテクトステータスレジスター0)

Bit	Bit Symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7	PG7	0/1	R	コードフラッシュ(エリア 0)のプロテクトステータス 1: プロテクト状態 0: プロテクト状態ではない Page0 から Page7 まで(Block0)のページごとのプロテクトの状態を示します。該当ビットが"1"の時は対応するページがプロテクト状態であることを示します。プロテクト状態のページは書き換えできません。システムリセットでプロテクトの状態がロードされます。
6	PG6	0/1	R	
5	PG5	0/1	R	
4	PG4	0/1	R	
3	PG3	0/1	R	
2	PG2	0/1	R	
1	PG1	0/1	R	
0	PG0	0/1	R	

5.2.6. [FCPSR1] (Flash プロテクトステータスレジスター1)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15	BLK15	0/1	R	コードフラッシュ(エリア 0)のプロテクトステータス 1: プロテクト状態 0: プロテクト状態ではない Block1 から Block15 までのブロックごとのプロテクトの状態を示します。該当ビットが"1"の時は対応するブロックがプロテクト状態であることを示します。プロテクト状態のブロックは書き換えできません。システムリセットでプロテクトの状態がロードされます。
14	BLK14	0/1	R	
13	BLK13	0/1	R	
12	BLK12	0/1	R	
11	BLK11	0/1	R	
10	BLK10	0/1	R	
9	BLK9	0/1	R	
8	BLK8	0/1	R	
7	BLK7	0/1	R	
6	BLK6	0/1	R	
5	BLK5	0/1	R	
4	BLK4	0/1	R	
3	BLK3	0/1	R	
2	BLK2	0/1	R	
1	BLK1	0/1	R	
0	-	0	R	リードすると"0"が読めます。

5.2.7. [FCPSR6] (Flash プロテクトステータスレジスター6)

Bit	Bit Symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7	DBLK7	0/1	R	データフラッシュ(エリア 4)のプロテクトステータス 1: プロテクト状態 0: プロテクト状態ではない データフラッシュのブロックごとのプロテクトの状態を示します。該当ビットが"1"の時は対応するブロックがプロテクト状態であることを示します。プロテクト状態のブロックは消去/書き込みできません。システムリセットでプロテクトの状態がロードされます。
6	DBLK6	0/1	R	
5	DBLK5	0/1	R	
4	DBLK4	0/1	R	
3	DBLK3	0/1	R	
2	DBLK2	0/1	R	
1	DBLK1	0/1	R	
0	DBLK0	0/1	R	

5.2.8. [FCPMR0] (Flash プロテクトマスクレジスター0)

Bit	Bit Symbol	リセット後	Type	機能
31:8	-	0	R	リードすると"0"が読めます。
7	PM7	1	R/W	コードフラッシュ(エリア 0)のプロテクトマスク 1: マスクしません(プロテクトがかかります) 0: マスクします(プロテクトはかかりません) Page0 から Page7 までブロック 0 のページごとにプロテクト状態をマスクします。システムリセットで初期化されます。
6	PM6	1	R/W	
5	PM5	1	R/W	
4	PM4	1	R/W	
3	PM3	1	R/W	
2	PM2	1	R/W	
1	PM1	1	R/W	
0	PM0	1	R/W	

注 1) このレジスターを書き換える場合は以下の手順で行ってください。

- (1) [FCKCR]に対して特定のコード(0xA74A9D23)を書き込む。
- (2) 1 の書き込みから 16 クロック以内に[FCPMR0]<PMn>のデータを書き換える。

注 2) このレジスターは、フラッシュメモリーの書き込み/消去の動作中は書き換えしないでください。

5.2.9. [FCPMR1] (Flash プロテクトマスクレジスター1)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	1	R/W	"1"を書いてください
15	MSK15	1	R/W	コードフラッシュ(エリア 0)のプロテクトマスク 1: マスクしません(プロテクトがかかります) 0: マスクします(プロテクトはかかりません) Block1 から Block15 までのブロックごとにプロテクト状態をマスクします。 システムリセットで初期化されます。
14	MSK14	1	R/W	
13	MSK13	1	R/W	
12	MSK12	1	R/W	
11	MSK11	1	R/W	
10	MSK10	1	R/W	
9	MSK9	1	R/W	
8	MSK8	1	R/W	
7	MSK7	1	R/W	
6	MSK6	1	R/W	
5	MSK5	1	R/W	
4	MSK4	1	R/W	
3	MSK3	1	R/W	
2	MSK2	1	R/W	
1	MSK1	1	R/W	
0	-	0	R	リードすると"0"が読めます。

注 1) このレジスターを書き換える場合は以下の手順で行ってください。

- (1) [FCKCR]に対して特定のコード(0xA74A9D23)を書き込む。
- (2) (1)の書き込みから 16 クロック以内に[FCPMR1]<MSKn>のデータを書き換える。

注 2) このレジスターは、フラッシュメモリーの書き込み/消去の動作中は書き換えしないでください。

5.2.10. [FCPMR6] (Flash プロテクトマスクレジスター6)

Bit	Bit Symbol	リセット後	Type	機能
31:16	-	0	R	リードすると"0"が読めます。
15:8	-	1	R/W	"1"を書いてください。
7	DMSK7	1	R/W	データフラッシュ(エリア 4)のプロテクトマスク 1: マスクしません(プロテクトがかかります) 0: マスクします(プロテクトはかかりません) データフラッシュメモリーのブロックごとにプロテクト状態をマスクします。 システムリセットで初期化されます。
6	DMSK6	1	R/W	
5	DMSK5	1	R/W	
4	DMSK4	1	R/W	
3	DMSK3	1	R/W	
2	DMSK2	1	R/W	
1	DMSK1	1	R/W	
0	DMSK0	1	R/W	

注 1) このレジスターを書き換える場合は以下の手順で行ってください。

- (1) [FCKCR]に対して特定のコード(0xA74A9D23)を書き込む。
- (2) (1)の書き込みから 16 クロック以内に[FCPMR6]<DMSKn>のデータを書き換える。

注 2) このレジスターは、フラッシュメモリーの書き込み/消去の動作中は書き換えないでください。

5.2.11. [FCSR1] (Flash ステータスレジスター1)

Bit	Bit Symbol	リセット後	Type	機能
31:25	-	0	R	リードすると"0"が読めます。
24	WEABORT	0	R	[FCCR]<WEABORT> = 111 がセットされると本ビットは"1"がセットされます。
23:0	-	0	R	リードすると"0"が読めます。

5.2.12. [FCSWPSR] (Flash メモリースワップステータスレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:12	-	0	R	リードすると"0"が読めます。
11	SIZE3	0/1	R	メモリースワップサイズの設定状態(エリア 0)(注 3) <SIZE0> ~ <SIZE3>はスワップサイズを示します。 以下のうち、いずれかの設定で使用してください。 <SIZE0>: ページ 0 ↔ ページ 1 (4KB) <SIZE1>: ページ 0-1 ↔ ページ 2-3 (8KB) <SIZE2>: ページ 0-3 ↔ ページ 4-7 (16KB) <SIZE3>: ブロック 0 ↔ ブロック 1 (32KB)
10	SIZE2	0/1	R	
9	SIZE1	0/1	R	
8	SIZE0	0/1	R	
7:2	-	0	R	リードすると"0"が読めます。
1	SWP1	0/1	R	スワップの状態 <SWP0><SWP1>は 2 ビットで以下の状態を示します。 <SWP1><SWP0> 00: スワップ解除 01: スワップ中 10: 設定禁止 11: スワップ解除 システムリセットでスワップの状態がロードされます。
0	SWP0	0/1	R	

注 1) メモリースワップを行う場合は、RAM 上のプログラムで行ってください。

注 2) <SWP1><SWP0>を 11:スワップ解除から 00:スワップ解除の状態にするためには自動メモリースワップ消去コマンドを実行します。この時、スワップサイズ<SIZE0> ~ <SIZE3>も一緒に"0000"となります。この操作は、スワップするメモリーの両方にプログラムが書かれている状態で行ってください。

注 3) 設定後のスワップサイズ<SIZE0> ~ <SIZE3>を変更する場合は、自動メモリースワップ消去コマンドを実行後、自動メモリースワップコマンドを実行してください。

5.2.13. [FCAREASEL] (Flash エリアセレクションレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31	-	0	R	リードすると"0"が読めます。
30	SSF4	0	R	エリア 4 の選択状態 1: エリア 4 を選択(書き込みモード) 0: エリア 4 を非選択(リードモード)
29:27	-	0	R	リードすると"0"が読めます。
26	SSF0	0	R	エリア 0 の選択状態 1: エリア 0 を選択(書き込みモード) 0: エリア 0 を非選択(リードモード)
25:23	-	0	R	リードすると"0"が読めます。
22:20	-	000	R/W	"000"を書いてください。
19	-	0	R	リードすると"0"が読めます。
18:16	AREA4[2:0]	000	R/W	フラッシュメモリー操作コマンドにより実行の対象(コマンドシーケンス入力モード)となるデータフラッシュのエリア 4 を指定します。 111: エリア 4 を選択 上記以外: エリア 4 を非選択
15	-	0	R	リードすると"0"が読めます。
14:12	-	000	R/W	"000"を書いてください。
11	-	0	R	リードすると"0"が読めます。
10:8	-	000	R/W	"000"を書いてください。
7	-	0	R	リードすると"0"が読めます。
6:4	-	000	R/W	"000"を書いてください。
3	-	0	R	リードすると"0"が読めます。
2:0	AREA0[2:0]	000	R/W	フラッシュメモリー操作コマンドにより実行の対象(コマンドシーケンス入力モード)となるコードフラッシュのエリア 0 を指定します。 111: エリア 0 を選択 上記以外: エリア 0 を非選択

注 1) <AREA0[2:0]>、<AREA4[2:0]>を書き換えた場合は、<SSF0>、<SSF4>をリードして書き換えた結果が反映されるまで待ってから、次の操作を行ってください。

注 2) このレジスターを書き換える場合は RAM 上のプログラム行ってください。

注 3) このレジスターを書き換える場合は以下の手順で行ってください。

- (1) [FCKCR]に対して特定のコード(0xA74A9D23)を書き込む。
- (2) (1)の書き込みから 16 クロック以内に[FCAREASEL]<AREAn[2:0]>のデータを書き換える。

注 4) このレジスターは、フラッシュメモリーの書き込み/消去の動作中は書き換えしないでください。

5.2.14. [FCCR] (Flash コントロールレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2:0	WEABORT[2:0]	000	R/W	自動チップ消去動作の中止 000: 何もしない 111: 自動消去動作を中止する 上記以外: 使用禁止

注 1) このレジスターを書き換える場合は RAM 上のプログラムで行ってください。

注 2) このレジスターを書き換える場合は以下の手順で行ってください。

- (1) [FCKCR]に対して特定のコード(0xA74A9D23)を書き込む。
- (2) 1の書き込みから 16 クロック以内に[FCCR]<WEABORT>のデータを書き換える。

5.2.15. [FCSTSCLR] (Flash ステータスクリアレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2:0	WEABORT[2:0]	000	R/W	[FCSR1]<WEABORT>を"0"にクリア。 111: クリアする 上記以外: 何もしない

注) このレジスターを書き換える場合は RAM 上のプログラムで行ってください。

5.2.16. [FCBNKCR] (Flash バンクレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:7	-	0	R	リードすると"0"が読めます。
6:4	-	000	R/W	"000"を書いてください
3	-	0	R	リードすると"0"が読めます。
2:0	BANK0[2:0]	000	R/W	コードフラッシュ(エリア 0)のアドレス "0x5E005000 ~ 0x5E005FFF" がユーザーインフォメーションエリアになります。 000: 元に戻ります(コードフラッシュ) 111: 入れ替わります(ユーザーインフォメーションエリア) 上記以外: 何もしない

注 1) BANK0 を操作の前後でコードフラッシュのリードバッファの操作が必要です。

「5.2.18. [FCBUFDISCLR] (Flash バッファ禁止/クリアレジスター)」を参照してください。

注 2) このレジスターに値を設定する場合は、レジスターに値をライトし、その後ライトした値がリードできることを確認してください。

注 3) このレジスターを書き換える場合は、RAM 上のプログラムで行ってください。

注 4) ユーザーインフォメーションエリアを使用中はコードフラッシュ(エリア 0)の"0x5E005000 ~ 0x5E005FFF"以外の領域はアクセスしないでください。

注 5) このレジスターは、フラッシュメモリーの書き込み/消去の動作中は書き換えないでください。

5.2.17. [FCACCR] (Flash アクセスコントロールレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:11	-	0	R	リードすると"0"が読めます。
10:8	FDLC[2:0]	(注 3)	R/W	データフラッシュのリードクロック制御(注 3) 011: 4 クロック 100: 5 クロック 101: 6 クロック 上記以外は設定禁止
7:3	-	0	R	リードすると"0"が読めます。
2:0	FCLC[2:0]	(注 3)	R/W	コードフラッシュのリードクロック制御(注 3) 000: 1 クロック 001: 2 クロック 010: 3 クロック 011: 4 クロック 100: 5 クロック 101: 6 クロック 上記以外は設定禁止

注 1) このレジスターを書き換える場合は RAM 上のプログラムで行ってください。

注 2) このレジスターを書き換える場合は以下の手順で行ってください。

(1) [FCKCR]に対して特定のコード(0xA74A9D23)を書き込む。

(2) 1 の書き込みから 16 クロック以内に[FCACCR]<FCLC><FDLC>のデータを書き換える。レジスターに書き込んだ後、書き込んだ値が読み出しできることを確認してください。

注 3) 製品によって初期値および対応周波数が異なります。詳細はリファレンスマニュアル「製品個別情報」を参照してください。

注 4) クロックギア使用時は、アプリケーション上の最大周波数に合わせてこのレジスターを設定してください。クロックギアで周波数を低くしても、設定を変更しないでください。

注 5) このレジスターは、フラッシュメモリーの書き込み/消去の動作中は書き換えしないでください。

5.2.18. [FCBUFDISCLR] (Flash バッファ禁止/クリアレジスター)

Bit	Bit Symbol	リセット後	Type	機能
31:3	-	0	R	リードすると"0"が読めます。
2:0	BUFDISCLR[2:0]	000	R/W	<p>コードフラッシュのリードバッファを停止してクリアします。</p> <p>111: リードバッファ動作停止、リードバッファクリア 000: リードバッファ動作開始 上記以外: 何もしない</p> <p>[FCBNKCR]でコードフラッシュ(エリア 0)とユーザーインフォメーションエリアをバンク切り替えする場合には、必ず切り替える前に本レジスターを操作してリードバッファを停止して内容をクリアしてください。さらに、ユーザーインフォメーションエリアに対する操作終了後、必ず"000"を書いてバッファ機能を開始してください。</p>

- 注 1) このレジスターに値を設定する場合は、レジスターに値をライトし、その後ライトした値がリードできることを確認してください。
- 注 2) このレジスターを書き換える場合は、RAM 上のプログラムで行ってください。
- 注 3) リードバッファを禁止したままコードフラッシュで命令を実行しないでください。
- 注 4) このレジスターは、フラッシュメモリーの書き込み/消去の動作中は書き換えないでください。

6. プログラミング方法

6.1. 初期化

コードフラッシュまたはデータフラッシュへの書き込み、消去操作を行う前には、必ず内蔵高速発振器 1(IHOSC1)を発振させてください。発振開始後、 $[CGOSCCR] < IHOSC1F > = 1$ であることを確認してから操作してください。また、消去/書き込み動作中に内蔵高速発振器 1(IHOSC1)を停止しないでください。

内蔵高速発振器 1(IHOSC1)および $[CGOSCCR] < IHOSC1F >$ については、リファレンスマニュアル「クロック制御と動作モード」を参照してください。

6.2. モードの説明

シングルチップモードとシングルブートモードがあり、シングルチップモードにはノーマルモード、デュアルモードがあります。表 6.1 にモードと動作を示します。

表 6.1 モードと動作

モード	動作	
シングルブートモード	リセット解除後、内蔵するブートROM(マスクROM)のプログラムが起動します。通信機能(UART)を経由して外部から内蔵RAMに「フラッシュメモリーの書き替えプログラム」をダウンロードし、その「フラッシュメモリーの書き替えプログラム」を実行することができます。フラッシュメモリーの書き替え方法は「6.6. シングルブートモードによる書き替え方法」を参照してください。	
シングルチップモード	ノーマルモード	ユーザーのアプリケーションプログラムを実行します。また、RAMに「フラッシュメモリー書き替えプログラム」を配置して実行することで、内蔵フラッシュメモリーを書き換える事ができます。内蔵する全てのフラッシュメモリーに対して操作が可能ですが、フラッシュメモリー書き換え中はフラッシュメモリー上のユーザーのアプリケーションプログラムは実行できません。エリアを1つだけ内蔵している場合はこのモードだけ使用可能です。フラッシュメモリーの書き替え方法は「6.5. 書き替え方法」を参照してください。
	デュアルモード	ユーザーのアプリケーションプログラムを実行しながら、エリアの異なる内蔵フラッシュメモリーを書き換えることができます。2つ以上のエリア(例えばコードフラッシュのエリア、またはデータフラッシュのエリア)を内蔵している場合に使用可能です。フラッシュメモリーの書き替え方法は「6.7. デュアルモードによる書き替え方法」を参照してください。

6.3. モードの決定

シングルチップ、シングルブートの各モードへの遷移は、RESET_N 端子からのリセットを解除するときの BOOT_N 端子の状態により決定されます。

表 6.2 動作モード設定表

動作モード	端子	
	RESET_N	BOOT_N
シングルチップモード	0 → 1	1
シングルブートモード	0 → 1	0

注) シングルブートモード時の UART の選択設定は「6.6. シングルブートモードによる書き替え方法」を参照してください。

6.4. モードごとのメモリーマップ

「図 1.1 メモリーマップ例(コード:512KB、データ:32KB)」を参照してください。

6.5. 書き替え方法

ユーザーのセット上で内蔵 RAM に置くフラッシュメモリーの書き替えプログラムでフラッシュメモリーの書き替えを実行する方法です。ユーザーアプリケーション上で用意されているフラッシュメモリー書き替え用のプログラムで用いる通信機能が、UART と異なる場合やシングルブートとは異なるチャネルを使用する場合に使用します。動作はシングルチップモードで行います。このため、シングルチップモードで通常のユーザーアプリケーションプログラムが動作しているノーマルモードから、フラッシュを書き替えるためのユーザーブートモードに移行する必要があります。従って、条件判定を行うプログラムをユーザーアプリケーションの中で、リセット処理プログラムの中に組み込んでください。

このモード切り替えの条件設定は、ユーザーのシステムセット条件に合わせて独自に構築してください。また、ユーザーブートモード移行後に使用するユーザー独自のフラッシュメモリー書き替えルーチンも同様にユーザーアプリケーションの中にあらかじめ組み込んでおき、ユーザーブートモード移行後にこれらのルーチンを使用して書き替えを行ってください。また、シングルチップモード(通常動作モード)中に誤ってフラッシュの内容を書き替えないよう、書き替え処理が完了した後、必要なブロックにライト/消去プロテクトをかけておくことを推奨します。ユーザーブートモード中は、全ての例外発生を禁止してください。

書き替えルーチンをフラッシュメモリーに置く場合と、外部から転送する場合の2ケースを例に、以下(1-A)、(1-B)にその手順を説明します。フラッシュメモリーへの書き込み/消去 方法の詳細は、「4. フラッシュメモリー詳細」を参照してください。

6.5.1. (1-A)書き替えルーチンをフラッシュメモリーに内蔵する場合の手順例

6.5.1.1. Step-1

ユーザーは、あらかじめ どのような条件(例えば端子状態)に設定されたらユーザーブートモードに移行するか、どの通信機能を使用してデータ転送を行うかを決め、それに合った回路の設計、プログラムの作成を行います。ユーザーは本デバイスをボードに組み込む前に、あらかじめフラッシュメモリー上の任意のブロックにライターなどを使用して以下に示す3つのプログラムを書き込んでおきます。

- (a) モード判定ルーチン: 書き替え動作に移るためのプログラム
- (b) コピールーチン: 下記(c)を内蔵RAMにコピーするためのプログラム
- (c) 書き替えルーチン: 書き替えデータを外部から取り込み、フラッシュメモリーを書き替えるためのプログラム

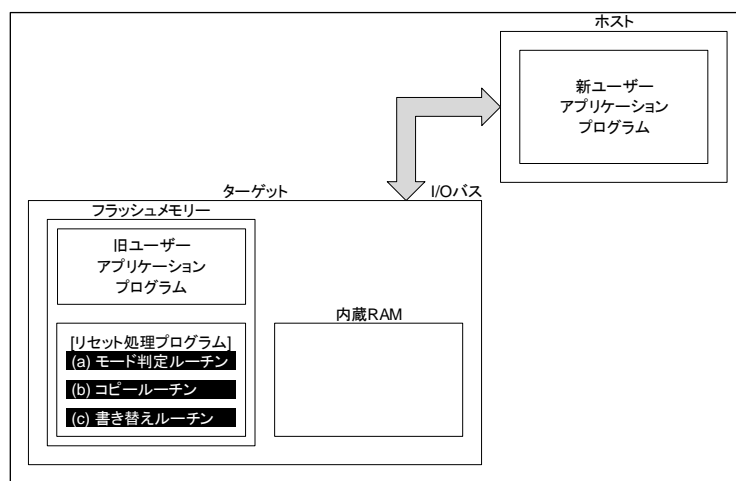


図 6.1 書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(1)

6.5.1.2. Step-2

以下リセット処理プログラム内にこれらのルーチンを組み込んだ場合について説明します。まず、リセット処理プログラムでユーザーブートモードへの移行を判定します。このとき、移行条件が整っていれば、プログラムは書き替えのためのユーザーブートモードに移ります。(ユーザーブートモードに移行した場合は、これ以降例外を発生させないでください)

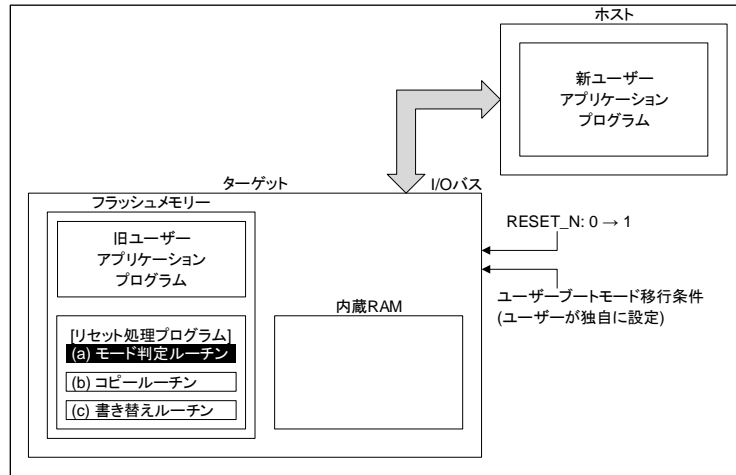


図 6.2 書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(2)

6.5.1.3. Step-3

ユーザーブートモードに移ると、(b)コピールーチンを使用して、(c)書き替えルーチンをフラッシュメモリーから内蔵RAMにコピーします。

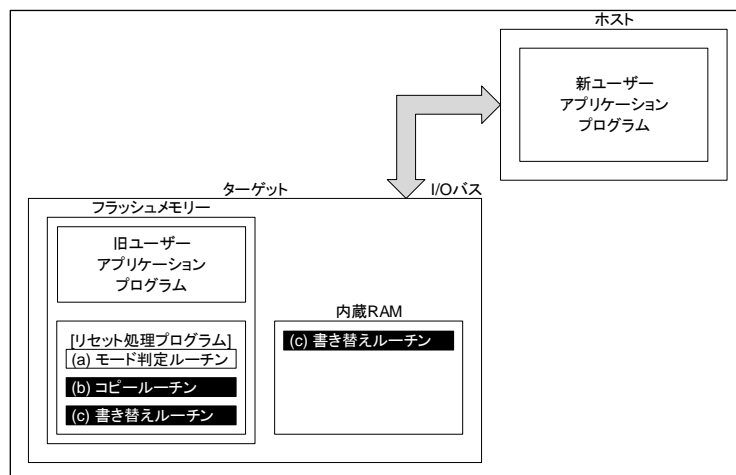


図 6.3 書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(3)

6.5.1.4. Step-4

RAM 上の書き替えルーチンへジャンプし、旧ユーザープログラム領域のライト/消去プロテクトを解除して、消去(任意の消去単位)を行います。

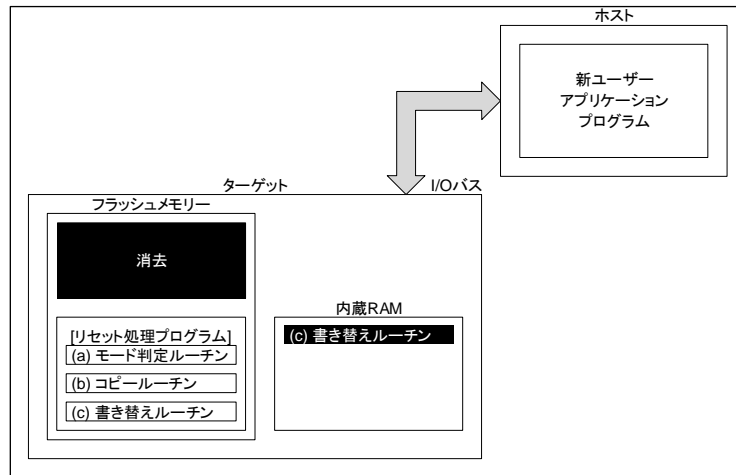


図 6.4 書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(4)

6.5.1.5. Step-5

さらに、RAM 上の書き替えルーチンを実行して、転送元(ホスト)より新ユーザーアプリケーションプログラムのデータをロードし、フラッシュメモリーの消去した領域に書き込みを行います。書き込みが完了したら、ユーザープログラム領域のライト/消去プロテクトをオンにします。

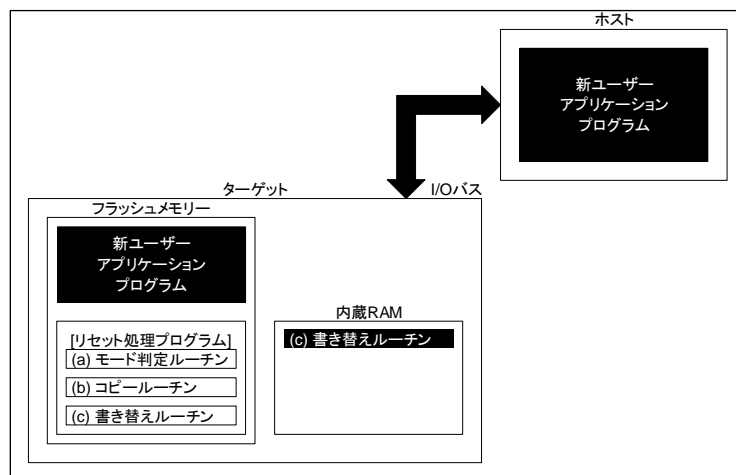


図 6.5 書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(5)

6.5.1.6. Step-6

リセットを行い、設定条件をノーマルモードの設定にします。リセット解除後、新ユーザーアプリケーションプログラムで動作を開始します。

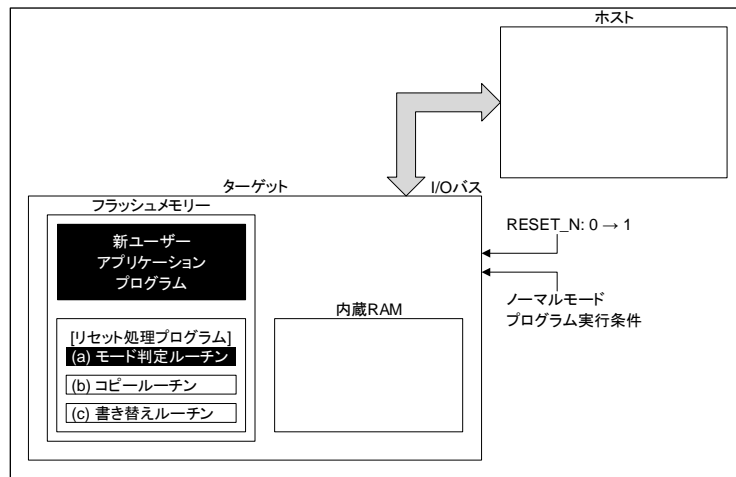


図 6.6 書き替えルーチンをフラッシュメモリーに内蔵する場合の手順(6)

6.5.2. (1-B)書き替えルーチンを外部から転送する手順例

6.5.2.1. Step-1

ユーザーは、あらかじめ どのような条件(例えば端子状態)に設定されたらユーザーブートモードに移行するか、どの I/O バスを使用してデータ転送を行うかを決め、それに合った回路の設計、プログラムの作成を行います。ユーザーは本デバイスをボードに組み込む前に、あらかじめフラッシュメモリー上の任意のブロックにライターなどを使用して以下に示す 2 つのプログラムを書き込んでおきます。

- (a) モード判定ルーチン: 書き替え動作に移るためのプログラム
- (b) 転送ルーチン: 書き替えプログラムを外部から取り込むためのプログラム

また、下記に示すプログラムはホスト上に用意します。

- (c) 書き替えルーチン: フラッシュメモリーを書き替えるためのプログラム

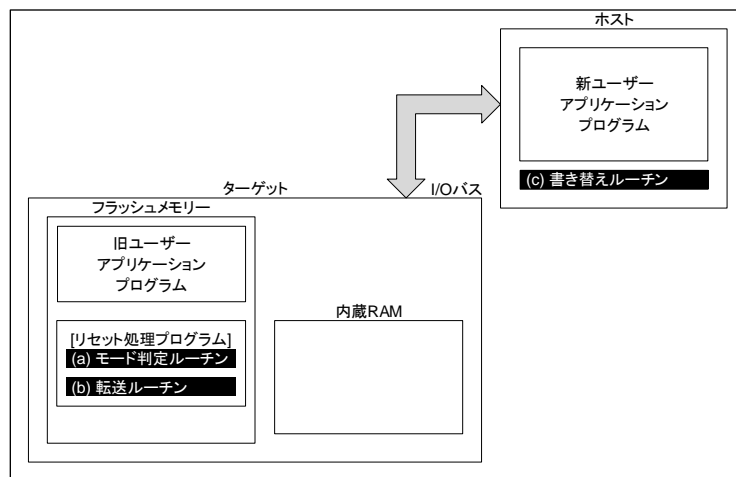


図 6.7 書き替えルーチンを外部から転送する手順(1)

6.5.2.2. Step-2

以下、リセット処理プログラム内にこれらのルーチンを組み込んだ場合について説明します。

まず、リセット解除後のリセット処理プログラムでユーザーブートモードへの移行を判定します。このとき、移行条件が整っていれば、プログラムは書き替えのためのユーザーブートモードに移ります。(ユーザーブートモードに移行した場合は、これ以降例外を発生させないでください)

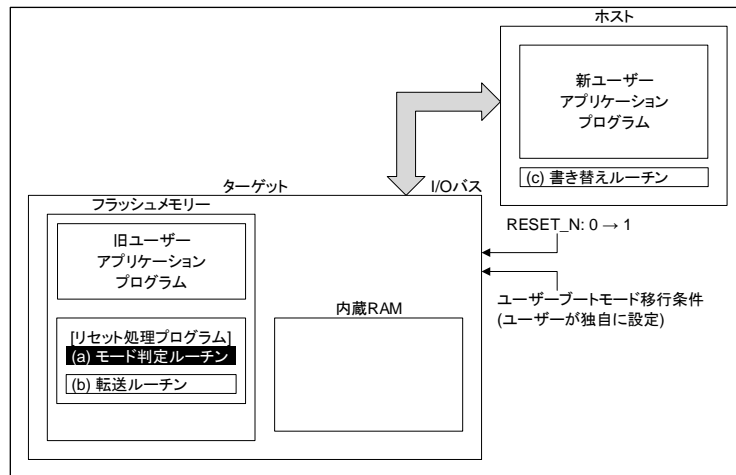


図 6.8 書き替えルーチンを外部から転送する手順(2)

6.5.2.3. Step-3

ユーザーブートモードに移ると、(b)転送ルーチンを使用して、転送元(ホスト)より(c)書き替えルーチンを内蔵RAMにロードします。

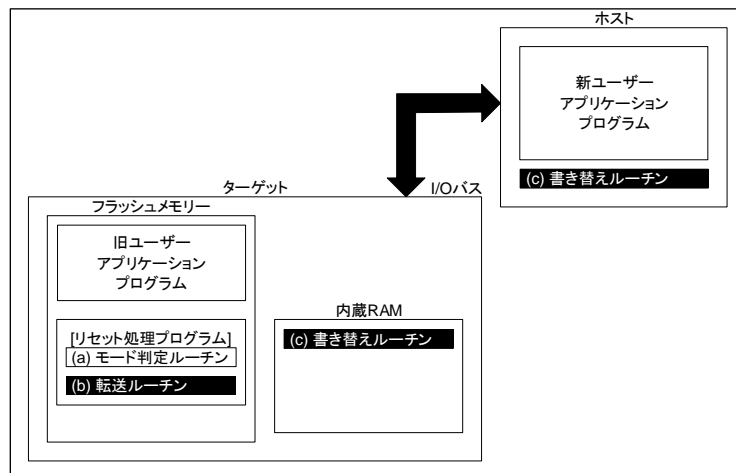


図 6.9 書き替えルーチンを外部から転送する手順(3)

6.5.2.4. Step-4

RAM 上の書き替えルーチンへジャンプし、旧ユーザープログラム領域のライト/消去プロテクトを解除して、消去(任意の消去単位)を行います。

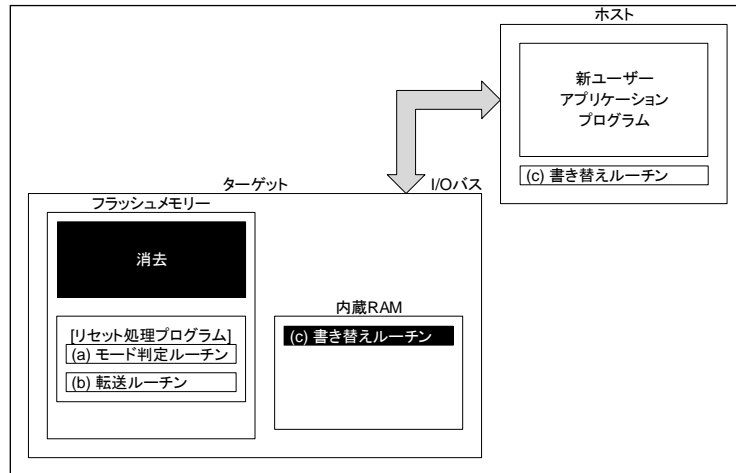


図 6.10 書き替えルーチンを外部から転送する手順(4)

6.5.2.5. Step-5

さらに、RAM 上の(c)書き替えルーチンを実行して、転送元(ホスト)より新ユーザーアプリケーションプログラムのデータをロードし、消去した領域に書き込みを行います。書き込みが完了したら、ユーザープログラム領域のライト/消去プロテクトをオンにします。

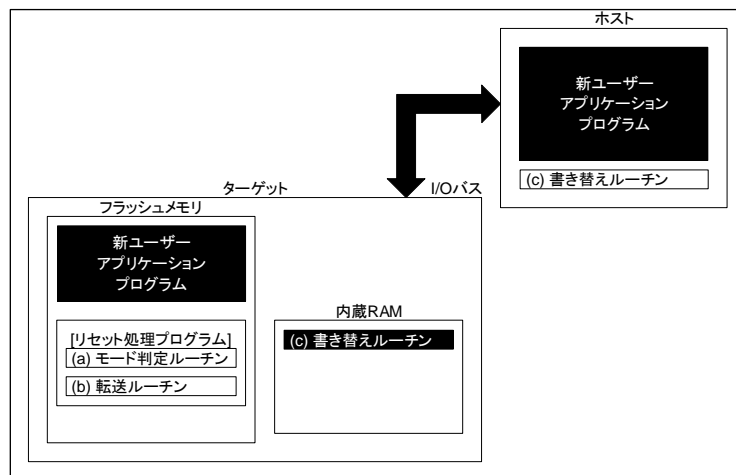


図 6.11 書き替えルーチンを外部から転送する手順(5)

6.5.2.6. Step-6

リセットを行い、設定条件をノーマルモードに設定します。リセット解除後、新ユーザーアプリケーションプログラムで動作を開始します。

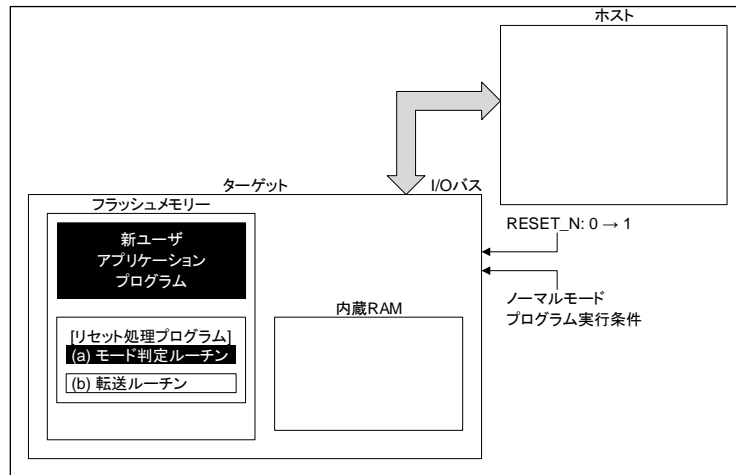


図 6.12 書き替えルーチンを外部から転送する手順(6)

6.6. シングルブートモードによる書き替え方法

6.6.1. 概要

シングルブートモードは、リセット解除後 内蔵するブート ROM(マスク ROM)から起動します。ブート ROM が割り込みベクターテーブルを含む領域にマッピングされ、フラッシュメモリーはブート ROM 領域とは別のアドレス空間にマッピングされます。

シングルブートモードでは、コマンドおよびデータをシリアル転送してフラッシュメモリーの書き替えを行います。

表 6.3 機能とコマンド

機能/コマンド	基本動作	動作の説明	備考/参照先
通信機能	通信	UART を使用して通信を行います。	
	通信レート	UART では外部ホストコントローラーからあらかじめ決められたレートで送られた信号を解析して、通信レートを自動設定します。	表 6.7 転送可能なボーレートの設定例($f_c = 10\text{MHz}$ 、誤差含まず)
RAM 転送コマンド	RAM 転送	通信機能を使って外部ホストコントローラーから送られてくるフラッシュ書き換えプログラムを内蔵 RAM へ格納し、これを実行します。	
	パスワード	255 バイト長のパスワードを使用可能です。パスワードが一致しない場合はエラーとなり RAM 転送は実行しません。	ユーザープログラムの一部をパスワードとして利用します。
フラッシュメモリー消去コマンド	フラッシュメモリー消去	フラッシュメモリー消去コマンドは、書き込み/消去プロテクトおよびセキュリティーの状態にかかわらず、パスワード無しでユーザーインフォメーションエリアを除く全てのフラッシュメモリーを消去します。	対象: データフラッシュ、 コードフラッシュ、 プロテクトビット、 メモリスワップ設定、 セキュリティービット

ターゲット(マイクロコントローラー)の UART(注)と外部ホストコントローラー(以降コントローラー)を接続し、コントローラー側から送られて来る「フラッシュ書き替えプログラム」を内蔵 RAM に格納し、RAM 上の「フラッシュ書き替えプログラム」を実行してフラッシュメモリーの書き替えを行います。コントローラー側との通信の詳細は後述のプロトコルに従ってください。

シングルブートモード中は、全ての例外発生を禁止してください。

シングルチップモード(通常動作)中に誤ってフラッシュメモリーの内容を書き替えないよう、書き替え処理が完了したら必要なブロックに書き込み/消去プロテクトをかけておくことを推奨します。

注) UART についての詳細はリファレンスマニュアル「非同期シリアル通信回路」を参照してください。

6.6.2. モード設定

オンボードプログラミングを実行するためには、本デバイスをシングルブートモードで立ち上げます。シングルブートモードで立ち上がるための設定は「6.3. モードの決定」、「6.6.3. インターフェース仕様」を参照してください。

6.6.3. インターフェース仕様

シングルブートモードでは UART による通信インターフェースをサポートします。各通信インターフェース仕様を下記に示します。

6.6.3.1. UART での通信

- 通信チャンネル: UART チャンネル x(製品によって異なります)
- シリアル転送モード: UART(非同期通信)モード、半 2 重通信、LSB ファースト
- データ長: 8 ビット
- パリティビット: なし
- STOP ビット: 1 ビット
- ボーレート: 任意のボーレート
(「表 6.7 転送可能なボーレートの設定例(fc = 10MHz、誤差含まず)」を参照してください)
- WDT: 停止

内蔵ブートプログラムは、クロック/モード制御ブロックの設定は初期状態のままで動作します(fc=10MHz、使用する機能ブロックへのクロック供給は行います)。

ボーレートは、「6.6.7.1 シリアル通信判定」で説明しているようにタイマーカウンターを用いて判定します。判定時のボーレートはタイマーで計測可能な範囲である必要があります。

内蔵ブートプログラムで使用する端子を表 6.4 に示します。これ以外の端子は内蔵ブートプログラムでは操作しません。

表 6.4 使用端子例(UART)

端子種類	端子名	設定
モード設定端子	MODE	0
	BOOT_N	0
リセット端子	RESET_N	0→1
通信端子	UTxTXD(注 1)(注 2)	-
	UTxRXD(注 1)(注 2)	-

注 1) 使用される UART のチャンネルや設定端子は製品によって異なります。詳細はリファレンスマニュアル「製品個別情報」を参照してください。

注 2) 同一チャンネルの UART が 2 系統あり、両方ともシングルブート通信用に割り当てられている場合、モード起動時にどちらにホストが接続されているのか自動で検出して接続されます。使用しないチャンネルの UTxRXD 端子はオープンまたは"High"レベルに固定してください。同時に両方の端子にホストを接続しないでください。

UART 割り当ての詳細はリファレンスマニュアル「製品個別情報」を参照してください。

6.6.4. 内蔵ブートプログラム全体フローチャート

内蔵ブートプログラム全体フローチャートを示します。

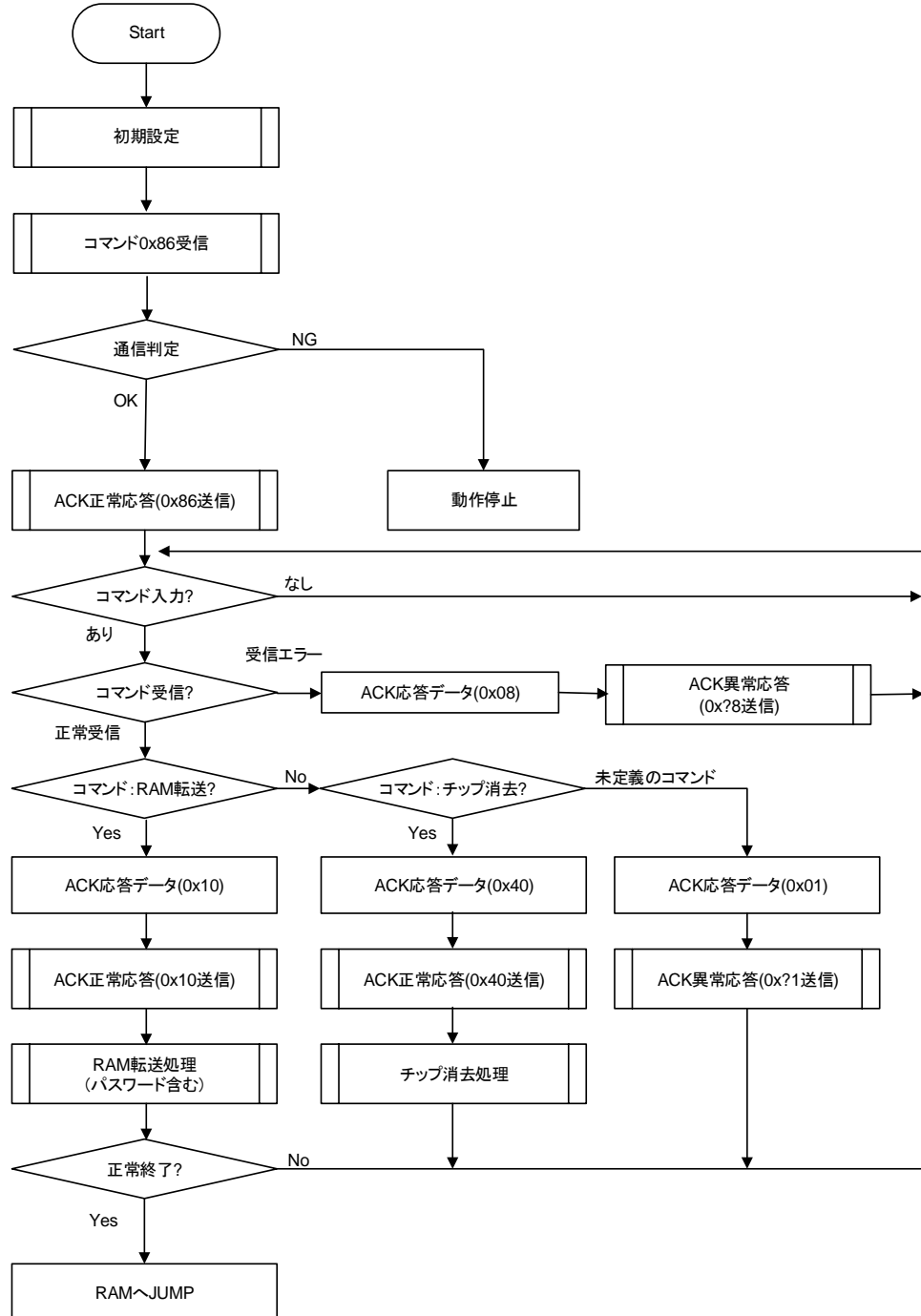


図 6.13 内蔵ブートプログラム全体フローチャート

6.6.5. メモリーの制約について

シングルブートモードでは、内蔵 RAM、内蔵フラッシュメモリーに対して表 6.5 のような制約がありますのでご注意ください。

表 6.5 シングルブート時のメモリーの制約

メモリー	制約内容
内蔵 RAM	"0x20000000" ~ "0x200003FF"番地は内蔵ブートプログラムのワークエリアになります。受信したプログラムは"0x20000400"から転送可能最終アドレスまでに格納してください。転送可能最終アドレスは、リファレンスマニュアル「製品個別情報」を参照してください。
内蔵フラッシュメモリー	コードフラッシュの"0x5E001000" ~ 最大容量までをパスワード領域として使用可能です。データフラッシュはパスワード領域としては使えません。

6.6.6. 動作コマンド

内蔵ブートプログラムには、以下の動作コマンドが準備されています。

表 6.6 シングルブート時コマンド

動作コマンドデータ	動作コマンド
0x10	RAM 転送
0x40	フラッシュメモリー消去

6.6.6.1. RAM 転送

RAM 転送は、コントローラーから送られてくるユーザープログラムのデータを内蔵 RAM へ格納します。転送が正常に終了するとユーザープログラムの実行を開始します。ユーザープログラム領域として、内蔵ブートプログラムで使用する領域("0x20000000" ~ "0x200003FF")を除く、"0x20000400"以降を使用可能です。実行開始アドレスは、RAM 格納開始アドレスになります。

この RAM 転送機能により、ユーザー独自のオンボードプログラミング制御を行うことができます。ユーザープログラムでオンボードプログラミングを実行するためには、「6.5. 書き替え方法」を参照してください。

6.6.6.2. フラッシュメモリー消去

フラッシュメモリー消去コマンドはユーザーインフォメーションエリアを除く全てのフラッシュメモリーを消去します。書き込み/消去プロテクトおよびセキュリティーの状態にかかわらず、パスワード無しでデータフラッシュ、コードフラッシュ、プロテクトビット、セキュリティービットを消去します。

このコマンドではユーザーインフォメーションエリアは消去されません。消去が必要な場合は、このコマンドを実行後、RAM 転送でユーザーインフォメーションエリア消去用プログラムを転送して、これを実行してください。

6.6.7. コマンドによらず共通の動作

内蔵ブートプログラム実行で、共通に行われる動作について説明します。

6.6.7.1. シリアル通信判定

コントローラーは、表 6.7 のボーレートで 1 バイト目を"0x86"にして送信してください。通信ができない場合は、ボーレートを下げてください。

表 6.7 転送可能なボーレートの設定例($f_c = 10\text{MHz}$ 、誤差含まず)

ボーレート ()は算出値	[UARTxBRD]<BRN[15:0]>	[UARTxBRD]<BRK[5:0]>
9600 (9599)	65	57
19200 (19203)	32	29
38400 (38388)	16	46
57600 (57637)	10	10
62500 (62500)	9	0
76800 (76923)	8	55
115200 (115274)	5	37
128000 (127796)	4	7

6.6.7.2. ACK 応答データ

内蔵ブートプログラムは処理状況を各種コードによってコントローラーに送信します。「表 6.8 シリアル動作判定データに対する ACK 応答データ」から「表 6.11 フラッシュメモリー消去動作に対する ACK 対応データ」に各受信データに対する ACK 応答データを示します。

ACK 応答データの上位 4 ビットは、動作コマンドデータの上位 4 ビットになります。また 3 ビット目は受信エラーを表し、0 ビット目は動作コマンドエラー、CHECKSUM エラー、パスワードエラーの状態を表します。1 ビット目と 2 ビット目は常に 0 になります。

表 6.8 シリアル動作判定データに対するACK応答データ

送信データ	送信データの意味
0x86	通信が可能と判断した(注)

注) UART のボーレートの設定が不可能と判定した場合は、何も送信しないで動作を停止します。

表 6.9 動作コマンドデータに対するACK応答データ

送信データ	送信データの意味
0x?8(注)	動作コマンドデータに受信エラーが発生した。
0x?1(注)	未定義の動作コマンドデータを正常受信した。
0x10	RAM 転送コマンドと判定した。
0x40	フラッシュメモリー消去コマンドと判定した。

注) 上位 4 ビットは、直前の動作コマンドデータの上位 4 ビットになります。

表 6.10 CHECKSUMデータに対するACK応答データ

送信データ	送信データの意味
0xN8(注)	受信エラーが発生していた。
0xN1(注)	CHECKSUM エラーが発生した。あるいは、パスワードエラーが発生した。
0xN0(注)	CHECKSUM 値は正常な値と判定した。

注) 上位 4 ビットは動作コマンドデータの上位 4 ビットになります。

表 6.11 フラッシュメモリー消去動作に対するACK対応データ

送信データ	送信データの意味
0x54	フラッシュメモリー消去イネーブルコマンドと判定した。
0x4F	フラッシュメモリー消去コマンド終了
0x4C	フラッシュメモリー消去コマンドが不正に終了した
0x47	フラッシュメモリー消去コマンドを中止した。

6.6.7.3. パスワード

フラッシュメモリー内の任意のデータ(ユーザーメモリーの一部)を使用してパスワードを設定することができます。パスワードが設定されると、RAM 転送コマンドはパスワードの認証が必要となります。

(1) パスワードの仕組み

フラッシュメモリー内の任意のデータ(連続する 255 バイトのデータ)をパスワードとして設定ことができ、外部コントローラーから送信されるパスワード列と、パスワードが設定された TXZ+ マイクロコントローラーのメモリーデータ列を比較することによりパスワード列の認証を行います。

(2) パスワード通信のデータ構成

パスワード通信のデータは、PLEN、PNSA、PCSA、パスワード列(パスワード)の 4 つで構成されています。詳細は「図 6.14 パスワード通信のデータ構成(送信例)」を参照してください。

- PLEN(パスワード長データ)
パスワードの長さは"255"("0xFF")を指定します。
- PNSA(パスワード長格納アドレス)
パスワード長の値を格納したアドレスを 4 バイトで指定します。データが"0xFF"となるアドレスを指定してください。PNSA で示されるアドレスのデータが"0xFF"以外の場合はパスワードエラーとなります。
- PCSA(パスワード比較開始アドレス)
パスワード比較開始アドレスを 4 バイトで指定します。指定されたアドレスは、パスワード列と比較するための開始アドレスとなります。PCSA から始まるパスワードエリアのデータのアドレスがフラッシュメモリーの範囲内となるように設定してください。範囲外となった場合はパスワードアドレスエラーとなります。
- パスワード列
255 バイトのデータを指定します。PCSA で指定されたアドレスを開始アドレスとして、メモリーデータとパスワード列を 255 バイト比較します。比較の結果、不一致があった場合、パスワードエラーになります。また、連続して 3 バイト以上同一のデータが検出された場合、パスワードエリアエラーとなります。セキュリティー機能(「4.1.7. セキュリティー機能」を参照してください)の設定に関わらず、パスワードの参照は行います。
- パスワードエラー
パスワードアドレスエラー、パスワードエリアエラーと判定された場合、パスワードデータの照合結果に関わらず、ACK 対応は"0x11"を送信します。パスワードエラーと判定された場合、ACK 応答は、パスワードエラーとなります。
パスワードエラーが発生すると、それ以降外部デバイスは CPU と通信ができなくなります。通信を再開する場合はリセット端子(RESET_N)からリセットをかけてシングルブートモードを再起動してください。

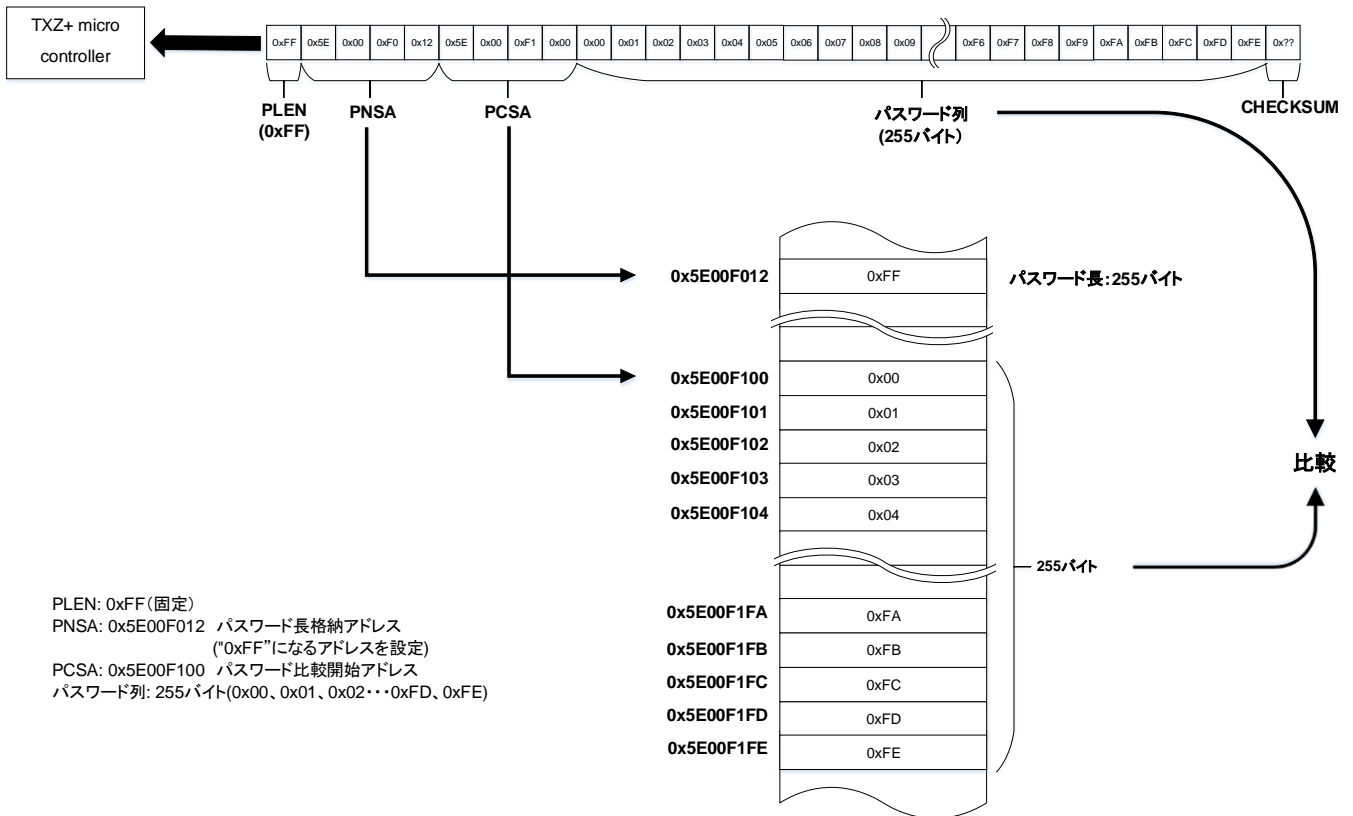


図 6.14 パスワード通信のデータ構成(送信例)

(3) パスワードの設定/解除/認証

- **パスワードの設定**
パスワードはユーザープログラムの一部を利用することで実現しています。よって、パスワード設定のために特別な処理は不要で、コードフラッシュにプログラムを書き込んだ時点でパスワードが設定されたこととなります。
- **パスワードの解除**
パスワードを解除するためにはコードフラッシュ(ユーザーインフォメーションエリアを除く)とデータフラッシュの全面消去が必要です。対象のフラッシュメモリーが全て"0xFF"に初期化された時点でパスワードは解除されます。
- **パスワードの認証が不要なケース**
コードフラッシュおよびデータフラッシュの全領域が"0xFF"の場合にのみブランク品と判定され、パスワードの認証は行われません。
コードフラッシュは全領域"0xFF"となっているが、データフラッシュにデータが残っているような場合はパスワードエラーとなりますので、チップ消去を実行してください。

(4) パスワードの設定値、設定範囲

パスワードは表 6.12 の条件に従って設定してください。この条件を満たさない場合パスワードエラーとなります。

表 6.12 パスワードの設定値、設定範囲

パスワード	ブランク品	非ブランク品
PNSA 範囲 (パスワード長格納アドレス)	必要(注 2)	$0x5E001000 \leq \text{PNSA} \leq \text{最大メモリーアドレス}$
PCSA 範囲 (パスワード比較開始アドレス)	必要(注 2)	$0x5E001000 \leq \text{PCSA} \leq \text{最大メモリーアドレス}-254$
パスワード長	必要(注 2)	255
パスワード入力(注 1)	必要(注 2)	必要(注 3)
パスワード範囲	なし	$0x5E001000 \leq \text{PNSA} \leq \text{最大メモリーアドレス}$

注 1) 通信時は必ず 255 バイトのデータ列を送信してください。

注 2) ブランク品に対してもダミーの PLEN、PNSA、PCSA、パスワード列を送信してください。

注 3) 3 バイト以上連続して同一となるデータは、パスワード列として設定できません。

6.6.7.4. CHECKSUM の計算方法

CHECKSUM の計算方法は、送信データを符号なし 8 ビット加算(オーバーフローを無視)して得られた下位 8 ビット値の 2 の補数値を求めています。コントローラーは CHECKSUM 値を送信するときは、本計算方法を使用してください。

例) CHECKSUM 計算例

2 バイトのデータ"0xE5"、"0xF6"の CHECKSUM 値を求める場合、まず符号なし 8 ビット加算を行います。

$$0xE5 + 0xF6 = 0x1DB$$

この値の下位 8 ビットに対しての 2 の補数をとると以下のようになり、この値が CHECKSUM 値になります。従って、コントローラーには"0x25"を送信します。

$$0 - 0xDB = 0x25$$

6.6.8. RAM 転送コマンドの通信ルール

RAM 転送コマンドの通信ルールを示します。表中の転送方向の表記が示す意味は以下のとおりです。

転送方向「C→T」：コントローラーからターゲット(TXZ+マイクロコントローラー)へ

転送方向「T→C」：ターゲット(TXZ+マイクロコントローラー)からコントローラーへ

表 6.13 RAM転送コマンドの通信ルール

No.	転送方向	転送データ	内容
1	C→T	動作コマンドデータ(0x10)	コントローラー側は RAM 転送コマンドデータ"0x10"を送信してください。
2	T→C	動作コマンドに対する ACK 応答 <ul style="list-style-type: none"> ● 正常の場合: 0x10 ● 異常の場合: 0x11 ● 通信異常の場合: 0x18 	ターゲット側は、受信データをチェックして ACK 応答データを返信します。 受信エラーがある場合、通信異常の ACK 応答データ"0x18"を返信して、初めの動作コマンドデータ待ち状態に戻ります。 受信エラーがない場合、「表 6.6 シングルブート時コマンド」に記載の動作コマンドデータとの照合を行います。 照合に失敗した場合、異常の ACK 応答データ"0x11"を返信して、初めの動作コマンドデータ待ち状態に戻ります。 照合に成功した場合、正常の ACK 応答データ"0x10"を返信して、次の送信データを待ちます。
3	C→T	パスワード長(PLEN) (1 バイト)	コントローラー側はコードフラッシュのパスワード長のデータ"0xFF"を送信してください。
4	C→T	パスワード長格納アドレス(PNSA) (4 バイト)	コントローラー側はコードフラッシュのパスワード長を格納しているアドレスのデータを送信してください。
5	C→T	パスワード格納開始アドレス(PCSA) (4 バイト)	コントローラー側はコードフラッシュのパスワードを格納している先頭のアドレスのデータを送信してください。
6	C→T	パスワード列(255 バイト)	コントローラー側はコードフラッシュのパスワードデータを送信してください。消去済みの場合はダミーのデータを送信してください。
7	C→T	送信データ(No.3 ~ 6)の CHECKSUM	コントローラー側は送信データ(No.3 ~ 6)の CHECKSUM 値を送信してください。 CHECKSUM の計算方法は「6.6.7.4. CHECKSUM の計算方法」を参照してください。
8	T→C	パスワード長エラーチェック、パスワード格納アドレスエラーチェック、パスワード照合、CHECKSUM 値に対する ACK 応答 <ul style="list-style-type: none"> ● ブランク品の場合: 0x14(注 1) ● 正常の場合: 0x10 ● 異常の場合: 0x11 ● 通信異常の場合: 0x18 	ターゲット側は受信データをチェックして ACK 応答データを返信します。 受信エラーがある場合、通信異常の ACK 応答データ"0x18"を返信して、初めの動作コマンドデータ待ち状態に戻ります。 受信エラーがない場合、CHECKSUM の確認とパスワードの照合を行います。パスワードの照合の詳細は「6.6.7.3. パスワード」を参照してください。 照合に失敗した場合、異常の ACK 応答データ"0x11"を返信して、初めの動作コマンドデータ待ち状態に戻ります。 照合に成功した場合、正常の ACK 応答データ"0x10"を返信して、次の送信データを待ちます。ブランク品の場合は、ACK 応答データ"0x14"を返信して(注 1)、次の送信データを待ちます。
9	C→T	RAM 格納開始アドレス 31 ~ 24	コントローラー側は次の送信データとして RAM 格納データの格納先の RAM の開始アドレスを 4 回に分けて送信してください。送信順番は、1 番目がアドレスの 31 ビット ~ 24 ビットに対応し、4 番目が 7 ビット ~ 0 ビットに対応します。RAM のアドレス"0x20000400"から RAM の転送可能最終アドレスに収まるように指定してください。 ターゲット側は受信データをチェックします。 受信エラーがある場合は通信異常の ACK 応答データ"0x18"を返信して初めの動作コマンドデータ待ち状態に戻ります。 受信エラーがない場合は何も ACK 応答データは返信しないで次の送信データを待ちます。
10	C→T	RAM 格納開始アドレス 23 ~ 16	
11	C→T	RAM 格納開始アドレス 15 ~ 8	
12	C→T	RAM 格納開始アドレス 7 ~ 0	

No.	転送方向	転送データ	内容
13	C→T	RAM 格納バイト数 15 ~ 8	コントローラー側はブロック転送するバイト数を送信してください。送信順番は、1 番目が転送バイト数の 15ビット ~ 8ビット目に対応し、2 番目が 7ビット ~ 0ビット目に対応します。RAM のアドレス "0x20000400"から RAM の転送可能最終アドレスに収まるように指定してください。
14	C→T	RAM 格納バイト数 7 ~ 0	ターゲット側は受信データをチェックします。受信エラーがある場合は通信異常の ACK 応答データ"0x18"を返信して初めの動作コマンドデータ待ち状態に戻ります。受信エラーがない場合は何も ACK 応答データは返信しないで次の送信データを待ちます。
15	C→T	送信データ(No.9 ~ 14)の CHECKSUM 値	コントローラー側は送信データ(No.9 ~ 14)の CHECKSUM 値を送信してください。
16	T→C	CHECKSUM 値に対する ACK 応答 <ul style="list-style-type: none"> ● 正常の場合: 0x10 ● 異常の場合: 0x11 ● 通信異常の場合: 0x18 	ターゲット側は、受信データをチェックして ACK 応答データを返信します。受信エラーがある場合、通信異常の ACK 応答データ"0x18"を返信して、初めの動作コマンドデータ待ち状態に戻ります。受信エラーがない場合、CHECKSUM の確認を行います。確認に失敗した場合、異常の ACK 応答データ"0x11"を返信して、初めの動作コマンドデータ待ち状態に戻ります。確認に成功した場合、正常の ACK 応答データ"0x10"を返信して、次の送信データを待ちます。
17	C→T	RAM 格納データ	コントローラー側は RAM に格納するデータを送信してください。ターゲット側は RAM 格納バイト数分のデータを受信します。
18	C→T	送信データ(No.17)の CHECKSUM 値	コントローラー側は送信データ(No.17)の CHECKSUM 値を送信してください。
19	T→C	CHECKSUM 照合に対する ACK 応答 <ul style="list-style-type: none"> ● 正常の場合: 0x10 ● 異常の場合: 0x11 ● 通信異常の場合: 0x18 	ターゲット側は、受信データをチェックして ACK 応答データを返信します。受信エラーがある場合、通信異常の ACK 応答データ"0x18"を返信して、初めの動作コマンドデータ待ち状態に戻ります。受信エラーがない場合、CHECKSUM の確認を行います。確認に失敗した場合、異常の ACK 応答データ"0x11"を返信して、初めの動作コマンドデータ待ち状態に戻ります。確認に成功した場合、正常の ACK 応答データ"0x10"を返信して、RAM 格納開始アドレス(No.9 ~ 12)を分岐先アドレスとしてジャンプします。(注)

注) 内蔵ブートプログラムは、使用した機能(ポート、UART、タイマー、RAM など)の設定は初期化しません。

6.6.9. フラッシュメモリー消去の通信ルール

フラッシュメモリー消去を示します。表中の転送方向の表記が示す意味は以下のとおりです。

転送方向「C→T」：コントローラーからターゲット(TXZ+マイクロコントローラー)へ

転送方向「T→C」：ターゲット(TX+Zマイクロコントローラー)からコントローラーへ

表 6.14 フラッシュメモリー消去の通信ルール

No.	転送方向	転送データ	内容
1	C→T	動作コマンドデータ(0x40)	コントローラー側はフラッシュメモリー消去コマンドデータ"0x40"を送信してください。
2	T→C	動作コマンドに対する ACK 応答 <ul style="list-style-type: none"> ● 正常の場合: 0x40 ● 異常の場合: 0x41 ● 通信異常の場合: 0x48 	ターゲット側は、受信データをチェックして ACK 応答データを返信します。 受信エラーがある場合、通信異常の ACK 応答データ"0x48"を返信して、初めの動作コマンドデータ待ち状態に戻ります。 受信エラーがない場合、「表 6.6 シングルブート時コマンド」に記載の動作コマンドデータとの照合を行います。 照合に失敗した場合、異常の ACK 応答データ"0x41"を返信して、初めの動作コマンドデータ待ち状態に戻ります。 照合に成功した場合、正常の ACK 応答データ"0x40"を返信して、次の送信データを待ちます。
3	C→T	消去イネーブルコマンドデータ(0x54)	コントローラー側は消去イネーブルコマンドデータ"0x54"を送信してください。
4	T→C	消去イネーブルコマンドに対する ACK 応答 <ul style="list-style-type: none"> ● 正常の場合: 0x54 ● 異常の場合: 0x51 ● 通信異常の場合: 0x58 	ターゲット側は受信データをチェックして ACK 応答データを返信します。 受信エラーがある場合、通信異常の ACK 応答データ"0x58"を返信して、初めの動作コマンドデータ待ち状態状態に戻ります。 受信エラーがない場合、消去イネーブルコマンド"0x54"であることを確認します。 確認に失敗した場合、異常の ACK 応答データ"0x51"を返信して、初めの動作コマンドデータ待ち状態に戻ります。 確認に成功した場合、正常の ACK 応答データ"0x54"を返信して、チップ消去処理を行います
5	-	-	チップ消去処理実行中
6	T→C	消去完了確認に対する ACK 応答 <ul style="list-style-type: none"> ● 消去完了の場合: 0x4F ● 異常(ブランクチェックエラー)の場合: 0x4C ● 異常(タイムアウトエラー)の場合: 0x47 	ターゲット側はチップ消去処理の結果を返信します。 問題なく消去できた場合、正常の応答データ"0x4F"を返信します。 ブランクチェックエラーが起きた場合は、異常の応答データ"0x4C"を返します。 タイムアウトでフラッシュメモリー消去コマンドを中止した場合は、中止の応答データ"0x47"を返します。 その後、初めの動作コマンドデータ待ち状態に戻ります。

6.6.10. 内蔵ブートROM の書き替えアルゴリズムを利用した書き替え手順

内蔵ブートプログラムを利用した書き替え手順を示します。(UART を使った例)

6.6.10.1. Step-1

フラッシュメモリーの状態は旧バージョンのユーザープログラムが書かれた状態でも、消去されている状態でも構いません。書き替えルーチン、書き替えデータなどの転送は UART を経由して行いますので、ボード上で本デバイスの UART と外部ホストとをつなげます。書き替えを行うための(a)書き替えルーチンはホスト上に用意します。

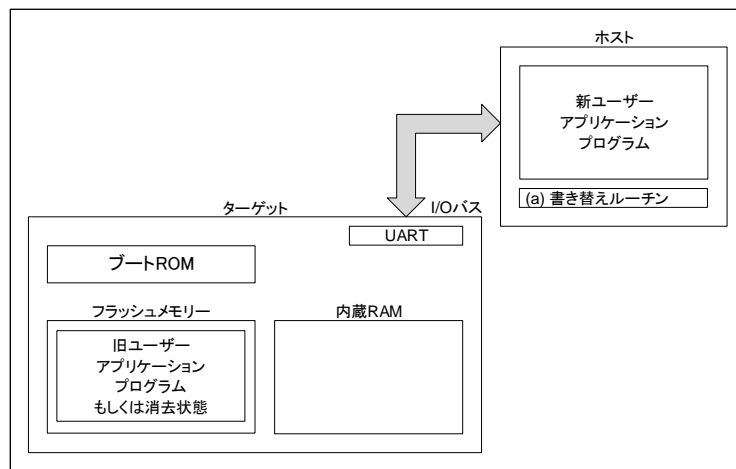


図 6.15 内蔵ブートプログラムを利用した書き替え手順(1)

6.6.10.2. Step-2

シングルブートモードの端子条件設定でリセットを解除し、ブート ROM で起動します。シングルブートモードの手順に従い、UART を経由して転送元(ホスト)より(a)書き替えルーチンの転送を行います。最初にユーザーアプリケーションプログラム上に記録されているパスワードとの照合を行います。詳細は「6.6.7.3. パスワード」の「(4) パスワードの設定値、設定範囲」を参照してください。

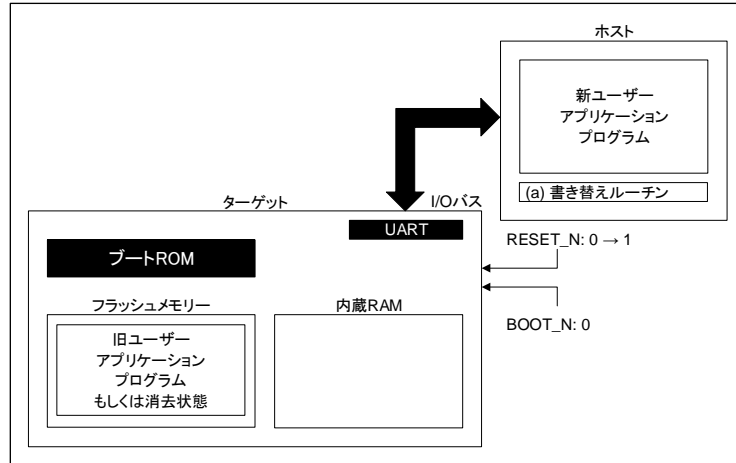


図 6.16 内蔵ブートプログラムを利用した書き替え手順(2)

6.6.10.3. Step-3

パスワードの照合が終了すると、転送元(ホスト)から(a)書き替えルーチンを転送します。ブート ROM はそのルーチンを内部 RAM にロードします。ただし、RAM 上のアドレス"0x20000400"から RAM の転送可能最終アドレスの範囲に格納してください。

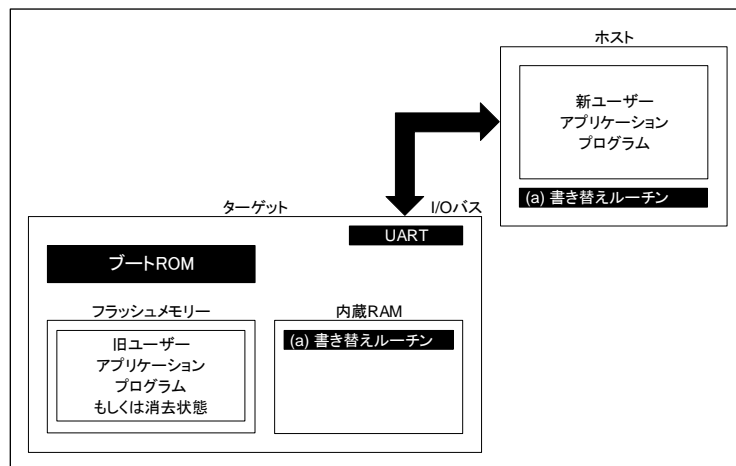


図 6.17 内蔵ブートプログラムを利用した書き替え手順(3)

6.6.10.4. Step-4

RAM 上の(a)書き替えルーチンへジャンプし、旧ユーザーアプリケーションプログラム領域の消去を行います。(任意の消去単位)

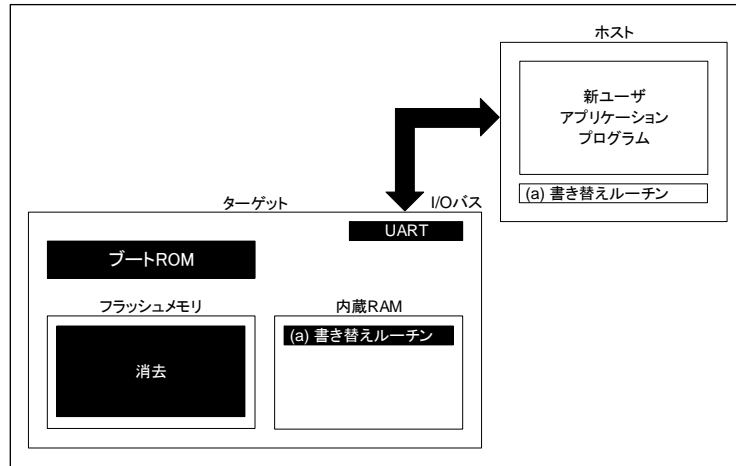


図 6.18 内蔵ブートプログラムを利用した書き替え手順(4)

6.6.10.5. Step-5

さらに、RAM 上の(a)書き替えルーチンを実行して、転送元(ホスト)より新ユーザーアプリケーションプログラムのデータをロードし、フラッシュメモリーの消去した領域に書き込みを行います。書き込みが完了したら、ユーザープログラム領域のライト/消去プロテクトをオンにします。

下の例の場合、書き替えルーチンを転送したときと同じホストおよび UART 経由で書き替えデータも転送されていますが、RAM 上で動作を開始した以降では、ユーザー独自にデータバスおよび転送元を設定することもできます。方法に応じて、ボードのハードおよび書き替えルーチンを組み立ててください。

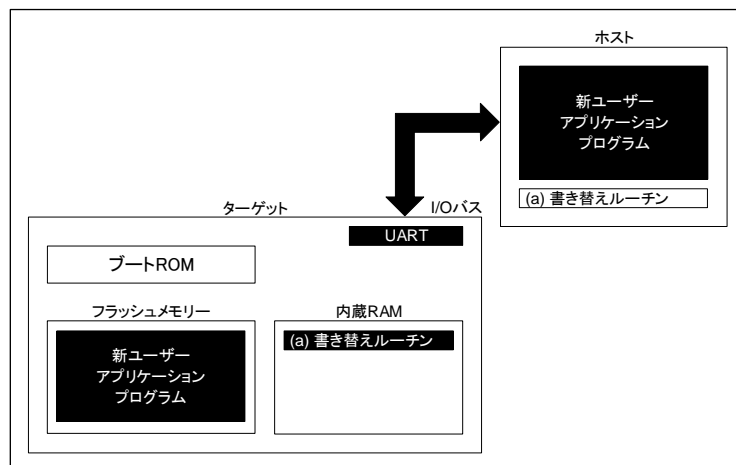


図 6.19 内蔵ブートプログラムを利用した書き替え手順(5)

6.6.10.6. Step-6

書き込みが完了したら、一度ボードの電源を切断し、ホストと接続していたケーブルをはずします。この後、再度電源を入れ直し、シングルチップモード(ノーマルモード) 起動し、新しいユーザーアプリケーションプログラムを実行します。

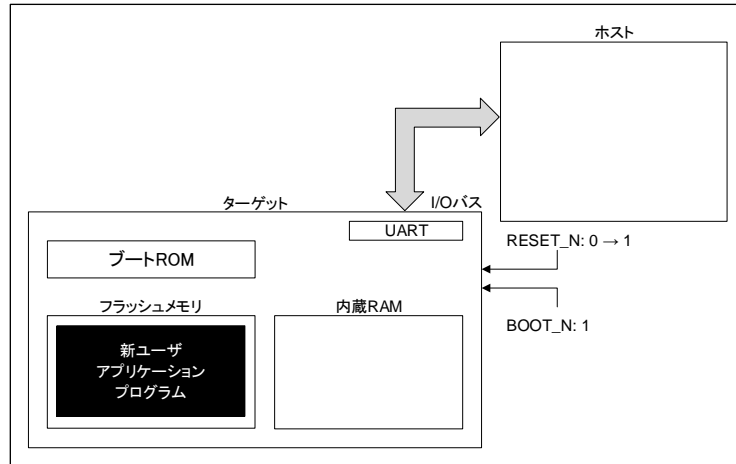


図 6.20 内蔵ブートプログラムを利用した書き替え手順(6)

6.7. デュアルモードによる書き替え方法

ユーザーのセット上で、特定のブロックに置くフラッシュメモリー書き替えルーチンでフラッシュメモリーの書き替えを実行する方法です。

エリア0のフラッシュメモリー上でプログラムを実行中に、命令実行を行っていない他のエリア(例えばエリア4: データフラッシュ)のフラッシュメモリーを書き込み/消去できます(条件によっては逆も可能です)。

デュアルモード中に例外を使用する場合は、フラッシュメモリーの書き込み/消去を行うエリアで誤ってプログラムを実行しないよう留意ください。

6.7.1. フラッシュ書き替えの手順例

6.7.1.1. Step-1

ユーザーは、あらかじめどのような条件(例えば端子状態)に設定されたらオンボードプログラミングに移行するか、どのエリアのフラッシュメモリーを書き換えるかを決め、それに合った回路の設計、プログラムの作成を行います。

- (a) モード判定ルーチン: 書き替え動作に移るためのプログラム
- (b) 書き替えルーチン: 書き替えデータを外部から取り込み、フラッシュメモリーを書き替えるためのプログラム

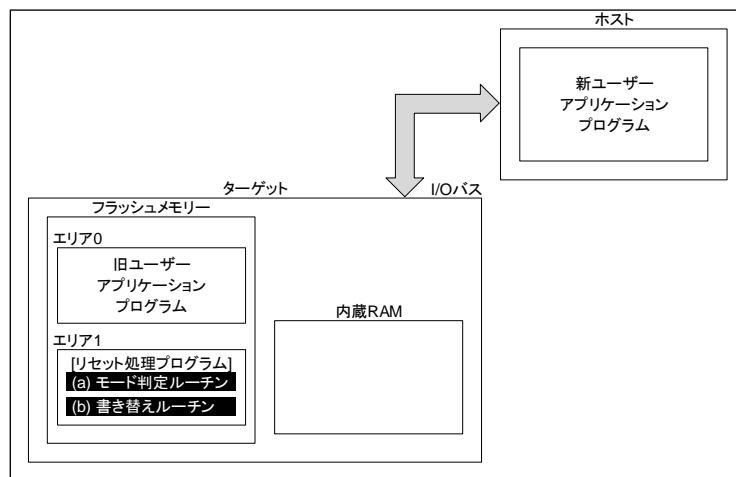


図 6.21 デュアルモードでフラッシュ書き替えの手順(1)

6.7.1.2. Step-2

以下リセット処理プログラム内にこれらのルーチンを組み込んだ場合について説明します。まず、リセット処理プログラムでデュアルモードへの移行を判定します。移行条件が整っている場合、プログラムはフラッシュ書き替えルーチンへジャンプします(デュアルモードへの移行)。

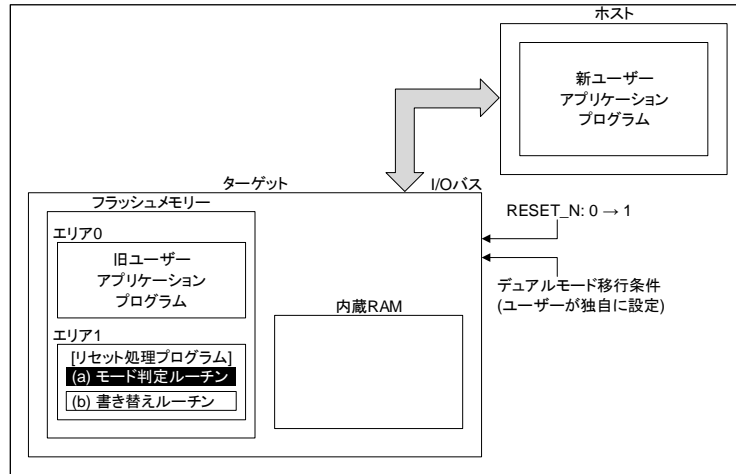


図 6.22 デュアルモードでフラッシュ書き替えの手順(2)

6.7.1.3. Step-3

フラッシュ書き替えルーチンへジャンプすると、まず旧ユーザープログラム領域のライト/消去プロテクトを解除して、消去(エリア消去、ブロック単位、またはページ消去)を行います。

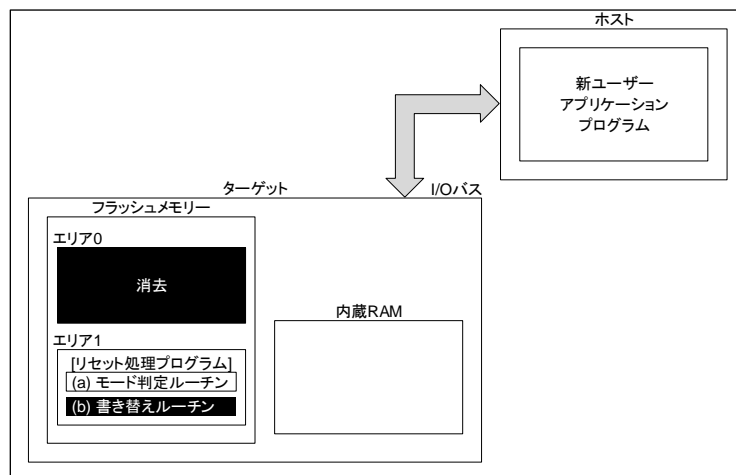


図 6.23 デュアルモードでフラッシュ書き替えの手順(3)

6.7.1.4. Step-4

次に、フラッシュメモリーの消去した領域がブランク状態であることを確認し、その後転送元(ホスト)より新ユーザーアプリケーションプログラムのデータをロードし、RAM上に展開します。

RAM上に展開したデータをフラッシュメモリーの消去した領域に書き込みます。全てのデータの書き込みが完了したら、フラッシュメモリーに書き込んだ領域のライト/消去プロテクトをオンにします。

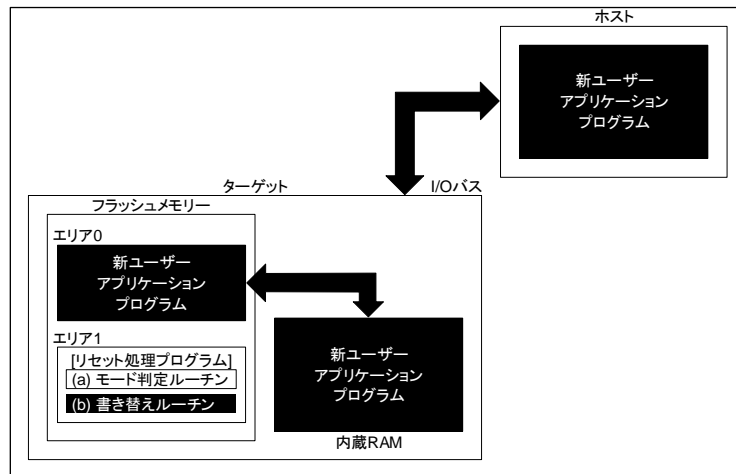


図 6.24 デュアルモードでフラッシュ書き替えの手順(4)

6.7.1.5. Step-5

リセットを行い、設定条件をノーマルモードの設定にします。リセット解除後、新ユーザーアプリケーションプログラムで動作を開始します。

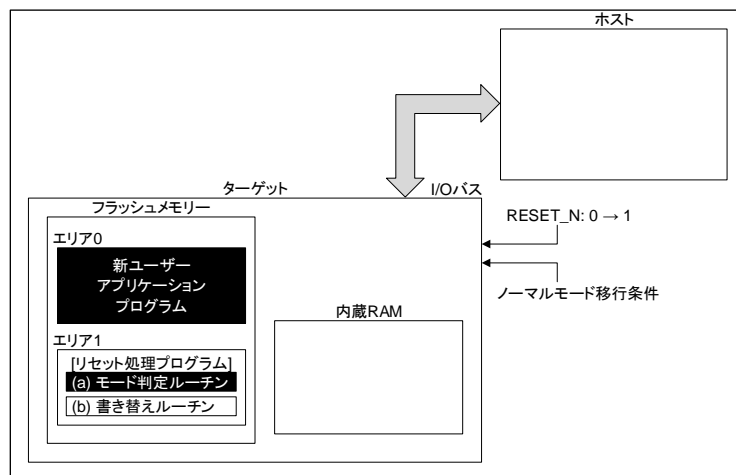


図 6.25 デュアルモードでフラッシュ書き替えの手順(5)

6.8. ユーザーブートプログラムの書き替え方法

メモリスワップ機能を利用して、ユーザーブートプログラムが残るように Page0 と Page1 の領域を交換させてフラッシュメモリーの書き替えを実行する方法です。

ユーザーブートプログラムの書き替え手順の参考例を以下に示します。

以下では、スワップサイズは 4K バイト(設定済み)、Page1 のプログラムは、Page0 からコピーするものとして記載します。

6.8.1. フラッシュ書き替えの手順例

6.8.1.1. Step-1

[FCSWPSR] <SWP0><SWP1>から"00"が読み出せることを確認します。

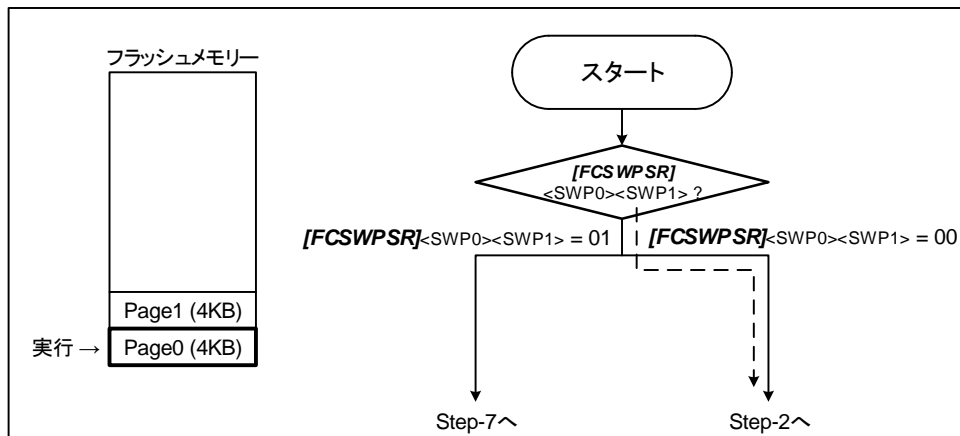


図 6.26 ユーザーブートプログラムの書き替え(1)

6.8.1.2. Step-2

$[FCPSR0]<PG1> = 0$ であるかチェックします。プロテクト状態がイネーブル($<PG1> = 1$)の場合は、 $[FCPMR0]<PM1>$ に"0"を書いてプロテクトを一時解除してください。

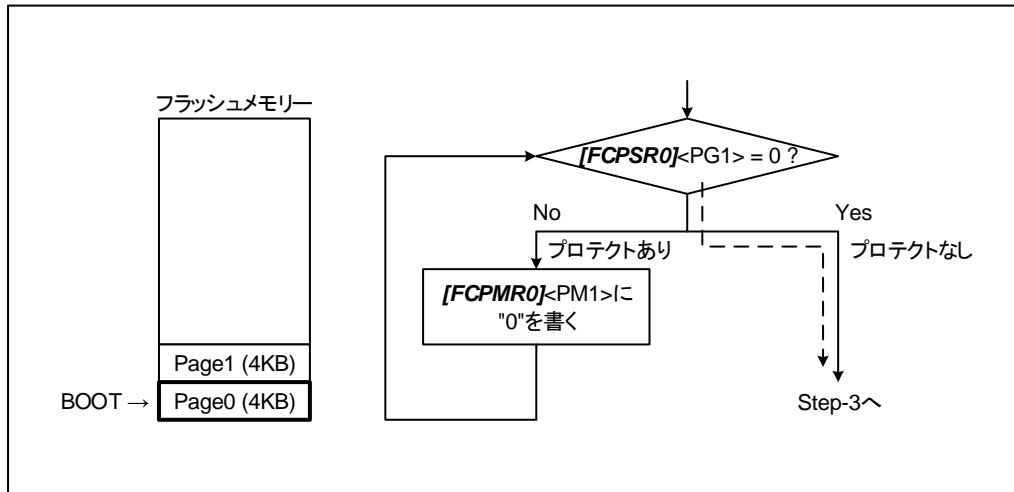


図 6.27 ユーザーブートプログラムの書き替え(2)

6.8.1.3. Step-3

内蔵 RAM に書き替えルーチンを転送し、PC(プログラムカウンタ)を転送したプログラムに移動します。

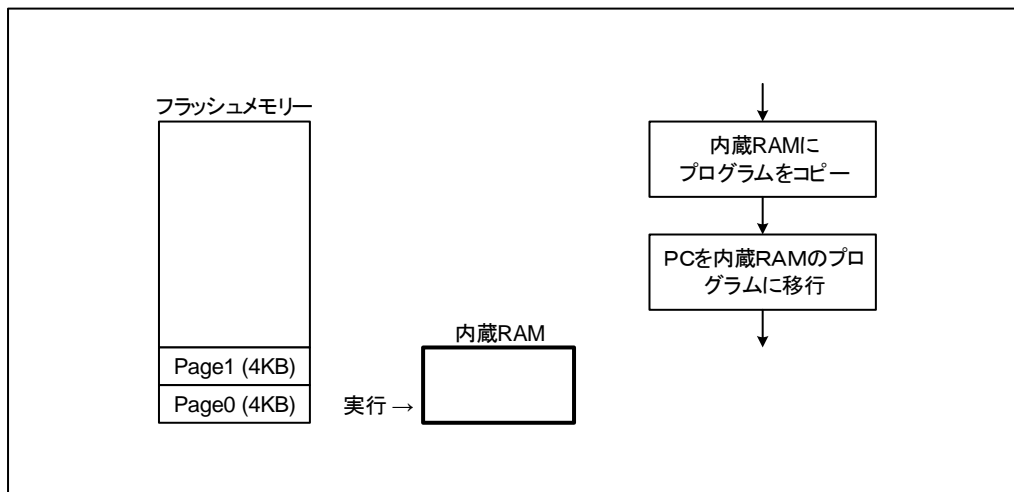


図 6.28 ユーザーブートプログラムの書き替え(3)

6.8.1.4. Step-4

Page1 を消去し、その後 Page0 のプログラムを Page1 に書き込みます。

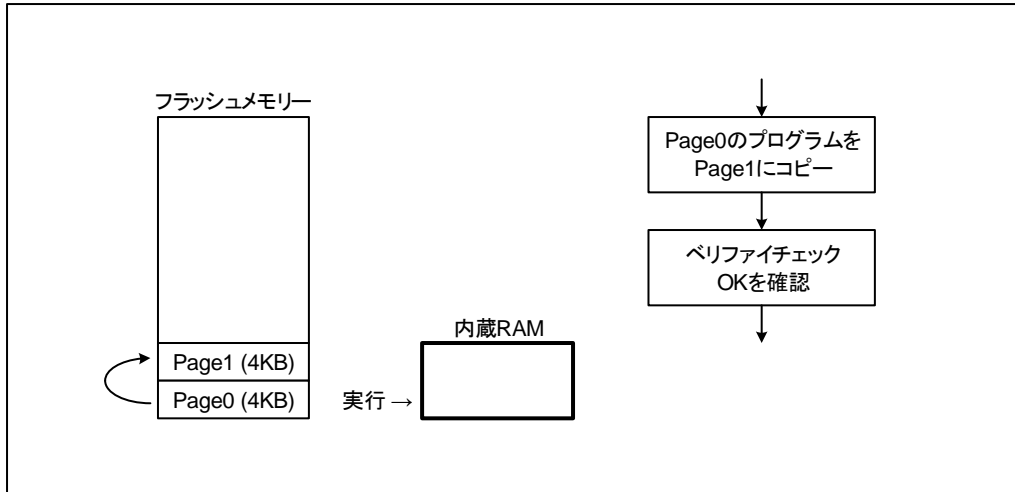


図 6.29 ユーザーブートプログラムの書き替え(4)

6.8.1.5. Step-5

自動メモリースワップコマンドで[FCSWPSR]<SWP1><SWP0>に"01"をセットし、Page0 と Page1 をスワップします。

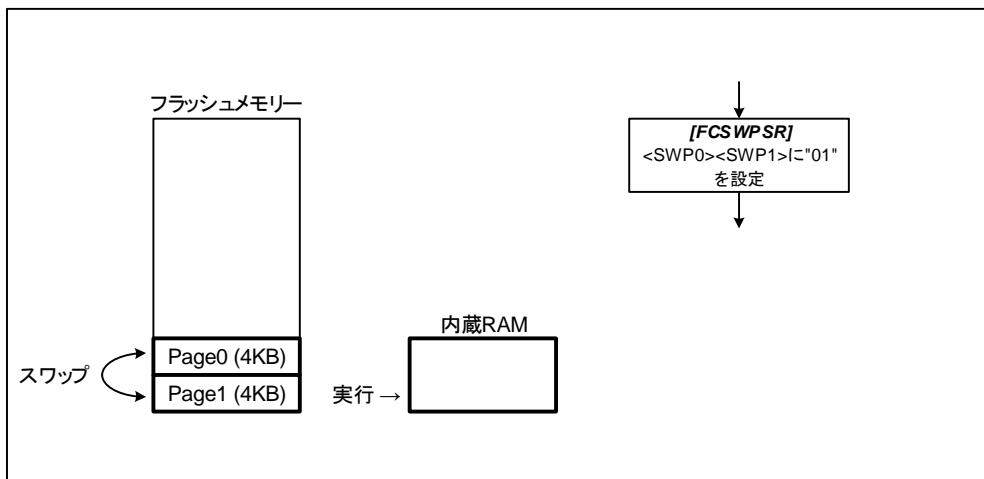


図 6.30 ユーザーブートプログラムの書き替え(5)

6.8.1.6. Step-6

リセット&リセット解除を行います。

Page1 が 0 番地に割り付けられ、Page1 から起動します。

プログラムは、 $[FCSWPSR]\langle SWP0 \rangle \langle SWP1 \rangle$ に "01" の条件用ルーチンへ分岐します。(Step-7 へ)

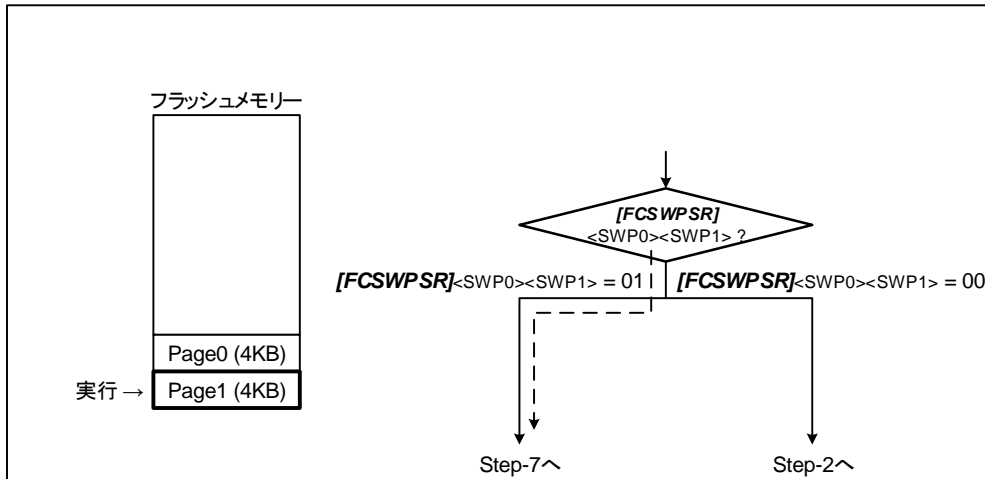


図 6.31 ユーザーブートプログラムの書き替え(6)

6.8.1.7. Step-7

$[FCPSR0]\langle PG1 \rangle = 0$ であるかチェックします。プロテクト状態がイネーブル($\langle PG1 \rangle = 1$)の場合は、 $[FCPMR0]\langle PM1 \rangle$ に "0" を書いてプロテクトを一時解除してください。

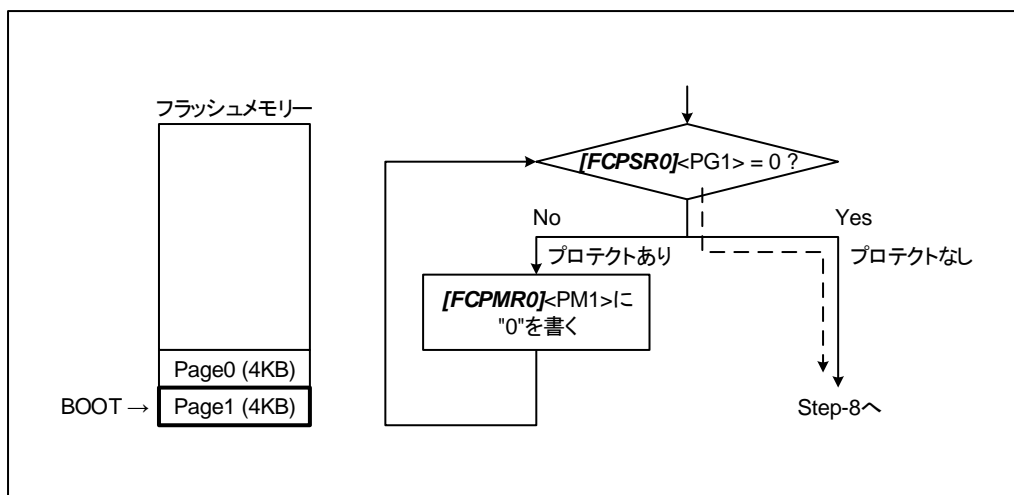


図 6.32 ユーザーブートプログラムの書き替え(7)

注) プロテクト機能はアドレスに対して有効です。したがって、PAGE0 と PAGE1 でメモリースワップ実行時は $\langle PG0 \rangle / \langle PM0 \rangle$ が PAGE1 に対応し、 $\langle PG1 \rangle / \langle PM1 \rangle$ が PAGE0 に対応します。

6.8.1.8. Step-8

内蔵 RAM に書き替えルーチンを転送し、PC(プログラムカウンタ)を転送したプログラムに移動します。

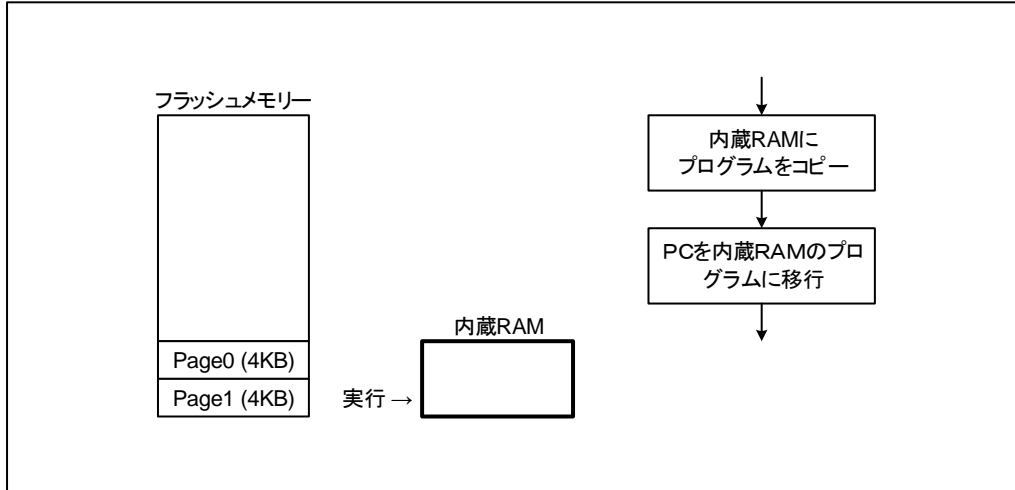


図 6.33 ユーザーブートプログラムの書き替え(8)

6.8.1.9. Step-9

新しいブートプログラムを Page0 に書き込みます。

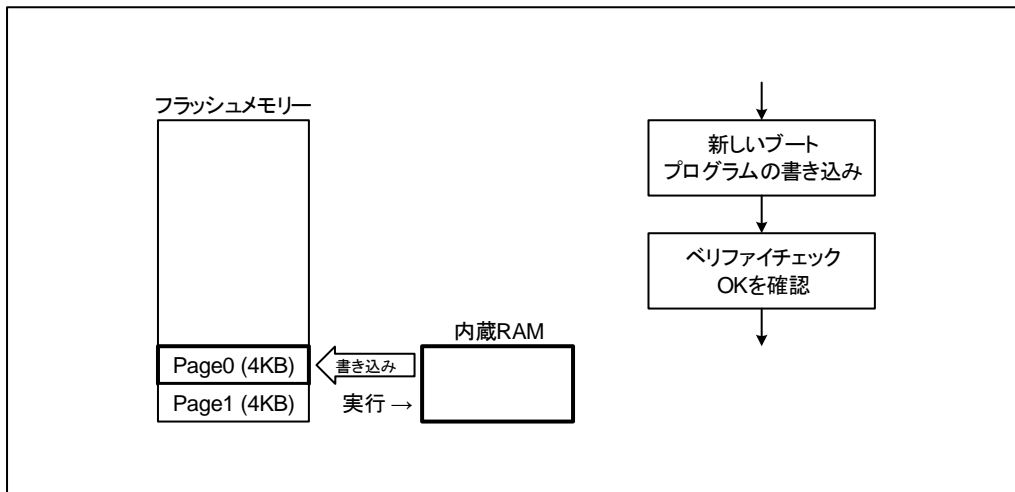


図 6.34 ユーザーブートプログラムの書き替え(9)

6.8.1.10. Step-10

自動メモリースワップ消去コマンドを実行します(下図)。または、自動メモリースワップコマンドで `[FCSWPSR]<SWP1><SWP0>` に "11" をセットし、Page0 と Page1 をスワップ解除します。

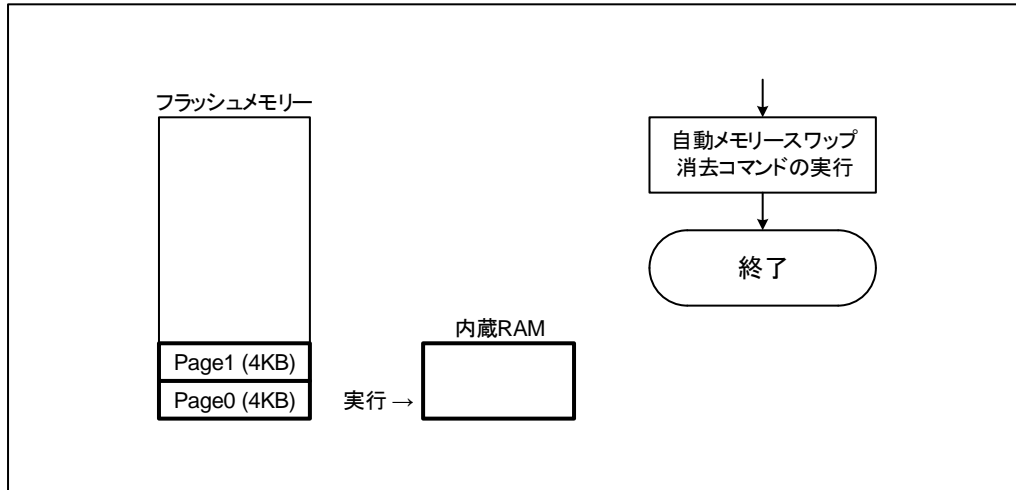


図 6.35 ユーザーブートプログラムの書き替え(10)

7. 使用上のご注意およびお願い事項

- 本ドキュメントに記載の無い操作を行わないでください。
- 本ドキュメントでレジスター割り当てが無いアドレスへのアクセスはしないでください。
- 正常にプログラム/消去ができたか、コマンド実行後に読み出して確認することを推奨します。

8. 改訂履歴

表 8.1 改訂履歴

Revision	Date	Description
1.0	2020-12-07	新規
1.1	2022-03-31	<ul style="list-style-type: none"> ・表 2.11 コードフラッシュの書き込み/消去時間例 消去時間のチップ全体の時間を修正 ・表 2.15 データフラッシュのメモリー容量と構成 消去時間のブロックの時間を修正 ・表 3.3 バスライトサイクル時のアドレスビット構成(コードフラッシュ) [自動セキュリティービットプログラム/消去]の SBA の説明を修正 ・表 3.4 プロテクトビットプログラムアドレス表 注を修正 ・5.2.9. [FCPMR1] (Flash プロテクトマスクレジスター1) <MSK1> ~ <MSK15>の説明を修正 ・図 6.3、図 6.5、図 6.7、図 6.9、図 6.10、図 6.11 を修正 ・表 6.4 使用端子例(UART) 注 2 を修正 ・表 6.7 転送可能なボーレートの設定例(fc = 10MHz、誤差含まず) タイトル行を修正 ・表 6.14 フラッシュメモリー消去の通信ルール No.6 の転送データを修正 ・図 6.16、図 6.17、図 6.19、図 6.24、図 6.25 を修正 ・図 6.26、図 6.30、図 6.31 を修正
1.2	2022-06-17	<ul style="list-style-type: none"> ・表 1.2 機能概要(ユーザーインフォメーションエリア) プログラム/消去プロテクト機能の削除
1.3	2023-02-10	<ul style="list-style-type: none"> 3.1.1.6. メモリースワップビットの指定(MSA) ビットシンボル名を修正 5.2.12. [FCSWPSR] (Flash メモリースワップステータスレジスター) <SIZE[5:0]>ビットシンボル名変更、初期値を修正 <SWP[1:0]>ビットシンボル名変更、初期値を修正

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下"特定用途"という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。