

32 ビット RISC マイクロコントローラー

**TXZ+ファミリー**  
リファレンスマニュアル

**LCD 表示制御回路**  
**(DLCD-A)**

**Revision 1.0**

---

2020-12

東芝デバイス&ストレージ株式会社

## 目次

序章 .....	5
関連するドキュメント .....	5
表記規約 .....	6
用語・略語 .....	8
1. 概要 .....	9
2. 構成 .....	10
3. 機能説明 .....	11
3.1. LCD 駆動方式の選択 .....	11
3.1.1. 動作概要 .....	11
3.2. 動作クロックの選択 .....	11
3.2.1. 動作概要 .....	11
3.2.2. 基準クロック .....	11
3.3. 動作 .....	12
3.3.1. ノンバイアス駆動 .....	12
3.3.1.1. ノンバイアス駆動 (4 コモン、1/6 デューティ) タイミング .....	13
3.3.1.2. ノンバイアス駆動 (3 コモン、1/4 デューティ) タイミング .....	14
3.3.2. フレーム周波数 .....	15
3.3.3. コントラスト調整 .....	15
3.3.3.1. フレーム長制御方式 .....	15
3.3.3.2. 時分割制御方式 .....	16
3.3.3.3. 計算式と設定 .....	16
3.4. LCD 表示データバッファ .....	18
3.4.1. 動作概要 .....	18
3.4.2. 表示バッファの構成 .....	18
3.4.3. 表示データバッファ使用上の注意 .....	18
3.4.4. SEG/COM 端子順切り替え .....	19
3.5. 割り込み .....	19
4. レジスター説明 .....	20
4.1. レジスター一覧 .....	20
4.2. レジスター詳細 .....	22
4.2.1. [DLCDEN] (LCD イネーブルレジスター) .....	22
4.2.2. [DLCDCR1] (LCD コントロールレジスター1) .....	22
4.2.3. [DLCDCR2] (LCD コントロールレジスター2) .....	22
4.2.4. [DLCDCR3] (LCD コントロールレジスター3) .....	23
4.2.5. [DLCDCR4] (LCD コントロールレジスター4) .....	23
4.2.6. [DLCDSTCLKCYC] (ステートクロック制御レジスター) .....	23
4.2.7. [DLCDCONTCYC] (コントラスト制御レジスター) .....	24
4.2.8. [DLCDREGBSY] (ビジーフラグレジスター) .....	24

---

4.2.9. [DLCD $BUF_n$ ] (LCD 表示データバッファレジスター $n=00\sim 39$ ).....	25
5. 使用方法の例.....	26
5.1. LCD 表示開始手順 .....	26
5.2. LCD 表示停止手順 .....	27
5.3. LCD 表示中のレジスター変更手順.....	28
5.4. LCD クロック切り替え手順.....	29
5.5. ソースクロック選択時の注意 .....	30
6. 使用上のご注意およびお願い事項.....	31
7. 改訂履歴.....	32
製品取り扱い上のお願い.....	33

## 図目次

図 2.1	LCD 表示制御回路ブロック図.....	10
図 3.1	ノンバイアス駆動.....	12
図 3.2	ノンバイアス駆動(4 コモン、1/6 デューティ)タイミング.....	13
図 3.3	ノンバイアス駆動(3 コモン、1/4 デューティ)タイミング.....	14
図 3.4	フレーム長制御方式 ([DLCD <sub>CR2</sub> ]<CLKSEL>=1、[DLCD <sub>CR2</sub> ]<DUTY[1:0]>=00).....	15
図 3.5	時分割制御方式 ([DLCD <sub>CR2</sub> ]<CLKSEL>=1、[DLCD <sub>CR2</sub> ]<DUTY[1:0]>=00).....	16
図 5.1	リセット後の LCD 表示手順.....	26
図 5.2	LCD 表示停止手順.....	27
図 5.3	LCD 表示中のレジスター変更手順.....	28
図 5.4	LCD クロック切り替え手順.....	29

## 表目次

表 1.1	LCD 駆動方式(概要).....	9
表 1.2	コントラスト調整方式(概要).....	9
表 2.1	信号一覧表.....	10
表 3.1	動作クロックの選択.....	11
表 3.2	フレーム周波数の計算式.....	15
表 3.3	Von/Voff 電圧の計算式(フレーム長制御).....	17
表 3.4	Von/Voff 電圧の計算式(時分割制御).....	17
表 3.5	コントラスト調整設定例 (fs).....	17
表 3.6	コントラスト調整設定例 (IHOSC2).....	17
表 3.7	表示バッファの構成 (n= 0~39).....	18
表 3.8	SEG/COM 端子順切り替え.....	19
表 7.1	改訂履歴.....	32

## 序章

### 関連するドキュメント

文書名
製品個別情報
クロック制御と動作モード
例外
入出力ポート
各製品のデータシート

## 表記規約

- 数値表記は以下の規則に従います。  
16 進数表記: 0xABC  
10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)  
2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「\_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は [m:n]とまとめて表記する場合があります。  
例: S[3:0] は S3,S2,S1,S0 の 4 つの信号名をまとめて表記しています。
- 本文中 [ ] で囲まれたものはレジスターを定義しています。  
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。  
例: [XYZ1], [XYZ2], [XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャンネルは「x」で一括表記しています。  
ユニットの場合、「x」は A,B,C...を表します。  
例: [ADACR0], [ADBCR0], [ADCCR0] → [ADxCR0]  
チャンネルの場合、「x」は 0,1,2,...を表します。  
例: [T32A0RUNA], [T32A1RUNA], [T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は [m:n] と表記します。  
例: [3:0] はビット 3 から 0 の範囲を表します。
- レジスターの設定値は 16 進数または 2 進数のどちらかで表記されています。  
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。  
バイト: 8 ビット  
ハーフワード: 16 ビット  
ワード: 32 ビット  
ダブルワード: 64 ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。  
R: リードオンリー  
W: ライトオンリー  
R/W: リード / ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。  
また、読み出した値を使用しないでください。
- Default 値が「—」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。  
Default 値が「—」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターの Reserved ビットフィールドには Default 値を書き込んでください。  
Default 値が「—」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。

## 用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

COM	Common
SEG	Segment
LCD	Liquid Crystal Display
$f_c$	High speed clock from $f_{osc}$ or $f_{PLL}$ .
$f_{IHOSC2}$	Clock from high speed oscillator
$f_{PLL}$	Clock from multiplier circuit(PLL)
IHOSC2	Internal High Speed Oscillator 2
VLC	LCD power supply

## 1. 概要

LCD 表示制御回路は、最大 160 画素(40 セグメント × 4 コモン)の液晶表示器(以下 LCD)を直接駆動することができます。対応する駆動方式はノンバイアス駆動の 4 コモン/3 コモン、コントラスト調整はフレーム長制御、時分割制御が可能です。

また SEG、DCOM 端子順切り替え機能を内蔵し、端子構成に合わせた設定が可能です。

表 1.1 LCD 駆動方式(概要)

駆動方式	コモン数	デューティー	出力電位		最大画素数
			セグメント	コモン	
ノンバイアス駆動	4	1/6	2 値	2 値	160
	3	1/4			120

表 1.2 コントラスト調整方式(概要)

コントラスト調整方式	備考
フレーム長制御	コントラスト調整ステートを挿入し、そのサイクルで制御
時分割制御	各ステートにコントラスト調整サイクルを挿入して制御

## 2. 構成

LCD 表示制御回路を下記に示します。

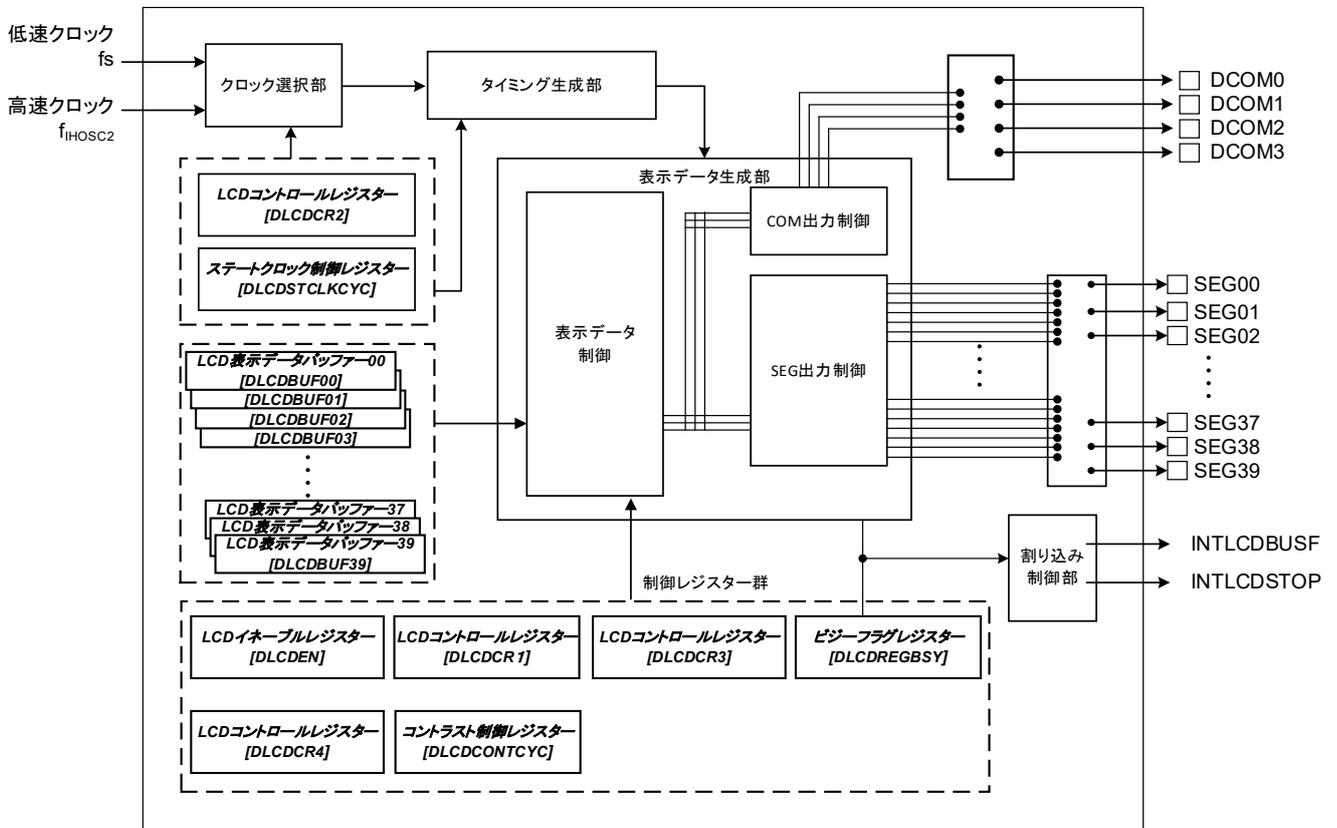


図 2.1 LCD 表示制御回路ブロック図

表 2.1 信号一覧表

No	信号名	信号名称	I/O	参照リファレンスマニュアル
1	DCOMx	1/1 バイアス駆動 LCD COMx 出力(x=0~3)	出力	製品個別情報、入出力ポート
2	SEGx	LCD SEGx 出力(x=00~39)	出力	製品個別情報、入出力ポート
3	INTLCDBUSF	レジスタ書き込み終了割り込み	出力	例外、製品個別情報
4	INTLCDSTOP	LCD 停止割り込み	出力	例外、製品個別情報
5	fs	低速クロック(=32.768kHz)	入力	製品個別情報
6	fIHOSC2	内蔵高速クロック(=10MHz)	入力	製品個別情報

### 3. 機能説明

LCD 表示制御回路を使用する場合は、動作クロックとして使用する  $f_{IHOSC2}$  または  $f_s$  クロックが安定して発振していることを確認してください。クロック設定の詳細は、リファレンスマニュアル「クロック制御と動作モード」を参照してください。

#### 3.1. LCD 駆動方式の選択

##### 3.1.1. 動作概要

LCD 駆動方式は、ノンバイアス駆動方式の 4COM、3COM の 2 種類に対応し、コントラスト調整方式として、「フレーム長制御」、「時分割制御」の 2 通りを選択できます。これにより、4 通りの回路動作を行います。

#### 3.2. 動作クロックの選択

LCD 表示制御回路は、2 つの動作クロックのどちらかをソフトウェアの設定により選択することができます。

##### 3.2.1. 動作概要

動作クロック(Lck1)は内蔵高速発振 2(IHOSC2、10MHz 前提)を 256 分周したものと、低速発振(fs)のどちらかを LCD コントロールレジスター  $[DLCDCR2]<CLKSEL>$  の設定により選択することができます。

表 3.1 動作クロックの選択

$[DLCDCR2]<CLKSEL>$	動作クロック(Lck1)	周波数[kHz]
0	$f_{IHOSC2} / 256$	39.0625
1	$f_s$	32.765

##### 3.2.2. 基準クロック

LCD 表示制御回路で使用する基準クロックは、Lck1 と  $[DLCDCR2]<CONTSEL>$  レジスターの設定によって下記の表のように設定されます。

コントラスト制御		基準クロック
時分割コントラスト制御	$<CONTSEL>=1$	$([DLCDSTCLKCYC]+1)/Lck1$
フレームコントラスト制御	$<CONTSEL>=0$	$([DLCDCONTCYC]+1) \times 6 / Lck1$
		$([DLCDCONTCYC]+1) \times 4 / Lck1$

最小基準クロックの周期は、39kHz 時で、

$$(0+1)/39\text{kHz}=25.6(\mu\text{s})$$

と計算されます。

## 3.3. 動作

LCD 表示制御回路の各駆動方式と出力波形を示します。

### 3.3.1. ノンバイアス駆動

ノンバイアス駆動方式は SEG/COM とも 2 値(VDD、GND)のみで制御が可能で、従来必要だった中間電位を生成する回路が不要な駆動方式です。

ただし、4COM 駆動で 1 フレームの構成がダミーサイクルを含む 1/6 デューティになります。また、LCD の表示に必要な ON 電圧と非表示に必要な OFF 電圧の比率(ON/OFF 比)が従来の駆動タイプの 1.73 に対し 1.41 と狭くなります。

また実際の ON/OFF 電圧が 2.44V / 1.73V となり、LCD の表示しきい値を上回ると、全点灯動作となります。これについては ON/OFF 電圧を下げるために 1 フレーム中に非点灯の期間(ブランキング期間)を加えて制御する必要があります。

下記に 4COM/3COM 時のノンバイアス駆動図を示します。

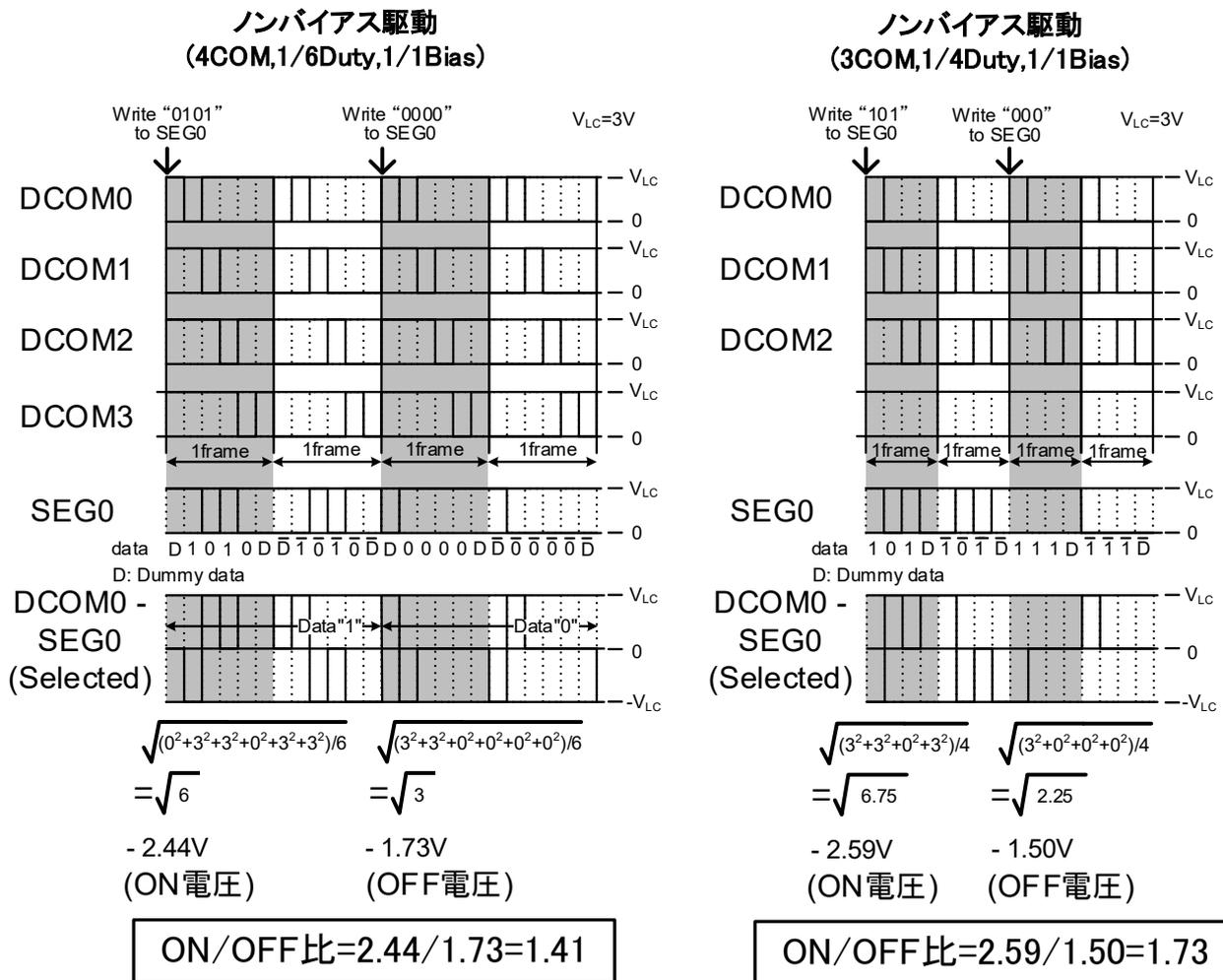


図 3.1 ノンバイアス駆動

3.3.1.1. ノンバイアス駆動 (4 コモン、1/6 デューティ) タイミング

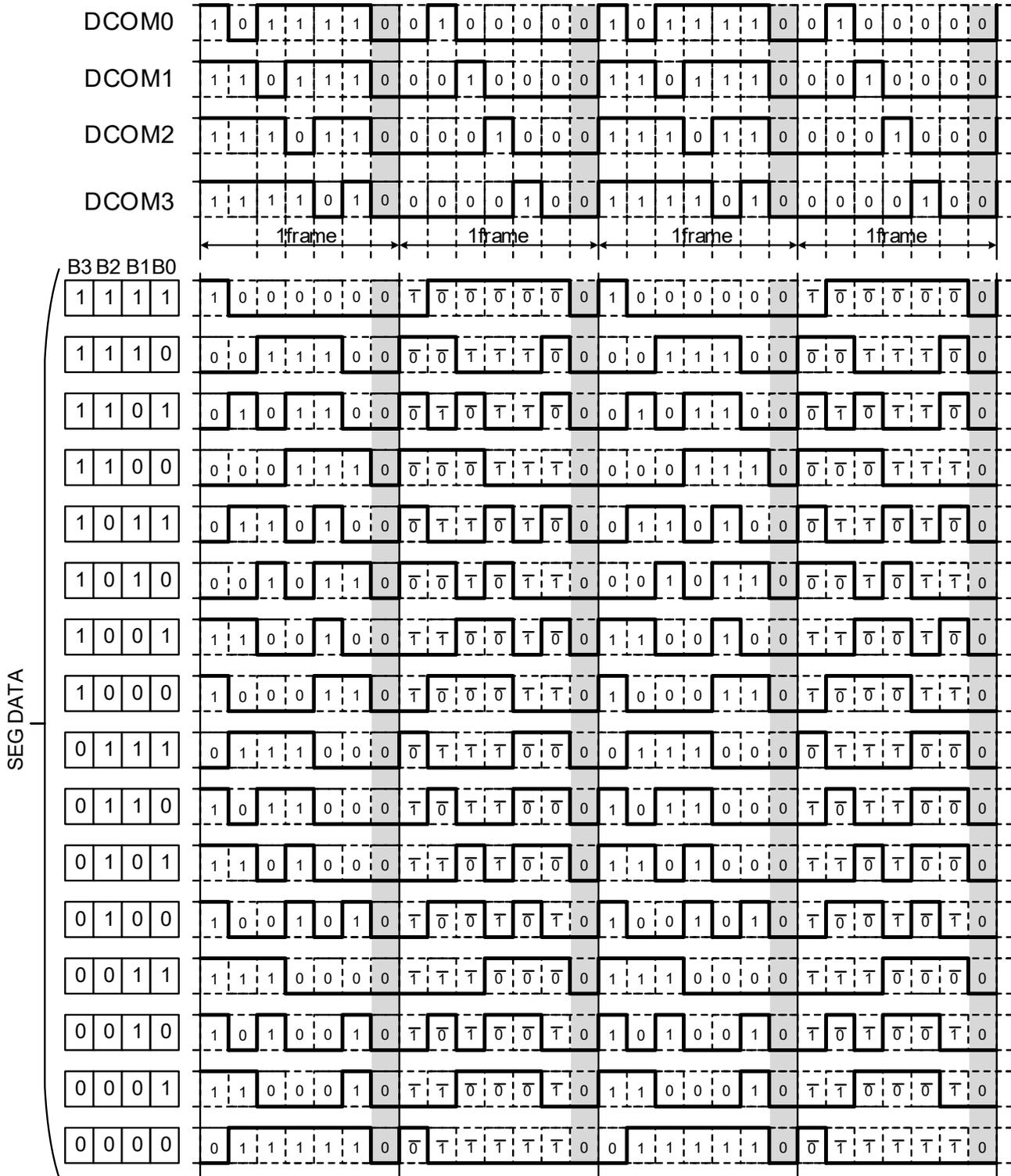


図 3.2 ノンバイアス駆動(4 コモン、1/6 デューティ)タイミング

3.3.1.2. ノンバイアス駆動 (3 コモン、1/4 デューティ) タイミング

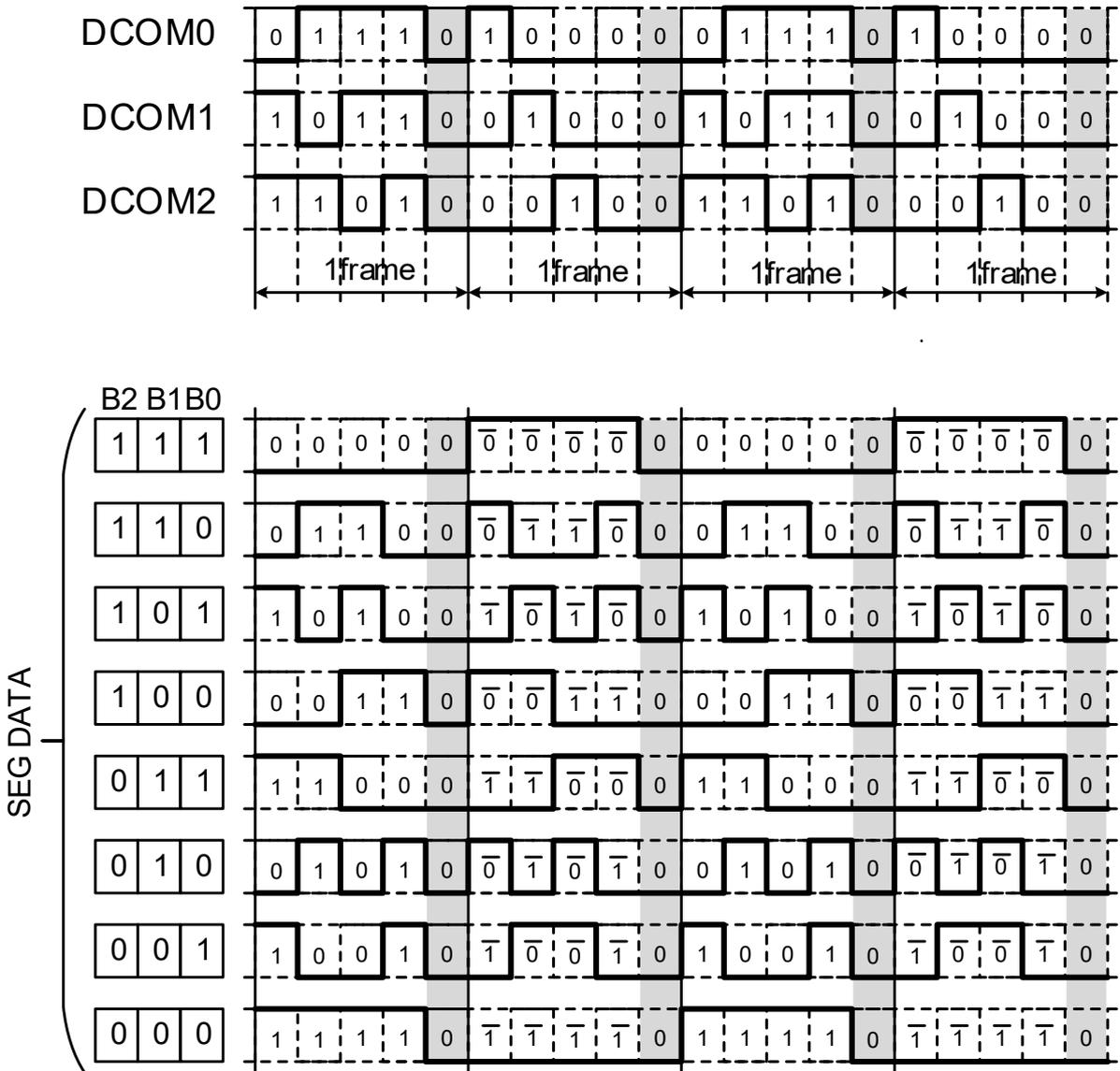


図 3.3 ノンバイアス駆動(3 コモン、1/4 デューティ)タイミング

### 3.3.2. フレーム周波数

フレーム周波数は lck2 クロック周波数と  $[DLCDSTCLKCYC] \langle STCYC[7:0] \rangle$ 、 $[DLCDCONTCYC] \langle CONT[7:0] \rangle$  レジスターの値によって下表の計算式で算出し、通常は 80Hz 前後になるよう設定します。

lck2 は  $[DLCDCR2] \langle CLKSEL \rangle$  が fs の場合は fs の周波数、IHOSC2 の場合は  $f_{IHOSC2}$  の 256 分周 (39.0625[kHz]) の周波数です。

フレーム長制御方式の場合、 $[DLCDSTCLKCYC] \langle STCYC[7:0] \rangle$  と  $[DLCDCONTCYC] \langle CONT[7:0] \rangle$  の設定値に対するサイクル数は同じになります。よって片方を加算(減算)、もう片方を同じ数だけ減算(加算)してもフレーム周波数は変わりません。

時分割制御方式の場合、 $[DLCDSTCLKCYC]$  の値でフレーム周波数が決まり、 $[DLCDCONTCYC]$  の値はフレーム周波数に影響しません。

表 3.2 フレーム周波数の計算式

駆動方式	フレーム周波数[Hz]	
	フレーム長制御方式	時分割制御方式
4COM 1/6 デューティー	$\frac{lck2[Hz]}{((\langle STCYC[7:0] \rangle + 1) + (\langle CONT[7:0] \rangle + 1)) \times 6}$	$\frac{lck2[Hz]}{(\langle STCYC[7:0] \rangle + 1) \times 6}$
3COM 1/4 デューティー	$\frac{lck2[Hz]}{((\langle STCYC[7:0] \rangle + 1) + (\langle CONT[7:0] \rangle + 1)) \times 4}$	$\frac{lck2[Hz]}{(\langle STCYC[7:0] \rangle + 1) \times 4}$

### 3.3.3. コントラスト調整

コントラスト調整は以下に示すように「フレーム長制御方式」、「時分割制御方式」の 2 通りに対応します。

#### 3.3.3.1. フレーム長制御方式

$[DLCDCR2] \langle CONTSEL \rangle$  を "0" にするとフレーム長制御方式によるコントラスト調整が可能となります。この方式はフレーム末尾に L 出力を挿入することでコントラスト調整を行います。

図 3.4 に STCYC=36、CONT=30 の時の例を示します。

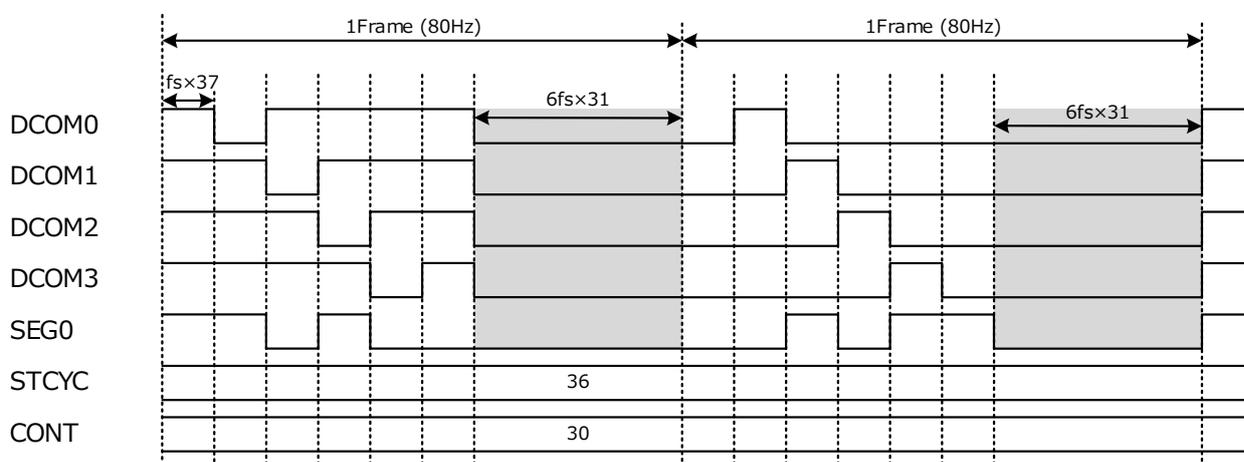


図 3.4 フレーム長制御方式 ( $[DLCDCR2] \langle CLKSEL \rangle = 1$ 、 $[DLCDCR2] \langle DUTY[1:0] \rangle = 00$ )

## 3.3.3.2. 時分割制御方式

$[DLCDRI]<CONTSEL>$ を"1"にすると時分割制御方式によるコントラスト調整が可能となります。この方式は表示サイクル内に L 出力を挿入することでコントラスト調整を行います。

図 3.5 に $<STCYC>=67$ 、 $<CONT>=49$ の時の例を示します。

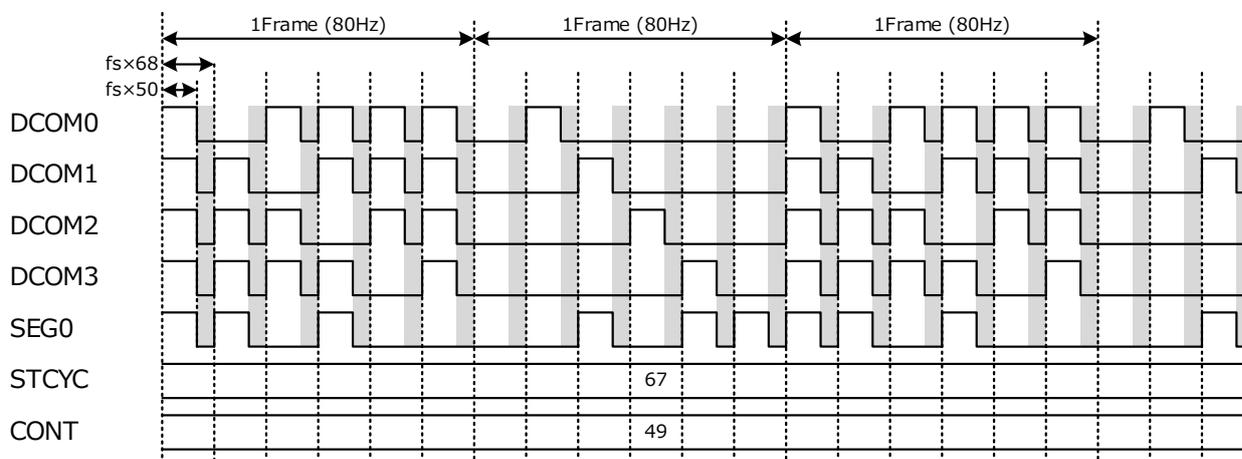


図 3.5 時分割制御方式 ( $[DLCDR2]<CLKSEL>=1$ 、 $[DLCDR2]<DUTY[1:0]>=00$ )

## 3.3.3.3. 計算式と設定

以下に、フレーム長制御方式、時分割制御方式それぞれの、 $V_{on}/V_{off}$ の計算式および、設定例を示します。

表 3.3 Von/Voff電圧の計算式(フレーム長制御)

駆動方式		実行電圧 [V <sub>RM</sub> ]
4COM 1/6 デューティ	Von 電圧	$\sqrt{\text{電圧}^2 \times \frac{4}{6} \times \frac{[DLCDSTCLKCYC]+1}{([DLCDSTCLKCYC]+[DLCDCONTACYC]+2)}}$
	Voff 電圧	$\sqrt{\text{電圧}^2 \times \frac{2}{6} \times \frac{[DLCDSTCLKCYC]+1}{([DLCDSTCLKCYC]+[DLCDCONTACYC]+2)}}$
3COM 1/4 デューティ	Von 電圧	$\sqrt{\text{電圧}^2 \times \frac{3}{4} \times \frac{[DLCDSTCLKCYC]+1}{([DLCDSTCLKCYC]+[DLCDCONTACYC]+2)}}$
	Voff 電圧	$\sqrt{\text{電圧}^2 \times \frac{1}{4} \times \frac{[DLCDSTCLKCYC]+1}{([DLCDSTCLKCYC]+[DLCDCONTACYC]+2)}}$

表 3.4 Von/Voff電圧の計算式 (時分割制御)

駆動方式		実行電圧 [V <sub>RM</sub> ]
4COM 1/6 デューティ	Von 電圧	$\sqrt{\text{電圧}^2 \times \frac{4}{6} \times \frac{[DLCDCONTACYC]+1}{[DLCDSTCLKCYC]+1}}$
	Voff 電圧	$\sqrt{\text{電圧}^2 \times \frac{2}{6} \times \frac{[DLCDCONTACYC]+1}{[DLCDSTCLKCYC]+1}}$
3COM 1/4 デューティ	Von 電圧	$\sqrt{\text{電圧}^2 \times \frac{3}{4} \times \frac{[DLCDCONTACYC]+1}{[DLCDSTCLKCYC]+1}}$
	Voff 電圧	$\sqrt{\text{電圧}^2 \times \frac{1}{4} \times \frac{[DLCDCONTACYC]+1}{[DLCDSTCLKCYC]+1}}$

lck2=fs(32.768kHz)時、フレーム周波数を約 80Hz に保ったままコントラストを調整するためのレジスター設定例は表 3.5 のとおりです。

表 3.5 コントラスト調整設定例 (fs)

駆動方式	フレーム長制御方式	時分割制御方式
ノンバイアス駆動 4COM 1/6 デューティ	80.31[Hz]	80.31[Hz]
	$[DLCDSTCLKCYC]<STCYC[7:0]>$	67
	$[DLCDCONTACYC]<CONT[7:0]>$	0~67
	$<STCYC[7:0]>+<CONT[7:0]>=66$	
ノンバイアス駆動 3COM 1/4 デューティ	80.31[Hz]	80.31[Hz]
	$[DLCDSTCLKCYC]<STCYC[7:0]>$	101
	$[DLCDCONTACYC]<CONT[7:0]>$	0~101
	$<STCYC[7:0]>+<CONT[7:0]>=100$	

lck2=f<sub>IHOSC2</sub>時、フレーム周波数を約 80Hz に保ったままコントラストを調整するためのレジスター設定例は表 3.6 のとおりです。

表 3.6 コントラスト調整設定例 (IHOSC2)

駆動方式	フレーム長制御方式	時分割制御方式
ノンバイアス駆動 4COM 1/6 デューティ	80.38[Hz]	80.38[Hz]
	$[DLCDSTCLKCYC]<STCYC[7:0]>$	80
	$[DLCDCONTACYC]<CONT[7:0]>$	0~80
	$<STCYC[7:0]>+<CONT[7:0]>=79$	
ノンバイアス駆動 3COM 1/4 デューティ	80.05[Hz]	80.05[Hz]
	$[DLCDSTCLKCYC]<STCYC[7:0]>$	120
	$[DLCDCONTACYC]<CONT[7:0]>$	0~120
	$<STCYC[7:0]>+<CONT[7:0]>=120$	

## 3.4. LCD 表示データバッファ

### 3.4.1. 動作概要

LCD 表示制御回路は、最大 160 画素(40 セグメント × 4 コモン)の表示データを保持する表示バッファを搭載しています。表示バッファは、8 ビットレジスタ × 40 本の構成となっていて、各レジスタが表示セグメント 1 本に割り当てられています。8 ビットレジスタ内の下位 4 ビットはメイン表示用の COM0~COM3 に、上位 4 ビットはサブ表示用の COM0~COM3 となっており、通常はメイン表示側のデータが選択されています。表示バッファの各セグメントとコモンに対するデータビットが"1"の場合は点灯、"0"の場合は非点灯となります。**[DLCDRCR2]**の表示バッファ選択により、ブリンク動作を実現することが可能です。設定されたバッファ選択により、メイン表示とサブ表示の切り換えを行います。

### 3.4.2. 表示バッファの構成

パワーオンリセット後は、ソースクロックがどちらか一方だけ動作していれば、レジスタによる選択は可能です。

表 3.7 表示バッファの構成 (n= 0~39)

[DLCDRCR2]		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		サブ表示<SEGNH[3:0]>				メイン表示<SEGNL[3:0]>			
[DLCDRCR0]	SEG00	COM3	COM2	COM1	COM0	COM3	COM2	COM1	COM0
[DLCDRCR1]	SEG01	↑	↑	↑	↑	↑	↑	↑	↑
[DLCDRCR2]	SEG02	↑	↑	↑	↑	↑	↑	↑	↑
[DLCDRCR3]	SEG03	↑	↑	↑	↑	↑	↑	↑	↑
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
[DLCDRCR36]	SEG36	↑	↑	↑	↑	↑	↑	↑	↑
[DLCDRCR37]	SEG37	↑	↑	↑	↑	↑	↑	↑	↑
[DLCDRCR38]	SEG38	↑	↑	↑	↑	↑	↑	↑	↑
[DLCDRCR39]	SEG39	COM3	COM2	COM1	COM0	COM3	COM2	COM1	COM0

### 3.4.3. 表示データバッファ使用上の注意

表示バッファを操作する場合は、以下の点に注意してください。

- 表示データバッファは、コールドリセットで初期化されないため不定状態となります。表示開始する前には、データを設定してください。
- 表示データの設定は、**[DLCDRCR2]<DUTY[1:0]>**で LCD 駆動方式を設定後に実施してください。
- LCD 表示データバッファを書き換えた場合、設定値は 1 フレーム内の書き換え直後から実行され反映されます。
- 表示データバッファ**[DLCDRCRn]**は、搭載される製品によって、<SEGxx>の端子配置が連続になっていない場合があります。搭載製品のリファレンスマニュアル「製品個別情報」を参照してください。

### 3.4.4. SEG/COM 端子順切り替え

SEG00~SEG39、DCOM0~DCOM3 端子は、下記に示すように、**[DLCDCR4]<RVDPIN[2:0]>**の設定で端子出力順序を切り替えることができます。

表 3.8 SEG/COM端子順切り替え

出力端子	出力信号							
	RVDPIN=000	RVDPIN=001	RVDPIN=010	RVDPIN=011	RVDPIN=100	RVDPIN=101	RVDPIN=110	RVDPIN=111
SEG00	seg00	seg39	seg00	seg39	dcom0	←	dcom3	←
SEG01	seg01	seg38	seg01	seg38	dcom1	←	dcom2	←
SEG02	seg02	seg37	seg02	seg37	dcom2	←	dcom1	←
SEG03	seg03	seg36	seg03	seg36	dcom3	←	dcom0	←
SEG04	seg04	seg35	seg04	seg35	seg00	seg39	seg00	seg39
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
SEG35	seg35	seg04	seg35	seg04	seg31	seg08	seg31	seg08
SEG36	seg36	seg03	seg36	seg03	seg32	seg07	seg32	seg07
SEG37	seg37	seg02	seg37	seg02	seg33	seg06	seg33	seg06
SEG38	seg38	seg01	seg38	seg01	seg34	seg05	seg34	seg05
SEG39	seg39	seg00	seg39	seg00	seg35	seg04	seg35	seg04
DCOM0	dcom0	←	dcom3	←	seg36	seg03	seg36	seg03
DCOM1	dcom1	←	dcom2	←	seg37	seg02	seg37	seg02
DCOM2	dcom2	←	dcom1	←	seg38	seg01	seg38	seg01
DCOM3	dcom3	←	dcom0	←	seg39	seg00	seg39	seg00

出力端子は、製品仕様で異なります。詳細は、各製品のリファレンスマニュアル「製品個別情報」を参照してください。

## 3.5. 割り込み

LCD 制御のタイミングを検知するために、2本の割り込みがあります。

これは LCD の動作クロック(約 32~39kHz)が、MCU の動作クロック(1~200MHz)に比べて遅いため、レジスターの更新終了、表示ブランク動作中のタイミングを検出するために用意されています。

- INTLCDBUSF

動作中に書き換え可能なレジスターへの書き込み終了が検出されると、割り込みパルスが出力されます。

対象レジスター：**[DLCDCONTCYC]**、**[DLCDSTCLKCYC]**、**[DLCDCR3]**

対象レジスターを連続で書き換えて割り込みを発生させる場合は、(Lck1×3) クロック以内に書き換えを行ってください。書き換えに時間を要する場合、期待しない割り込みが発生する場合があります。

- INTLCDSTOP

表示停止状態にあたる表示ブランキング状態を検出すると、割り込みパルスが出力されます。

## 4. レジスタ—説明

### 4.1. レジスタ—一覧

制御レジスタ—とアドレスは以下のとおりです。

周辺機能		チャンネル/ユニット	ベースアドレス		
			Type1	Type2	Type3
LCD 表示制御回路	DLCD	-	0x4003F200	-	-

注) 製品によって搭載されるベースアドレスタイプは異なります。詳細はリファレンスマニュアル「製品個別情報」を参照してください。

レジスタ—名		アドレス (Base+)
LCD イネーブルレジスタ—	[DLCDEN]	0x0000
LCD コントロールレジスタ—1	[DLCDCR1]	0x0001
LCD コントロールレジスタ—2	[DLCDCR2]	0x0002
LCD コントロールレジスタ—3	[DLCDCR3]	0x0003
LCD コントロールレジスタ—4	[DLCDCR4]	0x0004
ステートクロック制御レジスタ—	[DLCDSTCLKCYC]	0x0005
コントラスト制御レジスタ—	[DLCDCONTCYC]	0x0006
ビジーフラグレジスタ—	[DLCDREGBSY]	0x0008
LCD 表示データバッファ—レジスタ—00	[DLCDBUF00]	0x0010
LCD 表示データバッファ—レジスタ—01	[DLCDBUF01]	0x0011
LCD 表示データバッファ—レジスタ—02	[DLCDBUF02]	0x0012
LCD 表示データバッファ—レジスタ—03	[DLCDBUF03]	0x0013
LCD 表示データバッファ—レジスタ—04	[DLCDBUF04]	0x0014
LCD 表示データバッファ—レジスタ—05	[DLCDBUF05]	0x0015
LCD 表示データバッファ—レジスタ—06	[DLCDBUF06]	0x0016
LCD 表示データバッファ—レジスタ—07	[DLCDBUF07]	0x0017
LCD 表示データバッファ—レジスタ—08	[DLCDBUF08]	0x0018
LCD 表示データバッファ—レジスタ—09	[DLCDBUF09]	0x0019
LCD 表示データバッファ—レジスタ—10	[DLCDBUF10]	0x001A
LCD 表示データバッファ—レジスタ—11	[DLCDBUF11]	0x001B
LCD 表示データバッファ—レジスタ—12	[DLCDBUF12]	0x001C
LCD 表示データバッファ—レジスタ—13	[DLCDBUF13]	0x001D
LCD 表示データバッファ—レジスタ—14	[DLCDBUF14]	0x001E
LCD 表示データバッファ—レジスタ—15	[DLCDBUF15]	0x001F
LCD 表示データバッファ—レジスタ—16	[DLCDBUF16]	0x0020
LCD 表示データバッファ—レジスタ—17	[DLCDBUF17]	0x0021
LCD 表示データバッファ—レジスタ—18	[DLCDBUF18]	0x0022
LCD 表示データバッファ—レジスタ—19	[DLCDBUF19]	0x0023
LCD 表示データバッファ—レジスタ—20	[DLCDBUF20]	0x0024
LCD 表示データバッファ—レジスタ—21	[DLCDBUF21]	0x0025
LCD 表示データバッファ—レジスタ—22	[DLCDBUF22]	0x0026
LCD 表示データバッファ—レジスタ—23	[DLCDBUF23]	0x0027
LCD 表示データバッファ—レジスタ—24	[DLCDBUF24]	0x0028
LCD 表示データバッファ—レジスタ—25	[DLCDBUF25]	0x0029

レジスター名		アドレス (Base+)
LCD 表示データバッファレジスター26	<i>[DLCDBUF26]</i>	0x002A
LCD 表示データバッファレジスター27	<i>[DLCDBUF27]</i>	0x002B
LCD 表示データバッファレジスター28	<i>[DLCDBUF28]</i>	0x002C
LCD 表示データバッファレジスター29	<i>[DLCDBUF29]</i>	0x002D
LCD 表示データバッファレジスター30	<i>[DLCDBUF30]</i>	0x002E
LCD 表示データバッファレジスター31	<i>[DLCDBUF31]</i>	0x002F
LCD 表示データバッファレジスター32	<i>[DLCDBUF32]</i>	0x0030
LCD 表示データバッファレジスター33	<i>[DLCDBUF33]</i>	0x0031
LCD 表示データバッファレジスター34	<i>[DLCDBUF34]</i>	0x0032
LCD 表示データバッファレジスター35	<i>[DLCDBUF35]</i>	0x0033
LCD 表示データバッファレジスター36	<i>[DLCDBUF36]</i>	0x0034
LCD 表示データバッファレジスター37	<i>[DLCDBUF37]</i>	0x0035
LCD 表示データバッファレジスター38	<i>[DLCDBUF38]</i>	0x0036
LCD 表示データバッファレジスター39	<i>[DLCDBUF39]</i>	0x0037

注) これらのレジスターは、ビットバンドアクセス不可、バイトアクセスのみ可です。

## 4.2. レジスタ詳細

## 4.2.1. [DLCDEN] (LCD イネーブルレジスタ)

Bit	Bit Symbol	リセット後	Type	機能
7:1	-	0	R	リードすると"0"が読めます。
0	LCDE	0	R/W	LCD 表示制御回路の動作 0: 禁止 1: 許可

注) LCD 表示制御動作を禁止する場合は、事前に[DLCDEN]<EDSP[1:0]>を"00"に設定し、[DLCDEN]<LCDF>が"0"になった事を確認してから実行してください。

## 4.2.2. [DLCDEN] (LCD コントロールレジスタ1)

Bit	Bit Symbol	リセット後	Type	機能
7:5	-	0	R	リードすると"0"が読めます。
4	LCDF	0	R	LCD 表示制御回路ステータスフラグ 0: 停止中 1: 動作中
3:2	-	0	R	リードすると"0"が読めます。
1:0	EDSP[1:0]	00	R/W	LCD 表示制御 00/01: 表示ディセーブル (SEG/COM "L"レベル出力) 10: 表示イネーブル (SEG/COM 非点灯動作) 11: 表示イネーブル (SEG/COM 表示バッファによる点灯動作)

注) このレジスタは表示動作中に設定を変更することが出来ます。

## 4.2.3. [DLCDEN] (LCD コントロールレジスタ2)

Bit	Bit Symbol	リセット後	Type	機能
7:4	-	0	R	リードすると"0"が読めます。
3	CONTSEL	0	R/W	コントラスト制御選択 0: フレーム長制御方式 1: 時分割制御方式
2	CLKSEL	0	R/W	LCD 表示制御回路ソースクロック選択 0: 内部高速発振 2( $f_{IHOSC2}$ ) 1: fs
1:0	DUTY[1:0]	00	R/W	LCD 駆動方式設定 00: 4COM 1/6 デューティ 01: 3COM 1/4 デューティ 10: reserved 11: reserved

注) このレジスタは表示停止中のみ設定を変更することが出来ます。

## 4.2.4. [DLCDCR3] (LCD コントロールレジスタ-3)

Bit	Bit Symbol	リセット後	Type	機能
7	BFLG	0	R	表示バッファ面選択フラグ 0: [DLCD BuFn]<SEGnL[3:0]>側のデータを選択中 1: [DLCD BuFn]<SEGnH[3:0]>側のデータを選択中
6:4	-	0	R	リードすると"0"が読めます。
3:2	BTGL[1:0]	00	R/W	イベントによる表示バッファの選択 00: 無効 (内部カウンターを初期化) 01: 外部トリガーごとにバッファ面をトグル(内部カウンターを初期化) 10: 2Hz ごとにバッファ面をトグルする 11: 4Hz ごとにバッファ面をトグルする
1:0	BSEL[1:0]	00	R/W	命令による表示バッファの選択 00: バッファ面を変更しない (リセット後は下位面を選択) 01: [DLCD BuFn]<SEGnL[3:0]>側のデータを選択 10: [DLCD BuFn]<SEGnH[3:0]>側のデータを選択 11: バッファ面をトグルする

注1) [DLCD BuFn]<SEGnL[3:0]>は表示バッファの下位 4 ビット、[DLCD BuFn]<SEGnH[3:0]>は表示バッファの上位 4 ビットのデータとなります。

注2) <BTGL[1:0]>が"00"以外の場合は<BSEL[1:0]>に"00"以外を書き込んでも無効となります。

注3) <BTGL[1:0]>と<BSEL[1:0]>を同時に"00"以外に書き換わった場合は、<BTGL[1:0]>の設定を優先し<BSEL[1:0]>は無効となります。

注4) <BTGL[1:0]>と<BSEL[1:0]>の設定が反映されるのはフレーム毎です。

注5) 内蔵発振動作の場合はトグルする間隔が正確な 2Hz、4Hz になりません。

注6) 外部トリガーは、製品によって搭載されない場合があります。詳細は、リファレンスマニュアル「製品個別情報」を参照してください。

注7) LCD の表示ディセーブル中、<BFLG>は<BSEL[1:0]>を設定しても反映されません。

## 4.2.5. [DLCD CR4] (LCD コントロールレジスタ-4)

Bit	Bit Symbol	リセット後	Type	機能
7:3	-	0	R	リードすると"0"が読めます。
2:0	RVDPIN[2:0]	000	R/W	SEG/COM 端子順切り替え制御 「表 3.8 SEG/COM 端子順切り替え」を参照してください。

注) このレジスタは表示停止中のみ設定を変更することが出来ます。

## 4.2.6. [DLCD STCLKCYC] (ステートクロック制御レジスタ)

Bit	Bit Symbol	リセット後	Type	機能
7:0	STCYC[7:0]	0x00	R/W	ステートサイクルの設定 0x00~0xFF

注) このレジスタは表示動作中に設定を変更することが出来ます。

## 4.2.7. [DLCDCONTCYC] (コントラスト制御レジスター)

Bit	Bit Symbol	リセット後	Type	機能
7:0	CONT[7:0]	0x00	R/W	コントラストサイクルの設定 0x00~0xFF

注) このレジスターは表示動作中に設定を変更することが出来ます。

## 4.2.8. [DLCDREGBSY] (ビジーフラグレジスター)

Bit	Bit Symbol	リセット後	Type	機能
7:4	-	0	R	リードすると"0"が読めます。
3	CONF	0	R	[DLCDCONTCYC]レジスターのデータ転送状態 0: データ転送なし、転送完了 1: データ転送中
2	STCF	0	R	[DLCDSTCLKCYC]レジスターのデータ転送状態 0: データ転送なし、転送完了 1: データ転送中
1	CR3F	0	R	[DLCDCR3]レジスターのデータ転送状態 0: データ転送なし、転送完了 1: データ転送中
0	CR1F	0	R	[DLCDCR1]レジスターのデータ転送状態 0: データ転送なし、転送完了 1: データ転送中

## 4.2.9. [DLCD $BUFn$ ] (LCD 表示データバッファレジスターn=00~39)

Bit	Bit Symbol	リセット後	Type	機能
7:4	SEGnH[3:0]	不定	R/W	SEGnH データ [3]: SEGnH の COM3 データ [2]: SEGnH の COM2 データ [1]: SEGnH の COM1 データ [0]: SEGnH の COM0 データ
3:0	SEGnL[3:0]	不定	R/W	SEGnL データ [3]: SEGnL の COM3 データ [2]: SEGnL の COM2 データ [1]: SEGnL の COM1 データ [0]: SEGnL の COM0 データ

注) このジスターライト時、ダミーデータの生成&保持を行うため、[DLCD $CR2$ ]<DUTY[1:0]>で LCD 駆動方式をあらかじめ確定しておく必要があります。

## 5. 使用方法の例

## 5.1. LCD 表示開始手順

リセット後の LCD 表示を開始する手順は以下のとおりです。

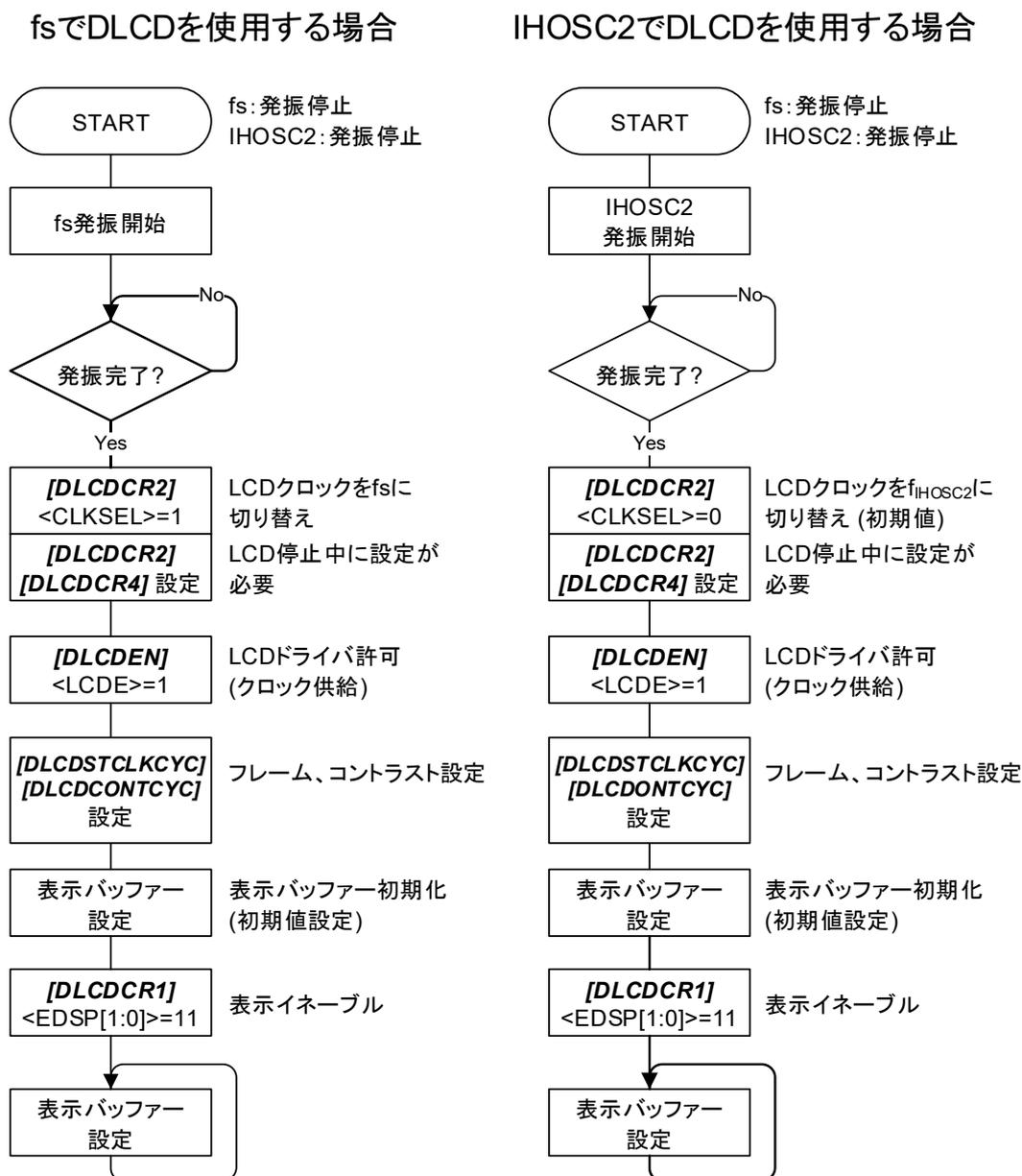


図 5.1 リセット後のLCD表示手順

注1) LCD クロックとして fs を使う場合、fs の発振が安定したことを確認した後 (ウオーミングアップ完了後)、**[DLCD CR2]<CLKSEL>=1** にし、その後**[DLCDEN]<LCDE>=1** にしてください。

注2) 表示バッファの設定は、**[DLCD CR2]<DUTY[1:0]>**の設定の後にしてください。

注3) 表示ディセーブルから表示イネーブルに切り替えるとき、ダブルバッファのレジスターが転送中の場合は転送が完了するまで SEG/COM を L レベルに保持します。

## 5.2. LCD 表示停止手順

LCD 表示を停止させたい場合は、以下の手順で設定を行います。LCD 表示停止は、非表示データを継続的に出力し続ける方法と、SEG/COM 端子から L レベルを出力する方法の 2 通りがあります。

後者については必要に応じて LCD クロックを停止させることができます。

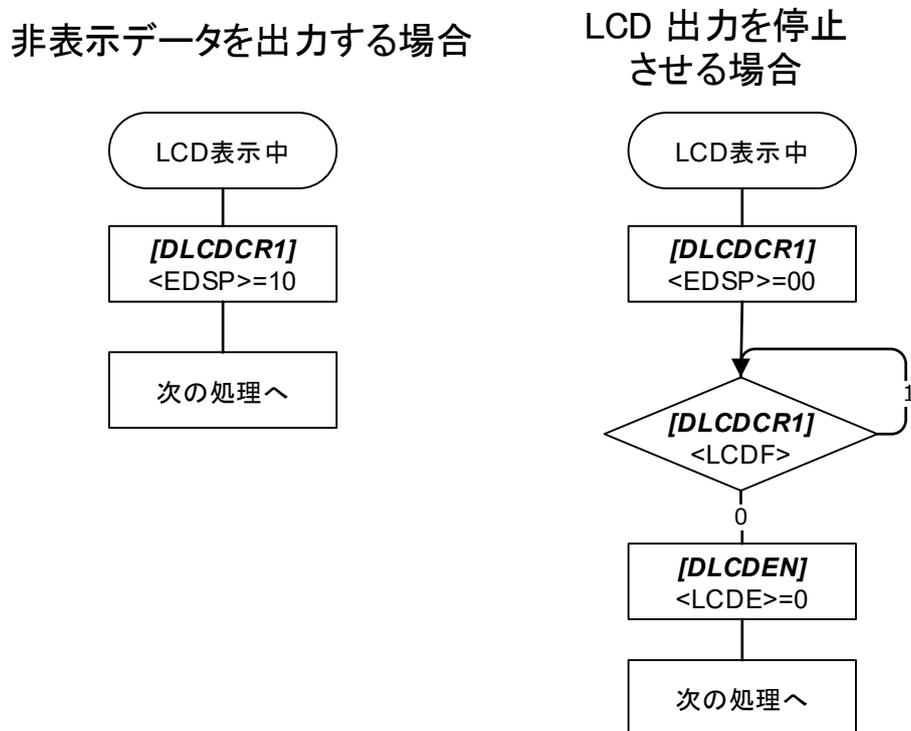


図 5.2 LCD表示停止手順

注)  $[DLCDEN]<LCDE>=0$  にする場合、事前に  $[DLCD CR1]<EDSP[1:0]>=00$  に設定し、 $[DLCD CR1]<LCDF>=0$  になった後に  $[DLCDEN]<LCDE>=0$  にしてください。

### 5.3. LCD 表示中のレジスタ変更手順

LCD 表示中に変更可能なレジスタは以下の手順で設定を行います。

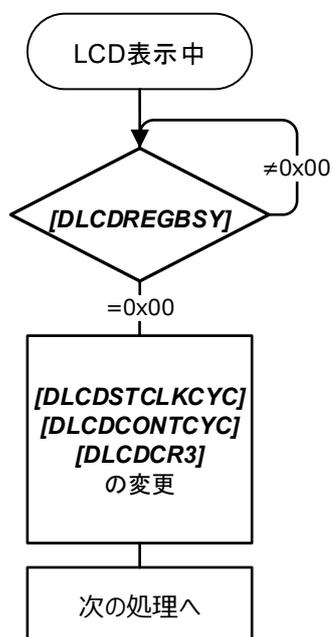


図 5.3 LCD表示中のレジスタ変更手順

注1) *[DLCDCR3]*、*[DLCDSTCLKCYC]*、*[DLCDCONTCYC]*は LCD 表示中に書き換え可能です。ただし、書き込み前に *[DLCDREGBSY]*レジスタで転送状態を確認してください。転送中のレジスタに対し再書き込みが行われるとデータ転送に失敗し、誤ったデータの処理が継続する場合があります。

注1) *[DLCDCR3]*、*[DLCDSTCLKCYC]*、*[DLCDCONTCYC]*を連続して2回以上変更することは禁止します。2回目以降の変更する場合は必ず *[DLCDREGBSY]=00* になっていることを確認してください。

## 5.4. LCD クロック切り替え手順

LCD 表示用のクロックを切り替える必要がある場合は、下記の手順で設定願います。

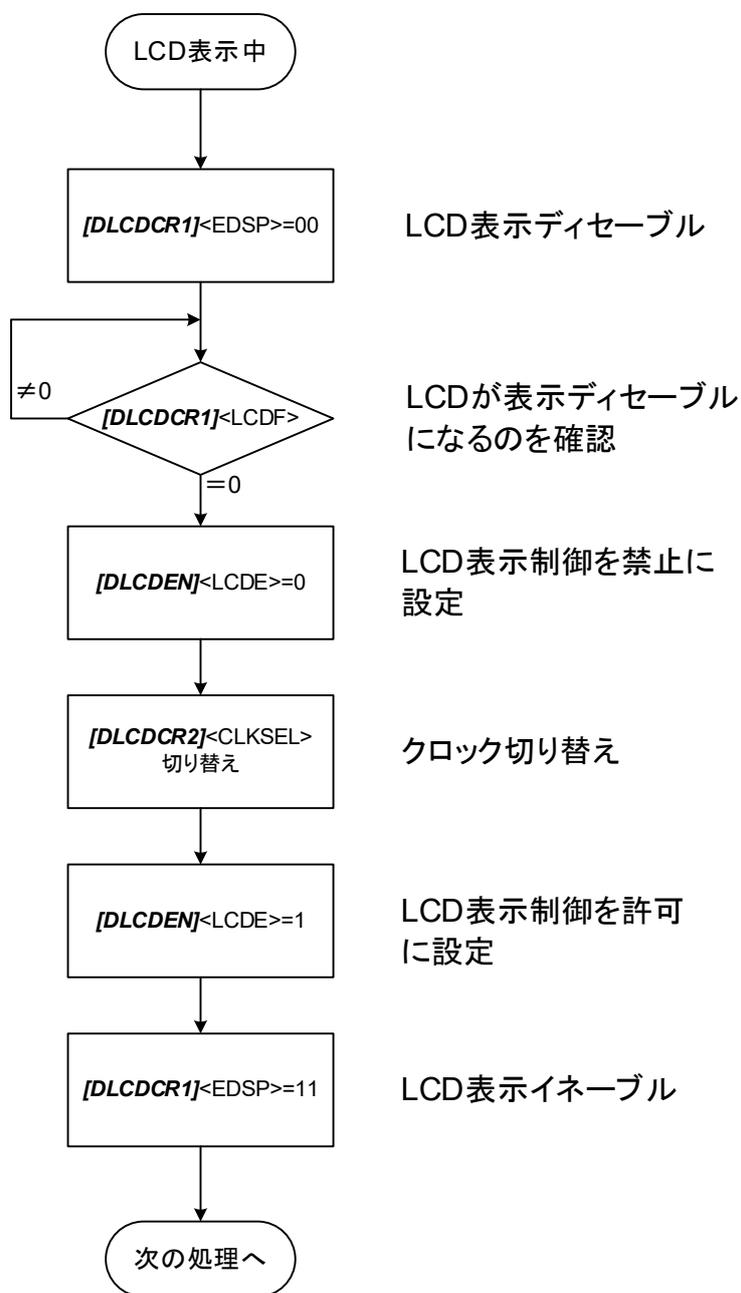


図 5.4 LCDクロック切り替え手順

## 5.5. ソースクロック選択時の注意

パワーオンリセット後は、ソースクロックがどちらか一方だけ動作していてもレジスターによる選択は可能です。

**[DLCDEN]<LCDE>=0** にして LCD 表示動作を停止させた後に、再び**[DLCDEN]<LCDE>=1** にして動作を再開させる場合は、直前まで使用していたソースクロックを使用してください。(LCD 動作停止中にソースクロックの選択を変えないでください。)

**[DLCDCR2]<CLKSEL>** でソースクロック選択を切り替える場合は、両方の発振が安定して動作している状態で行ってください。

## 6. 使用上のご注意およびお願い事項

- COM 端子と兼用となる PORT の初期値は、"L"出力を設定してください。
- レジスターがアサインされていないアドレスはアクセスしないでください。

## 7. 改訂履歴

表 7.1 改訂履歴

Revision	Date	Description
1.0	2020-12-21	新規

## 製品取り扱い上のお願ひ

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事情報の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。