

32 ビット RISC マイクロコントローラー

**TXZ+ファミリー**  
**TMPM4G グループ(1)**

リファレンスマニュアル  
入出力ポート  
(PORT-M4G(1))

Revision 1.1

---

2024-05

東芝デバイス&ストレージ株式会社

## 目次

序章 .....	6
関連するドキュメント .....	6
表記規約 .....	7
用語・略語 .....	9
1. 概要 .....	10
2. 動作説明 .....	11
2.1. クロック供給 .....	11
3. 信号接続一覧 .....	12
4. レジスター説明 .....	31
4.1. レジスター一覧 .....	32
4.2. ポート機能とレジスター設定 .....	35
4.2.1. 機能端子を使用する際の設定について .....	35
4.2.2. PORT A .....	36
4.2.3. PORT B .....	38
4.2.4. PORT C .....	40
4.2.5. PORT D .....	41
4.2.6. PORT E .....	43
4.2.7. PORT F .....	45
4.2.8. PORT G .....	46
4.2.9. PORT H .....	48
4.2.10. PORT J .....	49
4.2.11. PORT K .....	50
4.2.12. PORT L .....	52
4.2.13. PORT M .....	53
4.2.14. PORT N .....	55
4.2.15. PORT P .....	56
4.2.16. PORT R .....	58
4.2.17. PORT T .....	59
4.2.18. PORT U .....	60
4.2.19. PORT V .....	62
4.2.20. PORT W .....	64
4.2.21. PORT Y .....	65
5. ポート回路図 .....	66
5.1. タイプ FTU1 .....	67
5.2. タイプ FTU2 .....	68
5.3. タイプ FTU2b .....	69
5.4. タイプ FTU3 .....	70
5.5. タイプ FTU4 .....	71
5.6. タイプ FTU5 .....	72

---

5.7. タイプ FTU6.....	73
5.8. タイプ FTU10.....	74
5.9. タイプ FTU10b.....	75
5.10. タイプ FTU13.....	76
5.11. タイプ FTU14.....	77
5.12. タイプ FTU15.....	78
6. 使用上のご注意およびお願い事項.....	79
6.1. リセット期間中の端子状態について .....	79
6.2. 未使用端子の処理について .....	79
6.3. デバッグインターフェース端子を汎用ポートとして使用する際の注意 .....	79
7. 改訂履歴.....	80
製品取り扱い上のお願い.....	81

## 図目次

図 5.1	ポートタイプ FTU1 .....	67
図 5.2	ポートタイプ FTU2 .....	68
図 5.3	ポートタイプ FTU2b .....	69
図 5.4	ポートタイプ FTU3 .....	70
図 5.5	ポートタイプ FTU4 .....	71
図 5.6	ポートタイプ FTU5 .....	72
図 5.7	ポートタイプ FTU6 .....	73
図 5.8	ポートタイプ FTU10 .....	74
図 5.9	ポートタイプ FTU10b .....	75
図 5.10	ポートタイプ FTU13 .....	76
図 5.11	ポートタイプ FTU14 .....	77
図 5.12	ポートタイプ FTU15 .....	78

## 表目次

表 1.1	機能概要.....	10
表 3.1	信号接続一覧(1/19).....	12
表 3.2	信号接続一覧(2/19).....	13
表 3.3	信号接続一覧(3/19).....	14
表 3.4	信号接続一覧(4/19).....	15
表 3.5	信号接続一覧(5/19).....	16
表 3.6	信号接続一覧(6/19).....	17
表 3.7	信号接続一覧(7/19).....	18
表 3.8	信号接続一覧(8/19).....	19
表 3.9	信号接続一覧(9/19).....	20
表 3.10	信号接続一覧(10/19).....	21
表 3.11	信号接続一覧(11/19).....	22
表 3.12	信号接続一覧(12/19).....	23
表 3.13	信号接続一覧(13/19).....	24
表 3.14	信号接続一覧(14/19).....	25
表 3.15	信号接続一覧(15/19).....	26
表 3.16	信号接続一覧(16/19).....	27
表 3.17	信号接続一覧(17/19).....	28
表 3.18	信号接続一覧(18/19).....	29
表 3.19	信号接続一覧(19/19).....	30
表 4.1	ポートベースアドレス.....	32
表 4.2	レジスター一覧.....	33
表 4.3	ポート A レジスター設定.....	36
表 4.4	ポート B レジスター設定.....	38
表 4.5	ポート C レジスター設定.....	40
表 4.6	ポート D レジスター設定.....	41
表 4.7	ポート E レジスター設定.....	43
表 4.8	ポート F レジスター設定.....	45
表 4.9	ポート G レジスター設定.....	46
表 4.10	ポート H レジスター設定.....	48
表 4.11	ポート J レジスター設定.....	49
表 4.12	ポート K レジスター設定.....	50
表 4.13	ポート L レジスター設定.....	52
表 4.14	ポート M レジスター設定.....	53
表 4.15	ポート N レジスター設定.....	55
表 4.16	ポート P レジスター設定.....	56
表 4.17	ポート R レジスター設定.....	58
表 4.18	ポート T レジスター設定.....	59
表 4.19	ポート U レジスター設定.....	60
表 4.20	ポート V レジスター設定.....	62
表 4.21	ポート W レジスター設定.....	64
表 4.22	ポート Y レジスター設定.....	65
表 7.1	改訂履歴.....	80

## 序章

## 関連するドキュメント

文書名
製品個別情報
クロック制御と動作モード
例外
フラッシュメモリー
8ビットデジタルアナログコンバーター
I <sup>2</sup> C インターフェース
I <sup>2</sup> C インターフェース バージョン A
I <sup>2</sup> S インターフェース
シリアルペリフェラルインターフェース
同期式シリアルインターフェース
多機能 DMA コントローラー
高速 DMA コントローラー
12ビットアナログデジタルコンバーター
32ビットタイマーイベントカウンター
非同期シリアル通信回路
高精度非同期シリアル通信回路
シリアルメモリーインターフェース
リアルタイムクロック
リモコン受信回路
CEC 制御回路
アドバンスプログラムブルモーター制御回路
デバッグインターフェース
バウンダリースキャン
外部バスインターフェース
ノンブ레이크デバッグインターフェース

## 表記規約

- 数値表記は以下の規則に従います。
  - 16 進数表記: 0xABC
  - 10 進数表記: 123 または 0d123 (10 進表記であることを示す必要のある場合だけ使用)
  - 2 進数表記: 0b111 (ビット数が本文中に明記されている場合は「0b」を省略可)
- ローアクティブの信号は信号名の末尾に「\_N」で表記します。
- 信号がアクティブレベルに移ることを「アサート (assert)」アクティブでないレベルに移ることを「デアサート (deassert)」と呼びます。
- 複数の信号名は[m: n]とまとめて表記する場合があります。  
例: S[3:0]は S3、S2、S1、S0 の 4 つの信号名をまとめて表記しています。
- 本文中[ ]で囲まれたものはレジスターを定義しています。  
例: [ABCD]
- 同種で複数のレジスター、フィールド、ビット名は「n」で一括表記する場合があります。  
例: [XYZ1]、[XYZ2]、[XYZ3] → [XYZn]
- 「レジスター一覧」中のレジスター名でユニットまたはチャンネルは「x」で一括表記しています。  
ユニットの場合、「x」は A、B、C、...を表します。  
例: [ADACR0]、[ADBCR0]、[ADCCR0] → [ADxCR0]  
チャンネルの場合、「x」は 0、1、2、..を表します。  
例: [T32A0RUNA]、[T32A1RUNA]、[T32A2RUNA] → [T32AxRUNA]
- レジスターのビット範囲は[m: n]と表記します。  
例: [3:0]はビット 3 から 0 の範囲を表します。
- レジスターの設定値は 16 進数または 2 進数のどちらかで表記されています。  
例: [ABCD]<EFG> = 0x01 (16 進数)、[XYZn]<VW> = 1 (2 進数)
- ワード、バイトは以下のビット長を表します。
  - バイト: 8 ビット
  - ハーフワード: 16 ビット
  - ワード: 32 ビット
  - ダブルワード: 64 ビット
- レジスター内の各ビットの属性は以下の表記を使用しています。
  - R: リードオンリー
  - W: ライトオンリー
  - R/W: リード/ライト
- 断りのない限り、レジスターアクセスはワードアクセスだけをサポートします。
- 本文中の予約領域「Reserved」として定義されたレジスターは書き換えを行わないでください。  
また、読み出した値を使用しないでください。
- Default 値が「-」となっているビットから読み出した値は不定です。
- 書き込み可能なビットフィールドと、リードオンリー「R」のビットフィールドが共存するレジスターに書き込みを行う場合、リードオンリー「R」のビットフィールドには Default 値を書き込んでください。  
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- ライトオンリーのレジスターの Reserved ビットフィールドには Default 値を書き込んでください。  
Default 値が「-」となっている場合は、個々のレジスターの定義に従ってください。
- 書き込みと読み出しで異なる定義のレジスターへのリードモディファイライト処理は行わないでください

本資料に記載されている社名・商品名・サービス名などは、それぞれ各社が商標として使用している場合があります。



## 用語・略語

この仕様書で使用されている用語・略語の一部を記載します。

CEC	Consumer Electronics Control
DMA	Direct Memory Access
I <sup>2</sup> C	Inter-Integrated Circuit
I <sup>2</sup> S	Inter-IC Sound
JTAG	Joint Test Action Group
NBDIF	Non-break Debug Interface
PORF	Power-on Reset Circuit for Flash and Debug
SW	Serial Wire

## 1. 概要

ポート関連のレジスターとその設定について説明します。以下に機能の一覧を示します。

表 1.1 機能概要

機能分類	機能	説明
ポート	-	内蔵プログラマブルプルアップ/プルダウンの選択、オープンドレイン出力選択が可能
周辺機能端子	割り込み制御	外部割り込み入力端子 外部割り込み入力端子はノイズフィルター(フィルター幅 Typ. 30 ns)を持ちます。
	32 ビットタイマーイベントカウンター	インプットキャプチャー入力端子、タイマー出力端子
	シリアルペリフェラルインターフェース	チップセレクト入力 1 端子、チップセレクト出力 4 端子、データ入力端子、データ出力端子、クロック入出力端子
	同期シリアルインターフェース	データ入力端子、データ出力端子、フレーム同期入出力端子、クロック入出力端子
	非同期シリアル通信回路	データ入力端子、データ出力端子、ハンドシェイク機能端子
	高精度非同期シリアル通信回路	データ入力端子、データ出力端子、ハンドシェイク機能端子、IrDA 1.0 データ入出力端子
	I <sup>2</sup> C インターフェース	データ入出力端子、クロック入出力端子
	I <sup>2</sup> C インターフェース バージョン A	データ入出力端子、クロック入出力端子
	I <sup>2</sup> S インターフェース	データ入力端子、データ出力端子、LR クロック入出力端子、ビットクロック入出力端子、マスタークロック入出力端子
	シリアルメモリーインターフェース	チップセレクト入出力端子、データ入出力端子、クロック入出力端子
	多機能 DMA コントローラー	MDMA リクエスト入力端子
	高速 DMA コントローラー	HDMA リクエスト入力端子
	インターバルセンサー検知回路	データ入力端子、データ出力端子
	CEC 制御回路	データ入出力端子
	外部バスインターフェース	アドレスバス出力端子、データバス入出力端子、リードストロブ出力端子、ライトストロブ出力端子、チップセレクト出力端子、バイトイネーブル出力端子、アドレスラッチイネーブル出力端子、ウエイト入力端子、クロック出力端子
	アドバンスプログラマブルモーター制御回路	X/Y/Z 相出力端子、U/V/W 相出力端子、EMG 検知入力端子 OVV 検知入力端子
	リモコン受信回路	データ入力端子
	12 ビットアナログデジタルコンバーター	アナログ入力端子、AD トリガー入力端子
	8 ビットデジタルアナログコンバーター	DAC 出力端子
	リアルタイムクロック	1 Hz クロック出力端子、アラーム出力端子
トリガー入力	TRGINx 端子	
デバッグ端子	JTAG	テストモード選択入力端子、シリアルクロック入力端子、シリアルデータ出力端子、シリアルデータ入力端子、テストリセット入力端子
	SW	シリアルワイヤデータ入出力端子、シリアルワイヤクロック入力端子、シリアルワイヤビューアー出力端子
	トレース	トレースクロック出力端子、トレースデータ出力 4 端子
	NBDIFIF	NBDIF 同期入力端子、NBDIF クロック出力端子、NBDIF データ出力 4 端子
制御端子	高速発振	高速発振子接続端子、外部高速クロック入力
	低速発振	低速発振子接続端子、外部低速クロック入力
	BOOT モード制御	BOOT モード制御用端子

## 2. 動作説明

### 2.1. クロック供給

ポートを使用する場合は、fsys 供給停止レジスタA (*[CGFSYSENA]*、*[CGFSYSMENA]*)、fsys 供給停止レジスタB (*[CGFSYSENB]*、*[CGFSYSMENB]*)、fsys 供給停止レジスタC (*[CGFSYSMENC]*)、fc 供給停止レジスタ(*[CGFCEN]*)で該当するクロックイネーブルビットを"1" (クロック供給)に設定してください。

該当レジスタ、ビット位置は製品によって異なります。そのため、製品によってレジスタが存在しない場合があります。詳細はリファレンスマニュアルの「クロック制御と動作モード」を参照してください。

## 3. 信号接続一覧

各リファレンスマニュアルのブロック図(信号一覧表)に記載された信号名をポート順に変換した表です。周辺機能のレジスター設定はポート順に説明していますので、ポート名の逆引きにご使用ください。数値は端子番号を表します。

表 3.1 信号接続一覧(1/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
非同期シリアル通信回路	UT0RXD	PE2	60	52	39	T5	P5
		PH4	89	73	51	R16	N14
		PH5	88	72	50	T15	P13
	UT0TXDA	PE3	61	53	40	T6	N6
		PH5	88	72	50	T15	P13
		PH4	89	73	51	R16	N14
	UT0CTS_N	PE1	59	51	38	R5	N5
		PH7	86	70	48	R14	N12
		PH6	87	71	49	R15	P12
	UT0RTS_N	PE0	58	50	37	R4	N4
		PH6	87	71	49	R15	P12
		PH7	86	70	48	R14	N12
	UT1RXD	PH0	93	77	55	N16	L11
		PH1	92	76	54	N15	M13
		PV4	81	65	-	R12	N10
	UT1TXDA	PH1	92	76	54	N15	M13
		PH0	93	77	55	N16	L11
		PV5	80	64	-	T12	P9
	UT1CTS_N	PH3	90	74	52	P15	N13
		PH2	91	75	53	P16	M14
		PV6	79	63	-	T11	N9
	UT1RTS_N	PH2	91	75	53	P16	M14
		PH3	90	74	52	P15	N13
		PV7	78	62	-	R11	L9
	UT2RXD	PG0	129	105	72	D15	D13
		PG1	130	106	73	C16	C14
	UT2TXDA	PG1	130	106	73	C16	C14
		PG0	129	105	72	D15	D13
	UT2CTS_N	PG3	132	108	75	B16	B14
		PG2	131	107	74	C15	C13
UT2RTS_N	PG2	131	107	74	C15	C13	
	PG3	132	108	75	B16	B14	

表 3.2 信号接続一覧(2/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
非同期シリアル通信回路	UT3RXD	PU6	40	-	-	L4	-
		PV0	115	97	-	F12	F10
		PV1	114	96	-	G13	F11
	UT3TXDA	PU7	41	-	-	M4	-
		PV1	114	96	-	G13	F11
		PV0	115	97	-	F12	F10
	UT3CTS_N	PU5	39	-	-	L5	-
		PV3	112	94	-	H13	G10
		PV2	113	95	-	G12	G11
	UT3RTS_N	PU4	38	-	-	K5	-
		PV2	113	95	-	G12	G11
		PV3	112	94	-	H13	G10
	UT4RXD	PM0	124	102	-	E16	D14
		PM1	123	101	-	F15	E13
		PU1	35	-	-	J4	-
	UT4TXDA	PM1	123	101	-	F15	E13
		PM0	124	102	-	E16	D14
		PU0	34	-	-	H4	-
	UT4CTS_N	PM3	121	99	-	E13	F13
		PM2	122	100	-	F16	E14
		PU2	36	-	-	J5	-
	UT4RTS_N	PM2	122	100	-	F16	E14
		PM3	121	99	-	E13	F13
		PU3	37	-	-	K4	-
	UT5RXD	PJ0	168	-	-	B5	-
		PJ1	167	-	-	B6	-
	UT5TXDA	PJ1	167	-	-	B6	-
		PJ0	168	-	-	B5	-
	UT5CTS_N	PJ3	165	-	-	D7	-
		PJ2	166	-	-	D6	-
UT5RTS_N	PJ2	166	-	-	D6	-	
	PJ3	165	-	-	D7	-	

表 3.3 信号接続一覧(3/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
高精度非同期シリアル通信回路	FUT0RXD	PG5	96	80	58	M13	K11
		PJ5	68	-	-	R9	-
	FUT0TXD	PG4	97	81	59	L12	K13
		PJ4	69	-	-	T9	-
	FUT0CTS_N	PG7	94	78	56	M15	L13
	FUT0RTS_N	PG6	95	79	57	M16	L14
	FUT0IROUT	PG4	97	81	59	L12	K13
	FUT0IRIN	PG5	96	80	58	M13	K11
	FUT1RXD	PJ7	66	-	-	N9	-
		PM6	83	67	-	R13	N11
	FUT1TXD	PJ6	67	-	-	R8	-
		PM7	82	66	-	T13	P10
	FUT1CTS_N	PM4	85	69	-	N12	L10
	FUT1RTS_N	PM5	84	68	-	T14	P11
	FUT1IROUT	PM7	82	66	-	T13	P10
FUT1IRIN	PM6	83	67	-	R13	N11	
I <sup>2</sup> C インターフェース(I2C、EI2C)	I2C0SDA EI2C0SDA	PG2	131	107	74	C15	C13
		PG3	132	108	75	B16	B14
	I2C1SDA EI2C1SDA	PF2	174	142	99	B4	B4
		PF3	175	143	100	A3	A3
	I2C2SDA EI2C2SDA	PG4	97	81	59	L12	K13
		PV5	80	64	-	T12	P9
	I2C2SCL EI2C2SCL	PG5	96	80	58	M13	K11
		PV4	81	65	-	R12	N10
	I2C3SDA EI2C3SDA	PJ6	67	-	-	R8	-
		PM0	124	102	-	E16	D14
	I2C3SCL EI2C3SCL	PJ7	66	-	-	N9	-
		PM1	123	101	-	F15	E13
	I2C4SDA EI2C4SDA	PJ3	165	-	-	D7	-
		PM6	83	67	-	R13	N11
I2C4SCL EI2C4SCL	PJ2	166	-	-	D6	-	
	PM7	82	66	-	T13	P10	

表 3.4 信号接続一覧(4/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
インターバルセンサー検知回路	ISDAIN0	PE4	62	54	41	R6	P6
	ISDAIN1	PE5	63	55	42	R7	P7
	ISDAIN2	PE6	64	56	43	T7	N7
	ISDAIN3	PE7	65	57	44	T8	N8
	ISDAOUT	PK0	111	93	71	H12	H10
	ISDBIN0	PV0	115	97	-	F12	F10
	ISDBIN1	PV1	114	96	-	G13	F11
	ISDBIN2	PV2	113	95	-	G12	G11
	ISDBIN3	PV3	112	94	-	H13	G10
	ISDBOUT	PK1	110	92	-	J12	H11
	ISDCIN0	PW4	120	-	-	G15	-
	ISDCIN1	PW5	119	-	-	G16	-
	ISDCIN2	PW6	118	-	-	H15	-
	ISDCIN3	PW7	117	-	-	H16	-
	ISDCOUT	PY4	30	-	-	M2	-
シリアルペリフェラル インターフェース	TSPI0CSIN	PA0	29	29	20	L1	J4
	TSPI0CS0	PA0	29	29	20	L1	J4
	TSPI0CS1	PA4	25	25	16	J1	H2
	TSPI0CS2	PA5	24	24	15	J2	G1
	TSPI0CS3	PA6	23	23	14	H1	G2
	TSPI0RXD	PA2	27	27	18	K1	J2
	TSPI0TXD	PA3	26	26	17	K2	H1
	TSPI0SCK	PA1	28	28	19	L2	J1
	TSPI1CSIN	PL0	103	85	63	L13	J11
	TSPI1CS0	PL0	103	85	63	L13	J11
	TSPI1CS1	PK4	107	89	67	J15	G14
	TSPI1CS2	PK5	106	88	66	K15	H13
	TSPI1CS3	PK6	105	87	65	J16	H14
	TSPI1RXD	PL2	101	83	61	L15	J13
	TSPI1TXD	PL3	100	82	60	L16	K14
	TSPI1SCK	PL1	102	84	62	K16	J14
	TSPI2CSIN	PA7	22	22	13	H2	J5
		PF7	3	3	2	B1	B1
	TSPI2CS0	PF7	3	3	2	B1	B1
		PA7	22	22	13	H2	J5
	TSPI2CS1	PA3	26	26	17	K2	H1
	TSPI2RXD	PA5	24	24	15	J2	G1
	TSPI2TXD	PA4	25	25	16	J1	H2
	TSPI2SCK	PA6	23	23	14	H1	G2

表 3.5 信号接続一覧(5/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
シリアルペリフェラル インターフェース	TSPI3CSIN	PK7	104	86	64	K12	J10
		PK1	110	92	70	J12	H11
	TSPI3CS0	PK1	110	92	70	J12	H11
		PK7	104	86	64	K12	J10
	TSPI3CS1	PL3	100	82	60	L16	K14
	TSPI3RXD	PK5	106	88	66	K15	H13
	TSPI3TXD	PK4	107	89	67	J15	G14
	TSPI3SCK	PK6	105	87	65	J16	H14
	TSPI4CSIN	PD0	48	40	29	N5	L4
	TSPI4CS0	PD0	48	40	29	N5	L4
	TSPI4RXD	PD2	50	42	31	N6	K6
	TSPI4TXD	PD3	51	43	32	M7	L6
	TSPI4SCK	PD1	49	41	30	M6	L5
	TSPI5CSIN	PV7	78	62	-	R11	L9
	TSPI5CS0	PV7	78	62	-	R11	L9
	TSPI5RXD	PV4	81	65	-	R12	N10
	TSPI5TXD	PV5	80	64	-	T12	P9
	TSPI5SCK	PV6	79	63	-	T11	N9
	TSPI6CSIN	PM3	121	99	-	E13	F13
	TSPI6CS0	PM3	121	99	-	E13	F13
	TSPI6RXD	PM1	123	101	-	F15	E13
	TSPI6TXD	PM0	124	102	-	E16	D14
	TSPI6SCK	PM2	122	100	-	F16	E14
	TSPI7CSIN	PM4	85	69	-	N12	L10
	TSPI7CS0	PM4	85	69	-	N12	L10
	TSPI7RXD	PM6	83	67	-	R13	N11
	TSPI7TXD	PM7	82	66	-	T13	P10
	TSPI7SCK	PM5	84	68	-	T14	P11
	TSPI8CSIN	PW0	77	-	-	M11	-
	TSPI8CS0	PW0	77	-	-	M11	-
	TSPI8RXD	PW2	75	-	-	M10	-
	TSPI8TXD	PW3	74	-	-	N10	-
TSPI8SCK	PW1	76	-	-	N11	-	



表 3.6 信号接続一覧(6/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
同期シリアルインターフェース	TSSI0TCK	PD2	50	42	31	N6	K6
	TSSI0TFS	PD3	51	43	32	M7	L6
	TSSI0TXD	PD4	52	44	33	N7	L7
	TSSI0RCK	PD7	55	47	36	M9	L8
	TSSI0RFS	PD6	54	46	35	N8	K8
	TSSI0RXD	PD5	53	45	34	M8	K7
	TSSI1TCK	PU2	36	-	-	J5	-
	TSSI1TFS	PU3	37	-	-	K4	-
	TSSI1TXD	PU4	38	-	-	K5	-
	TSSI1RCK	PU7	41	-	-	M4	-
	TSSI1RFS	PU6	40	-	-	L4	-
	TSSI1RXD	PU5	39	-	-	L5	-
シリアルメモリーインターフェース	SMI0CS1_N	PK0	111	93	71	H12	H10
	SMI0D0	PK2	109	91	69	J13	F14
	SMI0D1	PK3	108	90	68	K13	G13
	SMI0D2	PK4	107	89	67	J15	G14
	SMI0D3	PK5	106	88	66	K15	H13
	SMI0D4	PL0	103	85	63	L13	J11
	SMI0D5	PL1	102	84	62	K16	J14
	SMI0D6	PL2	101	83	61	L15	J13
	SMI0D7	PL3	100	82	60	L16	K14
	SMI0CLK	PK6	105	87	65	J16	H14
	SMI0CS0_N	PK7	104	86	64	K12	J10

表 3.7 信号接続一覧(7/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
I <sup>2</sup> S インターフェース	I2S0MCLK	PB0	21	21	12	G1	H4
	I2S0LRCK	PB4	17	17	8	E1	E1
		PD4	52	44	33	N7	L7
	I2S0BCK	PB5	16	16	7	E2	E2
		PD5	53	45	34	M8	K7
	I2S0DO	PB7	14	14	5	G5	G5
		PD7	55	47	36	M9	L8
	I2S0DI	PB6	15	15	6	G4	G4
		PD6	54	46	35	N8	K8
	I2S1MCLK	PG6	95	79	57	M16	L14
	I2S1LRCK	PC3	8	8	-	D2	D2
		PE7	65	57	44	T8	N8
	I2S1BCK	PC2	9	9	-	D1	D1
		PE6	64	56	43	T7	N7
	I2S1DO	PC0	11	11	-	F4	F4
		PE4	62	54	41	R6	P6
I2S1DI	PC1	10	10	-	F5	F5	
	PE5	63	55	42	R7	P7	

表 3.8 信号接続一覧(8/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
32ビットタイマーイベントカウン ター	T32A00INA0	PA0	29	29	20	L1	J4
		PK0	111	93	71	H12	H10
	T32A00INA1	PA3	26	26	17	K2	H1
	T32A00OUTA	PA1	28	28	19	L2	J1
		PW1	76	-	-	N11	-
	T32A00INB0	PA3	26	26	17	K2	H1
		PK1	110	92	70	J12	H11
	T32A00INB1	PA0	29	29	20	L1	J4
	T32A00OUTB	PA2	27	27	18	K1	J2
		PW0	77	-	-	M11	-
	T32A00INC0	PA0	29	29	20	L1	J4
		PK0	111	93	71	H12	H10
	T32A00INC1	PA3	26	26	17	K2	H1
		PK1	110	92	70	J12	H11
	T32A00OUTC	PA1	28	28	19	L2	J1
		PW1	76	-	-	N11	-
	T32A01INA0	PA4	25	25	16	J1	H2
		PK6	105	87	65	J16	H14
	T32A01INA1	PA7	22	22	13	H2	J5
	T32A01OUTA	PA5	24	24	15	J2	G1
		PW2	75	-	-	M10	-
	T32A01INB0	PA7	22	22	13	H2	J5
		PK7	104	86	64	K12	J10
	T32A01INB1	PA4	25	25	16	J1	H2
	T32A01OUTB	PA6	23	23	14	H1	G2
		PW3	74	-	-	N10	-
	T32A01INC0	PA4	25	25	16	J1	H2
		PK6	105	87	65	J16	H14
	T32A01INC1	PA7	22	22	13	H2	J5
		PK7	104	86	64	K12	J10
	T32A01OUTC	PA5	24	24	15	J2	G1
		PW2	75	-	-	M10	-

表 3.9 信号接続一覧(9/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
32 ビットタイマーイベントカウン ター	T32A02INA0	PB0	21	21	12	G1	H4
		PL0	103	85	63	L13	J11
	T32A02INA1	PB1	20	20	11	G2	H5
	T32A02OUTA	PB2	19	19	10	F1	F1
		PG5	96	80	58	M13	K11
	T32A02INB0	PB1	20	20	11	G2	H5
		PL3	100	82	60	L16	K14
	T32A02INB1	PB0	21	21	12	G1	H4
	T32A02OUTB	PB3	18	18	9	F2	F2
		PG4	97	81	59	L12	K13
	T32A02INC0	PB0	21	21	12	G1	H4
		PL0	103	85	63	L13	J11
	T32A02INC1	PB1	20	20	11	G2	H5
		PL3	100	82	60	L16	K14
	T32A02OUTC	PB2	19	19	10	F1	F1
		PG5	96	80	58	M13	K11
	T32A03INA0	PB6	15	15	6	G4	G4
		PJ4	69	-	-	T9	-
	T32A03INA1	PB7	14	14	5	G5	G5
	T32A03OUTA	PB4	17	17	8	E1	E1
		PT3	31	31	22	H5	K4
	T32A03INB0	PB7	14	14	5	G5	G5
		PJ5	68	-	-	R9	-
	T32A03INB1	PB6	15	15	6	G4	G4
	T32A03OUTB	PB5	16	16	7	E2	E2
		PT5	73	61	-	R10	K9
	T32A03INC0	PB6	15	15	6	G4	G4
		PJ4	69	-	-	T9	-
	T32A03INC1	PB7	14	14	5	G5	G5
		PJ5	68	-	-	R9	-
	T32A03OUTC	PB4	17	17	8	E1	E1
		PT3	31	31	22	H5	K4

表 3.10 信号接続一覧(10/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
32ビットタイマーイベントカウン ター	T32A04INA0	PD0	48	40	29	N5	L4
		PP0	141	117	84	D12	D11
	T32A04INA1	PD1	49	41	30	M6	L5
		PP1	142	118	85	D11	D10
	T32A04OUTA	PD2	50	42	31	N6	K6
		PV5	80	64	-	T12	P9
	T32A04INB0	PD1	49	41	30	M6	L5
		PP1	142	118	85	D11	D10
	T32A04INB1	PD0	48	40	29	N5	L4
		PP0	141	117	84	D12	D11
	T32A04OUTB	PD3	51	43	32	M7	L6
		PV4	81	65	-	R12	N10
	T32A04INC0	PD0	48	40	29	N5	L4
		PP0	141	117	84	D12	D11
	T32A04INC1	PD1	49	41	30	M6	L5
		PP1	142	118	85	D11	D10
	T32A04OUTC	PD2	50	42	31	N6	K6
		PV5	80	64	-	T12	P9
	T32A05INA0	PD6	54	46	35	N8	K8
		PP2	143	119	86	B11	B9
	T32A05INA1	PD7	55	47	36	M9	L8
		PP3	144	120	87	A11	A9
	T32A05OUTA	PD4	52	44	33	N7	L7
		PV6	79	63	-	T11	N9
	T32A05INB0	PD7	55	47	36	M9	L8
		PP3	144	120	87	A11	A9
	T32A05INB1	PD6	54	46	35	N8	K8
		PP2	143	119	86	B11	B9
	T32A05OUTB	PD5	53	45	34	M8	K7
		PV7	78	62	-	R11	L9
	T32A05INC0	PD6	54	46	35	N8	K8
		PP2	143	119	86	B11	B9
T32A05INC1	PD7	55	47	36	M9	L8	
	PP3	144	120	87	A11	A9	
T32A05OUTC	PD4	52	44	33	N7	L7	
	PV6	79	63	-	T11	N9	

表 3.11 信号接続一覧(11/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
32ビットタイマーイベントカウン ター	T32A06INA0	PE2	60	52	39	T5	P5
		PP4	145	121	88	E11	D9
	T32A06INA1	PE0	58	50	37	R4	N4
		PP5	146	122	89	D10	E9
	T32A06OUTA	PE1	59	51	38	R5	N5
		PM5	84	68	-	T14	P11
	T32A06INB0	PE3	61	53	40	T6	N6
		PP5	146	122	89	D10	E9
	T32A06INB1	PE0	58	50	37	R4	N4
		PP4	145	121	88	E11	D9
	T32A06OUTB	PE0	58	50	37	R4	N4
		PM4	85	69	-	N12	L10
	T32A06INC0	PE2	60	52	39	T5	P5
		PP4	145	121	88	E11	D9
	T32A06INC1	PE3	61	53	40	T6	N6
		PP5	146	122	89	D10	E9
	T32A06OUTC	PE1	59	51	38	R5	N5
		PM5	84	68	-	T14	P11
	T32A07INA0	PE4	62	54	41	R6	P6
		PP6	147	123	90	B10	B8
	T32A07INA1	PE7	65	57	44	T8	N8
		PP7	148	124	91	A10	A8
	T32A07OUTA	PE6	64	56	43	T7	N7
		PM6	83	67	-	R13	N11
	T32A07INB0	PE5	63	55	42	R7	P7
		PP7	148	124	91	A10	A8
	T32A07INB1	PE7	65	57	44	T8	N8
		PP6	147	123	90	B10	B8
	T32A07OUTB	PE7	65	57	44	T8	N8
		PM7	82	66	-	T13	P10
	T32A07INC0	PE4	62	54	41	R6	P6
		PP6	147	123	90	B10	B8
T32A07INC1	PE5	63	55	42	R7	P7	
	PP7	148	124	91	A10	A8	
T32A07OUTC	PE6	64	56	43	T7	N7	
	PM6	83	67	-	R13	N11	

表 3.12 信号接続一覧(12/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
32ビットタイマーイベントカウン ター	T32A08INA0	PC0	11	11	-	F4	F4
		PR0	149	125	-	E10	D8
	T32A08OUTA	PC2	9	9	-	D1	D1
		PL4	126	-	-	D16	-
	T32A08INB0	PC1	10	10	-	F5	F5
		PR1	150	126	-	D9	E8
	T32A08OUTB	PC3	8	8	-	D2	D2
		PL5	125	-	-	E15	-
	T32A08INC0	PC0	11	11	-	F4	F4
		PR0	149	125	-	E10	D8
	T32A08INC1	PC1	10	10	-	F5	F5
		PR1	150	126	-	D9	E8
	T32A08OUTC	PC2	9	9	-	D1	D1
		PL4	126	-	-	D16	-
	T32A09INA0	PR2	151	127	-	B9	B7
		PV0	115	97	-	F12	F10
	T32A09OUTA	PL6	164	-	-	E7	-
		PV2	113	95	-	G12	G11
	T32A09INB0	PR3	152	128	-	A9	A7
		PV1	114	96	-	G13	F11
	T32A09OUTB	PL7	163	-	-	E8	-
		PV3	112	94	-	H13	G10
	T32A09INC0	PR2	151	127	-	B9	B7
		PV0	115	97	-	F12	F10
	T32A09INC1	PR3	152	128	-	A9	A7
		PV1	114	96	-	G13	F11
	T32A09OUTC	PL6	164	-	-	E7	-
		PV2	113	95	-	G12	G11

表 3.13 信号接続一覧(13/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
32ビットタイマーイベントカウン ター	T32A10INA0	PR4	153	129	-	A8	D7
		PW4	120	-	-	G15	-
	T32A10INA1	PW7	117	-	-	H16	-
	T32A10OUTA	PC4	7	7	-	C1	C1
		PW5	119	-	-	G16	-
	T32A10INB0	PR5	154	130	-	B8	E7
	T32A10OUTB	PC5	6	6	-	C2	C2
		PW4	120	-	-	G15	-
	T32A10INC0	PR4	153	129	-	A8	D7
	T32A10INC1	PR5	154	130	-	B8	E7
	T32A10OUTC	PC4	7	7	-	C1	C1
		PW5	119	-	-	G16	-
	T32A11INA0	PR6	155	131	-	E9	E6
		PW7	117	-	-	H16	-
	T32A11INA1	PW4	120	-	-	G15	-
	T32A11OUTA	PM2	122	100	-	F16	E14
		PW6	118	-	-	H15	-
	T32A11INB0	PR7	156	132	-	D8	D6
	T32A11OUTB	PM3	121	99	-	E13	F13
		PW7	117	-	-	H16	-
	T32A11INC0	PR6	155	131	-	E9	E6
	T32A11INC1	PR7	156	132	-	D8	D6
	T32A11OUTC	PM2	122	100	-	F16	E14
		PW6	118	-	-	H15	-
	T32A12INA0	PU2	36	-	-	J5	-
	T32A12OUTA	PU0	34	-	-	H4	-
	T32A12INB0	PU3	37	-	-	K4	-
	T32A12OUTB	PU1	35	-	-	J4	-
	T32A12INC0	PU2	36	-	-	J5	-
	T32A12INC1	PU3	37	-	-	K4	-
	T32A12OUTC	PU0	34	-	-	H4	-
	T32A13INA0	PU5	39	-	-	L5	-
T32A13OUTA	PU6	40	-	-	L4	-	
T32A13INB0	PU4	38	-	-	K5	-	
T32A13OUTB	PU7	41	-	-	M4	-	
T32A13INC0	PU5	39	-	-	L5	-	
T32A13INC1	PU4	38	-	-	K5	-	
T32A13OUTC	PU6	40	-	-	L4	-	



表 3.14 信号接続一覧(14/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
外部バスインターフェース	EA00	PA0	29	29	20	L1	J4
	EA01	PA1	28	28	19	L2	J1
	EA02	PA2	27	27	18	K1	J2
	EA03	PA3	26	26	17	K2	H1
	EA04	PA4	25	25	16	J1	H2
	EA05	PA5	24	24	15	J2	G1
	EA06	PA6	23	23	14	H1	G2
	EA07	PA7	22	22	13	H2	J5
	EA08	PB0	21	21	12	G1	H4
		PE7	65	57	44	T8	N8
	EA09	PB1	20	20	11	G2	H5
		PE6	64	56	43	T7	N7
	EA10	PB2	19	19	10	F1	F1
		PE5	63	55	42	R7	P7
	EA11	PB3	18	18	9	F2	F2
		PE4	62	54	41	R6	P6
	EA12	PB4	17	17	8	E1	E1
		PE3	61	53	40	T6	N6
	EA13	PB5	16	16	7	E2	E2
		PE2	60	52	39	T5	P5
	EA14	PB6	15	15	6	G4	G4
		PE1	59	51	38	R5	N5
	EA15	PB7	14	14	5	G5	G5
		PE0	58	50	37	R4	N4
	EA16	PC0	11	11	-	F4	F4
		PE7	65	57	44	T8	N8
	EA17	PC1	10	10	-	F5	F5
		PE6	64	56	43	T7	N7
	EA18	PC2	9	9	-	D1	D1
		PE5	63	55	42	R7	P7
EA19	PC3	8	8	-	D2	D2	
	PE4	62	54	41	R6	P6	
EA20	PC4	7	7	-	C1	C1	
	PE3	61	53	40	T6	N6	
EA21	PC5	6	6	-	C2	C2	
	PE2	60	52	39	T5	P5	
EA22	PC6	5	5	-	E4	E4	
	PE1	59	51	38	R5	N5	
EA23	PC7	4	4	-	D4	D4	
	PE0	58	50	37	R4	N4	

表 3.15 信号接続一覧(15/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
外部バスインターフェース	ED00/EAD00	PD0	48	40	29	N5	L4
	ED01/EAD01	PD1	49	41	30	M6	L5
	ED02/EAD02	PD2	50	42	31	N6	K6
	ED03/EAD03	PD3	51	43	32	M7	L6
	ED04/EAD04	PD4	52	44	33	N7	L7
	ED05/EAD05	PD5	53	45	34	M8	K7
	ED06/EAD06	PD6	54	46	35	N8	K8
	ED07/EAD07	PD7	55	47	36	M9	L8
	ED08/EAD08	PE0	58	50	37	R4	N4
	ED09/EAD09	PE1	59	51	38	R5	N5
	ED10/EAD10	PE2	60	52	39	T5	P5
	ED11/EAD11	PE3	61	53	40	T6	N6
	ED12/EAD12	PE4	62	54	41	R6	P6
	ED13/EAD13	PE5	63	55	42	R7	P7
	ED14/EAD14	PE6	64	56	43	T7	N7
	ED15/EAD15	PE7	65	57	44	T8	N8
	ERD_N	PF0	172	140	97	D5	D5
	EWR_N	PF1	173	141	98	A4	B5
	ECS0_N	PK2	109	91	69	J13	F14
	ECS1_N	PK3	108	90	68	K13	G13
	ECS2_N	PF4	176	144	-	A2	A2
	ECS3_N	PF5	1	1	-	B3	B3
	EBELL_N	PF6	2	2	1	B2	B2
	EBELH_N	PF7	3	3	2	B1	B1
	EALE	PG0	129	105	72	D15	D13
	EWAIT_N	PG1	130	106	73	C16	C14
	EEXBCLK	PY4	30	30	21	M2	K2

表 3.16 信号接続一覧(16/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
12ビットアナログデジタル コンバーター 製品個別情報	AINA00	PN0	133	109	76	B15	B13
	AINA01	PN1	134	110	77	A15	A13
	AINA02	PN2	135	111	78	B14	B12
	AINA03	PN3	136	112	79	A14	A12
	AINA04	PN4	137	113	80	B13	B11
	AINA05	PN5	138	114	81	A13	A11
	AINA06	PN6	139	115	82	B12	B10
	AINA07	PN7	140	116	83	A12	A10
	AINA08	PP0	141	117	84	D12	D11
	AINA09	PP1	142	118	85	D11	D10
	AINA10	PP2	143	119	86	B11	B9
	AINA11	PP3	144	120	87	A11	A9
	AINA12	PP4	145	121	88	E11	D9
	AINA13	PP5	146	122	89	D10	E9
	AINA14	PP6	147	123	90	B10	B8
	AINA15	PP7	148	124	91	A10	A8
	AINA16	PR0	149	125	-	E10	D8
	AINA17	PR1	150	126	-	D9	E8
	AINA18	PR2	151	127	-	B9	B7
	AINA19	PR3	152	128	-	A9	A7
	AINA20	PR4	153	129	-	A8	D7
	AINA21	PR5	154	130	-	B8	E7
	AINA22	PR6	155	131	-	E9	E6
	AINA23	PR7	156	132	-	D8	D6
	TRGIN0 (注)	PG3	132	108	75	B16	B14
	TRGIN1 (注)	PL7	163	-	-	E8	-
8ビットデジタルアナログ コンバーター	DAC0	PT0	159	135	94	A6	A5
	DAC1	PT1	160	136	95	A5	A4

注) TRGIN0、TRGIN1 を使用する場合、トリガーセレクターを設定してください。設定の詳細はリファレンスマニュアルの「製品個別情報」を参照してください。

表 3.17 信号接続一覧(17/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
例外	INT00a	PK7	104	86	64	K12	J10
	INT00b	PT3	31	31	22	H5	K4
	INT01a	PL0	103	85	63	L13	J11
	INT01b	PT4	116	98	-	F13	E11
	INT02a	PA0	29	29	20	L1	J4
	INT02b	PT5	73	61	-	R10	K9
	INT03a	PA7	22	22	13	H2	J5
	INT03b	PL6	164	-	-	E7	-
	INT04a	PB0	21	21	12	G1	H4
	INT04b	PF0	172	140	97	D5	D5
	INT05a	PB1	20	20	11	G2	H5
	INT05b	PF7	3	3	2	B1	B1
	INT06a	PB6	15	15	6	G4	G4
	INT06b	PU2	36	-	-	J5	-
	INT07a	PB7	14	14	5	G5	G5
	INT07b	PU3	37	-	-	K4	-
	INT08a	PG0	129	105	72	D15	D13
	INT08b	PU4	38	-	-	K5	-
	INT09a	PG1	130	106	73	C16	C14
	INT09b	PU5	39	-	-	L5	-
	INT10a	PK0	111	93	71	H12	H10
	INT10b	PP6	147	123	90	B10	B8
	INT11a	PK1	110	92	70	J12	H11
	INT11b	PP7	148	124	91	A10	A8
	INT12a	PC0	11	11	-	F4	F4
	INT12b	PL4	126	-	-	D16	-
	INT13a	PC1	10	10	-	F5	F5
	INT13b	PL5	125	-	-	E15	-
	INT14a	PC6	5	5	-	E4	E4
	INT14b	PM3	121	99	-	E13	F13
	INT15a	PC7	4	4	-	D4	D4
	INT15b	PM4	85	69	-	N12	L10

表 3.18 信号接続一覧(18/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
アドバンスプログラムブル モーター制御回路	EMG0	PD6	54	46	35	N8	K8
		PV6	79	63	-	T11	N9
	OVV0	PD7	55	47	36	M9	L8
		PV7	78	62	-	R11	L9
	UO0	PD0	48	40	29	N5	L4
		PV0	115	97	-	F12	F10
	VO0	PD2	50	42	31	N6	K6
		PV2	113	95	-	G12	G11
	WO0	PD4	52	44	33	N7	L7
		PV4	81	65	-	R12	N10
	XO0	PD1	49	41	30	M6	L5
		PV1	114	96	-	G13	F11
	YO0	PD3	51	43	32	M7	L6
		PV3	112	94	-	H13	G10
	ZO0	PD5	53	45	34	M8	K7
		PV5	80	64	-	T12	P9
CEC 制御回路	CEC0	PT2	171	139	96	E6	E5
リアルタイムクロック	ALARM_N	PG2	131	107	74	C15	C13
	RTCOUT	PT3	31	31	22	H5	K4
リモコン受信回路	RXIN0	PT3	31	31	22	H5	K4
	RXIN1	PT4	116	98	-	F13	E11
多機能 DMA コントローラー 製品個別情報	TRGIN2 (注)	PT3	31	31	22	H5	K4
高速 DMA コントローラー 製品個別情報	HDMAREQA	PB1	20	20	11	G2	H5
	HDMAREQB	PK1	110	92	70	J12	H11

注) TRGIN2 を使用する場合、トリガーセレクターを設定してください。設定の詳細はリファレンスマニュアルの「製品個別情報」を参照してください。

表 3.19 信号接続一覧(19/19)

参照リファレンスマニュアル	兼用機能端子名	ポート名	M4GR (LQFP176)	M4GQ (LQFP144)	M4GN (LQFP100)	M4GR (BGA177)	M4GQ (BGA145)
デバッグインターフェース バウンダリースキャン	TMS	PH4	89	73	51	R16	N14
	TCK	PH5	88	72	50	T15	P13
	TDO	PH6	87	71	49	R15	P12
	TDI	PH3	90	74	52	P15	N13
	TRST_N	PH7	86	70	48	R14	N12
	BSC	-	-	-	-	T16	P14
デバッグインターフェース	SWDIO	PH4	89	73	51	R16	N14
	SWCLK	PH5	88	72	50	T15	P13
	SWV	PH6	87	71	49	R15	P12
	TRACECLK	PG6	95	79	57	M16	L14
	TRACEDATA0	PG7	94	78	56	M15	L13
	TRACEDATA1	PH0	93	77	55	N16	L11
	TRACEDATA2	PH1	92	76	54	N15	M13
	TRACEDATA3	PH2	91	75	53	P16	M14
ノンブ레이크デバッグ インターフェース	NBDCLK	PG6	95	79	57	M16	L14
	NBDDATA0	PG7	94	78	56	M15	L13
	NBDDATA1	PH0	93	77	55	N16	L11
	NBDDATA2	PH1	92	76	54	N15	M13
	NBDDATA3	PH2	91	75	53	P16	M14
	NBDSYNC	PH3	90	74	52	P15	N13
クロック制御と動作モード	X1	PY0	45	37	26	T2	P2
	X2	PY1	46	38	27	T3	P3
	XT1	PY2	44	36	25	P1	M1
	XT2	PY3	43	35	24	N1	L1
	EHCLKIN	PY0	45	37	26	T2	P2
	ELCLKIN	PY2	44	36	25	P1	M1
フラッシュメモリー	BOOT_N	PY4	30	30	21	M2	K2

## 4. レジスタ説明

ポートを使用するには以下のレジスタを設定する必要があります。  
レジスタは全て 32 ビットですが、ポートのビット数、機能の割り当てにより構成が異なります。  
以下の説明では"x"はポート名、"n"はファンクション番号を示します。

レジスタ名		Type	設定値	説明
[PxDATA]	データレジスタ	R/W	0 または 1	ポートのデータ読み込み、データ書き込みを行います。
[PxCR]	出力コントロールレジスタ	R/W	0: 出力禁止 1: 出力許可	出力の制御を行います。
[PxFRn]	ファンクションレジスタ-n	R/W	0: PORT 1: 機能	機能設定を行いません。 "1"をセットすることにより割り当てられている機能を使用できるようになります。ファンクションレジスタはポートに割り当てられている機能ごとに存在します。複数の機能が割り当てられている場合、1つの機能のみ有効になるように設定してください。
[PxOD]	オープンドレインコントロールレジスタ	R/W	0: CMOS 1: オープンドレイン	プログラマブルオープンドレインの制御を行います。プログラマブルオープンドレインは、[PxOD]=1の設定で、出力データが"1"の場合に出力バッファをディセーブルにし、擬似的にオープンドレインを実現する機能です。
[PxPUP]	プルアップコントロールレジスタ	R/W	0: プルアップ禁止 1: プルアップ許可	プログラマブルプルアップを制御します。
[PxPDN]	プルダウンコントロールレジスタ	R/W	0: プルダウン禁止 1: プルダウン許可	プログラマブルプルダウンを制御します。
[PxIE]	入力コントロールレジスタ	R/W	0: 入力禁止 1: 入力許可	入力の制御を行いません。 [PxIE]をイネーブルにしてから外部データが[PxDATA]に反映されるまで 100ns(最大)の時間が必要です。

## 4.1. レジスタ一覧

機能の存在しないビットをリードすると"0"が読めます。ライトは意味を持ちません。

表 4.1 ポートベースアドレス

周辺機能	チャンネル/ユニット	ベースアドレス	
入出力ポート	PA	-	0x400E0000
	PB	-	0x400E0100
	PC	-	0x400E0200
	PD	-	0x400E0300
	PE	-	0x400E0400
	PF	-	0x400E0500
	PG	-	0x400E0600
	PH	-	0x400E0700
	PJ	-	0x400E0800
	PK	-	0x400E0900
	PL	-	0x400E0A00
	PM	-	0x400E0B00
	PN	-	0x400E0C00
	PP	-	0x400E0D00
	PR	-	0x400E0E00
	PT	-	0x400E0F00
	PU	-	0x400E1000
PV	-	0x400E1100	
PW	-	0x400E1200	
PY	-	0x400E1300	



表 4.2 レジスタ一覧

レジスタ名	Address (Base+)	ポート A	ポート B	ポート C	ポート D	ポート E
データレジスタ	0x0000	[PADATA]	[PBDATA]	[PCDATA]	[PDDATA]	[PEDATA]
出力コントロールレジスタ	0x0004	[PACR]	[PBCR]	[PCCR]	[PDCR]	[PECR]
ファンクションレジスタ1	0x0008	[PAFR1]	[PBFR1]	[PCFR1]	[PDFR1]	[PEFR1]
ファンクションレジスタ2	0x000C	[PAFR2]	[PBFR2]	-	[PDFR2]	[PEFR2]
ファンクションレジスタ3	0x0010	[PAFR3]	[PBFR3]	[PCFR3]	[PDFR3]	[PEFR3]
ファンクションレジスタ4	0x0014	-	[PBFR4]	[PCFR4]	[PDFR4]	[PEFR4]
ファンクションレジスタ5	0x0018	[PAFR5]	[PBFR5]	[PCFR5]	[PDFR5]	[PEFR5]
ファンクションレジスタ6	0x001C	[PAFR6]	[PBFR6]	-	[PDFR6]	[PEFR6]
ファンクションレジスタ7	0x0020	[PAFR7]	-	-	[PDFR7]	[PEFR7]
ファンクションレジスタ8	0x0024	-	-	-	[PDFR8]	[PEFR8]
オープンドレインコントロールレジスタ	0x0028	[PAOD]	[PBOD]	[PCOD]	[PDOD]	[PEOD]
プルアップコントロールレジスタ	0x002C	[PAPUP]	[PBPUP]	[PCPUP]	[PDPUP]	[PEPUP]
プルダウンコントロールレジスタ	0x0030	[PAPDN]	[PBPDN]	[PCPDN]	[PDPDN]	[PEPDN]
入力コントロールレジスタ	0x0038	[PAIE]	[PBIE]	[PCIE]	[PDIE]	[PEIE]

レジスタ名	Address (Base+)	ポート F	ポート G	ポート H	ポート J	ポート K
データレジスタ	0x0000	[PFDATA]	[PGDATA]	[PHDATA]	[PJDATA]	[PKDATA]
出力コントロールレジスタ	0x0004	[PFCR]	[PGCR]	[PHCR]	[PJCR]	[PKCR]
ファンクションレジスタ1	0x0008	[PFFR1]	[PGFR1]	[PHFR1]	-	[PKFR1]
ファンクションレジスタ2	0x000C	-	[PGFR2]	-	[PJFR2]	[PKFR2]
ファンクションレジスタ3	0x0010	-	[PGFR3]	[PHFR3]	[PJFR3]	[PKFR3]
ファンクションレジスタ4	0x0014	[PFFR4]	[PGFR4]	[PHFR4]	-	[PKFR4]
ファンクションレジスタ5	0x0018	[PFFR5]	[PGFR5]	[PHFR5]	[PJFR5]	[PKFR5]
ファンクションレジスタ6	0x001C	[PFFR6]	[PGFR6]	-	[PJFR6]	[PKFR6]
ファンクションレジスタ7	0x0020	[PFFR7]	[PGFR7]	-	[PJFR7]	[PKFR7]
ファンクションレジスタ8	0x0024	-	-	-	-	-
オープンドレインコントロールレジスタ	0x0028	[PFOD]	[PGOD]	[PHOD]	[PJOD]	[PKOD]
プルアップコントロールレジスタ	0x002C	[PFPUP]	[PGPUP]	[PHPUP]	[PJPUP]	[PKPUP]
プルダウンコントロールレジスタ	0x0030	[PFPDN]	[PGPDN]	[PHPDN]	[PJPDN]	[PKPDN]
入力コントロールレジスタ	0x0038	[PFIE]	[PGIE]	[PHIE]	[PJIE]	[PKIE]

レジスター名	Address (Base+)	ポート L	ポート M	ポート N	ポート P	ポート R
データレジスター	0x0000	[PLDATA]	[PMDATA]	[PNDATA]	[PPDATA]	[PRDATA]
出力コントロールレジスター	0x0004	[PLCR]	[PMCR]	[PNCR]	[PPCR]	[PRCR]
ファンクションレジスター1	0x0008	[PLFR1]	[PMFR1]	-	-	-
ファンクションレジスター2	0x000C	[PLFR2]	[PMFR2]	-	[PPFR2]	[PRFR2]
ファンクションレジスター3	0x0010	[PLFR3]	[PMFR3]	-	[PPFR3]	[PRFR3]
ファンクションレジスター4	0x0014	-	[PMFR4]	-	-	-
ファンクションレジスター5	0x0018	[PLFR5]	[PMFR5]	-	[PPFR5]	-
ファンクションレジスター6	0x001C	[PLFR6]	[PMFR6]	-	-	-
ファンクションレジスター7	0x0020	[PLFR7]	[PMFR7]	-	-	-
ファンクションレジスター8	0x0024	-	-	-	-	-
オープンドレインコントロールレジスター	0x0028	[PLOD]	[PMOD]	[PNOD]	[PPOD]	[PROD]
プルアップコントロールレジスター	0x002C	[PLPUP]	[PMPUP]	[PNPUP]	[PPPUP]	[PRPUP]
プルダウンコントロールレジスター	0x0030	[PLPDN]	[PMPDN]	[PNPDN]	[PPPDN]	[PRPDN]
入力コントロールレジスター	0x0038	[PLIE]	[PMIE]	[PNIE]	[PPIE]	[PRIE]

レジスター名	Address (Base+)	ポート T	ポート U	ポート V	ポート W	ポート Y
データレジスター	0x0000	[PTDATA]	[PUDATA]	[PVDATA]	[PWDATA]	[PYDATA]
出力コントロールレジスター	0x0004	[PTCR]	[PUCR]	[PVCR]	[PWCR]	[PYCR]
ファンクションレジスター1	0x0008	[PTFR1]	-	[PVFR1]	-	[PYFR1]
ファンクションレジスター2	0x000C	[PTFR2]	[PUFR2]	[PVFR2]	-	-
ファンクションレジスター3	0x0010	[PTFR3]	[PUFR3]	[PVFR3]	[PWFR3]	-
ファンクションレジスター4	0x0014	-	-	[PVFR4]	[PWFR4]	[PYFR4]
ファンクションレジスター5	0x0018	-	-	[PVFR5]	[PWFR5]	-
ファンクションレジスター6	0x001C	[PTFR6]	[PUFR6]	[PVFR6]	[PWFR6]	-
ファンクションレジスター7	0x0020	[PTFR7]	[PUFR7]	[PVFR7]	[PWFR7]	-
ファンクションレジスター8	0x0024	-	-	-	-	-
オープンドレインコントロールレジスター	0x0028	[PTOD]	[PUOD]	[PVOD]	[PWOD]	[PYOD]
プルアップコントロールレジスター	0x002C	[PTPUP]	[PUPUP]	[PVPUP]	[PWPUP]	[PYPUP]
プルダウンコントロールレジスター	0x0030	[PTPDN]	[PUPDN]	[PVPDN]	[PWPDN]	[PYPDN]
入力コントロールレジスター	0x0038	[PTIE]	[PUIE]	[PVIE]	[PWIE]	[PYIE]

注) "-"表記のアドレスにはアクセスしないでください。

## 4.2. ポート機能とレジスター設定

ポート機能レジスター設定一覧の表の見方を説明します。

[PxFRn]の欄は、設定に必要なファンクションレジスターを示します。このレジスターを"1"に設定するとその機能が有効となります。("x"はポート名、"n"はファンクション番号)

表中の"N/A"のビットはリードすると"0"が読め、ライトは意味を持ちません。

表中の"0"、"1"は設定値を示し、"0/1"は任意に設定可能であることを示します。

PORT	リセット状態		PORT	制御レジスター						
	機能	Input/Output		Type	[PADATA]	[PACR]	[PAFRn]	[PAOD]	[PAPUP]	[PAPDN]
PA0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT02a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA00	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A00INB1	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1
	T32A00INA0	Input	FTU1	0/1	0	[PAFR3]	0/1	0/1	0/1	1
PA7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0	0/1	0/1	0
PA7	INT03a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1

[PxFRn]	端子					
	TSPI0CSIN	T32A00INC0	T32A00INA0	T32A00INB1	EA00	Input Port Output Port INT02a
[PAFR1]<bit0>	0	0	0	0	1	0
[PAFR2]<bit0>	0	0	0	1	0	0
[PAFR3]<bit0>	0	0	1	0	0	0
[PAFR5]<bit0>	0	1	0	0	0	0
[PAFR6]<bit0>	1	0	0	0	0	0

### 4.2.1. 機能端子を使用する際の設定について

機能端子を周辺機能の出力端子として使用する際には、ファンクションレジスターを使用する周辺機能([PxFRn]<bit m>=1)に設定し、出力コントロールレジスターを出力許可([PxCr]<bit m>=1)に設定した後、周辺機能の設定をしてください。ファンクションレジスターの設定よりも先に出力許可すると、ファンクションレジスターが設定されるまで、ポートのデータレジスター値が出力されます。

機能端子を周辺機能の入力端子として使用する際には、ポートの入力コントロールレジスターを入力([PxIE]<bit m>=1)に設定し、ファンクションレジスターを使用する周辺機能([PxFRn]<bit m>=1)に設定した後、周辺機能の設定をしてください。

また、I2C など入出力端子となる周辺機能を使用する場合は、ポートの入力コントロールレジスターを入力([PxIE]<bit m>=1)に設定し、ファンクションレジスターを使用する周辺機能([PxFRn]<bit m>=1)に設定し、出力コントロールレジスターを出力許可([PxCr]<bit m>=1)に設定した後、周辺機能の設定をしてください。

- 複数の機能が割り当てられているポートは、使用する機能を1つだけ選択してください。
- 同一機能が複数ポートに割り当てられている端子は、排他的に使用してください。

## 4.2.2. PORT A

表 4.3 ポートAレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PADATA]	[PACR]	[PAFRn]	[PAOD]	[PAPUP]	[PAPDN]	[PAIE]
PA0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT02a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA00	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A00INB1	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1
	T32A00INA0	Input	FTU1	0/1	0	[PAFR3]	0/1	0/1	0/1	1
	T32A00INC0	Input	FTU1	0/1	0	[PAFR5]	0/1	0/1	0/1	1
	TSPI0CSIN	Input	FTU1	0/1	0	[PAFR6]	0/1	0/1	0/1	1
TSPI0CS0	Output	FTU1	0/1	1	[PAFR7]	0/1	0/1	0/1	0	
PA1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA01	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A00OUTA	Output	FTU1	0/1	1	[PAFR3]	0/1	0/1	0/1	0
	T32A00OUTC	Output	FTU1	0/1	1	[PAFR5]	0/1	0/1	0/1	0
	TSPI0SCK	Input	FTU1	0/1	0	[PAFR7]	0/1	0/1	0/1	1
	Output		0/1	1	[PAFR7]	0/1	0/1	0/1	0	
PA2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA02	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A00OUTB	Output	FTU1	0/1	1	[PAFR3]	0/1	0/1	0/1	0
TSPI0RXD	Input	FTU1	0/1	0	[PAFR7]	0/1	0/1	0/1	1	
PA3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA03	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A00INA1	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1
	T32A00INB0	Input	FTU1	0/1	0	[PAFR3]	0/1	0/1	0/1	1
	T32A00INC1	Input	FTU1	0/1	0	[PAFR5]	0/1	0/1	0/1	1
	TSPI2CS1	Output	FTU1	0/1	1	[PAFR6]	0/1	0/1	0/1	0
TSPI0TXD	Output	FTU2	0/1	1	[PAFR7]	0/1	0/1	0/1	0	
PA4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA04	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A01INB1	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1
	T32A01INA0	Input	FTU1	0/1	0	[PAFR3]	0/1	0/1	0/1	1
	T32A01INC0	Input	FTU1	0/1	0	[PAFR5]	0/1	0/1	0/1	1
	TSPI0CS1	Output	FTU1	0/1	1	[PAFR6]	0/1	0/1	0/1	0
TSPI2TXD	Output	FTU2	0/1	1	[PAFR7]	0/1	0/1	0/1	0	
PA5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA05	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A01OUTA	Output	FTU1	0/1	1	[PAFR3]	0/1	0/1	0/1	0
	T32A01OUTC	Output	FTU1	0/1	1	[PAFR5]	0/1	0/1	0/1	0
	TSPI0CS2	Output	FTU1	0/1	1	[PAFR6]	0/1	0/1	0/1	0
	TSPI2RXD	Input	FTU1	0/1	0	[PAFR7]	0/1	0/1	0/1	1

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PADATA]	[PACR]	[PAFRn]	[PAOD]	[PAPUP]	[PAPDN]	[PAIE]
PA6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA06	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A01OUTB	Output	FTU1	0/1	1	[PAFR3]	0/1	0/1	0/1	0
	TSPI0CS3	Output	FTU1	0/1	1	[PAFR6]	0/1	0/1	0/1	0
	TSPI2SCK	Input	FTU1	0/1	0	[PAFR7]	0/1	0/1	0/1	1
Output		0/1		1	[PAFR7]	0/1	0/1	0/1	0	
PA7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT03a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA07	Output	FTU1	0/1	1	[PAFR1]	0	0/1	0/1	0
	T32A01INA1	Input	FTU1	0/1	0	[PAFR2]	0/1	0/1	0/1	1
	T32A01INB0	Input	FTU1	0/1	0	[PAFR3]	0/1	0/1	0/1	1
	T32A01INC1	Input	FTU1	0/1	0	[PAFR5]	0/1	0/1	0/1	1
	TSPI2CSIN	Input	FTU1	0/1	0	[PAFR6]	0/1	0/1	0/1	1
	TSPI2CS0	Output	FTU1	0/1	1	[PAFR7]	0/1	0/1	0/1	0

## 4.2.3. PORT B

表 4.4 ポートBレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PBDATA]	[PBCR]	[PBFRn]	[PBOD]	[PBPUP]	[PBPDN]	[PBIE]
PB0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT04a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA08	Output	FTU1	0/1	1	[PBFR1]	0	0/1	0/1	0
	T32A02INB1	Input	FTU1	0/1	0	[PBFR2]	0/1	0/1	0/1	1
	T32A02INA0	Input	FTU1	0/1	0	[PBFR3]	0/1	0/1	0/1	1
	I2S0MCLK	Input	FTU2	0/1	0	[PBFR4]	0/1	0/1	0/1	1
	Output	0/1		1	[PBFR4]	0/1	0/1	0/1	0	
T32A02INC0	Input	FTU1	0/1	0	[PBFR5]	0/1	0/1	0/1	1	
PB1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT05a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA09	Output	FTU1	0/1	1	[PBFR1]	0	0/1	0/1	0
	T32A02INA1	Input	FTU1	0/1	0	[PBFR2]	0/1	0/1	0/1	1
	T32A02INB0	Input	FTU1	0/1	0	[PBFR3]	0/1	0/1	0/1	1
	T32A02INC1	Input	FTU1	0/1	0	[PBFR5]	0/1	0/1	0/1	1
HDMAREQA	Input	FTU1	0/1	0	[PBFR6]	0/1	0/1	0/1	1	
PB2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA10	Output	FTU1	0/1	1	[PBFR1]	0	0/1	0/1	0
	T32A02OUTA	Output	FTU1	0/1	1	[PBFR3]	0/1	0/1	0/1	0
T32A02OUTC	Output	FTU1	0/1	1	[PBFR5]	0/1	0/1	0/1	0	
PB3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA11	Output	FTU1	0/1	1	[PBFR1]	0	0/1	0/1	0
T32A02OUTB	Output	FTU1	0/1	1	[PBFR3]	0/1	0/1	0/1	0	
PB4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA12	Output	FTU1	0/1	1	[PBFR1]	0	0/1	0/1	0
	T32A03OUTA	Output	FTU1	0/1	1	[PBFR3]	0/1	0/1	0/1	0
	I2S0LRCK	Input	FTU2	0/1	0	[PBFR4]	0/1	0/1	0/1	1
	Output	0/1		1	[PBFR4]	0/1	0/1	0/1	0	
T32A03OUTC	Output	FTU1	0/1	1	[PBFR5]	0/1	0/1	0/1	0	
PB5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA13	Output	FTU1	0/1	1	[PBFR1]	0	0/1	0/1	0
	T32A03OUTB	Output	FTU1	0/1	1	[PBFR3]	0/1	0/1	0/1	0
	I2S0BCK	Input	FTU2	0/1	0	[PBFR4]	0/1	0/1	0/1	1
	Output	0/1		1	[PBFR4]	0/1	0/1	0/1	0	

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PBDATA]	[PBCR]	[PBFRn]	[PBOD]	[PBPUP]	[PBPDN]	[PBIE]
PB6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT06a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA14	Output	FTU1	0/1	1	[PBFR1]	0	0/1	0/1	0
	T32A03INB1	Input	FTU1	0/1	0	[PBFR2]	0/1	0/1	0/1	1
	T32A03INA0	Input	FTU1	0/1	0	[PBFR3]	0/1	0/1	0/1	1
	I2S0DI	Input	FTU1	0/1	0	[PBFR4]	0/1	0/1	0/1	1
T32A03INC0	Input	FTU1	0/1	0	[PBFR5]	0/1	0/1	0/1	1	
PB7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT07a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA15	Output	FTU1	0/1	1	[PBFR1]	0	0/1	0/1	0
	T32A03INA1	Input	FTU1	0/1	0	[PBFR2]	0/1	0/1	0/1	1
	T32A03INB0	Input	FTU1	0/1	0	[PBFR3]	0/1	0/1	0/1	1
	I2S0DO	Output	FTU1	0/1	1	[PBFR4]	0/1	0/1	0/1	0
T32A03INC1	Input	FTU1	0/1	0	[PBFR5]	0/1	0/1	0/1	1	

## 4.2.4. PORT C

表 4.5 ポートCレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PCDATA]	[PCCR]	[PCFRn]	[PCOD]	[PCPUP]	[PCPDN]	[PCIE]
PC0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT12a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA16	Output	FTU1	0/1	1	[PCFR1]	0	0/1	0/1	0
	T32A08INA0	Input	FTU1	0/1	0	[PCFR3]	0/1	0/1	0/1	1
	I2S1DO	Output	FTU1	0/1	1	[PCFR4]	0/1	0/1	0/1	0
T32A08INC0	Input	FTU1	0/1	0	[PCFR5]	0/1	0/1	0/1	1	
PC1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT13a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EA17	Output	FTU1	0/1	1	[PCFR1]	0	0/1	0/1	0
	T32A08INB0	Input	FTU1	0/1	0	[PCFR3]	0/1	0/1	0/1	1
	I2S1DI	Input	FTU1	0/1	0	[PCFR4]	0/1	0/1	0/1	1
T32A08INC1	Input	FTU1	0/1	0	[PCFR5]	0/1	0/1	0/1	1	
PC2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA18	Output	FTU1	0/1	1	[PCFR1]	0	0/1	0/1	0
	T32A08OUTA	Output	FTU1	0/1	1	[PCFR3]	0/1	0/1	0/1	0
	I2S1BCK	Input	FTU2	0/1	0	[PCFR4]	0/1	0/1	0/1	1
T32A08OUTC	Output	FTU1	0/1	1	[PCFR5]	0/1	0/1	0/1	0	
PC3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA19	Output	FTU1	0/1	1	[PCFR1]	0	0/1	0/1	0
	T32A08OUTB	Output	FTU1	0/1	1	[PCFR3]	0/1	0/1	0/1	0
I2S1LRCK	Input	FTU2	0/1	0	[PCFR4]	0/1	0/1	0/1	1	
T32A08OUTC	Output	FTU1	0/1	1	[PCFR4]	0/1	0/1	0/1	0	
PC4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA20	Output	FTU1	0/1	1	[PCFR1]	0	0/1	0/1	0
	T32A10OUTA	Output	FTU1	0/1	1	[PCFR3]	0/1	0/1	0/1	0
T32A10OUTC	Output	FTU1	0/1	1	[PCFR5]	0/1	0/1	0/1	0	
PC5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EA21	Output	FTU1	0/1	1	[PCFR1]	0	0/1	0/1	0
T32A10OUTB	Output	FTU1	0/1	1	[PCFR3]	0/1	0/1	0/1	0	
PC6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT14a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
EA22	Output	FTU1	0/1	1	[PCFR1]	0	0/1	0/1	0	
PC7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT15a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
EA23	Output	FTU1	0/1	1	[PCFR1]	0	0/1	0/1	0	



## 4.2.5. PORT D

表 4.6 ポートDレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PDDATA]	[PDCR]	[PDFRn]	[PDOD]	[PDPUP]	[PDPDN]	[PDIE]
PD0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED00/EAD00	I/O	FTU14	0/1	1	[PDFR1]	0	0/1	0/1	1
	T32A04INB1	Input	FTU1	0/1	0	[PDFR2]	0/1	0/1	0/1	1
	T32A04INA0	Input	FTU1	0/1	0	[PDFR3]	0/1	0/1	0/1	1
	TSPI4CS0	Output	FTU1	0/1	1	[PDFR4]	0/1	0/1	0/1	0
	T32A04INC0	Input	FTU1	0/1	0	[PDFR5]	0/1	0/1	0/1	1
	TSPI4CSIN	Input	FTU1	0/1	0	[PDFR6]	0/1	0/1	0/1	1
U00	Output	FTU2	0/1	1	[PDFR7]	0/1	0/1	0/1	0	
PD1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED01/EAD01	I/O	FTU14	0/1	1	[PDFR1]	0	0/1	0/1	1
	T32A04INA1	Input	FTU1	0/1	0	[PDFR2]	0/1	0/1	0/1	1
	T32A04INB0	Input	FTU1	0/1	0	[PDFR3]	0/1	0/1	0/1	1
	TSPI4SCK	Input	FTU1	0/1	0	[PDFR4]	0/1	0/1	0/1	1
		Output		0/1	1	[PDFR4]	0/1	0/1	0/1	0
	T32A04INC1	Input	FTU1	0/1	0	[PDFR5]	0/1	0/1	0/1	1
XO0	Output	FTU2	0/1	1	[PDFR7]	0/1	0/1	0/1	0	
PD2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED02/EAD02	I/O	FTU14	0/1	1	[PDFR1]	0	0/1	0/1	1
	T32A04OUTA	Output	FTU1	0/1	1	[PDFR3]	0/1	0/1	0/1	0
	TSPI4RXD	Input	FTU1	0/1	0	[PDFR4]	0/1	0/1	0/1	1
	T32A04OUTC	Output	FTU1	0/1	1	[PDFR5]	0/1	0/1	0/1	0
	VO0	Output	FTU2	0/1	1	[PDFR7]	0/1	0/1	0/1	0
	TSSI0TCK	Input	FTU2	0/1	0	[PDFR8]	0/1	0/1	0/1	1
Output		0/1		1	[PDFR8]	0/1	0/1	0/1	0	
PD3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED03/EAD03	I/O	FTU14	0/1	1	[PDFR1]	0	0/1	0/1	1
	T32A04OUTB	Output	FTU1	0/1	1	[PDFR3]	0/1	0/1	0/1	0
	TSPI4TXD	Output	FTU2	0/1	1	[PDFR4]	0/1	0/1	0/1	0
	YO0	Output	FTU2	0/1	1	[PDFR7]	0/1	0/1	0/1	0
	TSSI0TFS	Input	FTU2	0/1	0	[PDFR8]	0/1	0/1	0/1	1
		Output		0/1	1	[PDFR8]	0/1	0/1	0/1	0
PD4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED04/EAD04	I/O	FTU14	0/1	1	[PDFR1]	0	0/1	0/1	1
	T32A05OUTA	Output	FTU1	0/1	1	[PDFR3]	0/1	0/1	0/1	0
	T32A05OUTC	Output	FTU1	0/1	1	[PDFR5]	0/1	0/1	0/1	0
	I2S0LRCK	Input	FTU2	0/1	0	[PDFR6]	0/1	0/1	0/1	1
		Output		0/1	1	[PDFR6]	0/1	0/1	0/1	0
	WO0	Output	FTU2	0/1	1	[PDFR7]	0/1	0/1	0/1	0
TSSI0TXD	Output	FTU2	0/1	1	[PDFR8]	0/1	0/1	0/1	0	

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PDDATA]	[PDCR]	[PDFRn]	[PDOD]	[PDPUP]	[PDPDN]	[PDIE]
PD5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED05/EAD05	I/O	FTU14	0/1	1	[PDFR1]	0	0/1	0/1	1
	T32A05OUTB	Output	FTU1	0/1	1	[PDFR3]	0/1	0/1	0/1	0
	I2S0BCK	Input	FTU2	0/1	0	[PDFR6]	0/1	0/1	0/1	1
		Output		0/1	1	[PDFR6]	0/1	0/1	0/1	0
	ZO0	Output	FTU2	0/1	1	[PDFR7]	0/1	0/1	0/1	0
TSSI0RXD	Input	FTU1	0/1	0	[PDFR8]	0/1	0/1	0/1	1	
PD6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED06/EAD06	I/O	FTU14	0/1	1	[PDFR1]	0	0/1	0/1	1
	T32A05INB1	Input	FTU1	0/1	0	[PDFR2]	0/1	0/1	0/1	1
	T32A05INA0	Input	FTU1	0/1	0	[PDFR3]	0/1	0/1	0/1	1
	T32A05INC0	Input	FTU1	0/1	0	[PDFR5]	0/1	0/1	0/1	1
	I2S0DI	Input	FTU1	0/1	0	[PDFR6]	0/1	0/1	0/1	1
	EMG0	Input	FTU1	0/1	0	[PDFR7]	0/1	0/1	0/1	1
	TSSI0RFS	Input	FTU2	0/1	0	[PDFR8]	0/1	0/1	0/1	1
Output		0/1		1	[PDFR8]	0/1	0/1	0/1	0	
PD7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED07/EAD07	I/O	FTU14	0/1	1	[PDFR1]	0	0/1	0/1	1
	T32A05INA1	Input	FTU1	0/1	0	[PDFR2]	0/1	0/1	0/1	1
	T32A05INB0	Input	FTU1	0/1	0	[PDFR3]	0/1	0/1	0/1	1
	T32A05INC1	Input	FTU1	0/1	0	[PDFR5]	0/1	0/1	0/1	1
	I2S0DO	Output	FTU1	0/1	1	[PDFR6]	0/1	0/1	0/1	0
	OVV0	Input	FTU1	0/1	0	[PDFR7]	0/1	0/1	0/1	1
	TSSI0RCK	Input	FTU2	0/1	0	[PDFR8]	0/1	0/1	0/1	1
Output		0/1		1	[PDFR8]	0/1	0/1	0/1	0	

## 4.2.6. PORT E

表 4.7 ポートEレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PEDATA]	[PECR]	[PEFRn]	[PEOD]	[PEPUP]	[PEPDN]	[PEIE]
PE0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED08/EAD08	I/O	FTU14	0/1	1	[PEFR1]	0	0/1	0/1	1
	T32A06INB1	Input	FTU1	0/1	0	[PEFR2]	0/1	0/1	0/1	1
	T32A06OUTB	Output	FTU1	0/1	1	[PEFR3]	0/1	0/1	0/1	0
	EA23	Output	FTU1	0/1	1	[PEFR4]	0	0/1	0/1	0
	T32A06INA1	Input	FTU1	0/1	0	[PEFR5]	0/1	0/1	0/1	1
	UT0RTS_N	Output	FTU1	0/1	1	[PEFR7]	0/1	0/1	0/1	0
EA15	Output	FTU1	0/1	1	[PEFR8]	0	0/1	0/1	0	
PE1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED09/EAD09	I/O	FTU14	0/1	1	[PEFR1]	0	0/1	0/1	1
	T32A06OUTA	Output	FTU1	0/1	1	[PEFR3]	0/1	0/1	0/1	0
	EA22	Output	FTU1	0/1	1	[PEFR4]	0	0/1	0/1	0
	T32A06OUTC	Output	FTU1	0/1	1	[PEFR5]	0/1	0/1	0/1	0
	UT0CTS_N	Input	FTU1	0/1	0	[PEFR7]	0/1	0/1	0/1	1
	EA14	Output	FTU1	0/1	1	[PEFR8]	0	0/1	0/1	0
PE2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED10/EAD10	I/O	FTU14	0/1	1	[PEFR1]	0	0/1	0/1	1
	T32A06INA0	Input	FTU1	0/1	0	[PEFR3]	0/1	0/1	0/1	1
	EA21	Output	FTU1	0/1	1	[PEFR4]	0	0/1	0/1	0
	T32A06INC0	Input	FTU1	0/1	0	[PEFR5]	0/1	0/1	0/1	1
	UT0RXD	Input	FTU1	0/1	0	[PEFR7]	0/1	0/1	0/1	1
	EA13	Output	FTU1	0/1	1	[PEFR8]	0	0/1	0/1	0
PE3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED11/EAD11	I/O	FTU14	0/1	1	[PEFR1]	0	0/1	0/1	1
	T32A06INB0	Input	FTU1	0/1	0	[PEFR3]	0/1	0/1	0/1	1
	EA20	Output	FTU1	0/1	1	[PEFR4]	0	0/1	0/1	0
	T32A06INC1	Input	FTU1	0/1	0	[PEFR5]	0/1	0/1	0/1	1
	UT0TXDA	Output	FTU1	0/1	1	[PEFR7]	0/1	0/1	0/1	0
	EA12	Output	FTU1	0/1	1	[PEFR8]	0	0/1	0/1	0
PE4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED12/EAD12	I/O	FTU14	0/1	1	[PEFR1]	0	0/1	0/1	1
	T32A07INA0	Input	FTU1	0/1	0	[PEFR3]	0/1	0/1	0/1	1
	EA19	Output	FTU1	0/1	1	[PEFR4]	0	0/1	0/1	0
	T32A07INC0	Input	FTU1	0/1	0	[PEFR5]	0/1	0/1	0/1	1
	I2S1DO	Output	FTU1	0/1	1	[PEFR6]	0/1	0/1	0/1	0
	ISDAIN0	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
EA11	Output	FTU1	0/1	1	[PEFR8]	0	0/1	0/1	0	

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PEDATA]	[PECR]	[PEFRn]	[PEOD]	[PEPUP]	[PEPDN]	[PEIE]
PE5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED13/EAD13	I/O	FTU14	0/1	1	[PEFR1]	0	0/1	0/1	1
	T32A07INB0	Input	FTU1	0/1	0	[PEFR3]	0/1	0/1	0/1	1
	EA18	Output	FTU1	0/1	1	[PEFR4]	0	0/1	0/1	0
	T32A07INC1	Input	FTU1	0/1	0	[PEFR5]	0/1	0/1	0/1	1
	I2S1DI	Input	FTU1	0/1	0	[PEFR6]	0/1	0/1	0/1	1
	ISDAIN1	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
EA10	Output	FTU1	0/1	1	[PEFR8]	0	0/1	0/1	0	
PE6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED14/EAD14	I/O	FTU14	0/1	1	[PEFR1]	0	0/1	0/1	1
	T32A07OUTA	Output	FTU1	0/1	1	[PEFR3]	0/1	0/1	0/1	0
	EA17	Output	FTU1	0/1	1	[PEFR4]	0	0/1	0/1	0
	T32A07OUTC	Output	FTU1	0/1	1	[PEFR5]	0/1	0/1	0/1	0
	I2S1BCK	Input	FTU2	0/1	0	[PEFR6]	0/1	0/1	0/1	1
		Output		0/1	1	[PEFR6]	0/1	0/1	0/1	0
ISDAIN2	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1	
EA09	Output	FTU1	0/1	1	[PEFR8]	0	0/1	0/1	0	
PE7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ED15/EAD15	I/O	FTU14	0/1	1	[PEFR1]	0	0/1	0/1	1
	T32A07INB1	Input	FTU1	0/1	0	[PEFR2]	0/1	0/1	0/1	1
	T32A07OUTB	Output	FTU1	0/1	1	[PEFR3]	0/1	0/1	0/1	0
	EA16	Output	FTU1	0/1	1	[PEFR4]	0	0/1	0/1	0
	T32A07INA1	Input	FTU1	0/1	0	[PEFR5]	0/1	0/1	0/1	1
	I2S1LRCK	Input	FTU2	0/1	0	[PEFR6]	0/1	0/1	0/1	1
Output		0/1		1	[PEFR6]	0/1	0/1	0/1	0	
ISDAIN3	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1	
EA08	Output	FTU1	0/1	1	[PEFR8]	0	0/1	0/1	0	

## 4.2.7. PORT F

表 4.8 ポートFレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PFDATA]	[PFCR]	[PFFRn]	[PFOD]	[PFPUP]	[PFPDN]	[PFIE]
PF0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT04b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	ERD_N	Output	FTU1	0/1	1	[PFFR1]	0/1	0/1	0/1	0
PF1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EWR_N	Output	FTU1	0/1	1	[PFFR1]	0/1	0/1	0/1	0
	PF2	リセット後			0	0	0	0	0	0
Input Port		Input		0/1	0	0	0/1	0/1	0/1	1
Output Port		Output		0/1	1	0	0/1	0/1	0/1	0
EI2C1SDA		I/O	FTU1	0/1	1	[PFFR6]	1	0/1	0	1
I2C1SDA		I/O	FTU1	0/1	1	[PFFR7]	1	0/1	0	1
PF3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EI2C1SCL	I/O	FTU1	0/1	1	[PFFR6]	1	0/1	0	1
	I2C1SCL	I/O	FTU1	0/1	1	[PFFR7]	1	0/1	0	1
PF4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ECS2_N	Output	FTU1	0/1	1	[PFFR1]	0/1	0/1	0/1	0
	PF5	リセット後			0	0	0	0	0	0
Input Port		Input		0/1	0	0	0/1	0/1	0/1	1
Output Port		Output		0/1	1	0	0/1	0/1	0/1	0
ECS3_N		Output	FTU1	0/1	1	[PFFR1]	0/1	0/1	0/1	0
PF6		リセット後			0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EBELL_N	Output	FTU1	0/1	1	[PFFR1]	0/1	0/1	0/1	0
	PF7	リセット後			0	0	0	0	0	0
Input Port		Input		0/1	0	0	0/1	0/1	0/1	1
Output Port		Output		0/1	1	0	0/1	0/1	0/1	0
INT05b		Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
EBELH_N		Output	FTU1	0/1	1	[PFFR1]	0/1	0/1	0/1	0
TSPI2CSIN		Input	FTU1	0/1	0	[PFFR4]	0/1	0/1	0/1	1
TSPI2CS0		Output	FTU1	0/1	1	[PFFR5]	0/1	0/1	0/1	0

## 4.2.8. PORT G

表 4.9 ポートGレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PGDATA]	[PGCR]	[PGFRn]	[PGOD]	[PGPUP]	[PGPDN]	[PGIE]
PG0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT08a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EALE	Output	FTU1	0/1	1	[PGFR1]	0	0/1	0/1	0
	UT2RXD	Input	FTU1	0/1	0	[PGFR3]	0/1	0/1	0/1	1
	UT2TXDA	Output	FTU1	0/1	1	[PGFR5]	0/1	0/1	0/1	0
PG1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT09a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	EWAIT_N	Input	FTU1	0/1	0	[PGFR1]	0/1	0/1	0/1	1
	UT2TXDA	Output	FTU1	0/1	1	[PGFR3]	0/1	0/1	0/1	0
	UT2RXD	Input	FTU1	0/1	0	[PGFR5]	0/1	0/1	0/1	1
PG2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2RTS_N	Output	FTU1	0/1	1	[PGFR3]	0/1	0/1	0/1	0
	ALARM_N	Output	FTU1	0/1	1	[PGFR4]	0/1	0/1	0/1	0
	UT2CTS_N	Input	FTU1	0/1	0	[PGFR5]	0/1	0/1	0/1	1
	EI2C0SDA	I/O	FTU1	0/1	1	[PGFR6]	1	0/1	0	1
I2C0SDA	I/O	FTU1	0/1	1	[PGFR7]	1	0/1	0	1	
PG3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT2CTS_N	Input	FTU1	0/1	0	[PGFR3]	0/1	0/1	0/1	1
	TRGIN0	Input	FTU1	0/1	0	[PGFR4]	0/1	0/1	0/1	1
	UT2RTS_N	Output	FTU1	0/1	1	[PGFR5]	0/1	0/1	0/1	0
	EI2C0SCL	I/O	FTU1	0/1	1	[PGFR6]	1	0/1	0	1
	I2C0SCL	I/O	FTU1	0/1	1	[PGFR7]	1	0/1	0	1
PG4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A02OUTB	Output	FTU1	0/1	1	[PGFR2]	0/1	0/1	0/1	0
	FUT0IROUT	Output	FTU1	0/1	1	[PGFR4]	0/1	0/1	0/1	0
	FUT0TXD	Output	FTU1	0/1	1	[PGFR5]	0/1	0/1	0/1	0
	EI2C2SDA	I/O	FTU1	0/1	1	[PGFR6]	1	0/1	0	1
	I2C2SDA	I/O	FTU1	0/1	1	[PGFR7]	1	0/1	0	1
PG5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A02OUTA	Output	FTU1	0/1	1	[PGFR2]	0/1	0/1	0/1	0
	T32A02OUTC	Output	FTU1	0/1	1	[PGFR3]	0/1	0/1	0/1	0
	FUT0IRIN	Input	FTU1	0/1	0	[PGFR4]	0/1	0/1	0/1	1
	FUT0RXD	Input	FTU1	0/1	0	[PGFR5]	0/1	0/1	0/1	1
	EI2C2SCL	I/O	FTU1	0/1	1	[PGFR6]	1	0/1	0	1
I2C2SCL	I/O	FTU1	0/1	1	[PGFR7]	1	0/1	0	1	

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PGDATA]	[PGCR]	[PGFRn]	[PGOD]	[PGPUP]	[PGPDN]	[PGIE]
PG6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TRACECLK	Output	FTU1	0/1	1	[PGFR1]	0/1	0/1	0/1	0
	NBDCLK	Input	FTU3	0/1	0	[PGFR4]	0/1	0/1	0/1	1
	FUT0RTS_N	Output	FTU1	0/1	1	[PGFR5]	0/1	0/1	0/1	0
	I2S1MCLK	Input	FTU2	0/1	0	[PGFR6]	0/1	0/1	0/1	1
Output		0/1		1	[PGFR6]	0/1	0/1	0/1	0	
PG7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TRACEDATA0	Output	FTU1	0/1	1	[PGFR1]	0/1	0/1	0/1	0
	NBDDATA0	I/O	FTU2b	0/1	1	[PGFR4]	0/1	0/1	0/1	1
	FUT0CTS_N	Input	FTU1	0/1	0	[PGFR5]	0/1	0/1	0/1	1

## 4.2.9. PORT H

表 4.10 ポートHレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PHDATA]	[PHCR]	[PHFRn]	[PHOD]	[PHUP]	[PHPDN]	[PHIE]
PH0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TRACEDATA1	Output	FTU1	0/1	1	[PHFR1]	0/1	0/1	0/1	0
	UT1RXD	Input	FTU1	0/1	0	[PHFR3]	0/1	0/1	0/1	1
	NBDDATA1	I/O	FTU2b	0/1	1	[PHFR4]	0/1	0/1	0/1	1
	UT1TXDA	Output	FTU1	0/1	1	[PHFR5]	0/1	0/1	0/1	0
PH1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TRACEDATA2	Output	FTU1	0/1	1	[PHFR1]	0/1	0/1	0/1	0
	UT1TXDA	Output	FTU1	0/1	1	[PHFR3]	0/1	0/1	0/1	0
	NBDDATA2	I/O	FTU2b	0/1	1	[PHFR4]	0/1	0/1	0/1	1
	UT1RXD	Input	FTU1	0/1	0	[PHFR5]	0/1	0/1	0/1	1
PH2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TRACEDATA3	Output	FTU1	0/1	1	[PHFR1]	0/1	0/1	0/1	0
	UT1RTS_N	Output	FTU1	0/1	1	[PHFR3]	0/1	0/1	0/1	0
	NBDDATA3	I/O	FTU2b	0/1	1	[PHFR4]	0/1	0/1	0/1	1
	UT1CTS_N	Input	FTU1	0/1	0	[PHFR5]	0/1	0/1	0/1	1
PH3	リセット後(TDI)	Input	FTU2	0	0	[PHFR1]	0	1	0	1
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT1CTS_N	Input	FTU1	0/1	0	[PHFR3]	0/1	0/1	0/1	1
	NBDSYNC	Input	FTU3	0/1	0	[PHFR4]	0/1	0/1	0/1	1
	UT1RTS_N	Output	FTU1	0/1	1	[PHFR5]	0/1	0/1	0/1	0
	PH4	リセット後(TMS/SWDIO)	I/O	FTU2	0	1 (注)	[PHFR1]	0	1	0
Input Port		Input		0/1	0	0	0/1	0/1	0/1	1
Output Port		Output		0/1	1	0	0/1	0/1	0/1	0
UT0RXD		Input	FTU1	0/1	0	[PHFR3]	0/1	0/1	0/1	1
UT0TXDA		Output	FTU1	0/1	1	[PHFR5]	0/1	0/1	0/1	0
PH5	リセット後(TCK/SWCLK)	Input	FTU2	0	0	[PHFR1]	0	0	1	1
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0TXDA	Output	FTU1	0/1	1	[PHFR3]	0/1	0/1	0/1	0
	UT0RXD	Input	FTU1	0/1	0	[PHFR5]	0/1	0/1	0/1	1
PH6	リセット後(TDO/SWV)	Output	FTU2	0	1 (注)	[PHFR1]	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0RTS_N	Output	FTU1	0/1	1	[PHFR3]	0/1	0/1	0/1	0
	UT0CTS_N	Input	FTU1	0/1	0	[PHFR5]	0/1	0/1	0/1	1
PH7	リセット後(TRST_N)	Input	FTU3	0	0	[PHFR1]	0	1	0	1
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT0CTS_N	Input	FTU1	0/1	0	[PHFR3]	0/1	0/1	0/1	1
	UT0RTS_N	Output	FTU1	0/1	1	[PHFR5]	0/1	0/1	0/1	0

注) ツールからのコマンドを受け付けるまでは出力にはなりません。



## 4.2.10. PORT J

表 4.11 ポートJレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PJDATA]	[PJCR]	[PJFRn]	[PJOD]	[PJPUP]	[PJPDN]	[PJIE]
PJ0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT5RXD	Input	FTU1	0/1	0	[PJFR3]	0/1	0/1	0/1	1
	UT5TXDA	Output	FTU1	0/1	1	[PJFR5]	0/1	0/1	0/1	0
PJ1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT5TXDA	Output	FTU1	0/1	1	[PJFR3]	0/1	0/1	0/1	0
	UT5RXD	Input	FTU1	0/1	0	[PJFR5]	0/1	0/1	0/1	1
PJ2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT5RTS_N	Output	FTU1	0/1	1	[PJFR3]	0/1	0/1	0/1	0
	UT5CTS_N	Input	FTU1	0/1	0	[PJFR5]	0/1	0/1	0/1	1
	EI2C4SCL	I/O	FTU1	0/1	1	[PJFR6]	1	0/1	0	1
I2C4SCL	I/O	FTU1	0/1	1	[PJFR7]	1	0/1	0	1	
PJ3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	UT5CTS_N	Input	FTU1	0/1	0	[PJFR3]	0/1	0/1	0/1	1
	UT5RTS_N	Output	FTU1	0/1	1	[PJFR5]	0/1	0/1	0/1	0
	EI2C4SDA	I/O	FTU1	0/1	1	[PJFR6]	1	0/1	0	1
I2C4SDA	I/O	FTU1	0/1	1	[PJFR7]	1	0/1	0	1	
PJ4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A03INA0	Input	FTU1	0/1	0	[PJFR2]	0/1	0/1	0/1	1
	T32A03INC0	Input	FTU1	0/1	0	[PJFR3]	0/1	0/1	0/1	1
FUT0TXD	Output	FTU1	0/1	1	[PJFR5]	0/1	0/1	0/1	0	
PJ5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A03INB0	Input	FTU1	0/1	0	[PJFR2]	0/1	0/1	0/1	1
	T32A03INC1	Input	FTU1	0/1	0	[PJFR3]	0/1	0/1	0/1	1
FUT0RXD	Input	FTU1	0/1	0	[PJFR5]	0/1	0/1	0/1	1	
PJ6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	FUT1TXD	Output	FTU1	0/1	1	[PJFR5]	0/1	0/1	0/1	0
	EI2C3SDA	I/O	FTU1	0/1	1	[PJFR6]	1	0/1	0	1
I2C3SDA	I/O	FTU1	0/1	1	[PJFR7]	1	0/1	0	1	
PJ7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	FUT1RXD	Input	FTU1	0/1	0	[PJFR5]	0/1	0/1	0/1	1
	EI2C3SCL	I/O	FTU1	0/1	1	[PJFR6]	1	0/1	0	1
I2C3SCL	I/O	FTU1	0/1	1	[PJFR7]	1	0/1	0	1	

## 4.2.11. PORT K

表 4.12 ポートKレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PKDATA]	[PKCR]	[PKFRn]	[PKOD]	[PKPUP]	[PKPDN]	[PKIE]
PK0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT10a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	ISDAOUT	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	T32A00INA0	Input	FTU1	0/1	0	[PKFR2]	0/1	0/1	0/1	1
	T32A00INC0	Input	FTU1	0/1	0	[PKFR3]	0/1	0/1	0/1	1
	SMI0CS1_N	Output	FTU2	0/1	1	[PKFR6]	0/1	0/1	0/1	0
PK1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT11a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	ISDBOUT	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	T32A00INB0	Input	FTU1	0/1	0	[PKFR2]	0/1	0/1	0/1	1
	T32A00INC1	Input	FTU1	0/1	0	[PKFR3]	0/1	0/1	0/1	1
	HDMAREQB	Input	FTU1	0/1	0	[PKFR4]	0/1	0/1	0/1	1
TSPI3CS0	Output	FTU1	0/1	1	[PKFR5]	0/1	0/1	0/1	0	
TSPI3CSIN	Input	FTU1	0/1	0	[PKFR6]	0/1	0/1	0/1	1	
PK2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ECS0_N	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	SMI0D0	I/O	FTU2	0/1	1	[PKFR6]	0/1	0/1	0/1	1
PK3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	ECS1_N	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	SMI0D1	I/O	FTU2	0/1	1	[PKFR6]	0/1	0/1	0/1	1
PK4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI1CS1	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	TSPI3TXD	Output	FTU2	0/1	1	[PKFR4]	0/1	0/1	0/1	0
	SMI0D2	I/O	FTU2	0/1	1	[PKFR6]	0/1	0/1	0/1	1
PK5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI1CS2	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	TSPI3RXD	Input	FTU1	0/1	0	[PKFR4]	0/1	0/1	0/1	1
	SMI0D3	I/O	FTU2	0/1	1	[PKFR6]	0/1	0/1	0/1	1
PK6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI1CS3	Output	FTU1	0/1	1	[PKFR1]	0/1	0/1	0/1	0
	T32A01INA0	Input	FTU1	0/1	0	[PKFR2]	0/1	0/1	0/1	1
	T32A01INC0	Input	FTU1	0/1	0	[PKFR3]	0/1	0/1	0/1	1
	TSPI3SCK	Input	FTU1	0/1	0	[PKFR4]	0/1	0/1	0/1	1
		Output		0/1	1	[PKFR4]	0/1	0/1	0/1	0
SMI0CLK	Output	FTU2	0/1	1	[PKFR6]	0/1	0/1	0/1	0	

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PKDATA]	[PKCR]	[PKFRn]	[PKOD]	[PKPUP]	[PKPDN]	[PKIE]
PK7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT00a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A01INB0	Input	FTU1	0/1	0	[PKFR2]	0/1	0/1	0/1	1
	T32A01INC1	Input	FTU1	0/1	0	[PKFR3]	0/1	0/1	0/1	1
	TSPI3CS0	Output	FTU1	0/1	1	[PKFR4]	0/1	0/1	0/1	0
	SMI0CS0_N	Output	FTU2	0/1	1	[PKFR6]	0/1	0/1	0/1	0
TSPI3CSIN	Input	FTU1	0/1	0	[PKFR7]	0/1	0/1	0/1	1	

## 4.2.12. PORT L

表 4.13 ポートLレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PLDATA]	[PLCR]	[PLFRn]	[PLOD]	[PLPUP]	[PLPDN]	[PLIE]
PL0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT01a	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A02INA0	Input	FTU1	0/1	0	[PLFR2]	0/1	0/1	0/1	1
	T32A02INC0	Input	FTU1	0/1	0	[PLFR3]	0/1	0/1	0/1	1
	SMI0D4	I/O	FTU2	0/1	1	[PLFR5]	0/1	0/1	0/1	1
	TSP11CSIN	Input	FTU1	0/1	0	[PLFR6]	0/1	0/1	0/1	1
TSP11CS0	Output	FTU1	0/1	1	[PLFR7]	0/1	0/1	0/1	0	
PL1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SMI0D5	I/O	FTU2	0/1	1	[PLFR5]	0/1	0/1	0/1	1
	TSP11SCK	Input Output	FTU1	0/1 0/1	0 1	[PLFR7] [PLFR7]	0/1 0/1	0/1 0/1	0/1 0/1	1 0
PL2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	SMI0D6	I/O	FTU2	0/1	1	[PLFR5]	0/1	0/1	0/1	1
	TSP11RXD	Input	FTU1	0/1	0	[PLFR7]	0/1	0/1	0/1	1
PL3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A02INB0	Input	FTU1	0/1	0	[PLFR2]	0/1	0/1	0/1	1
	T32A02INC1	Input	FTU1	0/1	0	[PLFR3]	0/1	0/1	0/1	1
	SMI0D7	I/O	FTU2	0/1	1	[PLFR5]	0/1	0/1	0/1	1
	TSP13CS1	Output	FTU1	0/1	1	[PLFR6]	0/1	0/1	0/1	0
	TSP11TXD	Output	FTU2	0/1	1	[PLFR7]	0/1	0/1	0/1	0
PL4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT12b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A08OUTA	Output	FTU1	0/1	1	[PLFR2]	0/1	0/1	0/1	0
	T32A08OUTC	Output	FTU1	0/1	1	[PLFR3]	0/1	0/1	0/1	0
PL5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT13b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A08OUTB	Output	FTU1	0/1	1	[PLFR2]	0/1	0/1	0/1	0
PL6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT03b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A09OUTA	Output	FTU1	0/1	1	[PLFR2]	0/1	0/1	0/1	0
	T32A09OUTC	Output	FTU1	0/1	1	[PLFR3]	0/1	0/1	0/1	0
PL7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TRGIN1	Input	FTU1	0/1	0	[PLFR1]	0/1	0/1	0/1	1
	T32A09OUTB	Output	FTU1	0/1	1	[PLFR2]	0/1	0/1	0/1	0

## 4.2.13. PORT M

表 4.14 ポートMレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PMDATA]	[PMCR]	[PMFRn]	[PMOD]	[PMPUP]	[PMPDN]	[PMIE]
PM0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EI2C3SDA	I/O	FTU1	0/1	1	[PMFR1]	1	0/1	0	1
	I2C3SDA	I/O	FTU1	0/1	1	[PMFR4]	1	0/1	0	1
	UT4RXD	Input	FTU1	0/1	0	[PMFR5]	0/1	0/1	0/1	1
	TSPI6TXD	Output	FTU2	0/1	1	[PMFR6]	0/1	0/1	0/1	0
	UT4TXDA	Output	FTU1	0/1	1	[PMFR7]	0/1	0/1	0/1	0
PM1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EI2C3SCL	I/O	FTU1	0/1	1	[PMFR1]	1	0/1	0	1
	I2C3SCL	I/O	FTU1	0/1	1	[PMFR4]	1	0/1	0	1
	UT4TXDA	Output	FTU1	0/1	1	[PMFR5]	0/1	0/1	0/1	0
	TSPI6RXD	Input	FTU1	0/1	0	[PMFR6]	0/1	0/1	0/1	1
	UT4RXD	Input	FTU1	0/1	0	[PMFR7]	0/1	0/1	0/1	1
PM2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A11OUTA	Output	FTU1	0/1	1	[PMFR2]	0/1	0/1	0/1	0
	T32A11OUTC	Output	FTU1	0/1	1	[PMFR3]	0/1	0/1	0/1	0
	UT4RTS_N	Output	FTU1	0/1	1	[PMFR5]	0/1	0/1	0/1	0
	TSPI6SCK	Input	FTU1	0/1	0	[PMFR6]	0/1	0/1	0/1	1
	UT4CTS_N	Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0
	Input	FTU1	0/1	0	[PMFR7]	0/1	0/1	0/1	1	
PM3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT14b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A11OUTB	Output	FTU1	0/1	1	[PMFR2]	0/1	0/1	0/1	0
	TSPI6CSIN	Input	FTU1	0/1	0	[PMFR4]	0/1	0/1	0/1	1
	UT4CTS_N	Input	FTU1	0/1	0	[PMFR5]	0/1	0/1	0/1	1
	TSPI6CS0	Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0
UT4RTS_N	Output	FTU1	0/1	1	[PMFR7]	0/1	0/1	0/1	0	
PM4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT15b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A06OUTB	Output	FTU1	0/1	1	[PMFR2]	0/1	0/1	0/1	0
	TSPI7CSIN	Input	FTU1	0/1	0	[PMFR4]	0/1	0/1	0/1	1
	TSPI7CS0	Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0
	FUT1CTS_N	Input	FTU1	0/1	0	[PMFR7]	0/1	0/1	0/1	1
PM5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A06OUTA	Output	FTU1	0/1	1	[PMFR2]	0/1	0/1	0/1	0
	T32A06OUTC	Output	FTU1	0/1	1	[PMFR3]	0/1	0/1	0/1	0
	TSPI7SCK	Input	FTU1	0/1	0	[PMFR6]	0/1	0/1	0/1	1
		Output	FTU1	0/1	1	[PMFR6]	0/1	0/1	0/1	0
	FUT1RTS_N	Output	FTU1	0/1	1	[PMFR7]	0/1	0/1	0/1	0

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PMDATA]	[PMCR]	[PMFRn]	[PMOD]	[PMPUP]	[PMPDN]	[PMIE]
PM6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EI2C4SDA	I/O	FTU1	0/1	1	[PMFR1]	1	0/1	0	1
	T32A07OUTA	Output	FTU1	0/1	1	[PMFR2]	0/1	0/1	0/1	0
	T32A07OUTC	Output	FTU1	0/1	1	[PMFR3]	0/1	0/1	0/1	0
	I2C4SDA	I/O	FTU1	0/1	1	[PMFR4]	1	0/1	0	1
	FUT1IRIN	Input	FTU1	0/1	0	[PMFR5]	0/1	0/1	0/1	1
	TSPI7RXD	Input	FTU1	0/1	0	[PMFR6]	0/1	0/1	0/1	1
FUT1RXD	Input	FTU1	0/1	0	[PMFR7]	0/1	0/1	0/1	1	
PM7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EI2C4SCL	I/O	FTU1	0/1	1	[PMFR1]	1	0/1	0	1
	T32A07OUTB	Output	FTU1	0/1	1	[PMFR2]	0/1	0/1	0/1	0
	I2C4SCL	I/O	FTU1	0/1	1	[PMFR4]	1	0/1	0	1
	FUT1IROUT	Output	FTU1	0/1	1	[PMFR5]	0/1	0/1	0/1	0
	TSPI7TXD	Output	FTU2	0/1	1	[PMFR6]	0/1	0/1	0/1	0
	FUT1TXD	Output	FTU1	0/1	1	[PMFR7]	0/1	0/1	0/1	0

## 4.2.14. PORT N

表 4.15 ポートNレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PNDATA]	[PNCR]	[PNFRn]	[PNOD]	[PNPUP]	[PNPDN]	[PNIE]
PN0	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA00 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PN1	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA01 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PN2	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA02 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PN3	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA03 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PN4	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA04 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PN5	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA05 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PN6	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA06 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0
PN7	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	AINA07 (注)	Input	FTU5	0/1	0	N/A	0/1	0	0	0

注) アナログ入力(AINAx)として使用する場合、[PNCR]は出力禁止"0"、[PNIE]は入力禁止"0"、[PNPUP]はプルアップ禁止"0"、[PNPDN]はプルダウン禁止"0"にしてください。

## 4.2.15. PORT P

表 4.16 ポートPレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PPDATA]	[PPCR]	[PPFRn]	[PPOD]	[PPPUP]	[PPPDN]	[PPPIE]
PP0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA08 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A04INA0	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A04INC0	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
	T32A04INB1	Input	FTU1	0/1	0	[PPFR5]	0/1	0/1	0/1	1
PP1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA09 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A04INB0	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A04INC1	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
	T32A04INA1	Input	FTU1	0/1	0	[PPFR5]	0/1	0/1	0/1	1
PP2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA10 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A05INA0	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A05INC0	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
	T32A05INB1	Input	FTU1	0/1	0	[PPFR5]	0/1	0/1	0/1	1
PP3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA11 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A05INB0	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A05INC1	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
	T32A05INA1	Input	FTU1	0/1	0	[PPFR5]	0/1	0/1	0/1	1
PP4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA12 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A06INA0	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A06INC0	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
	T32A06INB1	Input	FTU1	0/1	0	[PPFR5]	0/1	0/1	0/1	1
PP5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA13 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A06INB0	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A06INC1	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
	T32A06INA1	Input	FTU1	0/1	0	[PPFR5]	0/1	0/1	0/1	1
PP6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA14 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	INT10b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A07INA0	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A07INC0	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
T32A07INB1	Input	FTU1	0/1	0	[PPFR5]	0/1	0/1	0/1	1	



PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PPDATA]	[PPCR]	[PPFRn]	[PPOD]	[PPPUP]	[PPPDN]	[PPIE]
PP7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA15 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	INT11b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A07INB0	Input	FTU1	0/1	0	[PPFR2]	0/1	0/1	0/1	1
	T32A07INC1	Input	FTU1	0/1	0	[PPFR3]	0/1	0/1	0/1	1
T32A07INA1	Input	FTU1	0/1	0	[PPFR5]	0/1	0/1	0/1	1	

注) アナログ入力(AINAx)として使用する場合、[PPCR]は出力禁止"0"、[PPIE]は入力禁止"0"、[PPPUP]はプルアップ禁止"0"、[PPPDN]はプルダウン禁止"0"にしてください。

## 4.2.16. PORT R

表 4.17 ポートRレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PRDATA]	[PRCR]	[PRFRn]	[PROD]	[PRPUP]	[PRPDN]	[PRIE]
PR0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA16 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A08INA0	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A08INC0	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
PR1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA17 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A08INB0	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A08INC1	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
PR2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA18 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A09INA0	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A09INC0	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
PR3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA19 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A09INB0	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A09INC1	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
PR4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA20 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A10INA0	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A10INC0	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
PR5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA21 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A10INB0	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A10INC1	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
PR6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA22 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A11INA0	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A11INC0	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1
PR7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	AINA23 (注)	Input	FTU5	0/1	0	0	0/1	0	0	0
	T32A11INB0	Input	FTU1	0/1	0	[PRFR2]	0/1	0/1	0/1	1
	T32A11INC1	Input	FTU1	0/1	0	[PRFR3]	0/1	0/1	0/1	1

注) アナログ入力(AINAx)として使用する場合、[PRCR]は出力禁止"0"、[PRIE]は入力禁止"0"、[PRPUP]はプルアップ禁止"0"、[PRPDN]はプルダウン禁止"0"にしてください。

## 4.2.17. PORT T

表 4.18 ポートTレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PTDATA]	[PTCR]	[PTFRn]	[PTOD]	[PTPUP]	[PTPDN]	[PTIE]
PT0	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	DAC0 (注 2)	Output	FTU13	0/1	0	N/A	0/1	0	0	0
PT1	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	DAC1 (注 2)	Output	FTU13	0/1	0	N/A	0/1	0	0	0
PT2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	CEC0	Input I/O	FTU15	0/1 0/1	0 1	0 [PTFR7]	0/1 0/1	0/1 0/1	0/1 0/1	0/1 0/1
PT3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT00b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	RTCOU	Output	FTU1	0/1	1	[PTFR1]	0/1	0/1	0/1	0
	T32A03OUTA	Output	FTU1	0/1	1	[PTFR2]	0/1	0/1	0/1	0
	T32A03OUTC	Output	FTU1	0/1	1	[PTFR3]	0/1	0/1	0/1	0
	RXIN0	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
TRGIN2	Input	FTU1	0/1	0	[PTFR6]	0/1	0/1	0/1	1	
PT4	リセット後			0	0	N/A	0	0	0	0
	Input Port	Input		0/1	0	N/A	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	N/A	0/1	0/1	0/1	0
	INT01b	Input	FTU4	0/1	0	N/A	0/1	0/1	0/1	1
PT5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT02b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
PT5	T32A03OUTB	Output	FTU1	0/1	1	[PTFR2]	0/1	0/1	0/1	0

注 1) N/A: レジスターがありません。

注 2) アナログ出力として使用する場合、[PTCR]は出力禁止"0"、[PTIE]は入力禁止"0"、[PTPUP]はプルアップ禁止"0"、[PTPDN]はプルダウン禁止"0"にしてください。

## 4.2.18. PORT U

表 4.19 ポートUレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PUDATA]	[PUCR]	[PUFRn]	[PUOD]	[PUPUP]	[PUPDN]	[PUIE]
PU0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A12OUTA	Output	FTU1	0/1	1	[PUFR2]	0/1	0/1	0/1	0
	T32A12OUTC	Output	FTU1	0/1	1	[PUFR3]	0/1	0/1	0/1	0
	UT4TXDA	Output	FTU1	0/1	1	[PUFR7]	0/1	0/1	0/1	0
PU1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A12OUTB	Output	FTU1	0/1	1	[PUFR2]	0/1	0/1	0/1	0
	UT4RXD	Input	FTU1	0/1	0	[PUFR7]	0/1	0/1	0/1	1
PU2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT06b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A12INA0	Input	FTU1	0/1	0	[PUFR2]	0/1	0/1	0/1	1
	T32A12INC0	Input	FTU1	0/1	0	[PUFR3]	0/1	0/1	0/1	1
	TSSI1TCK	Input	FTU2	0/1	0	[PUFR6]	0/1	0/1	0/1	1
		Output		0/1	1	[PUFR6]	0/1	0/1	0/1	0
UT4CTS_N	Input	FTU1	0/1	0	[PUFR7]	0/1	0/1	0/1	1	
PU3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT07b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A12INB0	Input	FTU1	0/1	0	[PUFR2]	0/1	0/1	0/1	1
	T32A12INC1	Input	FTU1	0/1	0	[PUFR3]	0/1	0/1	0/1	1
	TSSI1TFS	Input	FTU2	0/1	0	[PUFR6]	0/1	0/1	0/1	1
		Output		0/1	1	[PUFR6]	0/1	0/1	0/1	0
UT4RTS_N	Output	FTU1	0/1	1	[PUFR7]	0/1	0/1	0/1	0	
PU4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT08b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A13INB0	Input	FTU1	0/1	0	[PUFR2]	0/1	0/1	0/1	1
	T32A13INC1	Input	FTU1	0/1	0	[PUFR3]	0/1	0/1	0/1	1
	TSSI1TXD	Output	FTU2	0/1	1	[PUFR6]	0/1	0/1	0/1	0
	UT3RTS_N	Output	FTU1	0/1	1	[PUFR7]	0/1	0/1	0/1	0
PU5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	INT09b	Input	FTU4	0/1	0	0	0/1	0/1	0/1	1
	T32A13INA0	Input	FTU1	0/1	0	[PUFR2]	0/1	0/1	0/1	1
	T32A13INC0	Input	FTU1	0/1	0	[PUFR3]	0/1	0/1	0/1	1
	TSSI1RXD	Input	FTU1	0/1	0	[PUFR6]	0/1	0/1	0/1	1
	UT3CTS_N	Input	FTU1	0/1	0	[PUFR7]	0/1	0/1	0/1	1

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PUDATA]	[PUCR]	[PUFRn]	[PUOD]	[PUPUP]	[PUPDN]	[PUIE]
PU6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A13OUTA	Output	FTU1	0/1	1	[PUFR2]	0/1	0/1	0/1	0
	T32A13OUTC	Output	FTU1	0/1	1	[PUFR3]	0/1	0/1	0/1	0
	TSSI1RFS	Input	FTU2	0/1	0	[PUFR6]	0/1	0/1	0/1	1
		Output		0/1	1	[PUFR6]	0/1	0/1	0/1	0
UT3RXD	Input	FTU1	0/1	0	[PUFR7]	0/1	0/1	0/1	1	
PU7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A13OUTB	Output	FTU1	0/1	1	[PUFR2]	0/1	0/1	0/1	0
	TSSI1RCK	Input	FTU2	0/1	0	[PUFR6]	0/1	0/1	0/1	1
		Output		0/1	1	[PUFR6]	0/1	0/1	0/1	0
	UT3TXDA	Output	FTU1	0/1	1	[PUFR7]	0/1	0/1	0/1	0

## 4.2.19. PORT V

表 4.20 ポートVレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PVDATA]	[PVCR]	[PVFRn]	[PVOD]	[PVPUP]	[PVPDN]	[PVIE]
PV0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A09INA0	Input	FTU1	0/1	0	[PVFR2]	0/1	0/1	0/1	1
	T32A09INC0	Input	FTU1	0/1	0	[PVFR3]	0/1	0/1	0/1	1
	ISDBIN0	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
	U00	Output	FTU2	0/1	1	[PVFR5]	0/1	0/1	0/1	0
	UT3RXD	Input	FTU1	0/1	0	[PVFR6]	0/1	0/1	0/1	1
UT3TXDA	Output	FTU1	0/1	1	[PVFR7]	0/1	0/1	0/1	0	
PV1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A09INB0	Input	FTU1	0/1	0	[PVFR2]	0/1	0/1	0/1	1
	T32A09INC1	Input	FTU1	0/1	0	[PVFR3]	0/1	0/1	0/1	1
	ISDBIN1	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
	XO0	Output	FTU2	0/1	1	[PVFR5]	0/1	0/1	0/1	0
	UT3TXDA	Output	FTU1	0/1	1	[PVFR6]	0/1	0/1	0/1	0
UT3RXD	Input	FTU1	0/1	0	[PVFR7]	0/1	0/1	0/1	1	
PV2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A09OUTA	Output	FTU1	0/1	1	[PVFR2]	0/1	0/1	0/1	0
	T32A09OUTC	Output	FTU1	0/1	1	[PVFR3]	0/1	0/1	0/1	0
	ISDBIN2	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
	VO0	Output	FTU2	0/1	1	[PVFR5]	0/1	0/1	0/1	0
	UT3RTS_N	Output	FTU1	0/1	1	[PVFR6]	0/1	0/1	0/1	0
UT3CTS_N	Input	FTU1	0/1	0	[PVFR7]	0/1	0/1	0/1	1	
PV3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A09OUTB	Output	FTU1	0/1	1	[PVFR2]	0/1	0/1	0/1	0
	ISDBIN3	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
	YO0	Output	FTU2	0/1	1	[PVFR5]	0/1	0/1	0/1	0
	UT3CTS_N	Input	FTU1	0/1	0	[PVFR6]	0/1	0/1	0/1	1
	UT3RTS_N	Output	FTU1	0/1	1	[PVFR7]	0/1	0/1	0/1	0
PV4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	E12C2SCL	I/O	FTU1	0/1	1	[PVFR1]	1	0/1	0	1
	T32A04OUTB	Output	FTU1	0/1	1	[PVFR2]	0/1	0/1	0/1	0
	TSPI5RXD	Input	FTU1	0/1	0	[PVFR4]	0/1	0/1	0/1	1
	WO0	Output	FTU2	0/1	1	[PVFR5]	0/1	0/1	0/1	0
	I2C2SCL	I/O	FTU1	0/1	1	[PVFR6]	1	0/1	0	1
UT1RXD	Input	FTU1	0/1	0	[PVFR7]	0/1	0/1	0/1	1	

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PVDATA]	[PVCR]	[PVFRn]	[PVOD]	[PVPUP]	[PVPDN]	[PVIE]
PV5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	EI2C2SDA	I/O	FTU1	0/1	1	[PVFR1]	1	0/1	0	1
	T32A04OUTA	Output	FTU1	0/1	1	[PVFR2]	0/1	0/1	0/1	0
	T32A04OUTC	Output	FTU1	0/1	1	[PVFR3]	0/1	0/1	0/1	0
	TSPI5TXD	Output	FTU2	0/1	1	[PVFR4]	0/1	0/1	0/1	0
	ZO0	Output	FTU2	0/1	1	[PVFR5]	0/1	0/1	0/1	0
I2C2SDA	I/O	FTU1	0/1	1	[PVFR6]	1	0/1	0	1	
UT1TXDA	Output	FTU1	0/1	1	[PVFR7]	0/1	0/1	0/1	0	
PV6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A05OUTA	Output	FTU1	0/1	1	[PVFR2]	0/1	0/1	0/1	0
	T32A05OUTC	Output	FTU1	0/1	1	[PVFR3]	0/1	0/1	0/1	0
	TSPI5SCK	Input	FTU1	0/1	0	[PVFR4]	0/1	0/1	0/1	1
		Output		0/1	1	[PVFR4]	0/1	0/1	0/1	0
	EMG0	Input	FTU1	0/1	0	[PVFR5]	0/1	0/1	0/1	1
UT1CTS_N	Input	FTU1	0/1	0	[PVFR7]	0/1	0/1	0/1	1	
PV7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A05OUTB	Output	FTU1	0/1	1	[PVFR2]	0/1	0/1	0/1	0
	TSPI5CS0	Output	FTU1	0/1	1	[PVFR4]	0/1	0/1	0/1	0
	OVV0	Input	FTU1	0/1	0	[PVFR5]	0/1	0/1	0/1	1
	TSPI5CSIN	Input	FTU1	0/1	0	[PVFR6]	0/1	0/1	0/1	1
	UT1RTS_N	Output	FTU1	0/1	1	[PVFR7]	0/1	0/1	0/1	0

## 4.2.20. PORT W

表 4.21 ポートWレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PWDATA]	[PWCR]	[PWFRn]	[PWOD]	[PWPUP]	[PWPDN]	[PWIE]
PW0	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI8CS0	Output	FTU1	0/1	1	[PWFR4]	0/1	0/1	0/1	0
	T32A00OUTB	Output	FTU1	0/1	1	[PWFR5]	0/1	0/1	0/1	0
	TSPI8CSIN	Input	FTU1	0/1	0	[PWFR6]	0/1	0/1	0/1	1
PW1	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI8SCK	Input	FTU1	0/1	0	[PWFR4]	0/1	0/1	0/1	1
		Output		0/1	1	[PWFR4]	0/1	0/1	0/1	0
	T32A00OUTA	Output	FTU1	0/1	1	[PWFR5]	0/1	0/1	0/1	0
T32A00OUTC	Output	FTU1	0/1	1	[PWFR7]	0/1	0/1	0/1	0	
PW2	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI8RXD	Input	FTU1	0/1	0	[PWFR4]	0/1	0/1	0/1	1
	T32A01OUTA	Output	FTU1	0/1	1	[PWFR5]	0/1	0/1	0/1	0
	T32A01OUTC	Output	FTU1	0/1	1	[PWFR7]	0/1	0/1	0/1	0
PW3	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	TSPI8TXD	Output	FTU2	0/1	1	[PWFR4]	0/1	0/1	0/1	0
	T32A01OUTB	Output	FTU1	0/1	1	[PWFR5]	0/1	0/1	0/1	0
PW4	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A11INA1	Input	FTU1	0/1	0	[PWFR3]	0/1	0/1	0/1	1
	T32A10OUTB	Output	FTU1	0/1	1	[PWFR5]	0/1	0/1	0/1	0
	ISDCIN0	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
T32A10INA0	Input	FTU1	0/1	0	[PWFR7]	0/1	0/1	0/1	1	
PW5	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A10OUTA	Output	FTU1	0/1	1	[PWFR5]	0/1	0/1	0/1	0
	ISDCIN1	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
	T32A10OUTC	Output	FTU1	0/1	1	[PWFR7]	0/1	0/1	0/1	0
PW6	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A11OUTA	Output	FTU1	0/1	1	[PWFR5]	0/1	0/1	0/1	0
	ISDCIN2	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
	T32A11OUTC	Output	FTU1	0/1	1	[PWFR7]	0/1	0/1	0/1	0
PW7	リセット後			0	0	0	0	0	0	0
	Input Port	Input		0/1	0	0	0/1	0/1	0/1	1
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	0
	T32A10INA1	Input	FTU1	0/1	0	[PWFR3]	0/1	0/1	0/1	1
	T32A11OUTB	Output	FTU1	0/1	1	[PWFR5]	0/1	0/1	0/1	0
	ISDCIN3	Input	FTU15	0/1	0	0	0/1	0/1	0/1	1
T32A11INA0	Input	FTU1	0/1	0	[PWFR7]	0/1	0/1	0/1	1	



## 4.2.21. PORT Y

表 4.22 ポートYレジスター設定

PORT	リセット状態	Input/Output	PORT Type	制御レジスター						
	機能			[PYDATA]	[PYCR]	[PYFRn]	[PYOD]	[PYPUP]	[PYPDN]	[PYIE]
PY0	リセット後			0	N/A	N/A	N/A	0	0	0
	Input Port	Input		0/1	N/A	N/A	N/A	0/1	0/1	1
	X1	Input	FTU10	0/1	N/A	N/A	N/A	0	0	0
	EHCLKIN	Input	FTU10	0/1	N/A	N/A	N/A	0	0	0/1
PY1	リセット後			0	N/A	N/A	N/A	0	0	0
	Input Port	Input		0/1	N/A	N/A	N/A	0/1	0/1	1
	X2	Output	FTU10	0/1	N/A	N/A	N/A	0	0	0
PY2	リセット後			0	N/A	N/A	N/A	0	0	0
	Input Port	Input		0/1	N/A	N/A	N/A	0/1	0/1	1
	XT1	Input	FTU10b	0/1	N/A	N/A	N/A	0	0	0
	ELCLKIN	Input	FTU10b	0/1	N/A	N/A	N/A	0	0	1
PY3	リセット後			0	N/A	N/A	N/A	0	0	0
	Input Port	Input		0/1	N/A	N/A	N/A	0/1	0/1	1
	XT2	Output	FTU10b	0/1	N/A	N/A	N/A	0	0	0
PY4	リセット中 (BOOT_N)	Input	FTU6	0	0	0	0	0 (注 2)	0	N/A
	リセット後			0	0	0	0	0	0	N/A
	Output Port	Output		0/1	1	0	0/1	0/1	0/1	N/A
	ISDCOUT	Output	FTU1	0/1	1	[PYFR1]	0/1	0/1	0/1	N/A
	EEXBCLK	Output	FTU1	0/1	1	[PYFR4]	0/1	0/1	0/1	N/A

注 1) N/A: レジスターがありません。

注 2) PY4 は、リセット端子(RESET\_N)、POR によるリセット期間中は、プルアップ許可、入力許可で BOOT\_N 端子の状態を入力できます。

## 5. ポート回路図

ポートには、FTU1～FTU6、FTU10、FTU10b、FTU13～FTU15のタイプがあります。それぞれの回路図を次ページから示します。図中の点線は、データシートの「等価回路図」で記されている等価回路の範囲を示します。

回路図内の"I/O リセット"は、パワーオンリセット(POR)または端子リセット(RESET\_N)を示します。ただし、デバッグ用端子(TMS/SWDIO、TDI、TDO/SWV、TCK/SWCLK、TRST\_N)の I/O リセットは、パワーオンリセット(POR)と PORF リセットのみとなります。

## 5.1. タイプ FTU1

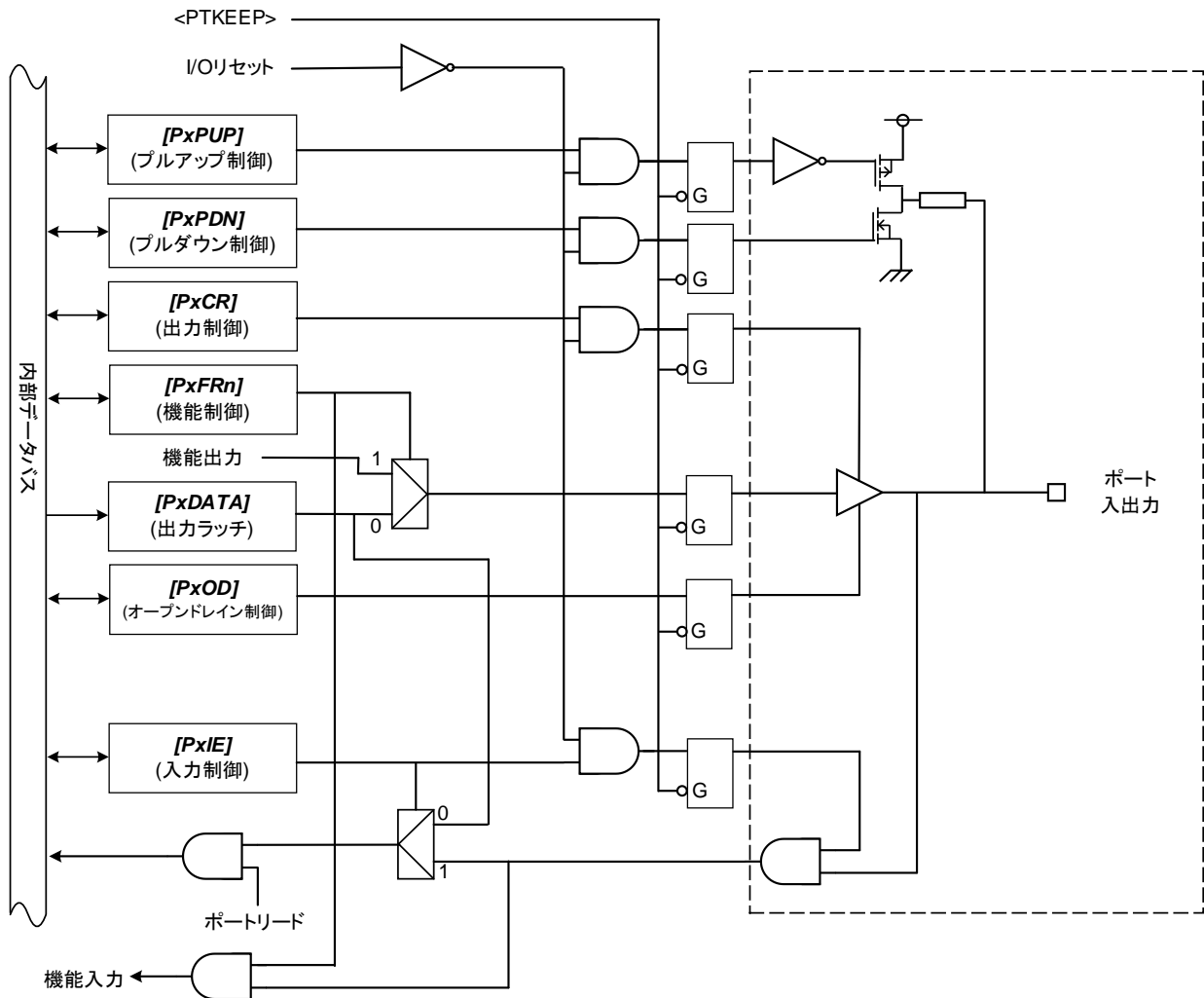


図 5.1 ポートタイプFTU1



## 5.3. タイプ FTU2b

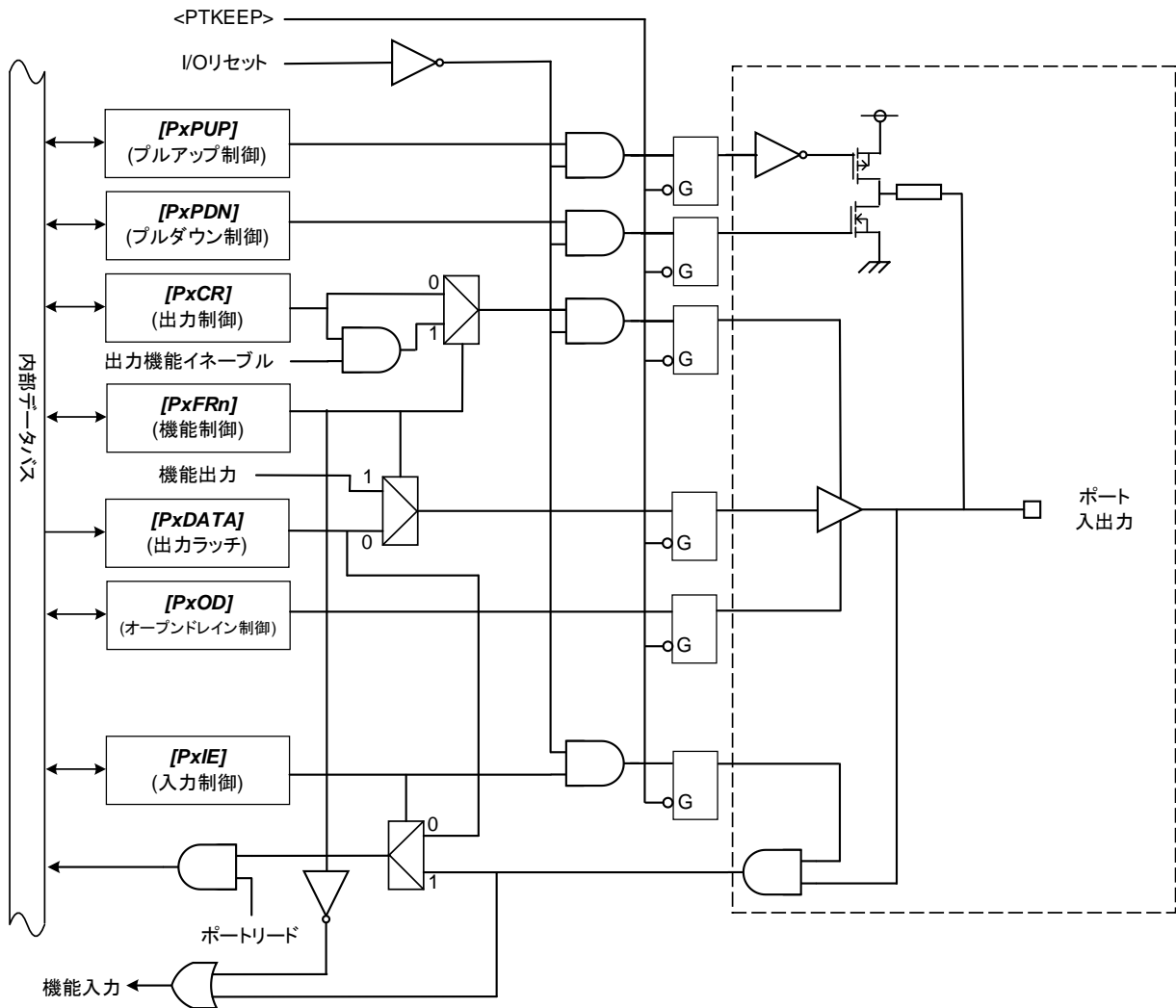


図 5.3 ポートタイプFTU2b

## 5.4. タイプ FTU3

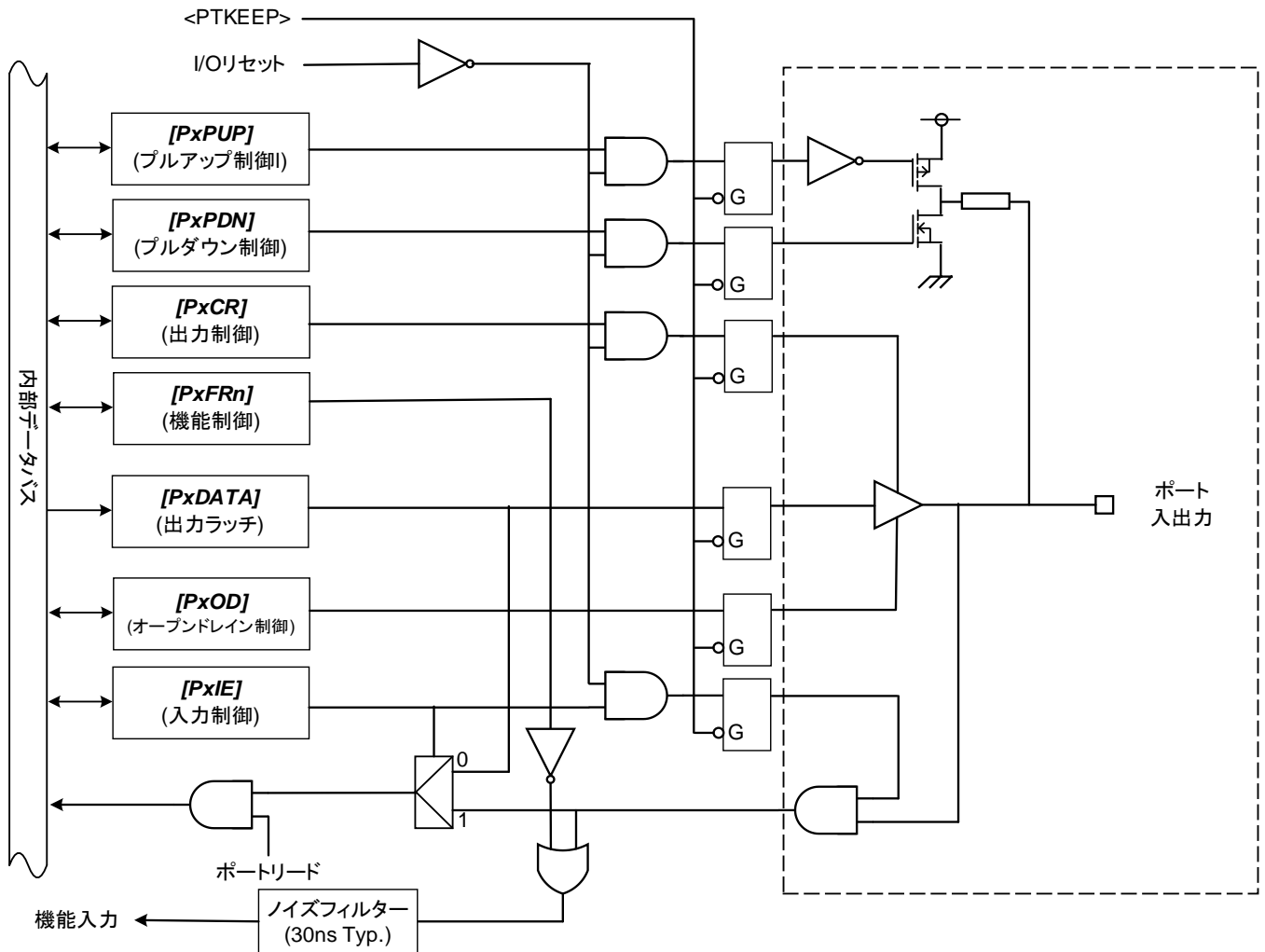


図 5.4 ポートタイプFTU3

注) NBDCLK、NBDSYNC 端子にはノイズフィルターはありません。

## 5.5. タイプ FTU4

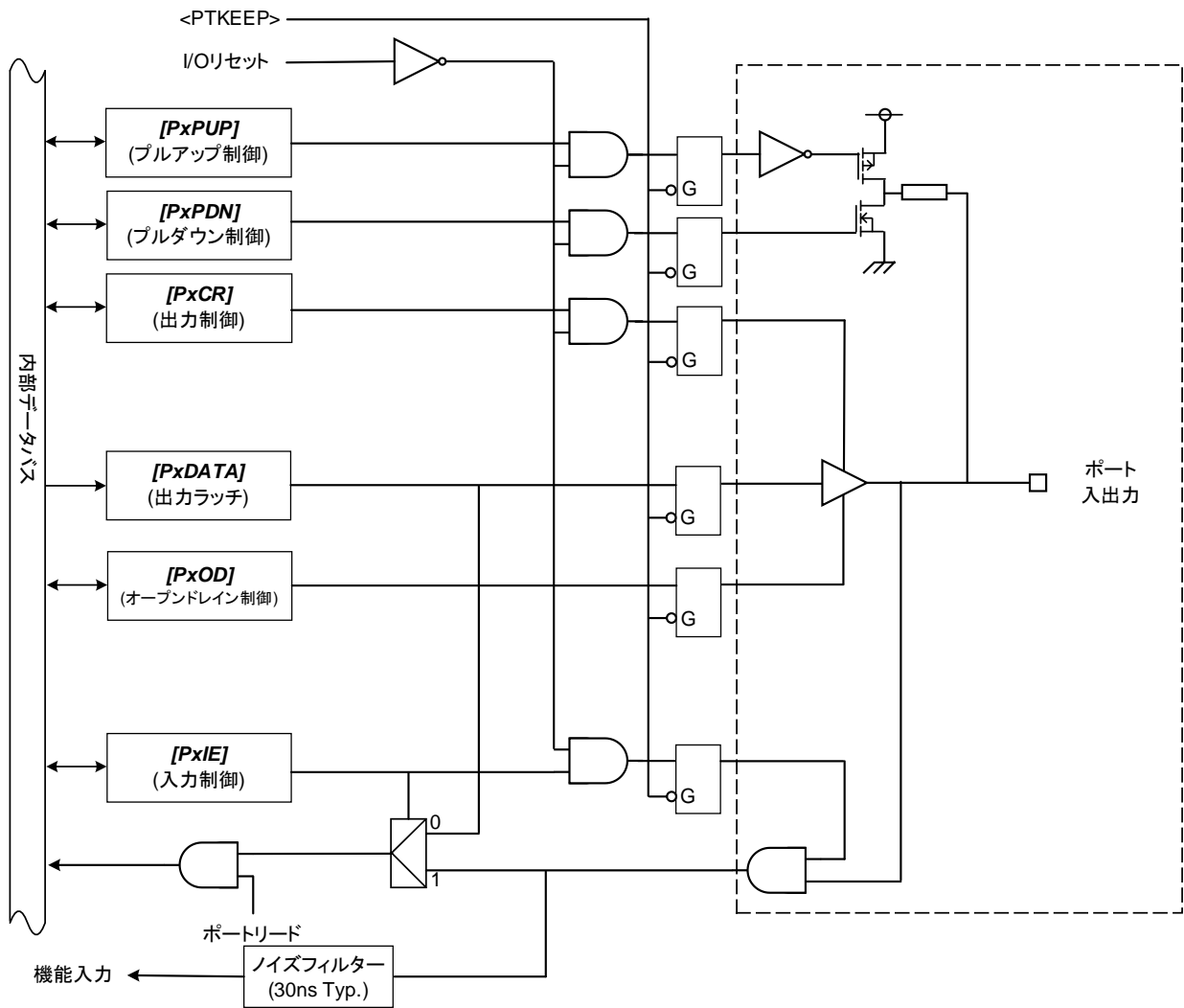


図 5.5 ポートタイプFTU4

## 5.6. タイプ FTU5

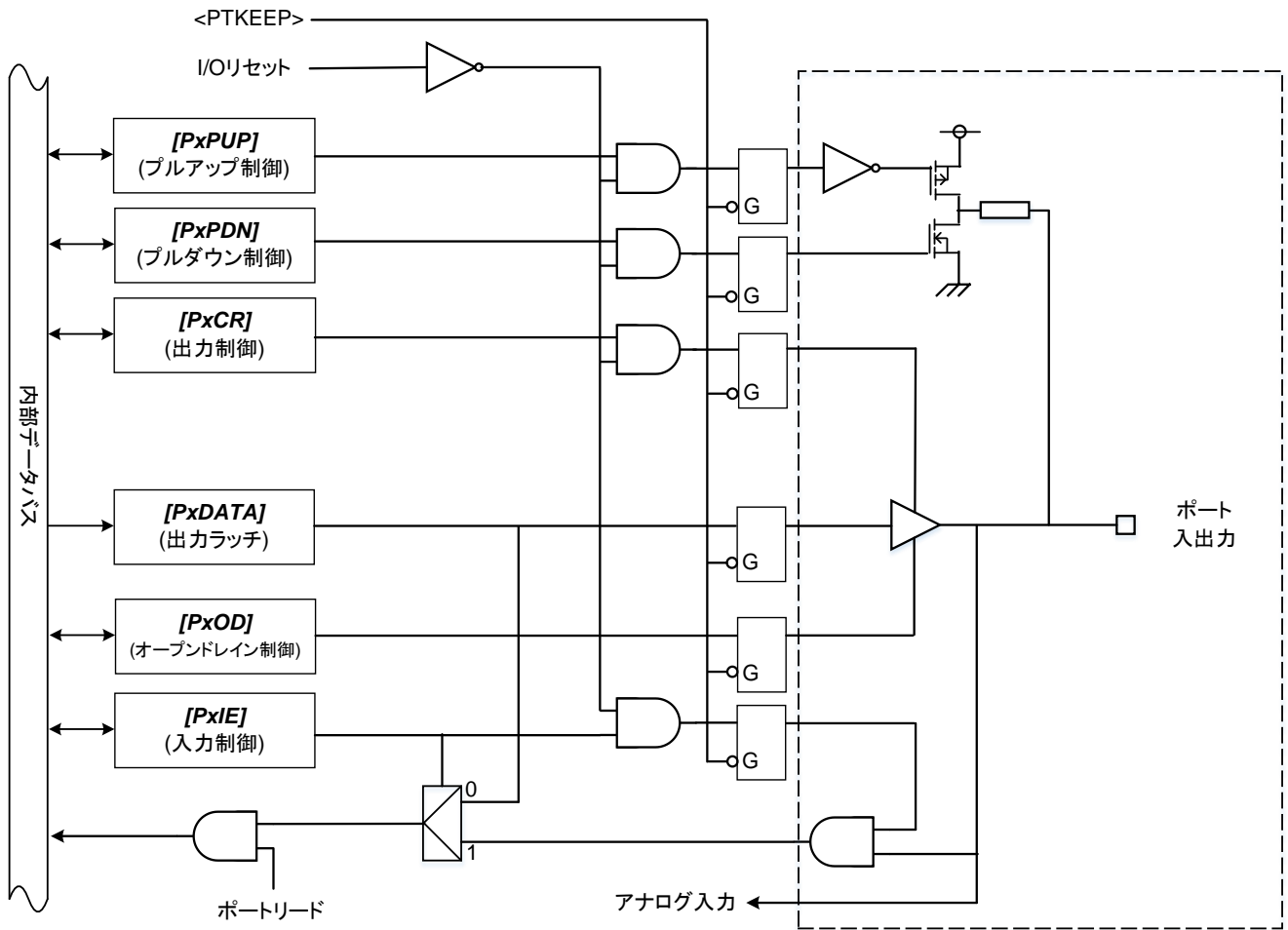


図 5.6 ポートタイプFTU5



## 5.7. タイプ FTU6

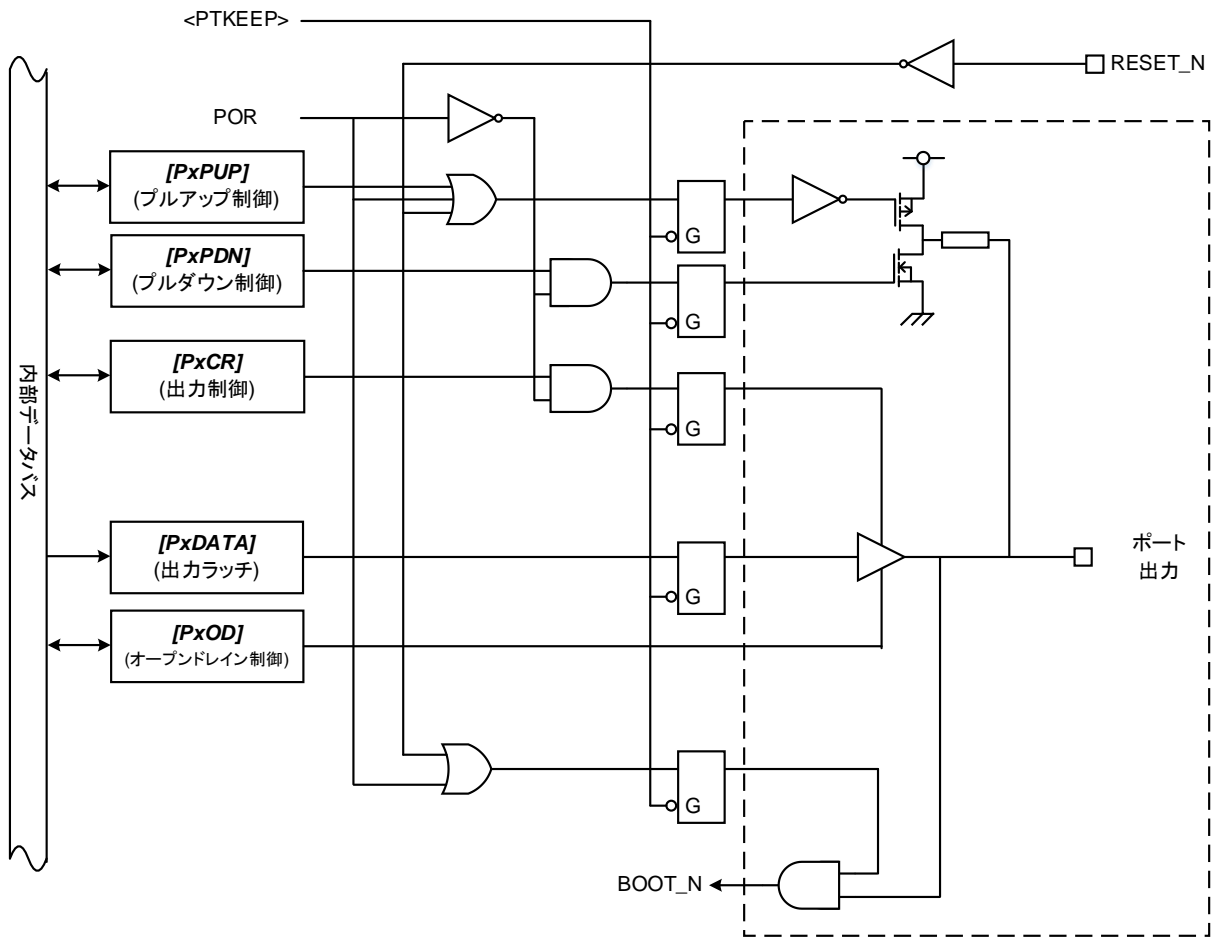


図 5.7 ポートタイプFTU6



## 5.9. タイプ FTU10b

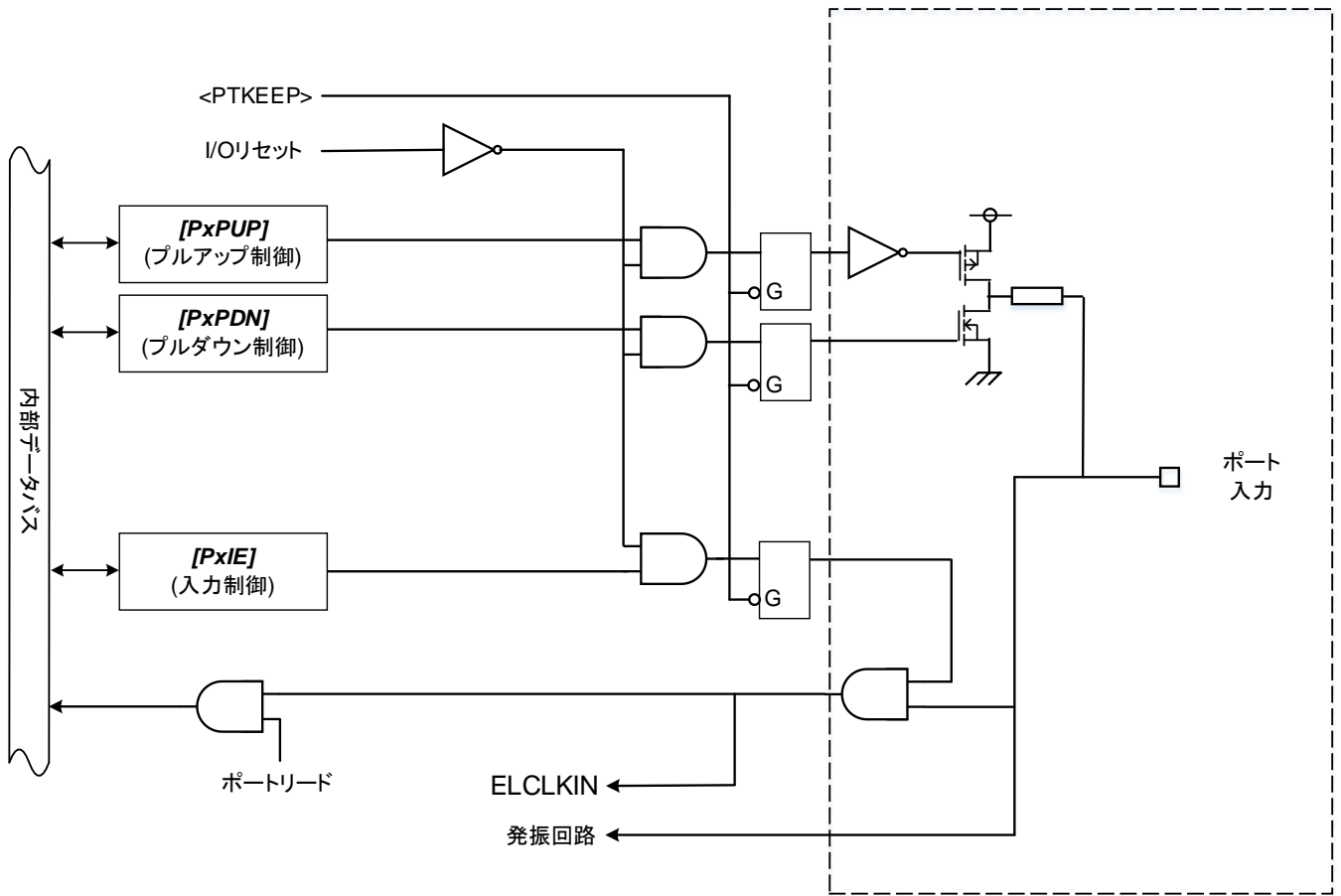


図 5.9 ポートタイプFTU10b

## 5.10. タイプFTU13

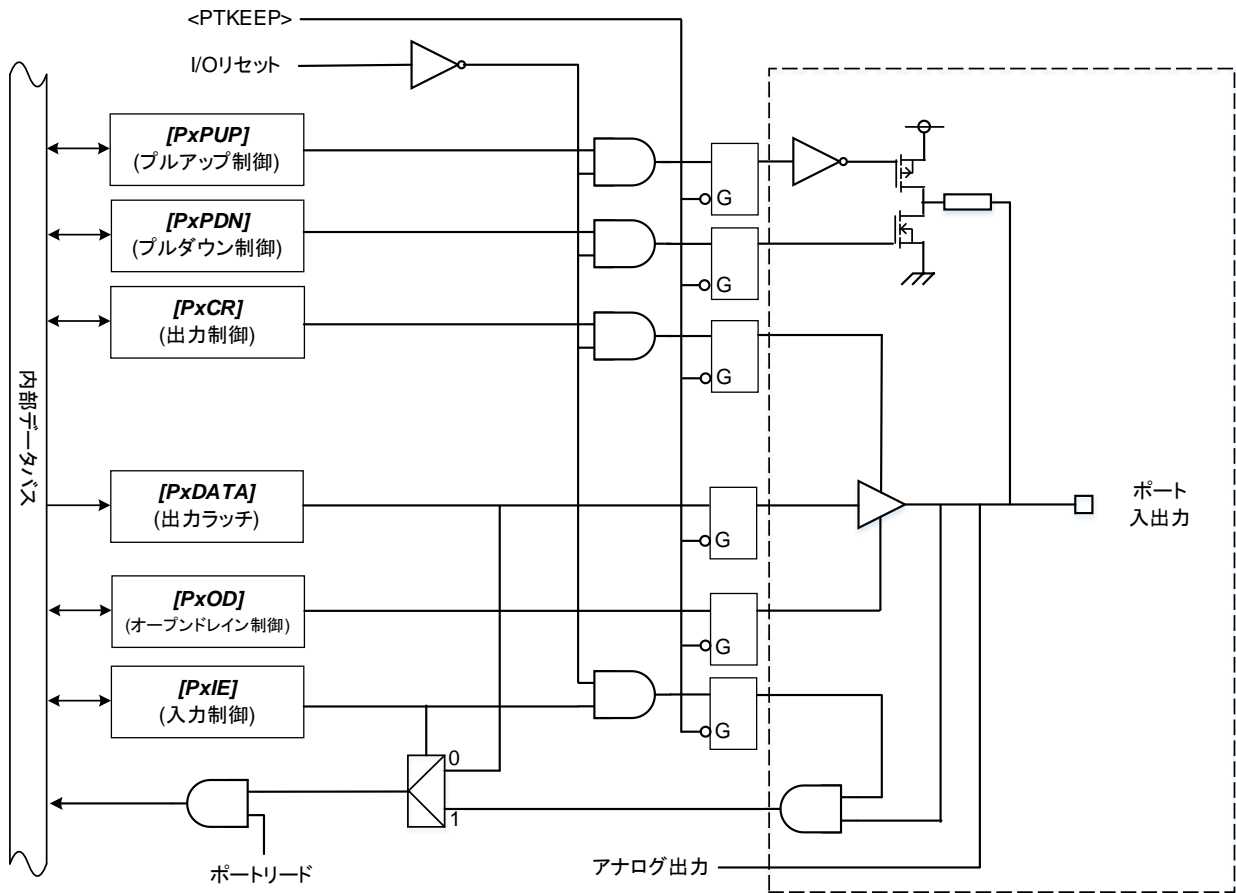


図 5.10 ポートタイプFTU13

## 5.11. タイプ FTU14

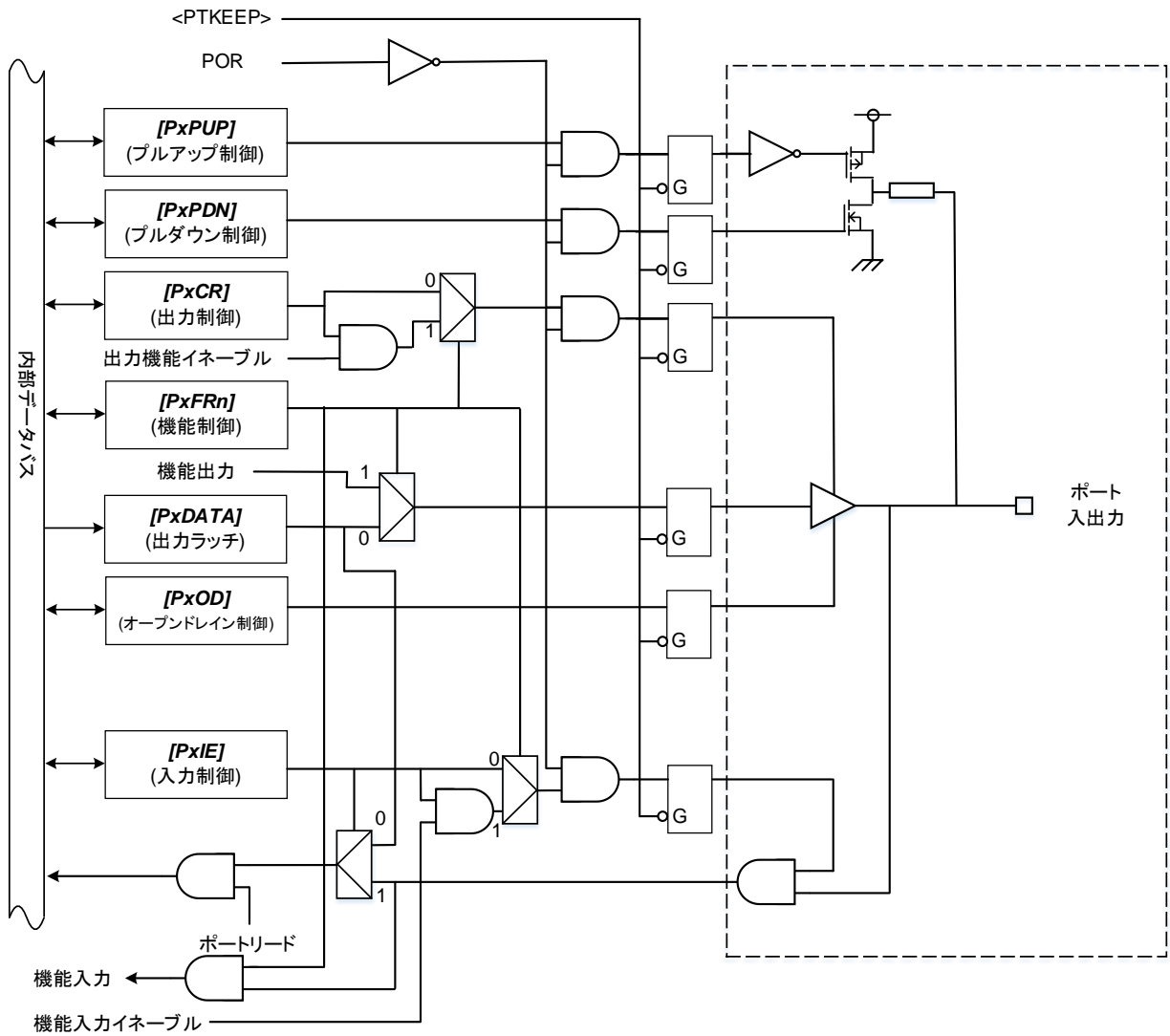


図 5.11 ポートタイプFTU14

## 5.12. タイプ FTU15

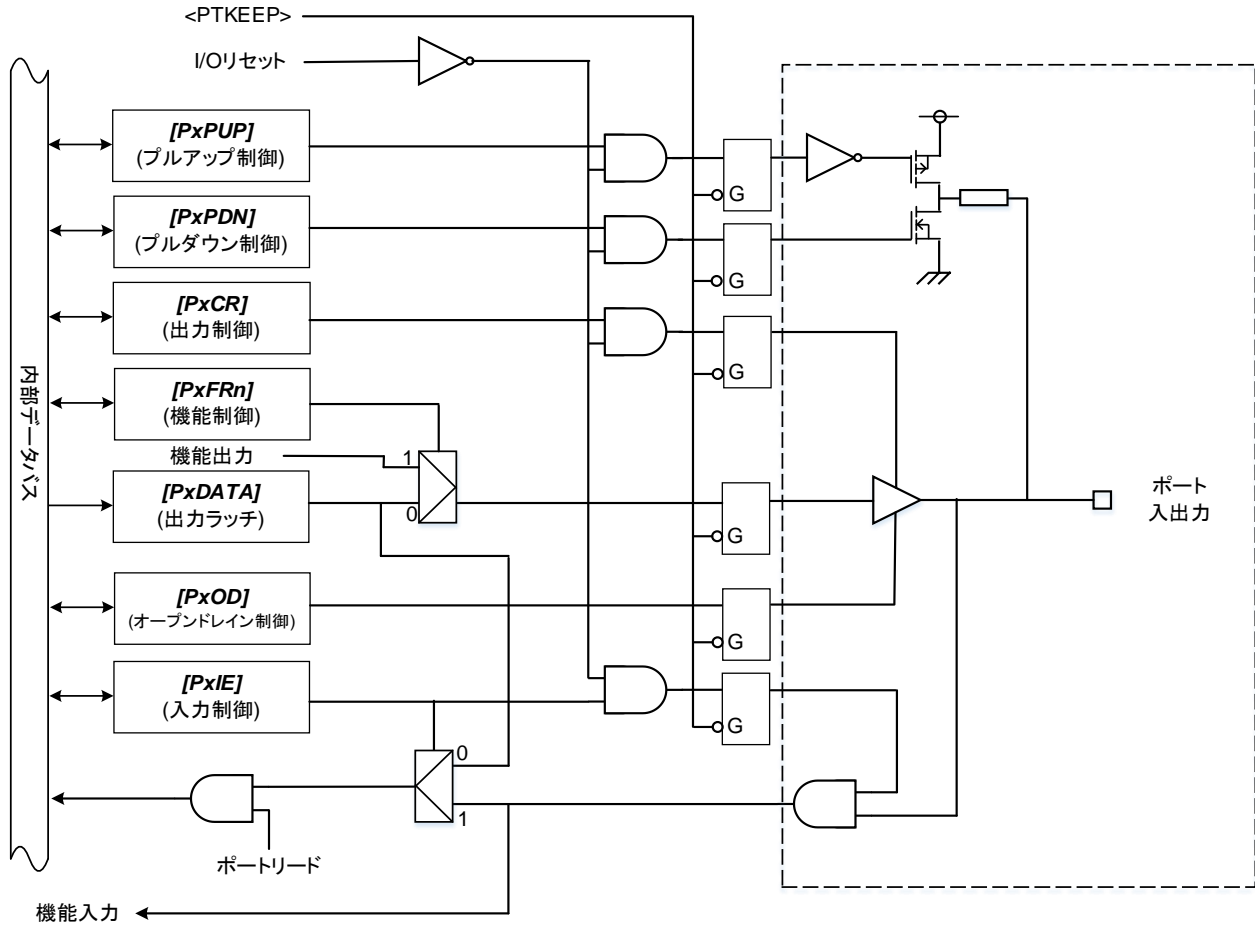


図 5.12 ポートタイプFTU15

## 6. 使用上のご注意およびお願い事項

### 6.1. リセット期間中の端子状態について

リセット期間中、下記以外の端子はハイインピーダンス入力状態となり、プルアップ・プルダウンも無効状態となります。

- デバッグインターフェース兼用端子(PH3～PH7)はデバッグ端子状態となります。
- PY4は、リセット端子(RESET\_N)、POR によるリセット期間中は、プルアップ許可、入力許可でBOOT\_N 端子の状態を入力できます。

### 6.2. 未使用端子の処理について

未使用端子は、1本ずつ抵抗を通して電源端子または1本ずつ抵抗を通してGND端子に固定することを推奨します。

一般にハイインピーダンスの端子を開放状態で製品を動作させると、外部からのノイズを受け誘起電圧が発生してLSI内部で静電破壊やラッチアップが発生することがあります。

### 6.3. デバッグインターフェース端子を汎用ポートとして使用する際の注意

リセット解除後ユーザープログラムでデバッグインターフェース端子を汎用ポートに設定すると、それ以降はデバッグツールからの接続ができなくなり制御ができなくなります。

デバッグツールによるデバッグができなくなった場合、シングルブートモードに設定し外部からUART接続でフラッシュ消去することで、再度デバッグツールと接続することができます。詳細はリファレンスマニュアルの「フラッシュメモリー」を参照してください。

## 7. 改訂履歴

表 7.1 改訂履歴

Revision	Date	Description
1.0	2020-11-06	・新規
1.1	2024-05-31	・4.2.17. PORT T 表 4.18 ポート T レジスター設定 注 1 を追加 ・4.2.21. PORT Y 表 4.22 ポート Y レジスター設定 EHCLKIN の [PYIE] の値を変更 PY2、PY3 の PORT Type を変更 BOOT_N の [PYPUP] の値を変更 注 1 を追加 注 2 の内容を変更 ・5. ポート回路図 5.7. タイプ FTU6 図 5.7 を変更 5.8. タイプ FTU10 図 5.8 を変更 5.9. タイプ FTU10b を追加 ・6.1. リセット期間中の端子状態について PY4 に関する記載を変更



## 製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。